

## (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2020年1月2日 (02.01.2020)



(10) 国际公布号  
**WO 2020/001635 A1**

- (51) 国际专利分类号:  
**G09G 3/32** (2016.01)
- (21) 国际申请号: PCT/CN2019/093785
- (22) 国际申请日: 2019年6月28日 (28.06.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:  
201810696655.5 2018年6月29日 (29.06.2018) CN
- (71) 申请人: 京东方科技集团股份有限公司  
**(BOE TECHNOLOGY GROUP CO., LTD.)** [CN/CN];  
中国北京市朝阳区酒仙桥路10号,  
Beijing 100015 (CN)。
- (72) 发明人: 玄明花(XUAN, Minghua); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 陈小川(CHEN, Xiaochuan); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 岳晗(YUE, Han); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。 丛宁(ONG, Ning); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京天昊联合知识产权代理有限公司  
**(TEE & HOWE INTELLECTUAL PROPERTY ATTORNEYS)**; 中国北京市东城区建国门内大街28号民生金融中心D座10层陈源, Beijing 100005 (CN)。

(54) Title: DRIVE CIRCUIT AND DRIVING METHOD THEREFOR, AND DISPLAY APPARATUS

(54) 发明名称: 驱动电路及其驱动方法、显示装置

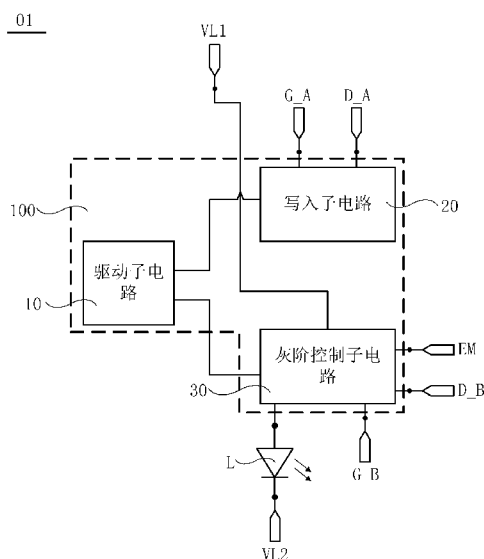


图 3

10 Drive sub-circuit  
20 Write sub-circuit  
30 Greyscale control sub-circuit

(57) Abstract: A drive circuit (01) and a driving method therefor, and a display apparatus, relating to the field of display technology. The drive circuit (01) is used for driving an element to be driven (L), and the drive circuit (01) comprises a drive device (100). The drive device (100) and the element to be driven (L) are connected in series between a first working voltage end (VL1) and a second working voltage end (VL2). The drive device (100) comprises a drive sub-circuit (10), a write sub-circuit (20) and a greyscale control sub-circuit (30). The write sub-circuit (20) writes a first data voltage (Vdata-A) provided by a first data signal end (DA) to the drive sub-circuit (10). The greyscale control sub-circuit (30) transmits a first working voltage provided by the first working voltage end (VL1) to the drive sub-circuit (10). The drive sub-circuit (10) generates a drive current. The greyscale control sub-circuit (30) also controls a conduction duration of a current path.

(57) 摘要: 一种驱动电路 (01) 及其驱动方法、显示装置, 涉及显示技术领域。驱动电路 (01) 用于驱动待驱动元件 (L), 驱动电路 (01) 包括驱动器件 (100)。驱动器件 (100) 和待驱动元件 (L) 串联于第一工作电压端 (VL1) 和第二工作电压端 (VL2) 之间。驱动器件 (100) 包括驱动子电路 (10)、写入子电路 (20) 以及灰阶控制子电路 (30)。写入子电路 (20) 将第一数据信号端 (DA) 提供的第一数据电压 (Vdata-A) 写入至驱动子电路 (10)。灰阶控制子电路 (30) 将第一工作电压端 (VL1) 提供的第一工作电压传输至驱动子电路 (10)。驱动子电路 (10) 生成驱动电流。灰阶控制子电路 (30) 还控制电流通路的导通时长。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

## 驱动电路及其驱动方法、显示装置

### 5           **相关申请的交叉引用**

本申请要求于 2018 年 6 月 29 日提交的中国专利申请 No. 201810696655.5 的优先权，该中国专利申请所公开的内容以引用的方式全文并入本文中。

### 10           **技术领域**

本公开涉及显示技术领域，尤其涉及驱动电路及其驱动方法、显示装置。

### **背景技术**

15           相对于 OLED (Organic Light Emitting Diode, 有机发光二极管) 显示装置而言，微型发光二极管显示装置 (例如，Micro LED 显示装置或  $\mu$ LED 显示装置) 具有驱动电压低、寿命长、耐宽温等优势，并逐渐应用至移动终端领域。

### 20           **发明内容**

一方面，本公开提供一种驱动电路，包括驱动器件，用于驱动待驱动元件工作；

              所述驱动器件和所述待驱动元件串联于第一工作电压端和第二工作电压端之间；所述驱动器件用于向所述待驱动元件提供驱动信号，并控制所述第一工作电压端和所述第二工作电压端之间信号通路的导通时长；

25

              所述驱动器件包括驱动子电路、写入子电路以及灰阶控制子电路；

              所述写入子电路连接第一扫描信号端、第一数据信号端以及所

述驱动子电路；所述写入子电路用于在所述第一扫描信号端的控制下，将所述第一数据信号端提供的第一数据电压写入至所述驱动子电路；

5 所述灰阶控制子电路连接驱动控制信号端、第二扫描信号端、第二数据信号端、所述驱动子电路；

所述灰阶控制子电路用于在所述驱动控制信号端的控制下，将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路；

所述驱动子电路用于根据所述第一数据电压和所述第一工作电压，生成所述驱动信号；

10 所述灰阶控制子电路还用于在所述驱动控制信号端、所述第二扫描信号端以及所述第二数据信号端的控制下，控制所述电流通路的导通时长。

根据本公开的实施例，所述灰阶控制子电路包括第一控制子电路和第二控制子电路；

15 所述第一控制子电路连接所述驱动控制信号端、所述驱动子电路以及所述第二控制子电路；所述第一控制子电路用于在所述驱动控制信号端的控制下，将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路；

20 所述第一控制子电路还用于在所述驱动控制信号端的控制下，将所述驱动子电路产生的驱动电流传输至所述第二控制子电路，并控制所述电流通路的导通时长；

所述第二控制子电路还连接所述第二扫描信号端、所述第二数据信号端；所述第二控制子电路用于在所述第二扫描信号端和所述第二数据信号端的控制下，控制所述电流通路的导通时长。

25 根据本公开的实施例，所述驱动电路还包括补偿子电路；

所述补偿子电路连接所述第一扫描信号端以及所述驱动子电路；所述补偿子电路用于在所述第一扫描信号端的控制下，对所述驱动子电路的阈值电压进行补偿。

根据本公开的实施例，所述驱动电路还包括复位子电路；

30 所述复位子电路连接复位电压端、复位控制信号端以及所述驱

动子电路；所述复位子电路用于在所述复位控制信号端的控制下，将所述复位电压端提供的复位电压传输至所述驱动子电路。

根据本公开的实施例，所述第一控制子电路包括第一晶体管和  
第二晶体管；

5            所述待驱动元件的阳极连接所述第二控制子电路，所述待驱动元件的阴极连接所述第二工作电压端；所述第一晶体管的栅极连接所述驱动控制信号端，第一极连接所述第一工作电压端，第二极连接所述驱动子电路；

10            所述第二晶体管的栅极连接所述驱动控制信号端，第一极连接所述驱动子电路，第二极连接所述第二控制子电路。

根据本公开的实施例，所述第一控制子电路包括第一晶体管和  
第二晶体管；

15            所述待驱动元件的阳极连接所述第一工作电压端；所述第一晶体管的栅极连接所述驱动控制信号端，第一极连接所述待驱动元件的阴极，第二极连接所述驱动子电路；

              所述第二晶体管的栅极连接所述驱动控制信号端，第一极连接所述驱动子电路，第二极连接所述第二控制子电路。

              根据本公开的实施例，所述第二控制子电路还连接第一电压端；  
所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容；

20            所述第三晶体管的栅极连接所述第二扫描信号端，第一极连接所述第二数据信号端，第二极连接所述第四晶体管的栅极；

              所述第一电容的一端与所述第三晶体管的第二极相连接，所述  
第一电容的另一端连接所述第一电压端；

25            所述待驱动元件的阴极连接所述第二工作电压端；所述第四晶体管的  
第一极连接所述第一控制子电路，第二极与所述待驱动元件的阳极相连接。

              根据本公开的实施例，所述第二控制子电路还连接第一电压端；  
所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容；

30            所述第三晶体管的栅极连接所述第二扫描信号端，第一极连接所述  
第二数据信号端，第二极连接所述第四晶体管的栅极；

所述第一电容的一端与所述第三晶体管的第二极相连接，所述第一电容的另一端连接所述第一电压端；

所述待驱动元件的阳极连接所述第一工作电压端，所述待驱动元件的阴极连接所述第一控制子电路；所述第四晶体管的第一极连接  
5 所述第一控制子电路，第二极与所述第二工作电压端相连接。

根据本公开的实施例，所述驱动子电路还连接第二电压端，所述驱动子电路包括驱动晶体管；

所述驱动晶体管的栅极连接所述第二电压端，第一极连接所述写入子电路，第二极连接所述灰阶控制子电路。

10 根据本公开的实施例，所述驱动子电路还连接第二电压端，所述驱动子电路包括驱动晶体管和第二电容；

所述驱动晶体管的栅极连接所述第二电容的一端，第一极连接所述写入子电路，第二极连接所述灰阶控制子电路；

所述第二电容的另一端连接所述第二电压端。

15 根据本公开的实施例，所述写入子电路包括第五晶体管；

所述第五晶体管的栅极连接所述第一扫描信号端，第一极连接所述第一数据信号端，第二极与所述驱动子电路相连接。

根据本公开的实施例，所述补偿子电路包括第六晶体管；

20 所述第六晶体管的栅极连接所述第一扫描信号端，第一极和第二极均连接所述驱动子电路。

根据本公开的实施例，所述复位子电路包括第七晶体管；

所述第七晶体管的栅极连接所述复位控制信号端，第一极连接所述复位电压端，第二极与所述驱动子电路相连接。

根据本公开的实施例，所述待驱动元件为微型发光二极管。

25 另一方面，本公开提供一种驱动电路，用于驱动待驱动元件工作，所述驱动电路包括第一晶体管至第七晶体管、第一电容、第二电容、驱动晶体管、复位控制信号端、驱动控制信号端、第一数据信号端、第二数据信号端、第一扫描信号端、第二扫描信号端、第一工作电压端、第一电压端和第二电压端，其中，

30 所述驱动控制信号端连接至所述第一晶体管的栅极和所述第二

晶体管的栅极，

所述第一数据信号端连接至所述第五晶体管的第一极，

所述第二数据信号端连接至所述第三晶体管的第一极，

所述第一扫描信号端连接至第五晶体管的栅极和第六晶体管的  
5 栅极，

所述第二扫描信号端连接至所述第三晶体管的栅极，

所述第一工作电压端连接至所述第一晶体管的第一极，

所述第一电压端连接至所述第一电容的一端，

所述第二电压端连接至所述第二电容的一端，

10 所述复位控制信号端连接至所述第七晶体管的栅极，

所述复位电压端连接至所述第七晶体管的第一极，

所述第一晶体管的第二极、所述第五晶体管的第二极连接至所  
述驱动晶体管的第一极，

15 所述第二电容的另一端、所述第六晶体管的第二极、所述第七  
晶体管的第二极连接至所述驱动晶体管的栅极，

所述第二晶体管的第一极、所述第六晶体管的第一极连接至所  
述驱动晶体管的第二极，

所述第二晶体管的第二极连接至所述第四晶体管的第一极，

20 所述第一电容的另一端、所述第三晶体管的第二极连接至所  
述第四晶体管的栅极，

所述第四晶体管的第二极连接至待驱动元件。

25 另一方面，本公开提供一种驱动电路，用于驱动待驱动元件工  
作，所述驱动电路包括第一晶体管至第七晶体管、第一电容、第二电  
容、驱动晶体管、复位控制信号端、驱动控制信号端、第一数据信号  
端、第二数据信号端、第一扫描信号端、第二扫描信号端、电源电压  
端、第一电压端和第二电压端，其中，

所述驱动控制信号端连接至所述第一晶体管的栅极和所述第二  
晶体管的栅极，

所述第一数据信号端连接至所述第五晶体管的第一极，

30 所述第二数据信号端连接至所述第三晶体管的第一极，

所述第一扫描信号端连接至第五晶体管的栅极和第六晶体管的栅极，

所述第二扫描信号端连接至所述第三晶体管的栅极，

所述电源电压端连接至所述第四晶体管的第二极，

5 所述第一电压端连接至所述第一电容的一端，

所述第二电压端连接至所述第二电容的一端，

所述复位控制信号端连接至所述第七晶体管的栅极，

所述复位电压端连接至所述第七晶体管的第一极，

10 所述第一晶体管的第二极、所述第五晶体管的第二极连接至所述驱动晶体管的第一极，

所述第二电容的另一端、所述第六晶体管的第二极、所述第七晶体管的第二极连接至所述驱动晶体管的栅极，

所述第二晶体管的第一极、所述第六晶体管的第一极连接至所述驱动晶体管的第二极，

15 所述第二晶体管的第二极连接至所述第四晶体管的第一极，

所述第一电容的另一端、所述第三晶体管的第二极连接至所述第四晶体管的栅极，

所述第一晶体管的第一极连接至所述待驱动元件。

20 另一方面，本公开提供一种显示装置，包括基板，所述显示基板的显示区域具有多个亚像素，至少一个亚像素内设置有根据本公开实施例所述的驱动电路和待驱动元件，所述驱动电路用于向所述待驱动元件提供驱动信号。

25 另一方面，本公开提供一种用于对根据本公开实施例的驱动电路的驱动方法，其中，在一图像帧内，驱动电路具有多个扫描周期；所述灰阶控制子电路包括第一控制子电路和第二控制子电路；在一个所述扫描周期内，所述驱动电路驱动的方法包括：

向第一扫描信号端提供第一扫描信号，向第一数据信号端提供第一数据电压，所述第一数据电压通过写入子电路写入至驱动子电路；

30 向第二扫描信号端提供第二扫描信号，向第二数据信号端提供

第二数据电压,以使得第二控制子电路在所述第二扫描信号和所述第二数据电压的控制下开启或关闭;

5 向驱动控制信号端提供驱动控制信号,向所述第一工作电压端提供第一工作电压,所述第一工作电压通过第一控制子电路传输至驱动子电路,以使得待驱动元件在所述驱动控制信号、所述第一扫描信号、所述第二扫描信号以及所述第二数据电压的控制下基于所述第一数据电压和所述第一工作电压工作。

根据本公开的实施例,所述方法还包括:

10 在一个所述扫描周期内,所述第二扫描信号端输出有效信号的时间晚于所述第一扫描信号端输出有效信号的时间。

根据本公开的实施例,所述驱动电路还包括复位子电路,所述向第一扫描信号端提供第一扫描信号,向第一数据信号端提供第一数据电压,所述第一数据电压通过写入子电路写入至驱动子电路之前,所述驱动电路驱动的方法还包括:

15 向复位控制信号端提供复位控制信号,向复位电压端提供复位电压,所述复位电压通过所述复位子电路传输至所述驱动子电路。

20 根据本公开的实施例,所述驱动子电路包括驱动晶体管和第二电容;所述驱动晶体管的栅极连接所述第二电容的一端,所述第二电容的另一端连接第二电压端,所述第二电压端与所述第一工作电压端输入的电压相同。

### 附图说明

25 为了更清楚地说明本公开实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本公开的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

30 图1为本公开的一些实施例提供的一种驱动电路的结构示意图;图2为本公开的一些实施例提供的另一种驱动电路的结构示意图;

图 3 为图 1 所示的驱动电路的一种具体结构示意图；

图 4 为图 2 所示的驱动电路的一种具体结构示意图；

图 5 为图 3 所示的驱动电路中各个子电路的具体结构示意图；

图 6 为图 4 所示的驱动电路中各个子电路的具体结构示意图；

5 图 7 为本公开的一些实施例提供的另一种驱动电路的结构示意图；

图 8 为本公开的一些实施例提供的另一种驱动电路的结构示意图；

图 9 为本公开的一些实施例提供的一种时序信号图；

10 图 10 为本公开的一些实施例提供的一种显示面板的结构示意图；

图 11 为本公开的一些实施例提供的一种驱动电路的驱动方法流程图；

图 12 为本公开的一些实施例提供的另一种时序信号图；

15 图 13 为另一实施例的驱动电路中各个子电路的具体结构示意图。

图 14 为另一实施例的驱动电路中各个子电路的具体结构示意图。

## 20 具体实施方式

下面将结合本公开实施例中的附图，对本公开实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本公开一部分实施例，而不是全部的实施例。基于本公开中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本公开保护的范围。

25 本申请的一些实施例提供一种驱动电路 01，如图 1 或图 2 所示，所述驱动电路 01 包括驱动器件 100 和待驱动元件 L。

驱动器件 100 和待驱动元件 L 串联于第一工作电压端 VL1 和第二工作电压端 VL2 之间。

30 例如，如图 1 所示，驱动器件 100 连接在第一工作电压端 VL1

和待驱动元件 L 的阳极之间,该待驱动元件 L 的阴极连接第二工作电压端 VL2。

可替代地,又例如,如图 2 所示,驱动器件 100 连接在第二工作电压端 VL2 和待驱动元件 L 的阴极之间,该待驱动元件 L 的阳极连接第一工作电压端 VL1。

待驱动元件 L 可以为发光器件,例如微型发光二极管,例如  $\mu$  LED 或者 Micro LED。 $\mu$  LED 或者 Micro LED 的尺寸级别为微米 ( $\mu\text{m}$ ) 级别。本公开的实施例是以待驱动元件 L 为发光器件、驱动电路 01 为驱动电路作为示例进行描述。可以理解,待驱动元件 L 可以为其他流控型电子元器件。

本公开的实施例中,驱动器件 100 用于提供驱动电流 I,并控制第一工作电压端 VL1 和第二工作电压端 VL2 之间电流通路的导通时长。

在电流通路导通时,第一工作电压端 VL1 输出的第一工作电压 VDD 与第二工作电压端 VL2 输出的第二工作电压 VSS 可以向电流通路提供电势差,使得驱动电流 I 能够沿电流通路传输至发光器件 L。

需要说明的是,第一工作电压 VDD 可以为恒定的高电平,第二工作电压 VSS 可以为恒定的低电平。

发光器件 L 用于在电流通路中接收驱动电流 I,并发光。

如图 3 或图 4 所示,驱动器件 100 包括驱动子电路 10、写入子电路 20 以及灰阶控制子电路 30。

写入子电路 20 连接第一扫描信号端 G\_A、第一数据信号端 D\_A 以及驱动子电路 10。该写入子电路 20 用于在第一扫描信号端 G\_A 的控制下,将第一数据信号端 D\_A 提供的第一数据电压 Vdata\_A 写入至驱动子电路 10。

灰阶控制子电路 30 连接发光控制信号端 EM(作为驱动控制信号端)、第二扫描信号端 G\_B、第二数据信号端 D\_B、驱动子电路 10。

当驱动电路 01 采用如图 1 所示的结构时,如图 3 所示,该驱动电路 01 中的灰阶控制子电路 30 可以与第一工作电压端 VL1 直接连接,并且通过发光器件 L 与第二工作电压端 VL2 连接。可替代地,当

驱动电路 01 采用如图 2 所示的结构时，如图 4 所示，该驱动电路 01 中的灰阶控制子电路 30 可以通过发光器件 L 与第一工作电压端 VL1 相连接，并且直接与第二工作电压端 VL2 连接。在如图 3 所示的驱动电路 01 的情况下，灰阶控制子电路 30 用于在发光控制信号端 EM 的控制下，将第一工作电压端 VL1 提供的第一工作电压 VDD 传输至驱动子电路 10。

驱动子电路 10 用于根据第一数据电压 Vdata\_A 和第一工作电压 VDD，生成驱动电流 I。

灰阶控制子电路 30 还用于在发光控制信号端 EM、第二扫描信号端 G\_B 以及第二数据信号端 D\_B 的控制下，控制电流通路的导通时长。

综上所述，写入子电路 20 能够将与显示灰阶有关的第一数据电压 Vdata\_A 输出至驱动子电路 10，以使得驱动子电路 10 能够产生用于驱动发光器件 L 发光的驱动电流 I。此外，灰阶控制子电路 30 可以控制驱动电流 I 在流入发光器件 L 的过程中，所形成的电流通路的导通时长，从而控制发光器件 L 的发光时长。由于驱动电流 I 的大小和发光时长影响发光器件的 L 的有效亮度，这样一来，在一个扫描周期内，通过第一数据电压 Vdata\_A 的大小以及灰阶控制子电路 30 可以控制发光器件 L 有效发光亮度，达到调节显示灰阶的目的。根据本公开的实施例，由于每个驱动电路 01 中均设置有灰阶控制子电路 30，并且对于同一行的亚像素对应的各个驱动电路而言，所包括的各个灰阶控制子电路 30 连接至不同的数据信号线（即，受到彼此独立的第二数据电压 Vdata\_B 的控制），因此，本申请实施例提供的驱动电路 01 可以直接对该驱动电路 01 中的发光器件 L（例如  $\mu$  LED）的亮度单独进行控制。此外，本申请实施例提供的驱动电路 01 可以通过构图工艺制作于显示装置的显示面板中的玻璃衬底或透明树脂衬底上。在发光器件为  $\mu$  LED 时，能够提供一种成本较低、制作工艺简单，可量产的  $\mu$  LED 显示装置的实现方式。

以下对驱动电路 01 中各个子电路的结构进行详细的说明。

以图 3 所示的结构为例，灰阶控制子电路 30，如图 5 所示，可以包括第一控制子电路 301 和第二控制子电路 302。

参照图 5，第一控制子电路 301 连接发光控制信号端 EM、驱动子电路 10 以及第二控制子电路 302。该第一控制子电路 301 用于在发光控制信号端 EM 的控制下，将第一工作电压端 VL1 提供的第一工作电压 VDD 传输至驱动子电路 10。

5 第一控制子电路 301 还用于在发光控制信号端 EM 的控制下，将驱动子电路 10 产生的驱动电流 I 传输至第二控制子电路 302，并控制电流通路的导通时长。

10 第二控制子电路 302 还连接第二扫描信号端 G\_B、第二数据信号端 D\_B。第二控制子电路 302 用于在第二扫描信号端 G\_B、和第二数据信号端 D\_B 的控制下，控制电流通路在一个扫描周期内是否导通以及控制电流通路在多个扫描周期内的总的导通时长。

15 由上述可知，只有当第一控制子电路 301 和第二控制子电路 302 均处于开启状态时，电流通路才能够导通，驱动子电路 10 产生的驱动电流 I 才能够通过电流通路输出至发光器件 L。这样一来，发光器件 L 的有效发光亮度可以受到驱动电流 I、第一控制子电路 301 以及第二控制子电路 302 的协同控制，增加了影响发光器件 L 的有效发光亮度的因素，使得具有该驱动电路 01 的亚像素能够显示的灰阶值更加多样化。

20 根据本公开的实施例，如图 5 所示，第一控制子电路 301 可以包括第一晶体管 T1 和第二晶体管 T2。

图 5 是以图 3 所示的结构为例，对图 3 中各个子电路的结构进行的说明。在此情况下，如图 5 所示，发光器件 L 的阴极连接第二工作电压端 VL2。

25 第一晶体管 T1 的栅极连接发光控制信号端 EM，第一极连接第一工作电压端 VL1，第二极连接驱动子电路 10。

第二晶体管 T2 的栅极连接发光控制信号端 EM，第一极连接驱动子电路 10，第二极连接第二控制子电路 302。

此外，第二控制子电路 302 还连接第一电压端 V1。该第一电压端 V1 可以为接地端 GND。

30 第二控制子电路 302 包括第三晶体管 T3、第四晶体管 T4 以及第

一电容 C1。

第三晶体管 T3 的栅极连接第二扫描信号端 G<sub>B</sub>，第一极连接第二数据信号端 D<sub>B</sub>，第二极连接第四晶体管 T4 的栅极。

第一电容 C1 的一端与第三晶体管 T3 的第二极相连接，第一电  
5 容 C1 的另一端连接第一电压端 V1。

如图 5 所示，在发光器件 L 的阳极连接第二控制子电路 302，发光器件 L 的阴极连接第二工作电压端 VL2 的情况下，第四晶体管 T4 的第一极连接第一控制子电路 301，第二极与发光器件 L 的阳极相连接。

10 在第一控制子电路 301 的结构如上所述时，第四晶体管 T4 的第一极连接第二晶体管 T2 的第二极。

根据本公开的另一实施例，以图 4 所示的结构为例，对图 4 中各个子电路的结构进行的说明。

图 6 是图 4 中各个子电路的结构示意图，参照图 6，其与图 5  
15 的各个子电路的结构类似，区别在于发光器件 L、第一控制子电路、第二控制子电路的连接方式不同。具体地，参照图 4 和图 6，发光器件 L 的阳极连接第一工作电压端 VL1；发光器件 L 的阴极连接第一晶体管 T1 的第一极。第四晶体管 T4 的第一极连接第一控制子电路 301，第二极与第二工作电压端 VL2 相连接。

20 根据本公开的实施例，如图 7 所示，驱动子电路 10 包括驱动晶体管 T<sub>d</sub> 和第二电容 C2，该驱动晶体管 T<sub>d</sub> 的栅极连接第二电容 C2 的一端，第二电容 C2 的另一端连接第二电压端 V2。该第二电压端 V2 可以与第一电压端 V1 相同，均为接地端 GND。可替代地，由于第二电压端 V2 与第一工作电压端 VL1 的位置较近，因此为了使得电路版图设计更加简便，第二电压端 V2 可以与第一工作电压端 VL1 相连接，  
25 以接收第一工作电压端 VL1 输出的第一工作电压 VDD。

驱动晶体管 T<sub>d</sub> 的栅极连接第二电容 C2 的一端，第一极连接写入子电路 20，第二极连接灰阶控制子电路 30。在灰阶控制子电路 30 的结构如上所述时，驱动晶体管 T<sub>d</sub> 的第二极连接第二晶体管 T2 的第一极。  
30

根据本公开的实施例，写入子电路 20 包括第五晶体管 T5。

第五晶体管 T5 的栅极连接第一扫描信号端 G\_A，第一极连接第一数据信号端 D\_A，第二极与驱动子电路 10 相连接。在驱动子电路 10 的结构如上所述时，第五晶体管 T5 的第二极连接驱动晶体管 Td 的第一极。

5

当驱动子电路 10 中的驱动晶体管 Td 在饱和区工作时，该驱动晶体管 Td 可以根据其栅极电压和源极电压生成驱动电流 I。根据驱动电流公式  $I=K(V_{gs}-V_{th})^2$  可以得出，驱动电流 I 受到驱动晶体管 Td 的阈值电压  $V_{th}$  的影响。由于驱动晶体管 Td 在工作过程中，其阈值电压  $V_{th}$  会发生漂移，且位于不同亚像素的驱动晶体管 Td 的阈值电压  $V_{th}$  的漂移量不一定相同，这样一来，在显示同一灰阶数据时，不同亚像素中的驱动晶体管 Td 产生的驱动电流 I 会不同，从而使得不同亚像素的发光器件 L 的亮度不均，影响显示效果。

10

为了解决上述问题，本申请实施例提供的驱动电路 01，如图 7 所示，还包括补偿子电路 40。

15

该补偿子电路 40 连接第一扫描信号端 G\_A 以及驱动子电路 10。补偿子电路 40 用于在第一扫描信号端 G\_A 的控制下，对驱动子电路 10 的阈值电压进行补偿。在驱动子电路 10 的结构如上所述时，该补偿子电路 40 可以对驱动晶体管 Td 的阈值电压  $V_{th}$  进行补偿。稍后将描述补偿阈值电压  $V_{th}$  的具体过程。

20

示例性的，补偿子电路 40 可以包括第六晶体管 T6。

该第六晶体管 T6 的栅极连接第一扫描信号端 G\_A，第一极和第二极均连接驱动子电路 10。在驱动子电路 10 的结构如上所述时，该第六晶体管 T6 的第一极连接驱动晶体管 Td 的第二极，该第六晶体管 T6 的第二极连接驱动晶体管 Td 的栅极。

25

此外，上一图像帧残留于驱动子电路 10 的信号对下一图像帧的显示画面造成影响，本申请实施例提供的驱动电路 01，如图 7 所示，还包括复位子电路 50。

该复位子电路 50 连接复位电压端 VINT、复位控制信号端 RS 以及驱动子电路 10。该复位子电路 50 用于在复位控制信号端 RS 的控

30

制下，将复位电压端 VINT 提供的复位电压传输至驱动子电路 10。

复位子电路 50 包括第七晶体管 T7。

5 该第七晶体管 T7 的栅极连接复位控制信号端 RS，第一极连接复位电压端 VINT，第二极与驱动子电路 10 相连接。在驱动子电路 10 的结构如上所述时，第七晶体管 T7 的第一极连接驱动晶体管 Td 的栅极。

10 需要说明的是，图 7 是以驱动器件 100 与发光器件 L 采用如图 1 的连接方式进行的说明。当驱动器件 100 与发光器件 L 采用如图 2 的连接方式时，补偿子电路 40 和复位子电路 50 的具体结构以及连接方式同上所述，且具有驱动子电路 10、写入子电路 20、灰阶控制子电路 30、补偿子电路 40 以及复位子电路 50 的驱动电路 01 的结构如图 8 所示。

15 此外，图 5 至图 8 中，是以各个晶体管均为 P 型晶体管为例进行的说明。在本申请的一些实施例中，各个子电路中的晶体管还可以均为 N 型晶体管。晶体管的第一极可以为源极，第二极为漏极；可替代地，第一极为漏极，第二极为源极。

以下以图 7 所示的驱动电路 01 的结构为例，对该驱动电路 01 在一图像帧内的工作过程进行详细的说明。

20 在本申请的一些实施例中，为了使得具有驱动电路 01 的亚像素能够显示的灰阶值更多，显示效果更好，在一图像帧内，该驱动电路 01 可以具有多个扫描周期 S。例如，如图 9 所述，是以图像帧具有三个扫描周期 S1、S2 以及 S3 为例进行的说明。

以每个扫描周期可以划分为三个阶段：第一阶段 t1、第二阶段 t2 以及第三阶段 t3。

25 以第一扫描周期 S1 为例，在第一阶段 t1，复位控制信号端 RS 输入低电平，第七晶体管 T7 导通，复位电压端 VINT 提供的复位电压通过第七晶体管 T7 传输至驱动晶体管 Td 的栅极，从而对驱动晶体管 Td 的栅极进行复位，避免上一图像帧残留于驱动晶体管 Td 的电压对本图像帧的显示造成影响。此时，节点 N1 的电压为复位电压端 VINT 提供的复位电压。  
30

根据本公开的实施例，复位电压可以为低电平，使驱动晶体管处于接近导通而驱动晶体管 Td 未能开启的状态，从而为接下来的数据写入阶段期间对驱动晶体管 Td 的栅极进行充电做准备，使得第一数据电压 Vdata\_A 能够更快速地为驱动晶体管 Td 的栅极进行充电。

5 因此，在后续的数据写入期间中，当不同的数据电压写入到驱动晶体管时，可以减少数据电压写入的时间，从而使得对于整个显示面板的所有驱动电路而言，所有驱动晶体管 Td 的响应时间几乎相同，数据电压的写入时间大致相同，对整个显示面板而言，这种设置方式使得显示效果均一性更高。

10 第一阶段 t1 可以称为复位阶段。

在第二阶段 t2，第一扫描信号端 G\_A 和第二扫描信号端 G\_B 输入低电平。在第一扫描信号端 G\_A 的控制下，第五晶体管 T5 和第六晶体管 T6 导通。第一数据信号端 D\_A 提供的第一数据电压 Vdata\_A 通过第五晶体管 T5 传输至驱动晶体管 Td 的第一极。

15 第六晶体管 T6 导通后，驱动晶体管 Td 的栅极和第二极电连接，从而使得驱动晶体管 Td 用作二极管。此时，第一数据电压 Vdata\_A 向驱动晶体管 Td 的栅极进行充电，直至驱动晶体管 Td 截止为止。当驱动晶体管 Td 截止时，驱动晶体管 Td 的栅源电压  $V_{gs}=V_{th}$ ，即  $V_g-V_s=V_{th}$ 。此时，驱动晶体管 Td 的栅源电压（N1 节点的电压） $V_g=V_s+V_{th}=V_{data\_A}+V_{th}$ 。在此情况下，第一数据电压 Vdata\_A 写入至驱动晶体管 Td 的栅极。

20

此外，在第二扫描信号端 G\_B 的控制下，第三晶体管 T3 导通，第二数据信号端 D\_B 提供的第二数据电压 Vdata\_B 通过第三晶体管 T3 传输至第四晶体管 T4 的栅极。节点 N2 的电压为 Vdata\_B。

25 在第一电容 C1 和第二电容 C2 的作用下，在第一扫描信号端 G\_A 和第二扫描信号端 G\_B 再次输出低电平之前，节点 N1 和节点 N2 的电位保持不变。

第二阶段 t2 可以为数据写入阶段。

30 在第三阶段 t3，如图 9 所示，发光控制信号端 EM 提供低电平，第一晶体管 T1 和第二晶体管 T2 导通。

此外，第二数据信号端 D<sub>B</sub> 输出的第二数据电压 V<sub>data\_B</sub> 为高电平（V<sub>GH</sub>）和低电平（V<sub>GL</sub>）两种模式。可以设置当第四晶体管 T<sub>4</sub> 的栅极接收到高电平时，该第四晶体管 T<sub>4</sub> 截止，而当第四晶体管 T<sub>4</sub> 的栅极接收到低电平时，该第四晶体管 T<sub>4</sub> 导通。

5 图 9 中，在第三阶段 t<sub>3</sub>，第二数据电压 V<sub>data\_B</sub> 为低电平，此时，第二扫描信号端 G<sub>B</sub> 由低电平变为高电平，第三晶体管 T<sub>3</sub> 截止。但是，由于第一电容 C<sub>1</sub> 的存在，使得节点 N<sub>2</sub> 的电位还保持为第二阶段 t<sub>2</sub> 时的高电平，因此第四晶体管 T<sub>4</sub> 截止，此时发光器件 L 不发光。从而可以通过控制在该扫描周期中发光器件 L 不发光来整体上减小一个图像帧中发光器件的发光时长。

10 可替代地，与图 9 所示的时序图相比，可以在第二时段 t<sub>2</sub> 处将 V<sub>data\_B</sub> 设置为低电平，从而使得第三阶段 t<sub>3</sub> 中第四晶体管 T<sub>4</sub> 导通，该情况下，第一工作电压端 V<sub>L1</sub> 和第二工作电压端 V<sub>L2</sub> 之间的电流通路导通。此时，工作在饱和区的驱动晶体管 T<sub>d</sub> 产生的驱动电流 I 通过电流通路传输至发光器件 L，使得该发光器件 L 发光。

15 驱动电流  $I = K (V_{gs} - V_{th})^2 = K (V_g - V_s - V_{th})^2 = K (V_{data\_A} + V_{th} - V_{DD} - V_{th})^2 = K (V_{data\_A} - V_{DD})^2$ 。

20 其中， $K = 1/2 C_{ox} (\mu W/L)$ ；C<sub>ox</sub>、μ、W、L 分别为驱动晶体管 T<sub>d</sub> 的单位面积沟道电容、沟道迁移率、沟道宽度和沟道长度。因此 K 为常数。

由驱动电流 I 的公式可知，驱动电流 I 与驱动晶体管 T<sub>d</sub> 的阈值电压 V<sub>th</sub> 无关。因此驱动电流 I 的大小不会由于驱动晶体管 T<sub>d</sub> 的阈值电压 V<sub>th</sub> 发生漂移而改变。

第三阶段 t<sub>3</sub> 可以为发光阶段。

25 需要说明的是，是对第一扫描周期 S<sub>1</sub> 中驱动电路 01 的工作过程进行的说明。其余扫描周期中驱动电路 01 的工作过程同上所述，此处不再赘述。

30 不同之处在于，一方面、可以改变第一数据信号端 D<sub>A</sub> 提供的第一数据电压 V<sub>data\_A</sub> 的大小，以改变流过发光器件 L 的驱动电流 I 的大小。另一方面，还可以改变第二数据信号端 D<sub>B</sub> 提供的第二数据

电压  $V_{data\_B}$  的大小。例如，参照图 9，可以在第二扫描周期  $S_2$  的第二时段  $t_2$  处将  $V_{data\_B}$  设置为低电平，从而使得第四晶体管  $T_4$  在第二扫描周期  $S_1$  导通，因此发光器件  $L$  在第二扫描周期  $S_2$  发光，以改变发光器件  $L$  在一个图像帧的有效发光亮度。因此， $V_{data\_B}$  可以决定何时将驱动电流  $I$  传输至发光器件  $L$ 。又一方面，还可以控制发光控制信号端  $EM$  提供低电平的时长，如控制发光控制信号端  $EM$  提供信号的占空比，以控制第一晶体管  $T_1$  和第二晶体管  $T_2$  的导通时长，从而控制驱动电流  $I$  流经的电流通路的导通时长。

综上所述，驱动电路  $01$  中发光器件  $L$  在一图像帧内的有效发光亮度可以由一图像帧内扫描周期的个数、每个扫描周期的时长、第一数据电压  $V_{data\_A}$ 、第二数据电压  $V_{data\_B}$ 、发光控制信号端  $EM$  提供的发光控制信号多个因素决定，从而可以使得具有驱动电路  $01$  的亚像素显示的灰阶值更多，显示面板显示的画面更加的丰富、细腻。

此外，如图 7 所示，第五晶体管  $T_5$  和第六晶体管  $T_6$  的栅极连接第一扫描信号端  $G_A$ ，第三晶体管  $T_3$  的栅极连接第二扫描信号端  $G_B$ 。图 9 是以第一扫描信号端  $G_A$  和第二扫描信号端  $G_B$  输入的信号相同为例进行的说明。

本申请的一些实施例中，如图 12 所示，在一个扫描周期  $S$  内，可以使得第二扫描信号端  $G_B$  输入的有效信号有所延时，例如，在第二阶段  $t_2$ ，第二扫描信号端  $G_B$  输入的有效信号晚于第一扫描信号端  $G_A$  输入的有效信号。

有效信号是指，可以使得接收到该有效信号的子电路处于开启状态的电平信号，例如低电平。在此情况下，接收该第二扫描信号端  $G_B$  输入有效信号的灰阶控制子电路  $30$  的开启时间，晚于接收第一扫描信号端  $G_A$  输入有效信号的写入子电路  $20$  的开启时间。

此外，当子电路包括晶体管时，有效信号是指能够使得该有效信号控制的晶体管处于导通状态的电平信号。例如，在灰阶控制子电路  $30$  包括第三晶体管  $T_3$ ，写入子电路  $20$  包括第五晶体管  $T_5$  和补偿子电路  $40$  包括第六晶体管  $T_6$  时，第一扫描信号端  $G_A$  控制的第五晶体管  $T_5$  和第六晶体管  $T_6$  的导通时间，优先于第二扫描信号端  $G_B$

控制的第三晶体管 T3 的导通时间。在晶体管为 P 型晶体管时，有效信号为低电平。

这样一来，可以使第四晶体管 T4 的导通时间延迟，从而避免第二晶体管 T2 产生的漏电流通过第四晶体管 T4 流过发光器件 L 造成误发光的现象。也就是说，根据本公开的实施例，在第一数据信号端 D\_A 提供的第一数据电压 Vdata\_A 写入驱动晶体管 Td 的状态稳定后，且该驱动晶体管 Td 产生的驱动电流 I 稳定后，第三晶体管 T3 再导通，并控制第四晶体管 T4 导通，以将稳定的驱动电流 I 传输至发光器件 L，使得发光器件 L 的发光亮度稳定。

以上是以图 7 所示的结构为例进行的说明，图 8 所示的驱动电路 01 的工作过程同上所述，此处不再赘述。

本申请的一些实施例，提供一种显示装置，包括显示面板，该显示面板的显示区域具有多个如图 10 所示的亚像素 02，至少一个亚像素 02 内设置有如上所述的任意一种驱动电路 01。

亚像素 02 可以由横纵交叉的第一扫描信号线 G\_A 与第一数据信号线 D\_A 交叉界定。此外，第二扫描信号线 G\_B 可以与第一扫描信号线 G\_A 平行设置，第二数据信号线 D\_B 可以与第一数据信号线 D\_A 平行设置。

由图 10 可以看出，位于同一行的亚像素，其驱动电路 01 中的第一晶体管 T1 连接同一条发光控制信号端 EM。在此情况下，当该发光控制信号端 EM 提供有效信号，例如如图 9 所示的低电平时，位于同一行的各个第一晶体管 T1 和第二晶体管 T2 均导通。

基于此，为了使得同一行中不同亚像素的发光亮度可以单独控制，可以通过第二扫描信号端 G\_B 输入有效信号控制第三晶体管 T3 导通，然后，在第三晶体管 T3 导通后，通过第二数据信号端 D\_B 提供的第二数据电压 Vdata\_B 为有效信号时，控制第四晶体管 T4 的导通，从而使得第一工作电压端 VL1 与第二工作电压端 VL2 之间的电流通路导通。

驱动晶体管 Td 产生的驱动电流 I 能够通过电流通路传输至发光器件 L。该电流通路导通的时间越长，发光器件 L 在一个扫描周期 S

内的有效发光亮度越高。此外，还可以通过调整第一数据信号端 D\_A 提供的第二数据电压 Vdata\_A 的大小，达到调整驱动电流 I 的大小。该驱动电流 I 越大，发光器件 L 在一个扫描周期 S 内的有效发光亮度越高。

5           根据本公开的实施例，如图 9 所示，在一个图像帧内存在三个扫描周期 S1、S2 和 S3。这三个扫描周期中的第三阶段 t3 彼此不同。因此，可以根据发光器件的期望的发光时长来选择相应的一个或多个扫描周期，使得在该一个或多个扫描周期内的第三阶段 t3 发光器件发光，从而能够得到 8 种不同的灰阶亮度。根据本公开的另一实施例，  
10           一个图像帧的多个扫描周期中的第三阶段可以彼此相同。因此也可以根据发光器件的期望的发光时长来选择一个或多个扫描周期，使得在该一个或多个扫描周期内的第三阶段 t3 发光器件发光，以改变发光器件的发光时长，可以得到 4 种不同的灰阶。

          可以看出，在一个图像帧内存在多个扫描周期且每个扫描周期的长度都不同的情况下，能够扩大发光器件的发光时长和有效亮度的可调节范围，丰富显示面板的能够显示的灰阶数量。

          综上所述，在相关技术中，在发光控制信号端 EM 提供的发光控制信号的控制下，可以实现一行驱动电路 01 中的所有亚像素同时发光，但是无法单独控制各亚像素的发光亮度和发光时长。然而，根据  
20           本申请提供的驱动电路，可以在发光控制信号端 EM、第一扫描信号端 G\_A、第二扫描信号端 G\_B、第一数据信号端 D\_A 以及第二数据信号端 D\_B 的共同协作下，实现单个亚像素发光亮度的调节。

          需要说明的是，显示装置可以为显示器、电视、数码相框、手机或平板电脑等任何具有显示功能的产品或者部件。其中，该显示装置具有与前述实施例提供的驱动电路 01 相同的技术效果，此处不再赘述。  
25

          本申请的一些实施例提供一种用于对如上所述的驱动电路 01 驱动的方法，在一图像帧内，驱动电路具有多个扫描周期。

          驱动电路 01 中的灰阶控制子电路 30 包括第一控制子电路 301 和第二控制子电路 302。  
30

在一个扫描周期 S（例如第一扫描周期 S1）内，该驱动电路驱动的方法，如图 11 所示，包括步骤 S100~S103。

5 步骤 S101 包括向第一扫描信号端 G\_A 提供第一扫描信号，向第一数据信号端 D\_A 提供第一数据电压 Vdata\_A，第一数据电压 Vdata\_A 通过写入子电路 20 写入至驱动子电路 10。

10 如图 9 所示，在一个扫描周期 S 内，第一扫描信号端 G\_A 提供的信号具有高电平和低电平两种状态，本申请实施例中，当第一扫描信号端 G\_A 输入低电平时，可以作为用于开启上述写入子电路 20 的有效信号。当第一扫描信号端 G\_A 输入高电平时，写入子电路 20 关闭。

15 步骤 S102 包括向第二扫描信号端 G\_B 提供第二扫描信号，向第二数据信号端 D\_B 提供第二数据电压 Vdata\_B，以使得第二控制子电路 302 在第二扫描信号和第二数据电压 Vdata\_B 的控制下开启或关闭。

20 通过控制第一控制子电路 301 和第二控制子电路 302 开启的时长，可以达到控制电流通路的导通时长的目的。

25 第二扫描信号端 G\_B 以及第二数据电压端 D\_B，如图 9 所示，具有高电平和低电平两种状态，本申请实施例中，当第二扫描信号端 G\_B 输入低电平时且第二数据电压端 D\_B 输入低电平时，可以作为用于开启第二控制子电路 302 的有效信号。在其他状态下，第二控制子电路 302 关闭。

需要说明的是，步骤 S101 和步骤 S102 可以在图 9 所示的一扫描周期内的第二阶段 t2 执行。

30 此外，在驱动电路 01 还包括补偿子电路 40 的情况下，当在第二阶段 t2，当向第一扫描信号端 G\_A 提供第一扫描信号时，补偿子电路 40 开启，从而对驱动子电路 10 中驱动晶体管 Td 的阈值电压 Vth 进行补偿。

步骤 S103 包括向发光控制信号端 EM 提供发光控制信号，第一工作电压端 VL1 提供的第一工作电压 VDD 通过第一控制子电路 301 传输至驱动子电路 10，以使得发光器件 L 在发光控制信号、第一扫

描信号、第二扫描信号以及第二数据电压  $V_{data\_B}$  的控制下基于所述第一工作电压  $V_{DD}$  和所述第一数据电压  $V_{data\_A}$  发光。其中，发光控制信号端 EM 如图 9 所示，具有高电平和低电平两种状态，本申请实施例中，当发光控制信号端 EM 提供低电平时，可以作为用于开启第一控制子电路 301 的有效信号。当发光控制信号端 EM 提供高电平时，第一控制子电路 301 关闭。

具体的，驱动子电路 10 根据第一数据电压  $V_{data\_A}$  和第一工作电压  $V_{DD}$ ，生成驱动电流  $I$ 。驱动电流  $I$  通过第一控制子电路 301 传输至第二控制子电路 302。由于第一控制子电路 301 和第二控制子电路 302 均开启，因此第一工作电压端  $VL1$  和第二工作电压端  $VL2$  之间的电流通路导通，驱动电流  $I$  经过该电流通路传输至发光器件  $L$ 。发光器件  $L$  在电流通路中接收驱动电流  $I$ ，并发光。

需要说明的是，步骤 S103 可以在图 9 所示的一扫描周期内的第三阶段  $t3$  执行。

此外，在驱动电路 10 还包括复位子电路 50 的情况下，S101 之前，该驱动电路驱动的方法，如图 11 所示还包括：

步骤 S100，向复位控制信号端 RS 提供复位控制信号，向复位电压端  $V_{INT}$  提供复位电压，该复位电压通过复位子电路 50 传输至驱动子电路 10。

其中，复位控制信号端 RS 如图 9 所示，具有高电平和低电平两种状态，本申请实施例中，当复位控制信号端 RS 输入低电平时，可以作为用于开启复位子电路 50 的有效信号。当复位控制信号端 RS 输入高电平时，复位子电路 50 关闭。

采用步骤 S100 可以对驱动子电路 10 中驱动晶体管  $T_d$  的栅极进行复位。

步骤 S100 可以在图 9 所示的一扫描周期内的第一阶段  $t1$  执行。

需要说明的是的，当驱动电路 10 中各个子电路的结构如图 7 或图 8 所示时，该驱动电路 10 的驱动方法在前述实施例中该驱动电路 10 的工作过程中已经进行了详细的说明，此处不再赘述。此外，驱动电路的驱动方法具有与前述实施例提供的驱动电路相同的技术效

果，此处不再赘述。

此外，为了使得第一数据电压  $V_{data\_A}$  通过写入子电路 20 稳定的写入至驱动子电路 10 后，第二控制子电路 302 再开启，可选的，如图 12 所示，在一扫描周期  $S$  中的第二阶段  $t_2$ ，第二扫描信号端  $G\_A$  输出有效信号的时间晚于第一扫描信号端  $G\_B$  输出有效信号的时间。从而使得驱动子电路 10 产生的驱动电流  $I$  稳定后，第二控制子电路 302 再开启以将电流通路导通。有效信号的说明同上所述，此处不再赘述。

此外，在驱动子电路 10 包括驱动晶体管  $T_d$  和第二电容  $C_2$ ，该驱动晶体管  $T_d$  的栅极连接第二电容  $C_2$  的一端，第二电容  $C_2$  的另一端连接第二电压端  $V_2$  的情况下，由于第二电压端  $V_2$  与第一工作电压端  $V_{L1}$  的位置较近，因此为了使得电路版图设计更加简便，该第二电压端  $V_2$  与第一工作电压端  $V_{L1}$  输入的电压相同。这样一来，可以将第一工作电压端  $V_{L1}$  与第二电压端  $V_2$  电连接。在驱动子电路 10 工作时，第一工作电压端  $V_{L1}$  提供的第一工作电压  $V_{DD}$  可以传输至第二电压端  $V_2$ 。

根据本公开的另一实施例，如图 13 所示，驱动器件 100 可以仅包括第二灰阶控制子电路 302 和驱动晶体管  $T_d$ 、第二晶体管  $T_2$ 。可以理解的是，驱动子电路  $T_d$  可以根据第三电压端  $V_3$  提供的源极信号以及第四电压端  $V_4$  提供的栅极信号生成用于驱动发光器件  $L$  的驱动电流。发光器件  $L$  的驱动时长可以受第二晶体管  $T_2$  和第二控制子电路 302 的控制。

参照图 14，根据本公开的实施例，驱动子电路 10 可以仅包括驱动晶体管  $T_d$ ，驱动晶体管的栅极连接第四电压端  $V_4$ ，第一极连接所述写入子电路，第二极连接所述灰阶控制子电路。第四电压端  $V_4$  用于为驱动晶体管  $T_d$  的栅极提供合适的电压信号，以使驱动晶体管  $T_d$  导通。

以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本公开的保护范围之内。

因此，本公开的保护范围应以所述权利要求的保护范围为准。

# 权 利 要 求 书

1. 一种驱动电路，包括驱动器件，用于驱动待驱动元件工作；

5 所述驱动器件和所述待驱动元件串联于第一工作电压端和第二工作电压端之间；所述驱动器件用于向所述待驱动元件提供驱动信号，并控制所述第一工作电压端和所述第二工作电压端之间信号通路的导通时长；

所述驱动器件包括驱动子电路、写入子电路以及灰阶控制子电路；

10 所述写入子电路连接第一扫描信号端、第一数据信号端以及所述驱动子电路；所述写入子电路用于在所述第一扫描信号端的控制下，将所述第一数据信号端提供的第一数据电压写入至所述驱动子电路；

15 所述灰阶控制子电路连接驱动控制信号端、第二扫描信号端、第二数据信号端、所述驱动子电路；

所述灰阶控制子电路用于在所述驱动控制信号端的控制下，将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路；

所述驱动子电路用于根据所述第一数据电压和所述第一工作电压，生成所述驱动信号；

20 所述灰阶控制子电路还用于在所述驱动控制信号端、所述第二扫描信号端以及所述第二数据信号端的控制下，控制所述电流通路的导通时长。

25 2、根据权利要求 1 所述的驱动电路，其中，所述灰阶控制子电路包括第一控制子电路和第二控制子电路；

所述第一控制子电路连接所述驱动控制信号端、所述驱动子电路以及所述第二控制子电路；所述第一控制子电路用于在所述驱动控制信号端的控制下，将所述第一工作电压端提供的第一工作电压传输至所述驱动子电路；

30 所述第一控制子电路还用于在所述驱动控制信号端的控制下，

将所述驱动子电路产生的驱动电流传输至所述第二控制子电路，并控制所述电流通路的导通时长；

5 所述第二控制子电路还连接所述第二扫描信号端、所述第二数据信号端；所述第二控制子电路用于在所述第二扫描信号端和所述第二数据信号端的控制下，控制所述电流通路的导通时长。

3、根据权利要求 1 所述的驱动电路，其中，所述驱动电路还包括补偿子电路；

10 所述补偿子电路连接所述第一扫描信号端以及所述驱动子电路；所述补偿子电路用于在所述第一扫描信号端的控制下，对所述驱动子电路的阈值电压进行补偿。

4、根据权利要求 1 所述的驱动电路，其中，所述驱动电路还包括复位子电路；

15 所述复位子电路连接复位电压端、复位控制信号端以及所述驱动子电路；所述复位子电路用于在所述复位控制信号端的控制下，将所述复位电压端提供的复位电压传输至所述驱动子电路。

20 5、根据权利要求 2 所述的驱动电路，其中，所述第一控制子电路包括第一晶体管和第二晶体管；

所述待驱动元件的阳极连接所述第二控制子电路，所述待驱动元件的阴极连接所述第二工作电压端；所述第一晶体管的栅极连接所述驱动控制信号端，第一极连接所述第一工作电压端，第二极连接所述驱动子电路；

25 所述第二晶体管的栅极连接所述驱动控制信号端，第一极连接所述驱动子电路，第二极连接所述第二控制子电路。

6、根据权利要求 2 所述的驱动电路，其中，所述第一控制子电路包括第一晶体管和第二晶体管；

30 所述待驱动元件的阳极连接所述第一工作电压端；所述第一晶

体管的栅极连接所述驱动控制信号端，第一极连接所述待驱动元件的阴极，第二极连接所述驱动子电路；

所述第二晶体管的栅极连接所述驱动控制信号端，第一极连接所述驱动子电路，第二极连接所述第二控制子电路。

5

7、根据权利要求 2 所述的驱动电路，其中，所述第二控制子电路还连接第一电压端；所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容；

10 所述第三晶体管的栅极连接所述第二扫描信号端，第一极连接所述第二数据信号端，第二极连接所述第四晶体管的栅极；

所述第一电容的一端与所述第三晶体管的第二极相连接，所述第一电容的另一端连接所述第一电压端；

15 所述待驱动元件的阴极连接所述第二工作电压端；所述第四晶体管的第一极连接所述第一控制子电路，第二极与所述待驱动元件的阳极相连接。

8、根据权利要求 2 所述的驱动电路，其中，所述第二控制子电路还连接第一电压端；所述第二控制子电路包括第三晶体管、第四晶体管以及第一电容；

20 所述第三晶体管的栅极连接所述第二扫描信号端，第一极连接所述第二数据信号端，第二极连接所述第四晶体管的栅极；

所述第一电容的一端与所述第三晶体管的第二极相连接，所述第一电容的另一端连接所述第一电压端；

25 所述待驱动元件的阳极连接所述第一工作电压端，所述待驱动元件的阴极连接所述第一控制子电路；所述第四晶体管的第一极连接所述第一控制子电路，第二极与所述第二工作电压端相连接。

9、根据权利要求 1 所述的驱动电路，其中，所述驱动子电路还连接第二电压端，所述驱动子电路包括驱动晶体管；

30 所述驱动晶体管的栅极连接所述第二电压端，第一极连接所述

写入子电路，第二极连接所述灰阶控制子电路。

10. 根据权利要求 3 或 4 任一项所述的驱动电路，其中，所述驱动子电路还连接第二电压端，所述驱动子电路包括驱动晶体管和第二电容；

所述驱动晶体管的栅极连接所述第二电容的一端，第一极连接所述写入子电路，第二极连接所述灰阶控制子电路；

所述第二电容的另一端连接所述第二电压端。

11. 根据权利要求 1 所述的驱动电路，其中，所述写入子电路包括第五晶体管；

所述第五晶体管的栅极连接所述第一扫描信号端，第一极连接所述第一数据信号端，第二极与所述驱动子电路相连接。

12. 根据权利要求 3 所述的驱动电路，其中，所述补偿子电路包括第六晶体管；

所述第六晶体管的栅极连接所述第一扫描信号端，第一极和第二极均连接所述驱动子电路。

13. 根据权利要求 4 所述的驱动电路，其中，所述复位子电路包括第七晶体管；

所述第七晶体管的栅极连接所述复位控制信号端，第一极连接所述复位电压端，第二极与所述驱动子电路相连接。

14. 根据权利要求 1 所述的驱动电路，其中，所述待驱动元件为微型发光二极管。

15. 一种驱动电路，用于驱动待驱动元件工作，所述驱动电路包括第一晶体管至第七晶体管、第一电容、第二电容、驱动晶体管、复位控制信号端、驱动控制信号端、第一数据信号端、第二数据信号端、

第一扫描信号端、第二扫描信号端、第一工作电压端、第一电压端和第二电压端，其中，

所述驱动控制信号端连接至所述第一晶体管的栅极和所述第二晶体管的栅极，

5 所述第一数据信号端连接至所述第五晶体管的第一极，  
所述第二数据信号端连接至所述第三晶体管的第一极，  
所述第一扫描信号端连接至第五晶体管的栅极和第六晶体管的栅极，

10 所述第二扫描信号端连接至所述第三晶体管的栅极，  
所述第一工作电压端连接至所述第一晶体管的第一极，  
所述第一电压端连接至所述第一电容的一端，  
所述第二电压端连接至所述第二电容的一端，  
所述复位控制信号端连接至所述第七晶体管的栅极，  
所述复位电压端连接至所述第七晶体管的第一极，

15 所述第一晶体管的第二极、所述第五晶体管的第二极连接至所述驱动晶体管的第一极，

所述第二电容的另一端、所述第六晶体管的第二极、所述第七晶体管的第二极连接至所述驱动晶体管的栅极，

20 所述第二晶体管的第一极、所述第六晶体管的第一极连接至所述驱动晶体管的第二极，

所述第二晶体管的第二极连接至所述第四晶体管的第一极，

所述第一电容的另一端、所述第三晶体管的第二极连接至所述第四晶体管的栅极，

所述第四晶体管的第二极连接至待驱动元件。

25

16. 一种驱动电路，用于驱动待驱动元件工作，所述驱动电路包括第一晶体管至第七晶体管、第一电容、第二电容、驱动晶体管、复位控制信号端、驱动控制信号端、第一数据信号端、第二数据信号端、第一扫描信号端、第二扫描信号端、电源电压端、第一电压端和第二电压端，其中，

30

所述驱动控制信号端连接至所述第一晶体管的栅极和所述第二晶体管的栅极，

所述第一数据信号端连接至所述第五晶体管的第一极，

所述第二数据信号端连接至所述第三晶体管的第一极，

5 所述第一扫描信号端连接至第五晶体管的栅极和第六晶体管的栅极，

所述第二扫描信号端连接至所述第三晶体管的栅极，

所述电源电压端连接至所述第四晶体管的第二极，

所述第一电压端连接至所述第一电容的一端，

10 所述第二电压端连接至所述第二电容的一端，

所述复位控制信号端连接至所述第七晶体管的栅极，

所述复位电压端连接至所述第七晶体管的第一极，

所述第一晶体管的第二极、所述第五晶体管的第二极连接至所述驱动晶体管的第一极，

15 所述第二电容的另一端、所述第六晶体管的第二极、所述第七晶体管的第二极连接至所述驱动晶体管的栅极，

所述第二晶体管的第一极、所述第六晶体管的第一极连接至所述驱动晶体管的第二极，

所述第二晶体管的第二极连接至所述第四晶体管的第一极，

20 所述第一电容的另一端、所述第三晶体管的第二极连接至所述第四晶体管的栅极，

所述第一晶体管的第一极连接至所述待驱动元件。

25 17、一种显示装置，包括基板，所述显示基板的显示区域具有多个亚像素，至少一个亚像素内设置有如权利要求 1-15 任一项所述的驱动电路和待驱动元件，所述驱动电路用于向所述待驱动元件提供驱动信号。

30 18、一种用于对如权利要求 1-16 任一项所述的驱动电路的驱动方法，其中，在一图像帧内，驱动电路具有多个扫描周期；所述灰阶

控制子电路包括第一控制子电路和第二控制子电路；在一个所述扫描周期内，所述驱动电路驱动的方法包括：

5

向第一扫描信号端提供第一扫描信号，向第一数据信号端提供第一数据电压，所述第一数据电压通过写入子电路写入至驱动子电路；

向第二扫描信号端提供第二扫描信号，向第二数据信号端提供第二数据电压，以使得第二控制子电路在所述第二扫描信号和所述第二数据电压的控制下开启或关闭；

10

向驱动控制信号端提供驱动控制信号，向所述第一工作电压端提供第一工作电压，所述第一工作电压通过第一控制子电路传输至驱动子电路，以使得待驱动元件在所述驱动控制信号、所述第一扫描信号、所述第二扫描信号以及所述第二数据电压的控制下基于所述第一数据电压和所述第一工作电压工作。

15

19、根据权利要求 18 所述的驱动方法，其中，所述方法还包括：在一个所述扫描周期内，所述第二扫描信号端输出有效信号的时间晚于所述第一扫描信号端输出有效信号的时间。

20

20、根据权利要求 18 所述的驱动方法，其中，所述驱动电路还包括复位子电路，所述向第一扫描信号端提供第一扫描信号，向第一数据信号端提供第一数据电压，所述第一数据电压通过写入子电路写入至驱动子电路之前，所述驱动电路驱动的方法还包括：

25

向复位控制信号端提供复位控制信号，向复位电压端提供复位电压，所述复位电压通过所述复位子电路传输至所述驱动子电路。

30

21、根据权利要求 18 所述的驱动方法，其中，所述驱动子电路包括驱动晶体管和第一电容；所述驱动晶体管的栅极连接所述第一电容的一端，所述第一电容的另一端连接第二电压端，所述第二电压端与所述第一工作电压端输入的电压相同。

01

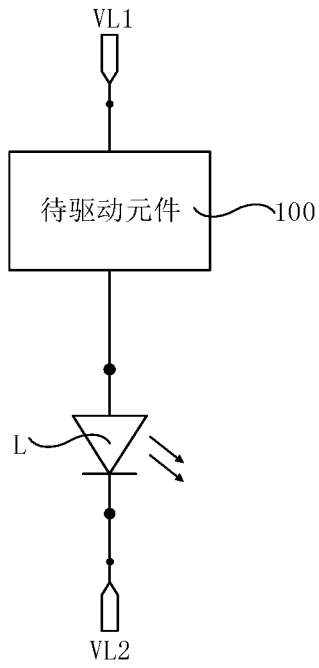


图 1

01

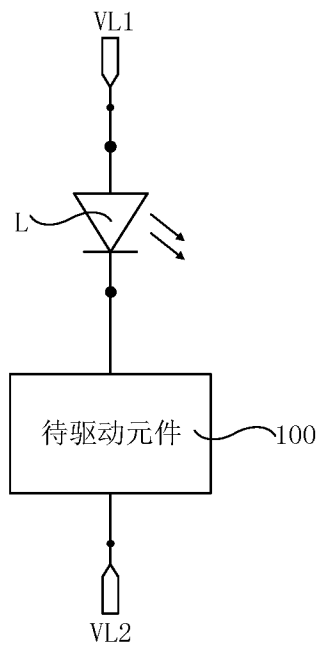


图 2

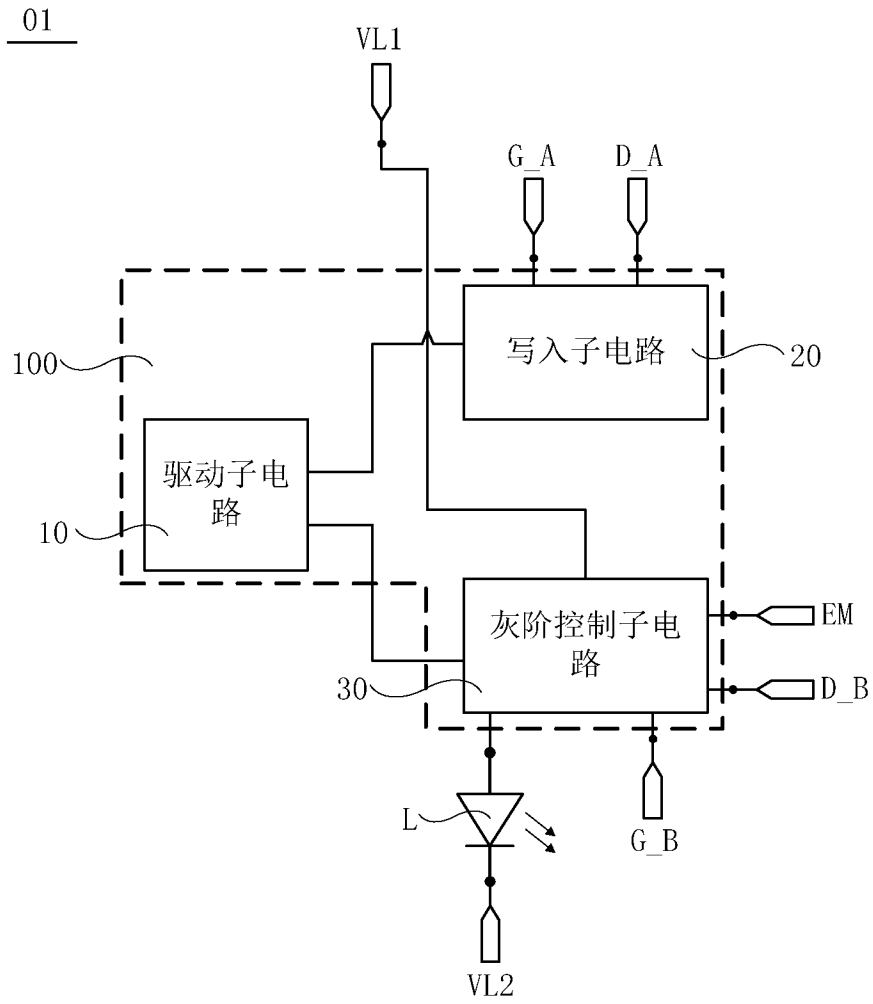


图 3

01

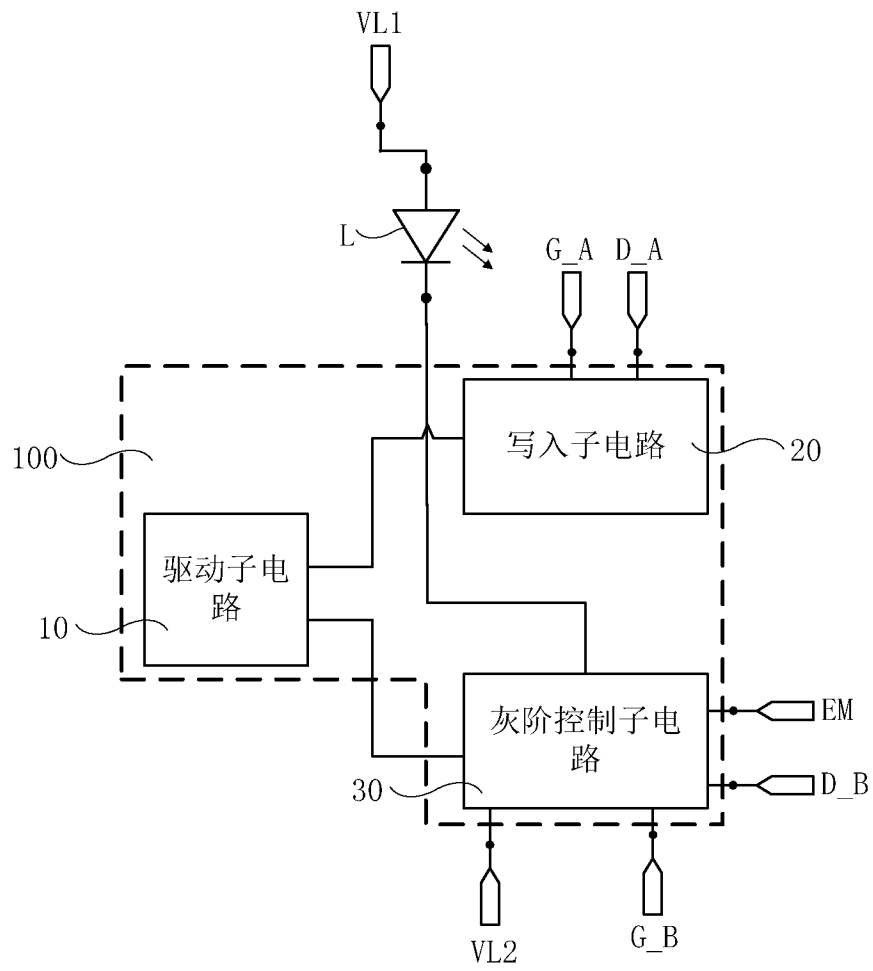


图 4

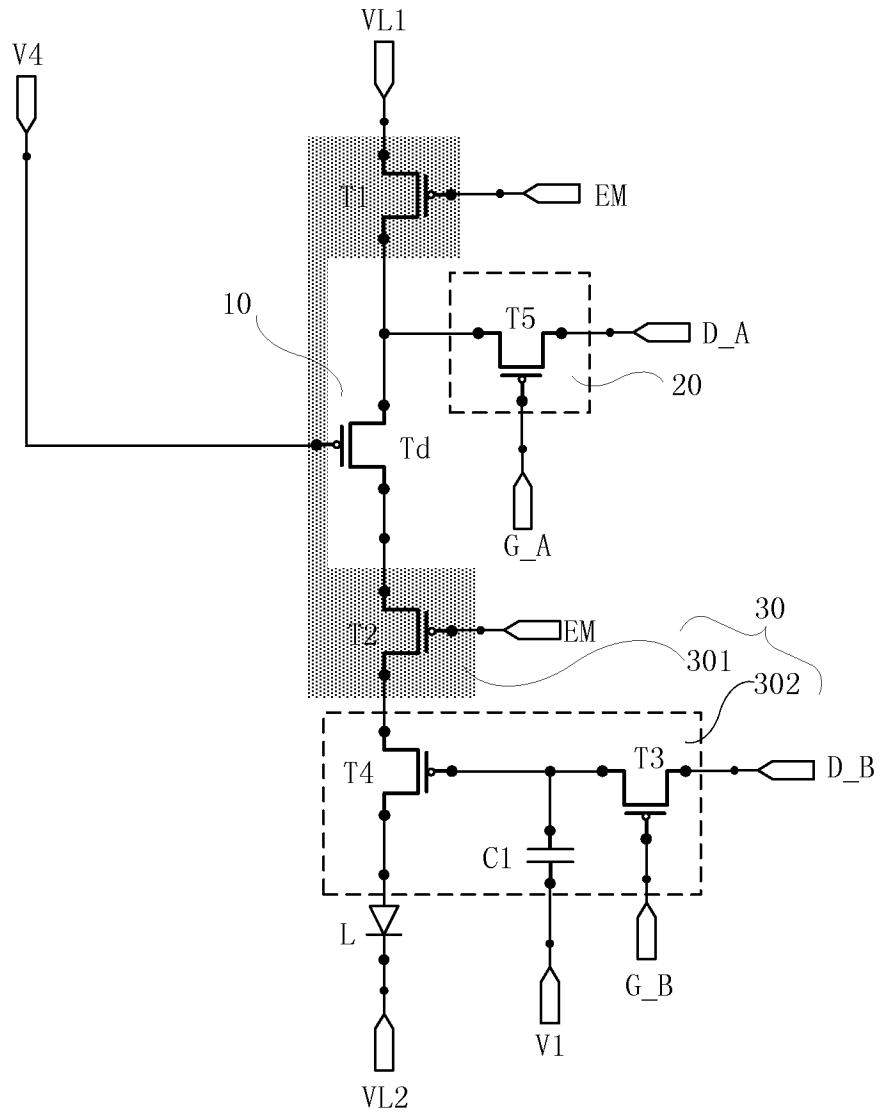


图 5

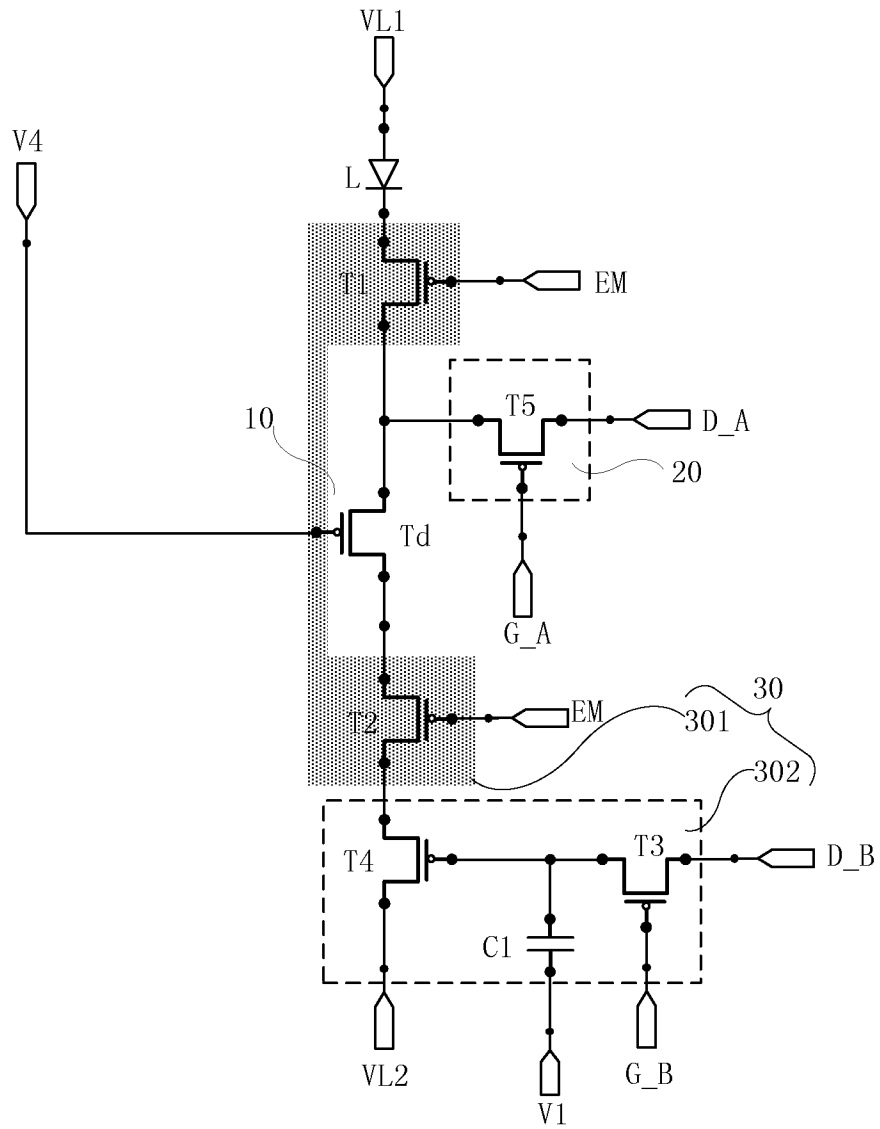


图 6

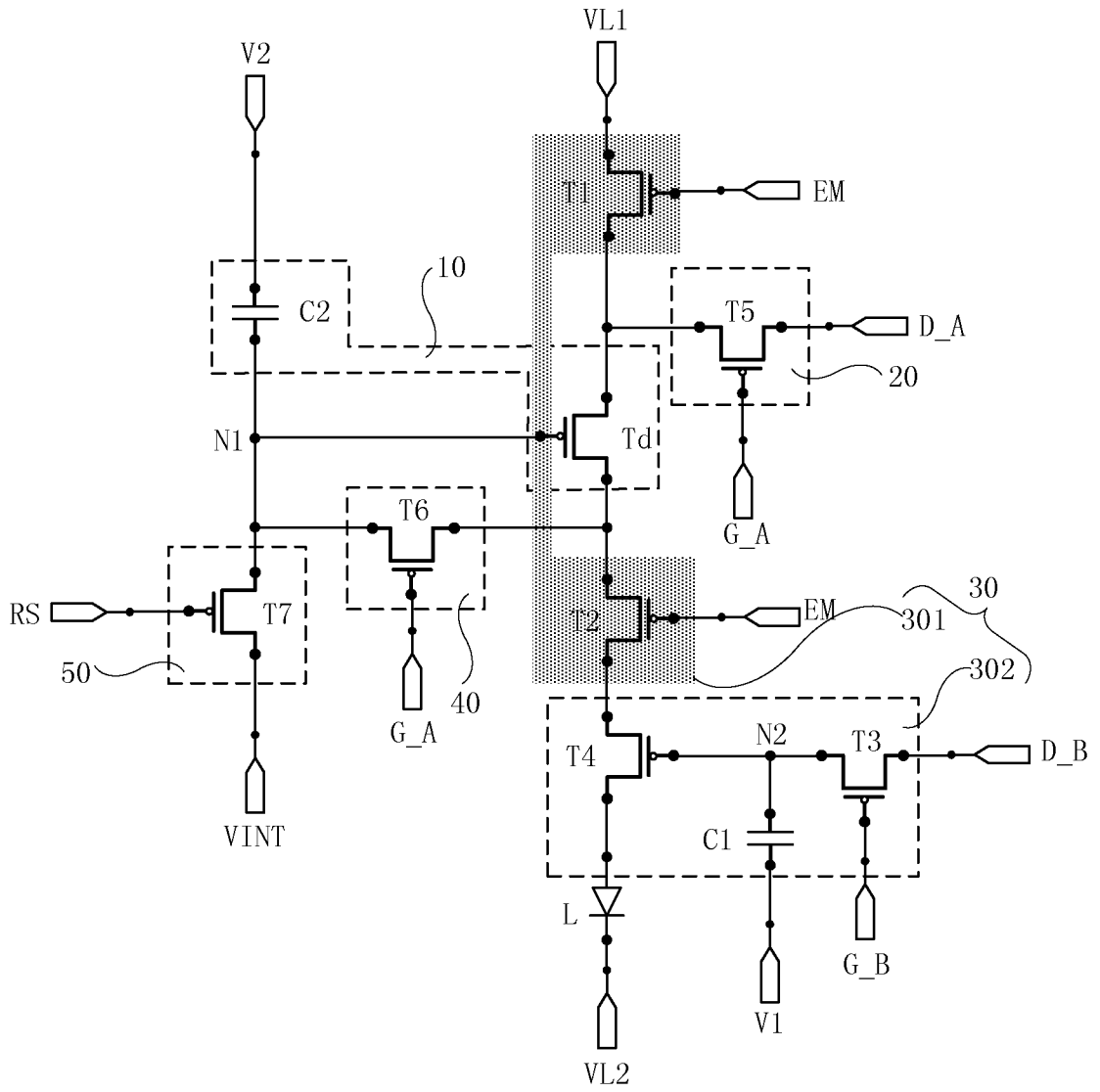


图 7



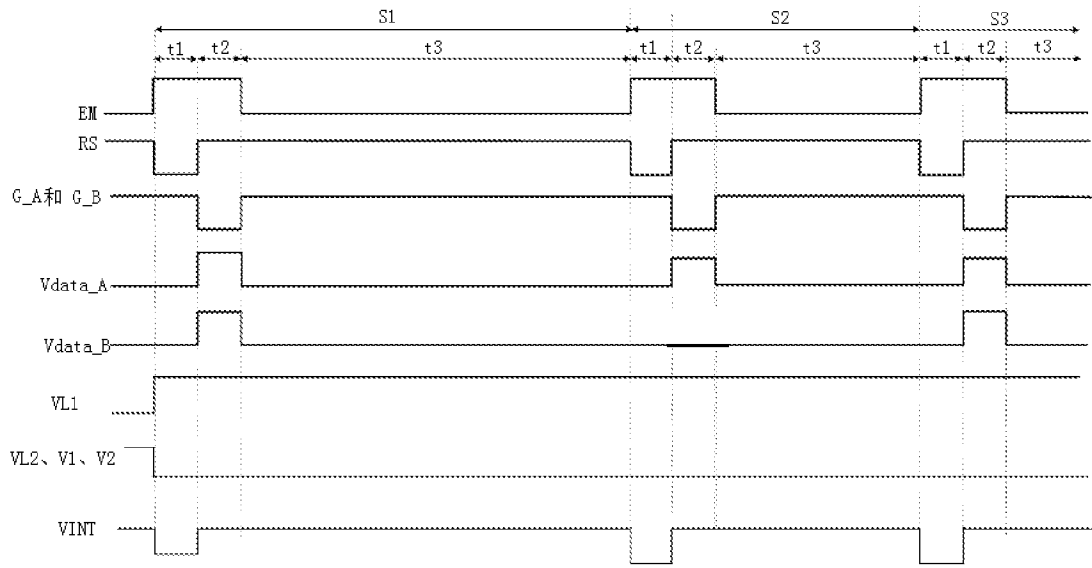


图 9

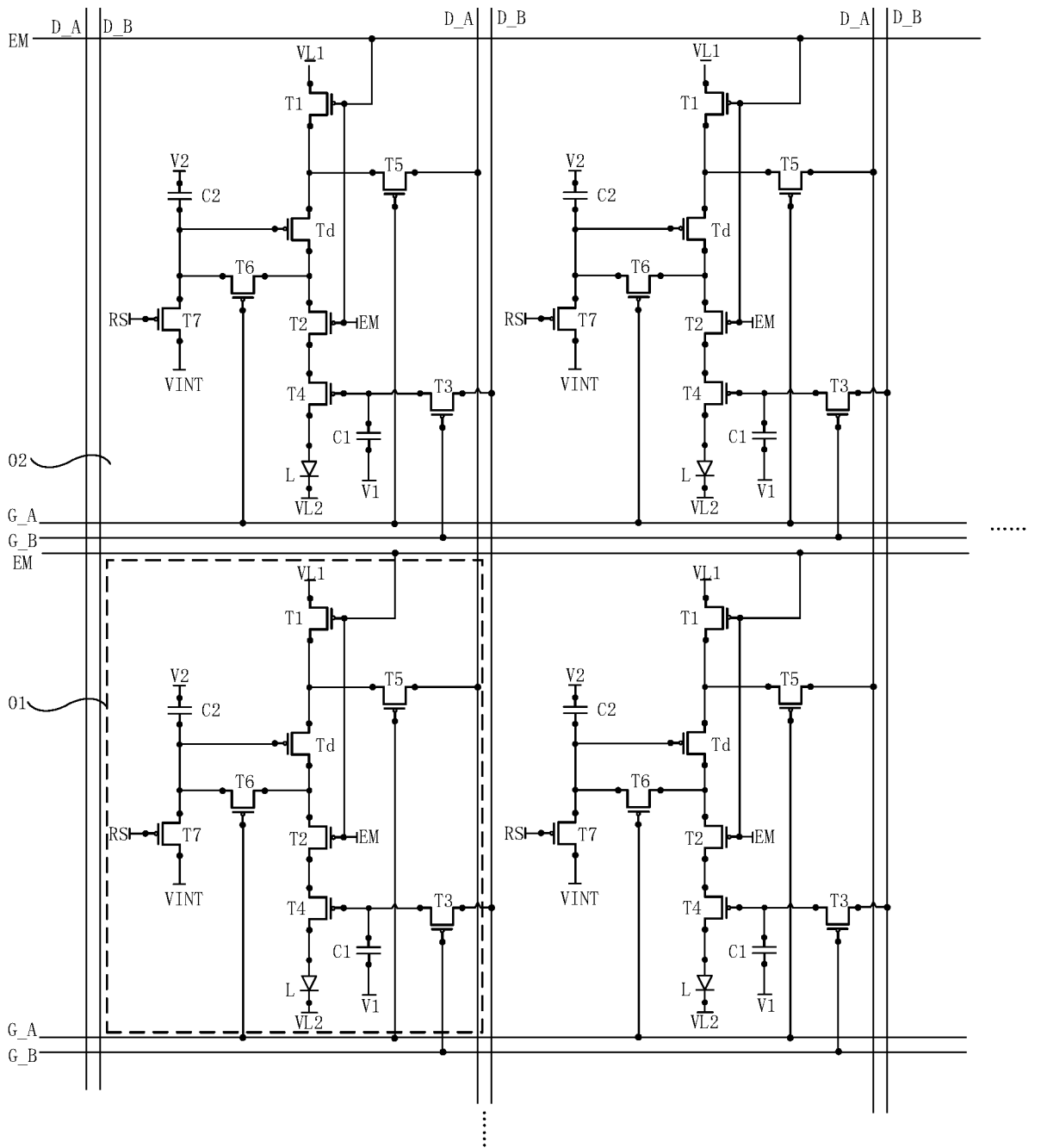


图 10

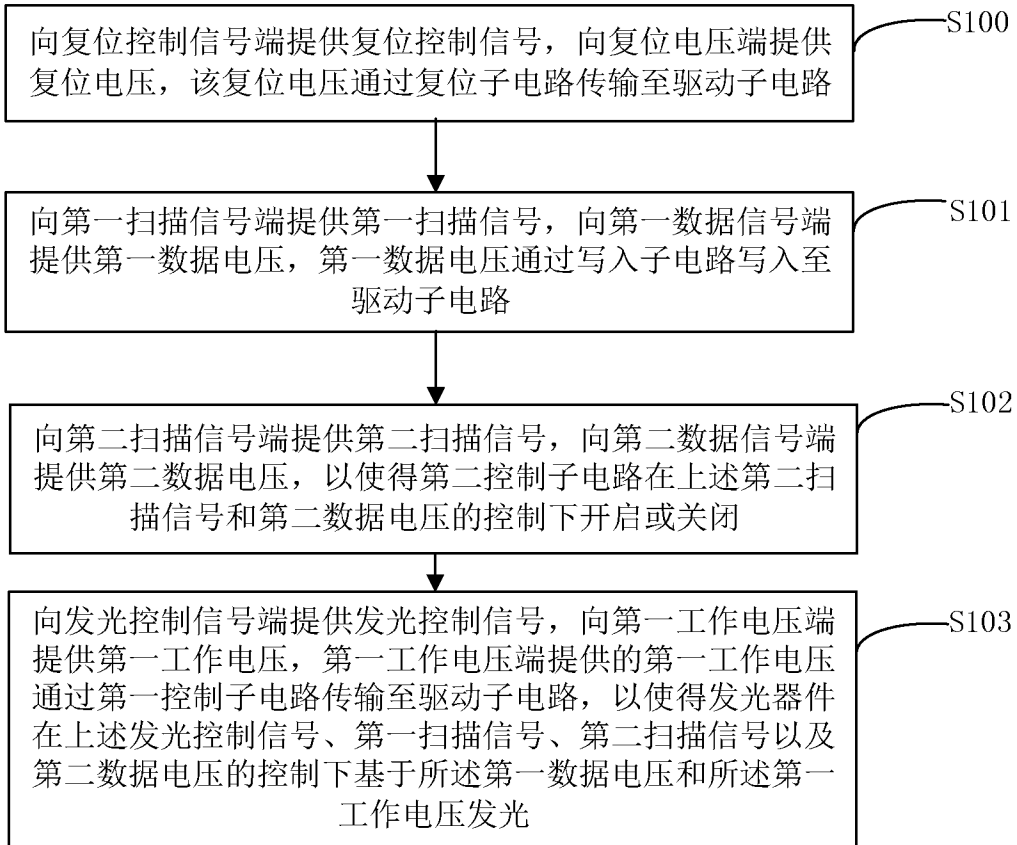


图 11

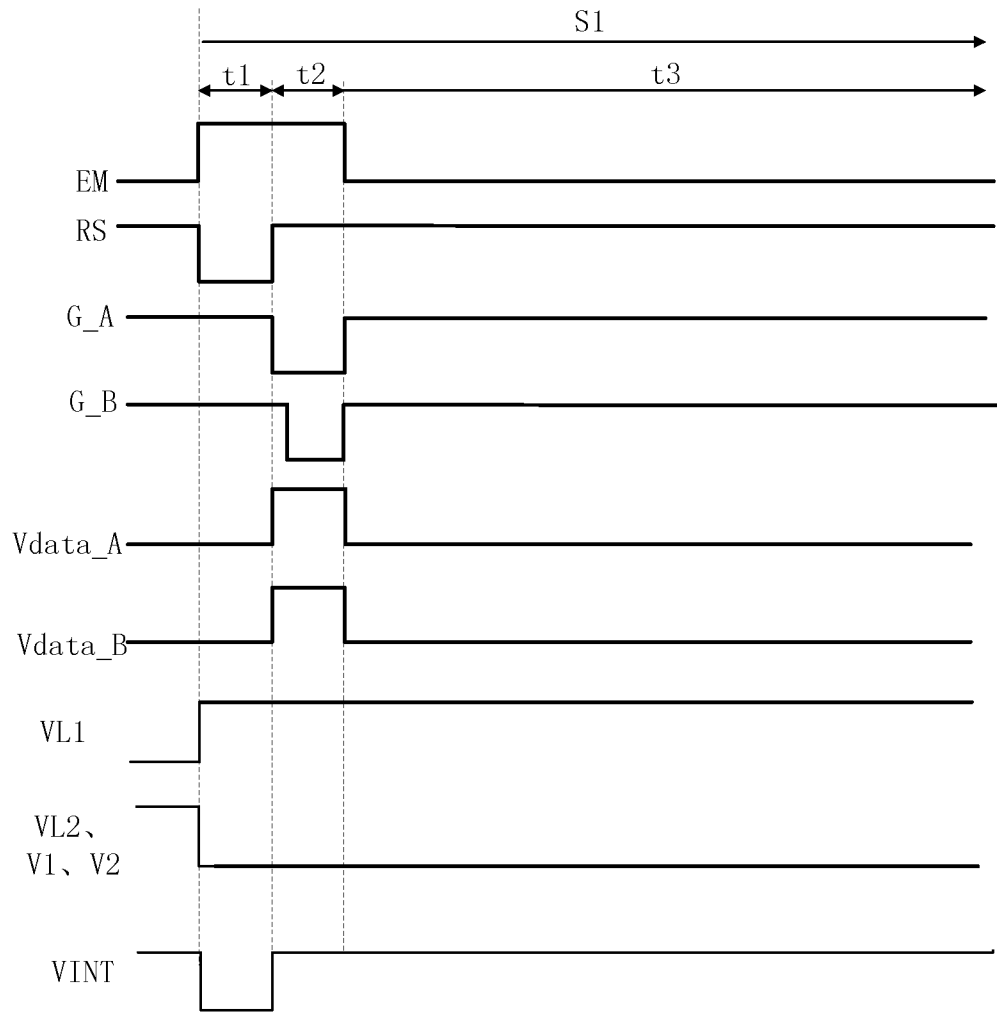


图 12

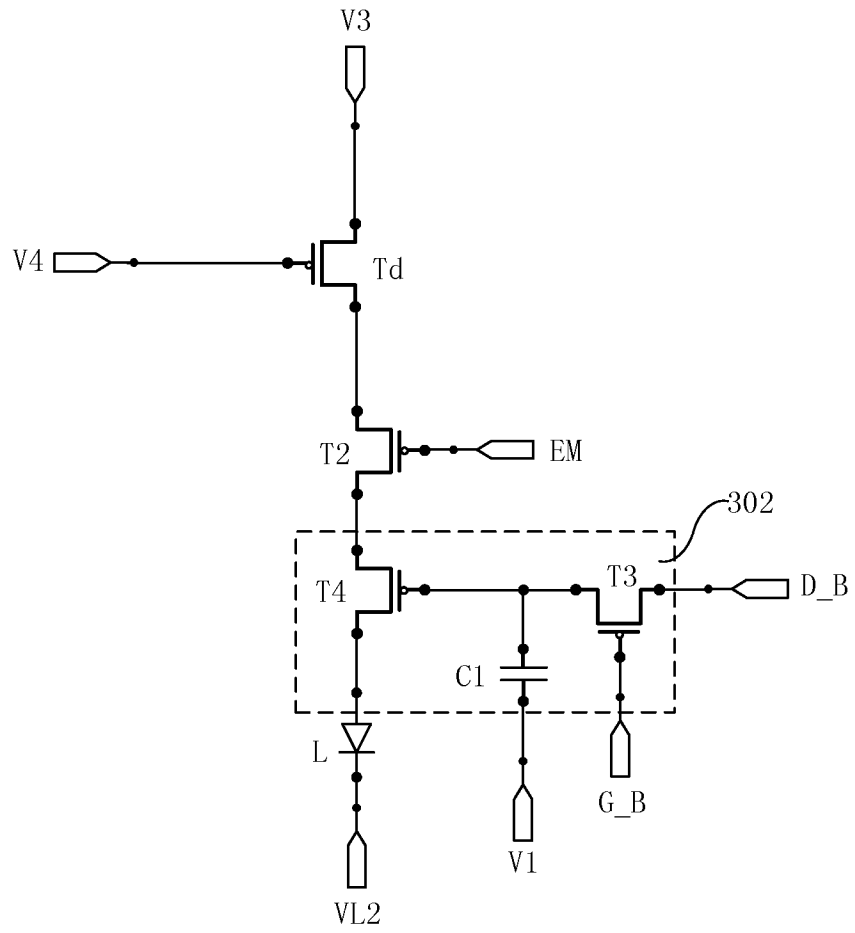


图 13

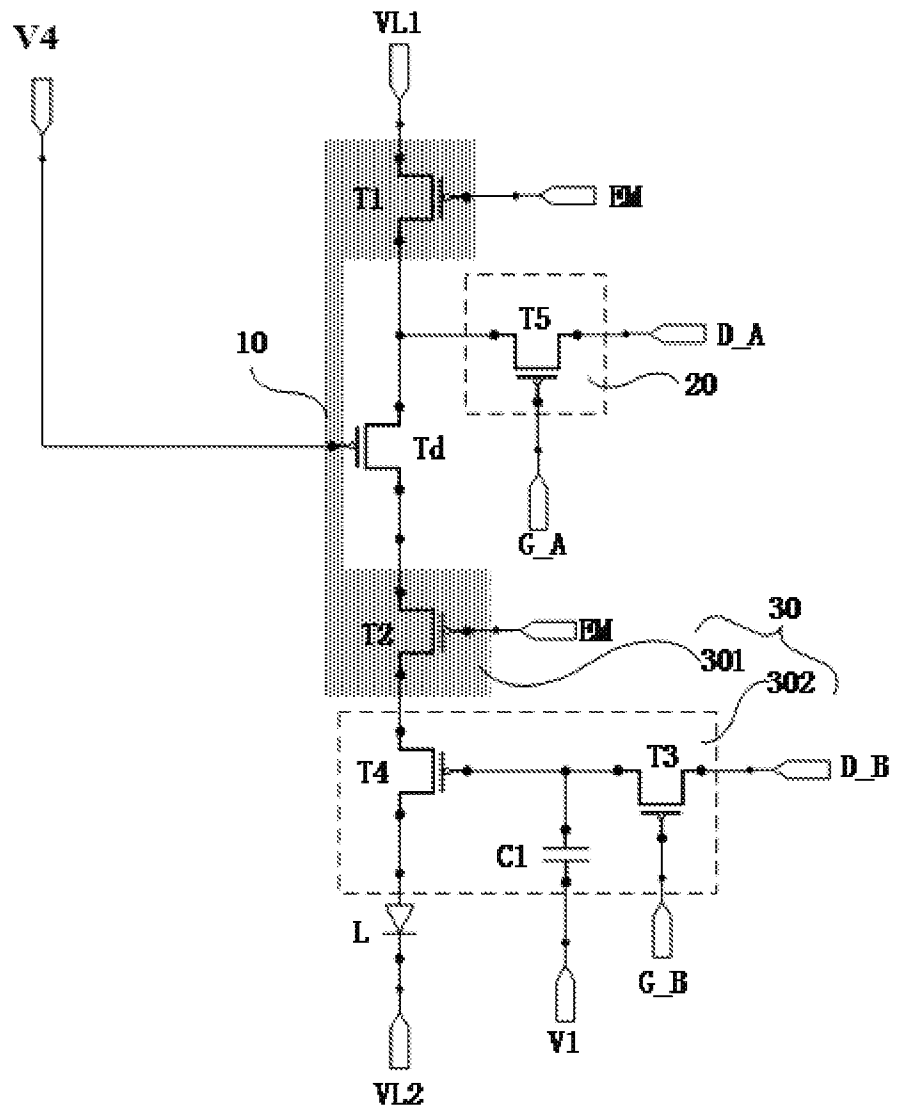


图 14

## INTERNATIONAL SEARCH REPORT

International application No.

**PCT/CN2019/093785****A. CLASSIFICATION OF SUBJECT MATTER**

G09G 3/32(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN, CNABS, CNTXT, CNKI: 像素, 象素, 存储, 灰度, 驱动, pixel+, stor+, reset+, grey, gray

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 108538241 A (BOE TECHNOLOGY GROUP CO., LTD.) 14 September 2018 (2018-09-14) entire document	1-21
A	US 2006164345 A1 (HONEYWELL INTERNATIONAL INC) 27 July 2006 (2006-07-27) entire document	1-21
A	CN 107068066 A (BOE TECHNOLOGY GROUP CO., LTD.) 18 August 2017 (2017-08-18) entire document	1-21
A	CN 104599638 A (BOE TECHNOLOGY GROUP CO., LTD. ET AL.) 06 May 2015 (2015-05-06) entire document	1-21

 Further documents are listed in the continuation of Box C. See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

**04 September 2019**

Date of mailing of the international search report

**18 September 2019**

Name and mailing address of the ISA/CN

**China National Intellectual Property Administration (ISA/  
CN)  
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing  
100088  
China**

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2019/093785**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108538241	A	14 September 2018	None			
US	2006164345	A1	27 July 2006	EP	1846910	B1	28 September 2016
				US	2008284693	A1	20 November 2008
				CN	104778918	B	21 July 2017
				CN	104778918	A	15 July 2015
				KR	101258857	B1	06 May 2013
				JP	2008529083	A	31 July 2008
				KR	20070099003	A	08 October 2007
				CN	101147185	A	19 March 2008
				US	9489886	B2	08 November 2016
				EP	1846910	A1	24 October 2007
				TW	1413068	B	21 October 2013
				US	10089927	B2	02 October 2018
				WO	2006081061	A1	03 August 2006
				JP	5203716	B2	05 June 2013
				TW	200703215	A	16 January 2007
				US	2017025064	A1	26 January 2017
CN	107068066	A	18 August 2017	WO	2018233599	A1	27 December 2018
CN	104599638	A	06 May 2015	US	2016240134	A1	18 August 2016

国际检索报告

国际申请号

PCT/CN2019/093785

<p><b>A. 主题的分类</b> G09G 3/32(2016.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																	
<p><b>B. 检索领域</b></p> <p>检索的最低限度文献(标明分类系统和分类号) G09G</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) VEN, CNABS, CNTXT, CNKI:像素, 象素, 存储, 灰度, 驱动, pixel+, stor+, reset+, grey, gray</p>																	
<p><b>C. 相关文件</b></p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 108538241 A (京东方科技集团股份有限公司) 2018年 9月 14日 (2018 - 09 - 14) 全文</td> <td>1-21</td> </tr> <tr> <td>A</td> <td>US 2006164345 A1 (HONEYWELL INT INC) 2006年 7月 27日 (2006 - 07 - 27) 全文</td> <td>1-21</td> </tr> <tr> <td>A</td> <td>CN 107068066 A (京东方科技集团股份有限公司) 2017年 8月 18日 (2017 - 08 - 18) 全文</td> <td>1-21</td> </tr> <tr> <td>A</td> <td>CN 104599638 A (京东方科技集团股份有限公司 等) 2015年 5月 6日 (2015 - 05 - 06) 全文</td> <td>1-21</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 108538241 A (京东方科技集团股份有限公司) 2018年 9月 14日 (2018 - 09 - 14) 全文	1-21	A	US 2006164345 A1 (HONEYWELL INT INC) 2006年 7月 27日 (2006 - 07 - 27) 全文	1-21	A	CN 107068066 A (京东方科技集团股份有限公司) 2017年 8月 18日 (2017 - 08 - 18) 全文	1-21	A	CN 104599638 A (京东方科技集团股份有限公司 等) 2015年 5月 6日 (2015 - 05 - 06) 全文	1-21
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
PX	CN 108538241 A (京东方科技集团股份有限公司) 2018年 9月 14日 (2018 - 09 - 14) 全文	1-21															
A	US 2006164345 A1 (HONEYWELL INT INC) 2006年 7月 27日 (2006 - 07 - 27) 全文	1-21															
A	CN 107068066 A (京东方科技集团股份有限公司) 2017年 8月 18日 (2017 - 08 - 18) 全文	1-21															
A	CN 104599638 A (京东方科技集团股份有限公司 等) 2015年 5月 6日 (2015 - 05 - 06) 全文	1-21															
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																	
<p>* 引用文件的具体类型:                      “A” 认为不特别相关的表示了现有技术一般状态的文件                      “E” 在国际申请日的当天或之后公布的在先申请或专利                      “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)                      “O” 涉及口头公开、使用、展览或其他方式公开的文件                      “P” 公布日先于国际申请日但迟于所要求的优先权日的文件                      “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件                      “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性                      “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性                      “&amp;” 同族专利的文件</p>																	
<p>国际检索实际完成的日期</p> <p>2019年 9月 4日</p>	<p>国际检索报告邮寄日期</p> <p>2019年 9月 18日</p>																
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>	<p>受权官员</p> <p>席万花</p> <p>电话号码 62085833</p>																

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2019/093785

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108538241	A	2018年 9月 14日	无			
US	2006164345	A1	2006年 7月 27日	EP	1846910	B1	2016年 9月 28日
				US	2008284693	A1	2008年 11月 20日
				CN	104778918	B	2017年 7月 21日
				CN	104778918	A	2015年 7月 15日
				KR	101258857	B1	2013年 5月 6日
				JP	2008529083	A	2008年 7月 31日
				KR	20070099003	A	2007年 10月 8日
				CN	101147185	A	2008年 3月 19日
				US	9489886	B2	2016年 11月 8日
				EP	1846910	A1	2007年 10月 24日
				TW	I413068	B	2013年 10月 21日
				US	10089927	B2	2018年 10月 2日
				WO	2006081061	A1	2006年 8月 3日
				JP	5203716	B2	2013年 6月 5日
				TW	200703215	A	2007年 1月 16日
				US	2017025064	A1	2017年 1月 26日
CN	107068066	A	2017年 8月 18日	WO	2018233599	A1	2018年 12月 27日
CN	104599638	A	2015年 5月 6日	US	2016240134	A1	2016年 8月 18日

表 PCT/ISA/210 (同族专利附件) (2015年1月)