



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0077782
(43) 공개일자 2017년07월06일

(51) 국제특허분류(Int. Cl.)
H01L 21/52 (2006.01) H01L 21/60 (2006.01)
H01L 21/67 (2006.01) H01L 21/683 (2006.01)
H01L 23/48 (2006.01) H01L 25/07 (2006.01)
(52) CPC특허분류
H01L 21/52 (2013.01)
H01L 21/67098 (2013.01)
(21) 출원번호 10-2016-0161870
(22) 출원일자 2016년11월30일
심사청구일자 2016년11월30일
(30) 우선권주장
JP-P-2015-256807 2015년12월28일 일본(JP)

(71) 출원인
후지쯔 가부시끼가이샤
일본국 가나가와켄 가와사키시 나카하라꾸 가미고
다나카 4초메 1-1
(72) 발명자
기라 히데히코
일본국 211-8588 가나가와켄 가와사키시 나카하라
꾸 가미고다나카 4초메 1-1 후지쯔 어드밴스트 테
크놀로지스 가부시끼가이샤 나이
마스야마 다쿠미
일본국 211-8588 가나가와켄 가와사키시 나카하라
꾸 가미고다나카 4초메 1-1 후지쯔 어드밴스트 테
크놀로지스 가부시끼가이샤 나이
(74) 대리인
김태홍, 김진희

전체 청구항 수 : 총 12 항

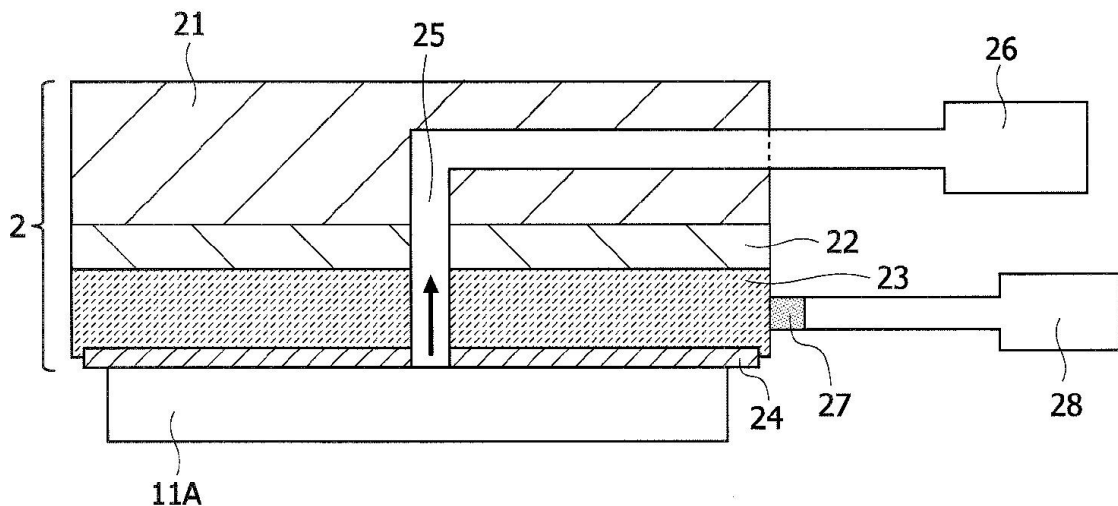
(54) 발명의 명칭 반도체 실장 장치, 반도체 실장 장치의 헤드 및 적층 칩의 제조 방법

(57) 요약

반도체 칩에 균등 압력을 가하는 기술을 제공한다.

반도체 실장 장치는, 액체 또는 기체를 수용하는 수용부와, 상기 수용부의 내부가 액체 또는 기체로 채워지면, 반도체 칩과 접촉하는 접촉부와, 상기 반도체 칩을 흡상하여, 상기 반도체 칩을 상기 접촉부에 밀착시키는 흡상부를 구비한다.

대표도



(52) CPC특허분류

H01L 21/6838 (2013.01)

H01L 23/48 (2013.01)

H01L 25/07 (2013.01)

H01L 2021/60172 (2013.01)

명세서

청구범위

청구항 1

반도체 실장 장치에 있어서,
액체 또는 기체를 수용하는 수용부와,
상기 수용부의 내부가 액체 또는 기체로 채워지면, 반도체 칩과 접촉하는 접촉부와,
상기 반도체 칩을 흡상(suck up)하여, 상기 반도체 칩을 상기 접촉부에 밀착시키는 흡상부를 포함하는 것을 특징으로 하는, 반도체 실장 장치.

청구항 2

제1항에 있어서,
상기 반도체 칩은, 복수의 단자와, 상기 복수의 단자가 형성된 단자 형성면과, 상기 단자 형성면의 반대측의 반대면을 가지고,
상기 반대면의 형상을 따라 상기 접촉부가 변형된 상태로, 상기 반대면이 상기 접촉부에 밀착하고 있는 것을 특징으로 하는, 반도체 실장 장치.

청구항 3

제2항에 있어서,
상기 접촉부는, 상기 반대면에 대응하여 오목 원호 형상 또는 볼록 원호 형상으로 변형되는 것을 특징으로 하는, 반도체 실장 장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,
복수의 단자가 형성된 상기 반도체 칩의 단자 형성면측으로부터 상기 반도체 칩을 흡인하여, 상기 복수의 단자의 상면을 평행하게 정돈하는 흡인부를 구비하는 것을 특징으로 하는, 반도체 실장 장치.

청구항 5

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 반도체 칩과 대향하는 제2 반도체 칩이 배치되고, 상기 제2 반도체 칩을 가열하는 가열 스테이지를 구비하는 것을 특징으로 하는, 반도체 실장 장치.

청구항 6

반도체 실장 장치의 헤드에 있어서,
액체 또는 기체를 수용하는 수용부와,
상기 수용부의 내부가 액체 또는 기체로 채워지면, 반도체 칩과 접촉하는 접촉부와,
상기 반도체 칩을 흡상하여, 상기 반도체 칩을 상기 접촉부에 밀착시키는 흡상부를 포함하는 것을 특징으로 하는, 반도체 실장 장치의 헤드.

청구항 7

제6항에 있어서,
상기 반도체 칩은, 복수의 단자와, 상기 복수의 단자가 형성된 단자 형성면과, 상기 단자 형성면의 반대측의 반대면을 가지고,

상기 반대면의 형상을 따라 상기 접촉부가 변형된 상태로, 상기 반대면이 상기 접촉부에 밀착하고 있는 것을 특징으로 하는, 반도체 실장 장치의 헤드.

청구항 8

제7항에 있어서,

상기 접촉부는, 상기 반대면에 대응하여 오목 원호 형상 또는 볼록 원호 형상으로 변형되는 것을 특징으로 하는, 반도체 실장 장치의 헤드.

청구항 9

적층 칩의 제조 방법에 있어서,

액체 또는 기체를 수용하는 수용부와, 상기 수용부의 내부가 액체 또는 기체로 채워지면, 제1 반도체 칩과 접촉하는 접촉부를 갖는 헤드를, 상기 제1 반도체 칩 상에 배치하는 공정과,

상기 수용부의 내부를 액체 또는 기체로 채우는 공정과,

상기 제1 반도체 칩을 흡상하여, 상기 제1 반도체 칩을 상기 접촉부에 밀착시키는 공정과,

상기 제1 반도체 칩의 복수의 제1 단자와 제2 반도체 칩의 복수의 제2 단자가 대향하도록, 상기 제1 반도체 칩 상에 상기 제2 반도체 칩을 배치하는 공정과,

상기 제2 반도체 칩을 가열하고, 상기 헤드로 상기 제1 반도체 칩을 가압하여, 상기 복수의 제1 단자와 상기 복수의 제2 단자를 접합하는 공정

을 포함하는 것을 특징으로 하는, 적층 칩의 제조 방법.

청구항 10

제9항에 있어서,

상기 제1 반도체 칩은, 상기 복수의 제1 단자가 형성된 단자 형성면과, 상기 단자 형성면의 반대측의 반대면을 가지고,

상기 접촉부가 상기 반대면을 따라 변형된 상태로, 상기 반대면이 상기 접촉부에 밀착하고 있는 것을 특징으로 하는, 적층 칩의 제조 방법.

청구항 11

제10항에 있어서,

상기 접촉부는, 상기 반대면에 대응하여 오목 원호 형상 또는 볼록 원호 형상으로 변형되는 것을 특징으로 하는, 적층 칩의 제조 방법.

청구항 12

제9항 내지 제11항 중 어느 한 항에 있어서,

상기 배치하는 공정 전에, 상기 복수의 제1 단자가 형성된 상기 제1 반도체 칩의 단자 형성면측으로부터 상기 제1 반도체 칩을 흡인하여, 상기 복수의 제1 단자의 상면을 평행하게 정돈하는 공정을 포함하는 것을 특징으로 하는, 적층 칩의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 실장 장치, 반도체 실장 장치의 헤드 및 적층 칩의 제조 방법에 관한 것이다.

배경 기술

[0002] 하이엔드 서버 등에 사용되는 프로세서나 메모리는, 고성능화를 위해 복수의 반도체 칩을 적층한 적층 반도체

칩을 이용하는 경우가 있다. 도 12에 나타내는 바와 같이, 반도체 칩(101) 상에는, 구리의 기둥(Cu 포스트 또는 Cu 필러)(102)의 꼭대기에 땀납(103)이 붙은 단자(마이크로 범프)(104)가 형성되어 있다. 복수의 반도체 칩(101)의 단자(104)끼리를 접합하여, 복수의 반도체 칩(101)을 적층하는 방법이 이용되고 있다.

[0003] 복수의 반도체 칩(101)을 적층한 후의 접합 신뢰성을 확보하기 위해, 도 13에 나타내는 바와 같이, 반도체 칩(101) 상에 페이스트형 또는 필름형의 보강 수지(105)를 공급한다. 페이스트형의 보강 수지(105)는, NCP(Non-conductive Paste)라고도 불리며, 필름형의 보강 수지(105)는, NCF(Non-conductive Film)라고도 불린다. 도 14에 나타내는 바와 같이, 플립 칩 본더 등의 반도체 실장 장치의 헤드(201)의 흡인 구멍(202)으로부터 반도체 칩(101A)을 흡인한다. 반도체 칩(101A)의 하방에는, 복수의 단자(104B)가 형성된 반도체 칩(101B)이 배치되어 있다. 다음에, 도 15에 나타내는 바와 같이, 반도체 칩(101A)을 가열하면서, 헤드(201)로 반도체 칩(101A)에 압력을 가하여, 반도체 칩(101A)의 단자(104A)로 보강 수지(105)를 밀어 부순다. 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B)를 접합함으로써, 반도체 칩(101A)과 반도체 칩(101B) 사이의 도통이나 강성을 확보하고 있다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 특허문헌 1: 일본 특허 공개 제2015-18897호 공보
(특허문헌 0002) 특허문헌 2: 일본 특허 공개 제2011-66027호 공보
(특허문헌 0003) 특허문헌 3: 일본 특허 공개 제2000-332390호 공보
(특허문헌 0004) 특허문헌 4: 일본 특허 공개 제2001-230528호 공보

발명의 내용

해결하려는 과제

[0005] 반도체 칩(101A)에는, 두께의 불균일이나 휨이 존재한다. 그 때문에, 헤드(201)로 반도체 칩(101A)에 압력을 가할 때, 반도체 칩(101A)에 균등 압력을 가하는 것이 어렵다. 반도체 칩(101A)에 불균등한 압력을 가하면, 반도체 칩(101A)의 단자(104A)가 보강 수지(105)를 밀어 부술 수 없어, 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B)의 접합 불량 발생하는 경우가 있다.

[0006] 본원은 상기 과제를 감안하여 이루어진 것으로, 반도체 칩에 균등 압력을 가하는 기술을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0007] 본원의 일관점에 따르면, 액체 또는 기체를 수용하는 수용부와, 상기 수용부의 내부가 액체 또는 기체로 채워지면, 반도체 칩과 접촉하는 접촉부와, 상기 반도체 칩을 흡상하여, 상기 반도체 칩을 상기 접촉부에 밀착시키는 흡상부를 구비하는 반도체 실장 장치가 제공된다.

[0008] 본원의 일관점에 따르면, 액체 또는 기체를 수용하는 수용부와, 상기 수용부의 내부가 액체 또는 기체로 채워지면, 제1 반도체 칩과 접촉하는 접촉부를 갖는 헤드를, 상기 제1 반도체 칩 상에 배치하는 공정과, 상기 수용부의 내부를 액체 또는 기체로 채우는 공정과, 상기 제1 반도체 칩을 흡상하여, 상기 제1 반도체 칩을 상기 접촉부에 밀착시키는 공정과, 상기 제1 반도체 칩의 복수의 제1 단자와 제2 반도체 칩의 복수의 제2 단자가 대향하도록, 상기 제1 반도체 칩 상에 상기 제2 반도체 칩을 배치하는 공정과, 상기 제2 반도체 칩을 가열하고, 상기 헤드로 상기 제1 반도체 칩을 가압하여, 상기 복수의 제1 단자와 상기 복수의 제2 단자를 접합하는 공정을 구비하는 적층 칩의 제조 방법이 제공된다.

발명의 효과

[0009] 본원에 따르면, 반도체 칩에 균등 압력을 가할 수 있다.

도면의 간단한 설명

[0010]

도 1은 반도체 실장 장치의 구성도이다.
 도 2는 헤드의 단면도이다.
 도 3은 가배치 스테이지의 단면도이다.
 도 4는 가배치 스테이지의 단면도이다.
 도 5는 가배치 스테이지의 단면도이다.
 도 6은 헤드 및 가배치 스테이지의 단면도이다.
 도 7은 헤드 및 가배치 스테이지의 단면도이다.
 도 8은 헤드의 단면도이다.
 도 9는 적층 칩의 제조 방법의 공정도이다.
 도 10은 적층 칩의 제조 방법의 공정도이다.
 도 11은 적층 칩의 제조 방법의 공정도이다.
 도 12는 반도체 칩의 집합 방법의 설명도이다.
 도 13은 반도체 칩의 집합 방법의 설명도이다.
 도 14는 반도체 칩의 집합 방법의 설명도이다.
 도 15는 반도체 칩의 집합 방법의 설명도이다.
 도 16은 반도체 칩의 집합 방법의 설명도이다.
 도 17은 반도체 칩의 집합 방법의 설명도이다.

발명을 실시하기 위한 구체적인 내용

[0011]

반도체 칩(101A)이 설계대로의 마무리라면, 반도체 칩(101A)의 상면[반도체 칩(101A)의 단자 형성면의 반대면]은 평면이다. 또한, 반도체 칩(101A)에 형성된 복수의 단자(104A)가 설계대로의 마무리라면, 복수의 단자(104A)의 높이가 정돈된다. 도 14에 나타내는 바와 같이, 반도체 칩(101A)의 상면이 평면이며, 복수의 단자(104A)의 높이가 정돈되어 있는 경우, 헤드(201)에 반도체 칩(101A)의 상면을 흡착시켜도, 복수의 단자(104A)의 상면이 평행하게 정돈된 상태가 된다. 반도체 칩(101A)의 단자(104A)의 상면은, 반도체 칩(101B)과 대향하고 있다.

[0012]

도 16에 나타내는 바와 같이, 반도체 칩(101A)의 두께의 불균일, 단자(104A)의 높이의 불균일 및 반도체 칩(101A)의 휨이 존재한다. 도 17에 나타내는 바와 같이, 헤드(201)에 반도체 칩(101A)의 상면을 흡착시키면, 반도체 칩(101A)의 상면은 평면이 된다. 그러나, 복수의 단자(104A)의 상면은 평행하게 정돈되지 않고, 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B) 사이의 거리에 대해서, 반도체 칩(101A)의 중앙 부분과 외주 부분 사이에서 차가 발생한다.

[0013]

반도체 칩(101A)의 외형 사이즈가 스퀘어의 한 변이 10 mm 이하인 경우, 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B) 사이의 거리에 대해서, 반도체 칩(101A)의 중앙 부분과 외주 부분 사이에서의 차가 작다. 그 때문에, 단자(104A)의 땀납(103A)이 찌부러짐으로써, 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B)의 접합이 가능하다.

[0014]

한편, 반도체 칩(101A)의 외형 사이즈가 스퀘어의 한 변이 20 mm 이상인 경우, 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B) 사이의 거리에 대해서, 반도체 칩(101A)의 중앙 부분과 외주 부분 사이에서의 차가 크다. 반도체 칩(101A)의 상면이 평면인 상태로, 헤드(201)가 반도체 칩(101A)을 흡착하고 있는 한, 반도체 칩(101A)에 대한 압력(하중)을 늘려도, 반도체 칩(101A)의 복수의 단자(104A)의 전부를 반도체 칩(101B)의 복수의 단자(104B)에 접합할 수 없다. 또한, 반도체 칩(101A)의 단자(104A)와 반도체 칩(101B)의 단자(104B)의 접합을 행하기 위한 압력은, 반도체 칩(101A)의 사이즈에 비례하여 증가하기 때문에, 단순히 압력을 증가시키면, 반도체 칩(101A)의 물리 파괴가 발생할 가능성이 있다.

- [0015] 이하, 도면을 참조하여, 실시형태를 상세하게 설명한다. 실시형태의 구성은 예시이며, 본 발명은 실시형태의 구성에 한정되지 않는다.
- [0016] 도 1은 반도체 실장 장치(1)의 구성도이다. 반도체 실장 장치(1)는, 플립 칩 본더라고도 불린다. 반도체 실장 장치(1)는, 헤드(2), 가배치 스테이지(3), 유지 스테이지(4), 본딩 툴(5) 및 제어 장치(6)를 구비한다. 헤드(2)가, 본딩 툴(5)에 장착되고, 본딩 툴(5)에 의해, 헤드(2)의 상승, 하강 및 평행 이동 등이 행해진다. 가배치 스테이지(3)는, 헤드(2)로 상측의 반도체 칩을 유지할 때, 상측의 반도체 칩이 일시적으로 배치되는 스테이지이다. 복수의 반도체 칩을 적층할 때, 적층 칩에 있어서의 상측의 반도체 칩이 헤드(2)에 의해 유지되고, 적층 칩에 있어서의 하측의 반도체 칩이 유지 스테이지(4)에 의해 유지된다. 또한, 유지 스테이지(4)는, 하측의 반도체 칩을 가열한다.
- [0017] 제어 장치(6)는, 도시하지 않는 중앙 처리 장치(Central Processing Unit; CPU), 메모리를 가지고, 이 메모리에 실행 가능하게 전개된 컴퓨터 프로그램에 따라, 헤드(2), 가배치 스테이지(3), 유지 스테이지(4) 및 본딩 툴(5)의 각 동작 및 각 처리를 제어한다. CPU는 프로세서라고도 불린다. 단, CPU는, 단일의 프로세서에 한정되는 것이 아니라, 멀티 프로세서 구성이어도 좋다. 메모리는, 예컨대, ROM(Read Only Memory) 및 RAM(Random Access Memory)을 갖는다.
- [0018] 도 2는 헤드(2)의 단면도이다. 헤드(2)는, 지지부(21), 히터(22), 다이어프램(23), 탄성체(24) 및 흡인 구멍(25)을 갖는다. 지지부(21)는, 히터(22), 다이어프램(23) 및 탄성체(24)를 지지한다. 헤드(2)의 바닥면 및 측면에 개구가 형성되어 있다. 흡인 구멍(25)은, 지지부(21), 히터(22), 다이어프램(23) 및 탄성체(24)의 내부를 통하여, 헤드(2)의 바닥면 및 측면에 형성된 개구에 각각 연결되어 있다. 헤드(2)의 측면에 형성된 개구에 흡인부(흡인 기구)(26)가 접속된다. 따라서, 흡인 구멍(25)은, 흡인부(26)에 접속되어 있다. 흡인부(26)가 구동됨으로써, 흡인 구멍(25)으로부터 반도체 칩(11A)을 흡인하여, 헤드(2)의 바닥면에 반도체 칩(11A)이 흡착한다. 흡인부(26)는, 예컨대, 진공 흡인 펌프이다.
- [0019] 도 2에 나타내는 헤드(2)의 구조예에서는, 헤드(2)가, 하나의 흡인 구멍(25)을 갖지만, 도 2에 나타내는 헤드(2)의 구조예에 한정되지 않고, 헤드(2)가, 복수의 흡인 구멍(25)을 가져도 좋다. 이 경우, 복수의 흡인 구멍(25)의 각각은, 흡인부(26)에 접속된다. 예컨대, 헤드(2)의 중앙 부분에 배치된 적어도 하나의 흡인 구멍(25)이, 반도체 칩(11A)의 중앙 부분을 흡인하고, 헤드(2)의 외주 부분에 배치된 적어도 하나의 흡인 구멍(25)이, 반도체 칩(11A)의 외주 부분을 흡인하여도 좋다. 또한, 도 2에 나타내는 헤드(2)의 구조예에서는, 헤드(2)의 외부에 흡인부(26)를 배치하고 있지만, 도 2에 나타내는 헤드(2)의 구조예에 한정되지 않고, 헤드(2)의 내부에 흡인부(26)를 배치하여도 좋다. 따라서, 헤드(2)가, 흡인부(26)를 가져도 좋다.
- [0020] 히터(22)는, 가열부(가열 기구)이다. 히터(22)는, 반도체 칩(11A)을 가열한다. 히터(22)가 발생하는 열은, 다이어프램(23) 및 탄성체(24)를 통해, 반도체 칩(11A)에 전해지기 때문에, 다이어프램(23) 및 탄성체(24)는, 내열성이 높은 것이 바람직하다. 예컨대, 다이어프램(23) 및 탄성체(24)는, 200℃ 이상의 내열성을 가져도 좋다.
- [0021] 다이어프램(23)의 측면에 마련된 밸브(27)를 통해, 공급부(공급 기구)(28)로부터 다이어프램(23)의 내부에 액체 또는 기체가 공급되며, 다이어프램(23)은, 액체 또는 기체를 수용한다. 다이어프램(23)의 내부에 수용(충전)되는 액체는, 예컨대, 이온 합금 또는 오일 등이다. 다이어프램(23)의 내부에 수용되는 기체는, 예컨대, 공기이다. 다이어프램(23)은, 탄성 재료로 형성되어 있다. 다이어프램(23)의 바닥부에 탄성체(24)가 마련되어 있다. 탄성체(24)는, 예컨대, 실리콘 고무 등이다. 다이어프램(23)의 내부에 충전되는 액체 또는 기체의 충전량(체적, 압력 등)에 따라 다이어프램(23)이 변형한다. 다이어프램(23)의 변형에 따라, 탄성체(24)가 변형한다. 즉, 다이어프램(23)의 내부에 충전되는 액체 또는 기체의 충전량에 따라 다이어프램(23)이 변형하며, 탄성체(24)가 변형한다. 다이어프램(23)은, 수용부의 일레이다. 탄성체(24)는, 접촉부의 일레이다.
- [0022] <반도체 칩의 유지>
- [0023] 도 3~도 8을 참조하여, 헤드(2)에 의한 반도체 칩(11A)의 유지에 대해서 설명한다. 도 3 및 도 4는 가배치 스테이지(3)의 단면도이다. 가배치 스테이지(3)는, 헤드(2)에 의해 반도체 칩(11A)을 유지하기 전에 반도체 칩(11A)을 일시적으로 배치하는 스테이지이다. 가배치 스테이지(3)는, 스테이지(기판)(31), 지지부(32) 및 흡인 구멍(33)을 갖는다. 지지부(32)는, 스테이지(31)를 지지한다. 가배치 스테이지(3)는, 반도체 칩(11A)이 배치되는 배치면(3A)을 갖는다. 가배치 스테이지(3)의 배치면(3A) 및 측면에 개구가 형성되어 있다. 흡인 구멍(33)은, 스테이지(31) 및 지지부(32)의 내부를 통하여, 가배치 스테이지(3)의 배치면(3A) 및 측면에 형성된 개구에 연결되어 있다. 가배치 스테이지(3)의 측면에 형성된 개구에 흡인부(흡인 기구)(34)가 접속된다. 따라서, 흡인 구멍

(33)은, 흡인부(34)에 접속되어 있다. 흡인부(34)는, 예컨대, 진공 흡인 펌프이다.

[0024] 반도체 칩(11A) 상에는, 구리의 기둥(Cu 포스트 또는 Cu 필러)(12A)의 꼭대기에 땀납(13A)이 붙은 단자(마이크로 범프)(14A)가 형성되어 있다. 반도체 칩(11A)은, 복수의 단자(14A)와, 복수의 단자(14A)가 형성된 면(단자 형성면)(15A)과, 단자 형성면(15A)의 반대면(이면)(16A)을 갖는다. 도 3에 나타내는 반도체 칩(11A)의 이면(16A)은, 오목 원호 형상이며, 반도체 칩(11A)의 복수의 단자(14)의 높이가 정돈되어 있지 않다. 그 때문에, 반도체 칩(11A)의 복수의 단자(14A)의 상면(17A)은 평행하게 정돈되어 있지 않다. 반도체 칩(11A)의 단자(14A)의 상면(17A)은, 단자 형성면(15A)과 동일 방향을 향하고 있고, 도 3에서는, 가배치 스테이지(3)의 배치면(3A)과 대향하고 있다. 흡인부(34)가 구동함으로써, 흡인 구멍(33)으로부터 반도체 칩(11A)의 단자 형성면(15A)을 흡인하여, 가배치 스테이지(3)의 배치면(3A)에 반도체 칩(11A)이 흡착한다. 반도체 칩(11A)을 가배치 스테이지(3)의 배치면(3A)에 배치하기 전부터 흡인부(34)에 의한 흡인을 행하여도 좋고, 반도체 칩(11A)을 가배치 스테이지(3)의 배치면(3A)에 배치한 후에 흡인부(34)에 의한 흡인을 행하여도 좋다.

[0025] 흡인부(34)는, 복수의 단자(14A)의 상면(17A)과 가배치 스테이지(3)의 배치면(3A) 사이의 각 거리가 동일해지도록, 반도체 칩(11A)의 단자 형성면(15A)측으로부터 반도체 칩(11A)을 흡인한다. 흡인부(34)의 흡인량은, 제어 장치(6)에 의해 제어된다. 도 4에 나타내는 바와 같이, 반도체 칩(11A)의 단자 형성면(15A)측으로부터 반도체 칩(11A)이 흡인됨으로써, 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된다. 도 4에서는, 복수의 단자(14A)의 상면이 평행하게 정돈되어 있기 때문에, 복수의 단자(14A)의 전부가 가배치 스테이지(3)의 배치면(3A)에 접촉하고 있다.

[0026] 도 3 및 도 4는 반도체 칩(11A)의 단자 형성면(15A)에 보강 수지를 형성하지 않는 경우의 예를 나타내고 있다. 도 5에 나타내는 바와 같이, 반도체 칩(11A)의 단자 형성면(15A)에 보강 수지(18A)를 형성하여도 좋다. 도 5는 가배치 스테이지(3)의 단면도이다. 보강 수지(18A)는, 필름형의 NCF이다. 흡인부(34)는, 복수의 단자(14A)의 상면(17A)과 가배치 스테이지(3)의 배치면(3A) 사이의 각 거리가 동일해지도록, 반도체 칩(11A)의 단자 형성면(15A)측으로부터 반도체 칩(11A) 및 보강 수지(17A)를 흡인한다. 흡인부(34)의 흡인량은, 제어 장치(6)에 의해 제어된다. 도 5에 나타내는 바와 같이, 반도체 칩(11A)의 단자 형성면(15A)측으로부터 반도체 칩(11A) 및 보강 수지(17A)가 흡인됨으로써, 복수의 단자(14A)의 상면(18A)이 평행하게 정돈되고 있다.

[0027] 도 3~도 5에 나타내는 가배치 스테이지(3)의 구조예에서는, 가배치 스테이지(3)가, 하나의 흡인 구멍(33)을 갖지만, 도 3~도 5에 나타내는 가배치 스테이지(3)의 구조예에 한정되지 않고, 가배치 스테이지(3)가, 복수의 흡인 구멍(33)을 가져도 좋다. 이 경우, 복수의 흡인 구멍(33)의 각각은, 흡인부(34)에 접속된다. 예컨대, 가배치 스테이지(3)의 중앙 부분에 배치된 적어도 하나의 흡인 구멍(33)이, 반도체 칩(11A)의 중앙 부분을 흡인하고, 가배치 스테이지(3)의 외주 부분에 배치된 적어도 하나의 흡인 구멍(33)이, 반도체 칩(11A)의 외주 부분을 흡인하여도 좋다. 도 3~도 5에 나타내는 가배치 스테이지(3)의 구조예에서는, 가배치 스테이지(3)의 외부에 흡인부(34)를 배치하고 있지만, 도 3~도 5에 나타내는 가배치 스테이지(3)의 구조예에 한정되지 않고, 가배치 스테이지(3)의 내부에 흡인부(34)를 배치하여도 좋다. 따라서, 가배치 스테이지(3)가, 흡인부(34)를 가져도 좋다.

[0028] 가배치 스테이지(3)의 배치면(3A)에 반도체 칩(11A)이 흡착한 상태를 유지하면서, 본딩 툴(5)에 의해, 헤드(2)가 반도체 칩(11A)에 접촉하기 직전까지, 헤드(2)를 하강한다. 도 6에 나타내는 바와 같이, 헤드(2)를 하강함으로써, 헤드(2)를 반도체 칩(11A) 상에 배치한다. 따라서, 다이어프램(23) 및 탄성체(24)가, 반도체 칩(11A)의 이면(16A) 상에 배치된다. 또한, 반도체 칩(11A)의 단자 형성면(15A)에 보강 수지(18A)가 형성되어 있어도 좋다.

[0029] 다음에, 다이어프램(23)의 측면에 마련된 밸브(27)를 개방하고, 공급부(28)로부터 다이어프램(23)의 내부에 액체 또는 기체를 공급하여, 다이어프램(23)의 내부를 액체 또는 기체로 채운다. 도 7에 나타내는 바와 같이, 다이어프램(23)의 내부가 액체 또는 기체로 채워지면, 다이어프램(23)의 중앙 부분이 반도체 칩(11A)을 향하여 부풀어, 탄성체(24)의 중앙 부분이 반도체 칩(11A)을 향하여 휨으로써, 탄성체(24)가 반도체 칩(11A)의 이면(16A)에 접촉한다. 이와 같이, 다이어프램(23)의 내부가 액체 또는 기체로 채워지면, 다이어프램(23) 및 탄성체(24)가 변형하여, 탄성체(24)가 반도체 칩(11A)의 이면(16A)에 접촉한다. 탄성체(24)가 반도체 칩(11A)의 이면(16A)에 접촉하면, 다이어프램(23) 및 탄성체(24)가 반도체 칩(11A)의 이면(16A)의 형상을 따라 변형한다. 예컨대, 반도체 칩(11A)의 이면(16A)이 오목 원호 형상인 경우, 반도체 칩(11A)의 이면(16A)에 대응하여, 다이어프램(23) 및 탄성체(24)는, 오목 원호 형상으로 변형한다.

[0030] 탄성체(24)가 반도체 칩(11A)의 이면(16A)의 형상을 따라 변형한 경우, 다이어프램(23)의 측면에 마련된 밸브(27)를 폐쇄하여, 다이어프램(23)의 내부의 액체 또는 기체의 충전량이 변동하지 않도록 한다. 밸브(27)의 개폐

는, 제어 장치(6)에 의해 제어된다. 예컨대, 다이어프램(23)의 내부에 충전되는 액체 또는 기체의 충전량을 조정하여, 목표 충전량에 도달한 경우, 다이어프램(23)의 측면에 마련된 밸브(27)를 폐쇄하도록 하여도 좋다. 다이어프램(23) 및 탄성체(24)가 반도체 칩(11A)의 이면(16A)의 형상을 따라 변형한 경우의 충전량을, 목표 충전량으로 하여도 좋다. 목표 충전량에 관한 데이터는, 제어 장치(6)에 기억되어 있다.

[0031] 다음에, 흡인부(26)가 흡인을 행하여, 흡인 구멍(25)으로부터 반도체 칩(11A)을 흡상한다. 이에 의해, 반도체 칩(11A)의 이면(16A)이 탄성체(24)에 흡착하여, 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착한다. 따라서, 반도체 칩(11A)의 이면(16A)의 형상을 따라 다이어프램(23) 및 탄성체(24)가 변형한 상태로, 반도체 칩(11A)의 이면(16A)이 탄성체(24)에 밀착한다. 흡인부(26)는, 흡상부의 일레이다. 도 3~도 7에 나타내는 반도체 칩(11A)의 이면(16A)은 오목 원호 형상이지만, 반도체 칩(11A)의 이면(16A)이 볼록 원호 형상인 경우도 있다. 반도체 칩(11A)의 이면(16A)이 볼록 원호 형상인 경우라도, 다이어프램(23) 및 탄성체(24)가 반도체 칩(11A)의 이면(16A)의 형상을 따라 변형하기 때문에, 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착한다. 예컨대, 반도체 칩(11A)의 이면(16A)이 볼록 원호 형상인 경우, 반도체 칩(11A)의 이면(16A)에 대응하여, 다이어프램(23) 및 탄성체(24)는, 볼록 원호 형상으로 변형한다.

[0032] 계속해서, 본딩 틀(5)에 의해 헤드(2)를 상승시켜, 가배치 스테이지(3)에 배치된 반도체 칩(11A)을 들어올린다. 도 8에 나타내는 바와 같이, 가배치 스테이지(3)로부터 반도체 칩(11A)이 떨어져도, 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착한 상태가 유지된다. 이 결과, 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된 상태로, 반도체 칩(11A)의 이면(16A)이 탄성체(24)에 흡착한다. 또한, 반도체 칩(11A)을 들어올릴 때, 흡인부(34)의 흡인 처리를 정지하여도 좋다.

[0033] 반도체 칩(11A)의 두께나 휨은, 웨이퍼 로트마다 불균일이 발생하는 경우가 있다. 또한, 단자(14)의 높이는, 단자(14)마다 상이한 경우가 있다. 실시형태에 따른 반도체 실장 장치(1) 및 헤드(2)에 따르면, 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된 상태를 유지하면서, 반도체 칩(11A)의 이면(16A)의 형상에 맞추어 탄성체(24)의 형상이 변한다. 그 때문에, 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된 상태를 유지하면서, 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착한 상태를 유지할 수 있다. 따라서, 웨이퍼 로트가 교체된 경우나 칩 사양이 변한 경우라도, 헤드(2)나 본딩 틀(5) 등을 교환하지 않고, 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된 상태로, 헤드(2)가 반도체 칩(11A)을 유지하는 것이 가능하다.

[0034] 도 2, 도 6~도 8에 나타내는 헤드(2)의 구조예에서는, 다이어프램(23)의 바닥부에 탄성체(24)를 마련하고 있지만, 도 2, 도 6~도 8에 나타내는 헤드(2)의 구조예에 한정되지 않고, 탄성체(24)의 설치를 생략하여도 좋다. 이 경우라도, 다이어프램(23)이 반도체 칩(11A)의 이면(16A)의 형상을 따라 변형하기 때문에, 다이어프램(23)과, 반도체 칩(11A)의 이면(16A)이 밀착한다. 따라서, 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된 상태로, 헤드(2)가 반도체 칩(11A)을 유지하는 것이 가능하다. 또한, 다이어프램(23)과 탄성체(24)를 일체로 하여도 좋다.

[0035] <적층 칩의 제조 방법>

[0036] 도 9~도 11을 참조하여, 적층 칩(반도체 장치)의 제조 방법에 대해서 설명한다. 적층 칩의 제조 방법에 있어서, 헤드(2)가, 반도체 칩(11A)을 유지하는 공정은, 도 3~도 8을 참조하여 설명한 공정과 동일하기 때문에, 그 설명은 생략한다. 그 때문에, 헤드(2)가, 반도체 칩(11A)을 유지하는 공정 후의 공정에 대해서 설명한다.

[0037] 도 9에 나타내는 바와 같이, 반도체 칩(11B)을 유지 스테이지(4)에 배치한다. 도 9는 유지 스테이지(4)의 단면도이다. 유지 스테이지(4)는, 스테이지(기판)(41), 히터(42), 지지부(43) 및 흡인 구멍(44)을 갖는다. 유지 스테이지(4)는, 가열 스테이지의 일레이다. 지지부(43)는, 스테이지(41) 및 히터(42)를 지지한다. 유지 스테이지(4)는, 반도체 칩(11B)이 배치되는 배치면(4A)을 갖는다. 유지 스테이지(4)의 배치면(4A) 및 측면에 개구가 형성되어 있다. 흡인 구멍(44)은, 스테이지(41), 히터(42) 및 지지부(43)의 내부를 통하여, 유지 스테이지(4)의 배치면(4A) 및 측면에 형성된 개구에 연결되어 있다. 유지 스테이지(4)의 측면에 형성된 개구에 흡인부(흡인 기구)(45)가 접속된다. 따라서, 흡인 구멍(44)은, 흡인부(45)에 접속되어 있다. 흡인부(45)는, 예컨대, 진공 흡인 펌프이다.

[0038] 반도체 칩(11B) 상에는, 구리의 기둥(12B)의 꼭대기에 땀납(13B)이 붙은 단자(14B)가 형성되어 있다. 또한, 반도체 칩(11B) 상에는, 보강 수지(18B)가 형성되어 있다. 보강 수지(18B)는, 필름형의 NCF여도 좋고, 페이스트형의 NCP여도 좋다. 반도체 칩(11A)에 보강 수지(18A)가 형성되어 있는 경우, 반도체 칩(11B)에 대한 보강 수지

(18B)의 형성을 생략하여도 좋다. 반도체 칩(11B)은, 복수의 단자(14B)와, 복수의 단자(14B)가 형성된 면(단자 형성면)(15B)과, 단자 형성면(15B)의 반대면(이면)(16B)을 갖는다. 반도체 칩(11B)의 이면(16B)과 유지 스테이지(4)의 배치면(4A)이 마주 보도록 하여, 반도체 칩(11B)이 유지 스테이지(4)에 유지되어 있다.

[0039] 흡인부(45)가 구동됨으로써, 흡인 구멍(44)으로부터 반도체 칩(11B)의 이면(16B)을 흡인하여, 유지 스테이지(4)의 배치면(4A)에 반도체 칩(11B)이 흡착된다. 반도체 칩(11B)을 유지 스테이지(4)의 배치면(4A)에 배치하기 전부터 흡인부(45)에 의한 흡인을 행하여도 좋고, 반도체 칩(11B)을 유지 스테이지(4)의 배치면(4A)에 배치한 후에 흡인부(45)에 의한 흡인을 행하여도 좋다. 또한, 도 9에 나타내는 반도체 칩(11B)을 유지하는 공정은, 반도체 칩(11A)을 유지하는 공정 전에 행하여도 좋다.

[0040] 다음에, 본딩 툴(5)에 의해 헤드(2)를 이동시켜, 반도체 칩(11B)의 상방에 반도체 칩(11A)을 배치한다. 이 경우, 도 10에 나타내는 바와 같이, 반도체 칩(11A)의 단자 형성면(15A)과 반도체 칩(11B)의 단자 형성면(15B)이 대향하도록, 반도체 칩(11A)을 배치한다. 계속해서, 도시하지 않는 인식 카메라를 이용하여, 반도체 칩(11A)과 반도체 칩(11B)의 위치 맞춤을 행한다. 반도체 칩(11A)과 반도체 칩(11B)의 위치맞춤이 행해짐으로써, 반도체 칩(11A)의 복수의 단자(14A)와 반도체 칩(11B)의 복수의 단자(14B)가 대향한다. 계속해서, 본딩 툴(5)에 의해 헤드(2)의 하강을 행한다. 헤드(2)의 하강에 의해, 반도체 칩(11A)에 하중이 가해져, 반도체 칩(11A)에 대한 가압 처리가 행해진다. 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착하고 있기 때문에, 반도체 칩(11A)에 대하여 균등 압력을 가할 수 있다.

[0041] 헤드(2)로 반도체 칩(11A)에 대하여 가압 처리를 행할 때, 히터(22, 42)가 가열 처리를 개시한다. 히터(42)의 가열 온도가 상승함으로써, 반도체 칩(11B)에 대한 가열 처리가 행해진다. 즉, 히터(42)에서 발생하는 열이, 스테이지(41)에 전해짐으로써, 반도체 칩(11B)이 가열된다. 반도체 칩(11B)이 가열됨으로써, 반도체 칩(11B)으로부터 보강 수지(18B)에 열이 전해진다. 보강 수지(18B)가 가열됨으로써, 보강 수지(18B)가 연화된다. 보강 수지(18B)가 연화된 상태로, 반도체 칩(11A)이 가압됨으로써, 반도체 칩(11A)의 단자(14A)가 보강 수지(18B)에 묻혀, 반도체 칩(11A)의 단자(14A)가 보강 수지(18B)를 밀어 부순다. 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착하고 있기 때문에, 반도체 칩(11A)에 대하여 균등 압력을 가할 수 있다. 그 결과, 반도체 칩(11A)의 단자(14A)가 보강 수지(18B)를 용이하게 밀어 부술 수 있다. 반도체 칩(11A)의 단자(14A)가 보강 수지(18B)를 밀어 부숨으로써, 도 11에 나타내는 바와 같이, 반도체 칩(11A)의 단자(14A)와 반도체 칩(11B)의 단자(14B)가 접촉한다.

[0042] 히터(22)의 가열 온도가 상승함으로써, 반도체 칩(11A)에 대한 가열 처리가 행해진다. 히터(42)로부터 반도체 칩(11B) 및 보강 수지(18B)에 전해지는 열이, 반도체 칩(11A)을 통해 방열되지 않도록 하기 위해, 히터(22)에 의한 반도체 칩(11A)에 대한 가열 처리가 행해지고 있다. 즉, 히터(22)는, 반도체 칩(11A)의 보온을 행하고 있다. 히터(22)에 의한 반도체 칩(11A)에 대한 가열 처리를 행함으로써, 다이어프램(23)의 내부에 충전되는 액체 또는 기체의 충전량이 변화하는 경우가 있다. 이 경우, 다이어프램(23)의 측면에 마련된 밸브(27)의 개폐를 행함으로써, 다이어프램(23)의 내부에 충전되는 액체 또는 기체의 충전량을 조정하여도 좋다. 또한, 히터(22) 대신에, 지지부(21)와 다이어프램(23) 사이에 단열재를 배치하여도 좋다.

[0043] 반도체 칩(11A, 11B)에 대한 가열 처리를 개시한 후에, 반도체 칩(11A)에 대한 가압 처리를 개시하여도 좋고, 반도체 칩(11A)에 대한 가압 처리를 개시한 후에, 반도체 칩(11A, 11B)에 대한 가열 처리를 개시하여도 좋다. 이와 같이, 반도체 칩(11A, 11B)에 대한 가열 처리의 개시 시점과, 반도체 칩(11A)에 대한 가압 처리의 개시 시점을 상이하게 하여도 좋다. 또한, 반도체 칩(11A)에 대한 가압 처리와, 반도체 칩(11B)에 대한 가열 처리를 동시에 개시하여도 좋다. 또한, 반도체 칩(11A)에 대한 가열 처리의 개시 시점과, 반도체 칩(11B)에 대한 가열 처리의 개시 시점을 상이하게 하여도 좋다. 또한, 반도체 칩(11A)에 대한 가열 처리와, 반도체 칩(11B)에 대한 가열 처리를 동시에 개시하여도 좋다.

[0044] 히터(42)는, 뿔(13A, 13B)의 용융 온도까지 가열 온도를 상승시킨다. 뿔(13A, 13B)이 용융함으로써, 뿔(13A)과 뿔(13B)이 접합된다. 이 결과, 반도체 칩(11A)의 단자(14A)와 반도체 칩(11B)의 단자(14B)가 접합되어, 반도체 칩(11A)과 반도체 칩(11B) 사이의 도통이나 강성이 확보된다. 이와 같이 하여, 반도체 칩(11A, 11B)을 구비하는 적층 칩이 제조된다.

[0045] 보강 수지(18A, 18B)의 형성을 생략하여도 좋다. 이 경우, 반도체 칩(11A)의 단자(14A)와 반도체 칩(11B)의 단자(14B)의 접합 후에, 디스펜서를 이용하여, 반도체 칩(11A)과 반도체 칩(11B) 사이에 언더필을 충전한다.

[0046] 도 9 및 도 10에 나타내는 유지 스테이지(4)의 구조예에서는, 유지 스테이지(4)가, 하나의 흡인 구멍(44)을 갖

는데, 도 9 및 도 10에 나타내는 유지 스테이지(4)의 구조예에 한정되지 않고, 유지 스테이지(4)가, 복수의 흡인 구멍(44)을 가져도 좋다. 이 경우, 복수의 흡인 구멍(44)의 각각은, 흡인부(45)에 접속된다. 예컨대, 유지 스테이지(4)의 중앙 부분에 배치된 적어도 하나의 흡인 구멍(44)이, 반도체 칩(11B)의 중앙 부분을 흡인하고, 유지 스테이지(4)의 외주 부분에 배치된 적어도 하나의 흡인 구멍(44)이, 반도체 칩(11B)의 외주 부분을 흡인하여도 좋다. 도 9 및 도 10에 나타내는 유지 스테이지(4)의 구조예에서는, 유지 스테이지(4)의 외부에 흡인부(45)를 배치하고 있지만, 도 9 및 도 10에 나타내는 유지 스테이지(4)의 구조예에 한정되지 않고, 유지 스테이지(4)의 내부에 흡인부(45)를 배치하여도 좋다. 따라서, 유지 스테이지(4)가, 흡인부(45)를 가져도 좋다.

[0047] 실시형태에 따른 반도체 실장 장치(1)에 따르면, 다이어프램(23)의 내부에 충전되는 액체 또는 기체의 충전량을 조정함으로써, 다이어프램(23) 및 탄성체(24)가 반도체 칩(11A)의 이면(16A)의 형상을 따라 변형한다. 즉, 반도체 칩(11A)의 이면(16A)의 형상에 맞추어, 다이어프램(23)의 형상 및 탄성체(24)의 형상이 변하여, 탄성체(24)와, 반도체 칩(11A)의 이면(16A)이 밀착한다. 이 결과, 헤드(2)가 반도체 칩(11A)에 대하여 가압 처리를 행할 때, 반도체 칩(11A)에 대하여 균등 압력을 가할 수 있다.

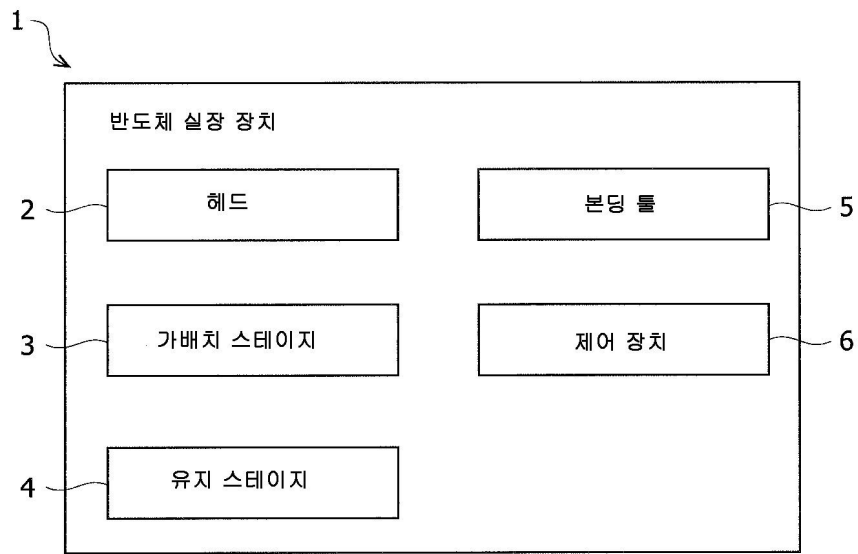
[0048] 실시형태에 따른 반도체 실장 장치(1)에 따르면, 반도체 칩(11A)의 복수의 단자(14A)의 상면(17A)이 평행하게 정돈된 상태로, 반도체 칩(11A)에 대한 가압 처리를 행할 수 있다. 따라서, 반도체 칩(11A)의 두께의 불균일, 단자(14A)의 높이의 불균일 및 반도체 칩(11A)의 휨이 존재하고 있어도, 반도체 칩(11A)의 복수의 단자(14A)의 전부를, 반도체 칩(11B)의 복수의 단자(14B)에 접합할 수 있다. 이와 같이, 실시형태에 따른 반도체 실장 장치(1)에 따르면, 반도체 칩(11A)의 복수의 단자(14A)의 상면(17A)을 평행하게 정돈함으로써, 반도체 칩(11A)의 두께의 불균일, 단자(14A)의 높이의 불균일 및 반도체 칩(11A)의 휨을 흡수할 수 있다.

부호의 설명

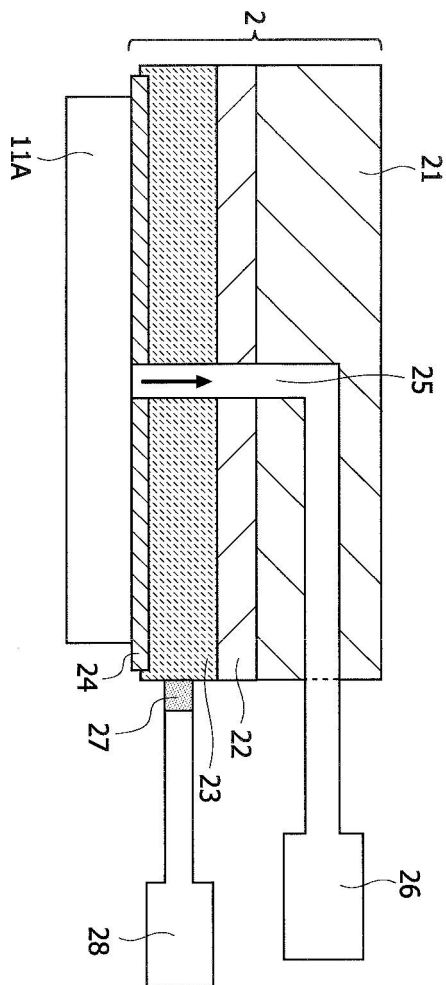
- [0049]
- 1 반도체 실장 장치
 - 2 헤드
 - 3 가배치 스테이지
 - 4 유지 스테이지
 - 5 본딩 틀
 - 6 제어 장치
 - 11, 11A, 11B 반도체 칩
 - 14A, 14B 단자
 - 21, 31, 43 지지부
 - 22, 42 히터
 - 23 다이어프램
 - 24 탄성체
 - 25, 33, 44 흡인 구멍
 - 26, 34, 45 흡인부
 - 27 밸브
 - 28 공급부
 - 31, 41 스테이지

도면

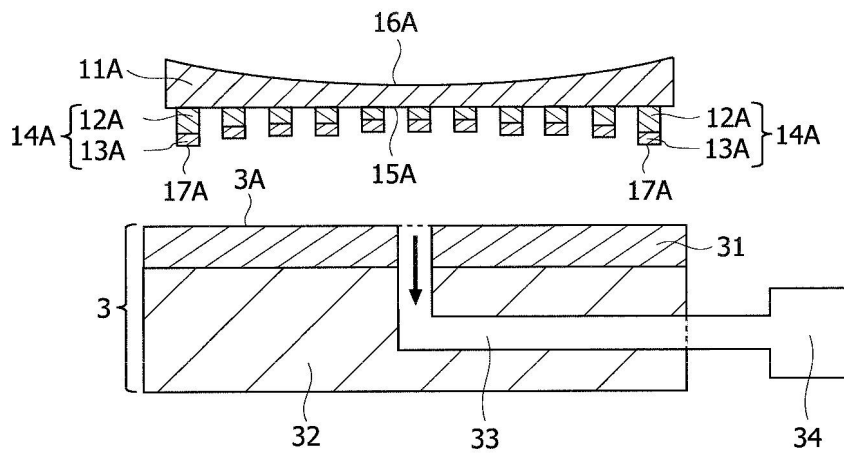
도면1



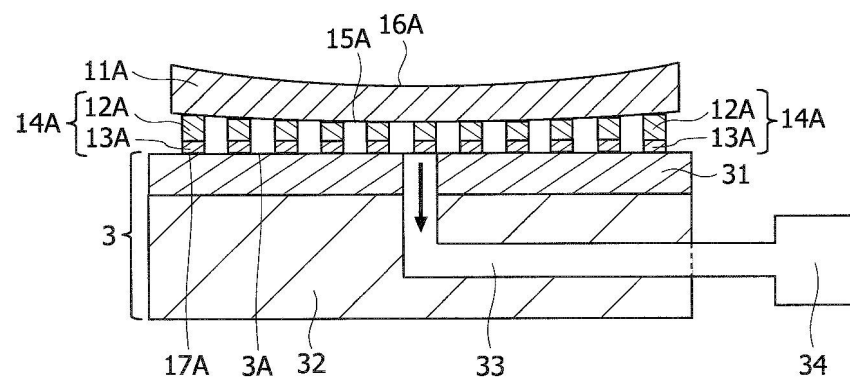
도면2



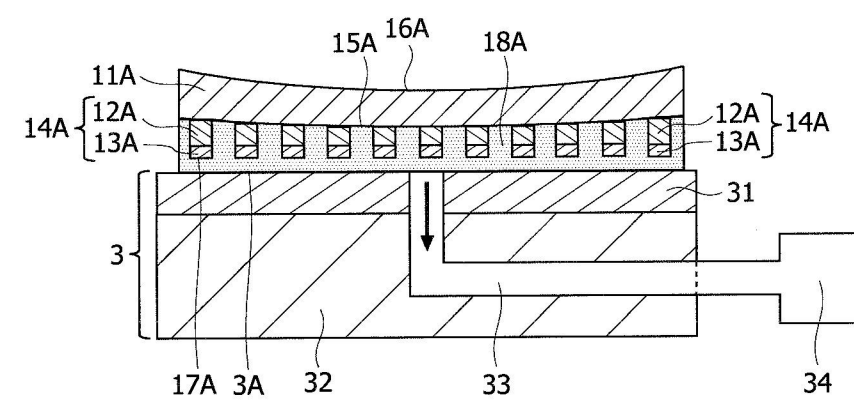
도면3



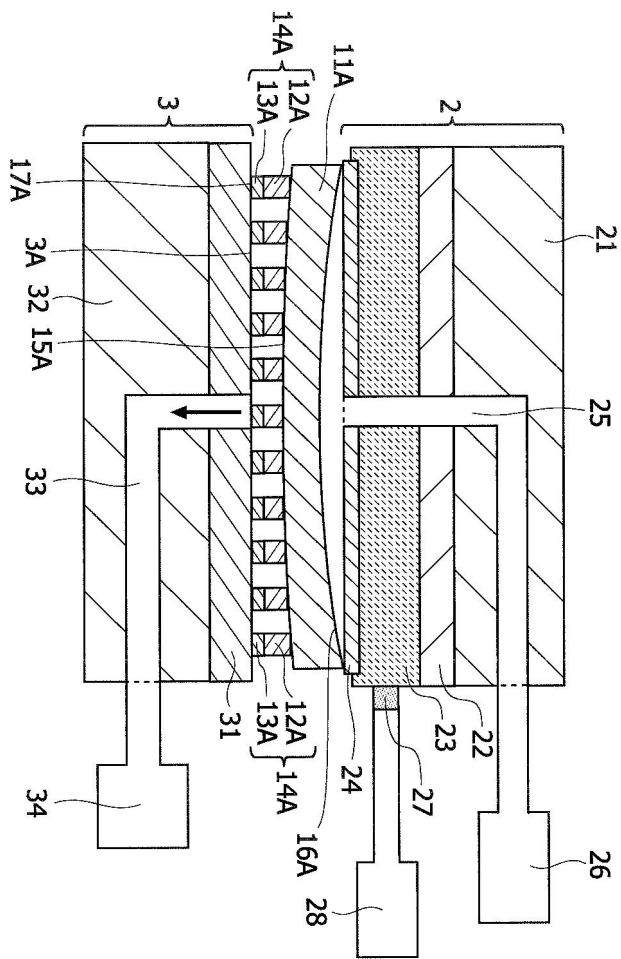
도면4



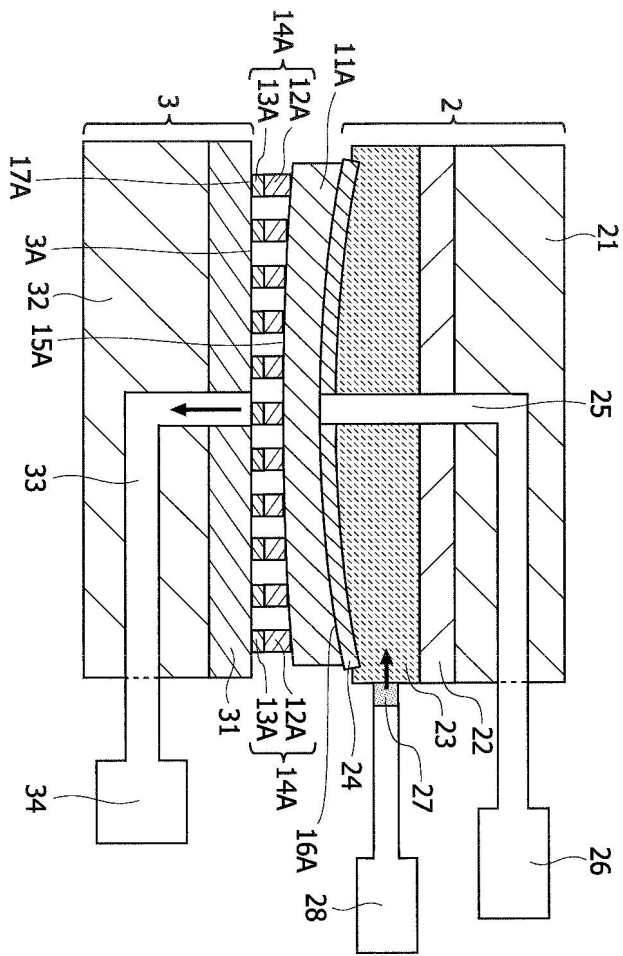
도면5



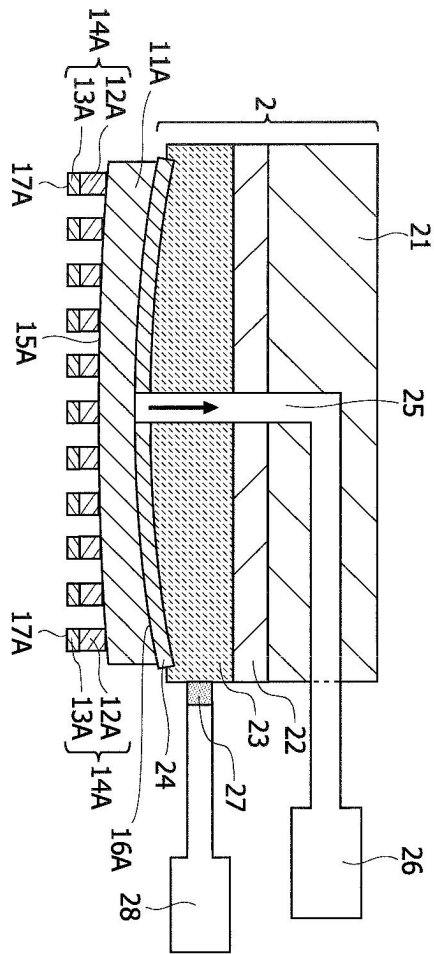
도면6



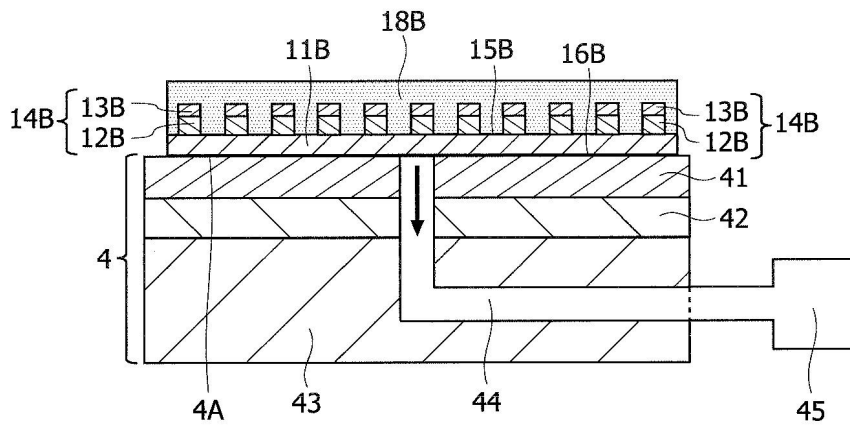
도면7



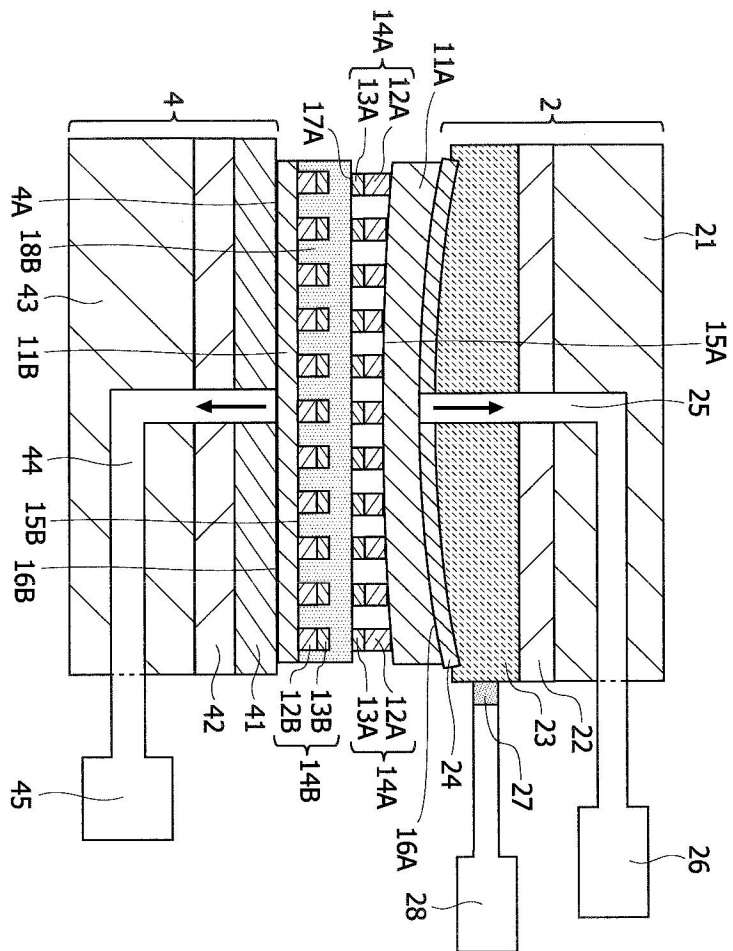
도면8



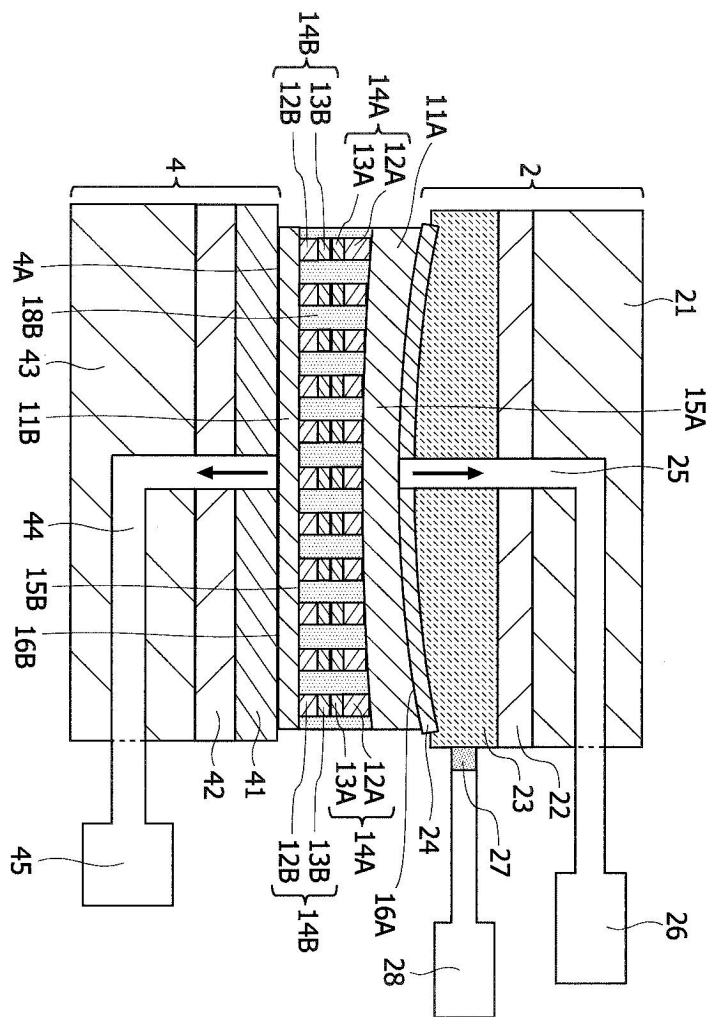
도면9



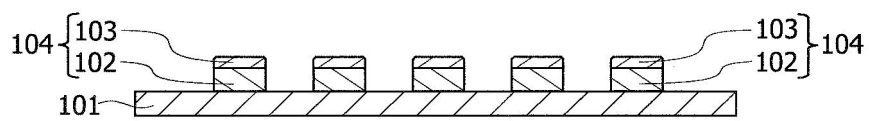
도면10



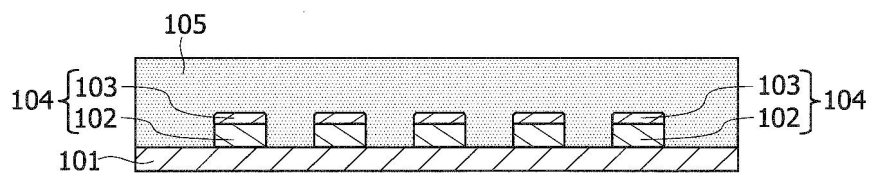
도면11



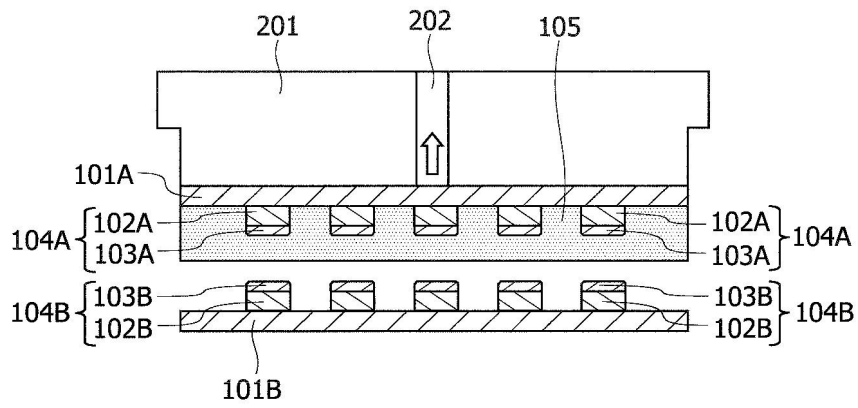
도면12



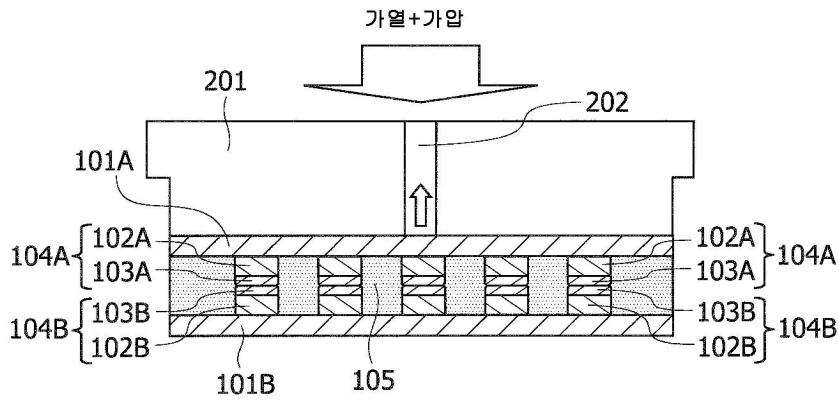
도면13



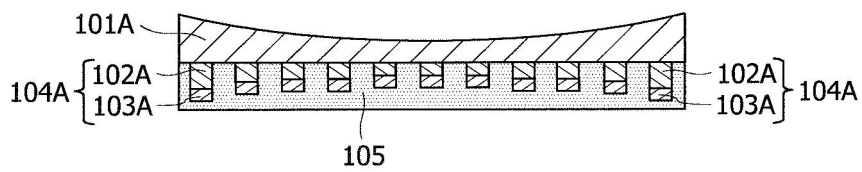
도면14



도면15



도면16



도면17

