

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2024-100511

(P2024-100511A)

(43)公開日 令和6年7月26日(2024.7.26)

(51)国際特許分類	F I	テーマコード(参考)
H 0 1 L 21/66 (2006.01)	H 0 1 L 21/66	B 2 G 0 0 3
G 0 1 R 31/28 (2006.01)	G 0 1 R 31/28	H 2 G 1 3 2
G 0 1 R 31/26 (2020.01)	G 0 1 R 31/26	G 4 M 1 0 6

審査請求 未請求 請求項の数 9 O L (全13頁)

(21)出願番号	特願2023-4559(P2023-4559)	(71)出願人	000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番1号
(22)出願日	令和5年1月16日(2023.1.16)	(74)代理人	100107766 弁理士 伊東 忠重
		(74)代理人	100070150 弁理士 伊東 忠彦
		(72)発明者	河西 繁 山梨県韮崎市藤井町北下条2381-1 東京エレクトロン テクノロジーソリュー ーションズ株式会社内
		(72)発明者	阿川 裕晃 山梨県韮崎市穂坂町三ツ沢650 東京 エレクトロン テクノロジーソリューシ ョンズ株式会社内

最終頁に続く

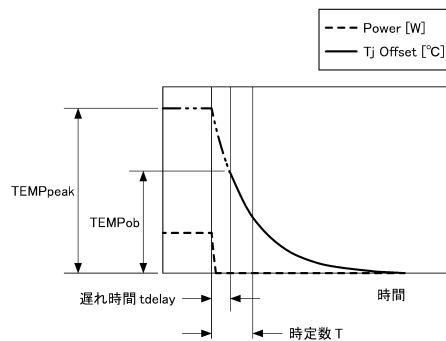
(54)【発明の名称】 検査システム及び温度制御方法

(57)【要約】

【課題】好適に温度制御を行いながら基板を検査する検査システム及び温度制御方法を提供する。

【解決手段】温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、前記基板を保持する基板保持部と、前記基板の電極部に検査電力を供給する検出部と、制御部と、を備え、前記検出部は、前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、前記制御部は、前記基板に前記検査電力を供給する工程と、前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、前記オフセット温度でオフセットされた制御温度に基づいて、前記基板保持部の温度を調整する工程と、前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、検査システム。

【選択図】図6



**【特許請求の範囲】****【請求項 1】**

温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、前記基板を保持する基板保持部と、前記基板の電極部に検査電力を供給する検出部と、制御部と、を備え、前記検出部は、前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、前記制御部は、前記基板に前記検査電力を供給する工程と、前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、前記オフセット温度でオフセットされた制御温度に基づいて、前記基板保持部の温度を調整する工程と、前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、検査システム。

10

**【請求項 2】**

前記接合部温度に関する情報を取得する工程は、前記接合部温度と前記基板の検査温度との差である前記接合部温度のオフセット温度の推移を取得する、請求項 1 に記載の検査システム。

20

**【請求項 3】**

前記基板保持部のオフセット温度を決定する工程は、前記接合部温度のオフセット温度の推移に基づいて、前記検査電力の供給を停止した時の前記接合部温度のオフセット温度を推定し、推定された前記検査電力の供給を停止した時の前記接合部温度のオフセット温度に基づいて、前記基板保持部のオフセット温度を決定する、請求項 2 に記載の検査システム。

30

**【請求項 4】**

前記温度調節機構は、前記基板保持部の温度を検出し、前記基板保持部の温度を調整する、請求項 1 に記載の検査システム。

**【請求項 5】**

前記検出部は、複数の電気的特性を検出する検出手段を有する、請求項 1 の検査システム。

**【請求項 6】**

前記基板は、前記電極部と、前記電極部と接続された電子デバイスと、を有し、前記検出部は、前記検査電力が供給された前記電子デバイスの電気的特性を検出する、請求項 1 の検査システム。

40

**【請求項 7】**

温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、前記基板を保持する基板保持部と、前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、前記基板の電極部に検査電力を供給する検出部と、を備え、温度調節機構によって温度制御を行いながら、基板を検査する検査システムの温度制御方法であって、

50

前記基板に前記検査電力を供給する工程と、  
 前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、  
 前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、  
 前記オフセット温度でオフセットされた制御温度に基づいて、前記基板保持部の温度を調整する工程と、  
 前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、  
 温度制御方法。

【請求項 8】

10

前記接合部温度に関する情報を取得する工程は、  
 前記接合部温度と前記基板の検査温度との差である前記接合部温度のオフセット温度の推移を取得する、  
 請求項 7 に記載の温度制御方法。

【請求項 9】

前記基板保持部のオフセット温度を決定する工程は、  
 前記接合部温度のオフセット温度の推移に基づいて、前記検査電力の供給を停止した時の前記接合部温度のオフセット温度を推定し、  
 推定された前記検査電力の供給を停止した時の前記接合部温度のオフセット温度に基づいて、前記基板保持部のオフセット温度を決定する、  
 請求項 8 に記載の温度制御方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、検査システム及び温度制御方法に関する。

【背景技術】

【0002】

特許文献 1 には、パワートランジスタのオン期間におけるソースおよびドレイン端子の端子間電圧を検出し、パワートランジスタのジャンクション温度を高精度に推定することが可能な電力変換装置が開示されている。

30

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2019 - 122107 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

一の側面では、本開示は、好適に温度制御を行いながら基板を検査する検査システム及び温度制御方法を提供する。

【課題を解決するための手段】

40

【0005】

上記課題を解決するために、一の態様によれば、温度調節機構によって温度制御を行いながら、基板を検査する検査システムであって、前記基板を保持する基板保持部と、前記基板の電極部に検査電力を供給する検出部と、制御部と、を備え、前記検出部は、前記基板に設けられた接合部の接合部温度を推定する温度推定部を有し、前記制御部は、前記基板に前記検査電力を供給する工程と、前記検査電力の供給を停止した後、前記接合部温度に関する情報を取得する工程と、前記接合部温度に関する情報に基づいて、前記基板保持部のオフセット温度を決定する工程と、前記オフセット温度でオフセットされた制御温度に基づいて、前記基板保持部の温度を調整する工程と、前記基板保持部の温度が調整された後、前記基板に前記検査電力を供給して、前記基板を検査する工程と、を含む、検査シ

50

システムを提供することができる。

【発明の効果】

【0006】

一の側面によれば、好適に温度制御を行いながら基板を検査する検査システム及び温度制御方法を提供することができる。

【図面の簡単な説明】

【0007】

【図1】検査システムの斜視図の一例。

【図2】検査システムの構成図の一例。

【図3】基板の構成を概略的に示す平面図の一例。

【図4】検査システムにおける温度制御を説明するフローチャートの一例。

【図5】検査電力及び電子デバイスのオフセット温度の時間推移を示すグラフの一例。

【図6】電子デバイスの検査が終了する前後における検査電力及び電子デバイスのオフセット温度の時間推移を示すグラフの一例。

【発明を実施するための形態】

【0008】

以下、図面を参照して種々の例示的实施形態について詳細に説明する。なお、各図面において同一又は相当の部分に対しては同一の符号を附すこととする。

【0009】

本実施形態に係る検査システムの一例である検査システム1について、図1を用いて説明する。図1は、検査システム1の斜視図の一例である。図2は、検査システム1の構成図の一例である。なお、図2において、部分的に断面図として、検査システム1に内蔵される構成要素を概略的に示す。

【0010】

半導体製造プロセスでは、半導体ウエハ等の基板W上に所定の回路パターンを持つ多数の電子デバイスD（後述する図3参照）が形成される。形成された電子デバイスDは、電気的特性等の検査が行われ、良品と不良品とに選別される。電子デバイスDの検査は、例えば、各電子デバイスDが分割される前の基板Wの状態、検査システム1を用いて行われる。

【0011】

検査システム1は、温度制御を行いながら、基板Wに形成された複数の電子デバイスD（後述する図3参照）の電気的特性を検査する。即ち、検査システム1は、電子デバイスDが所定の検査温度以上の状態で、電子デバイスDに検査電力を供給し、その際の電気的特性等の検査が行われる。

【0012】

検査システム1は、収容室2と、ローダ3と、テスター4と、を備える。

【0013】

収容室2は、内部が空洞の筐体11を有する。収容室2は、筐体11の内部に、基板Wが載置されるステージ（「チャック」とも称する。）10を有する。ステージ10は、ステージ10に対する基板Wの相対位置がずれないように、基板Wを吸着保持する吸着保持部（図示せず）を有する。また、収容室2は、筐体11の内部に、ステージ10を水平方向及び上下方向に移動させる移動機構（図示せず）が設けられている。この移動機構により、後述するプローブカード12と基板Wの相対位置を調整して基板Wの表面の所望の電極部E（後述する図3参照）をプローブカード12のプローブ12aと接触させることができる。

【0014】

収容室2は、筐体11の内部に、プローブカード12を有する。プローブカード12は、ステージ10の上方で、ステージ10に対向するように配置される。プローブカード12は、基板Wの各電子デバイスDの電極部Eに対応して設けられた電極パッド又は半田バンプに対応して配置された複数の針状のプローブ12aを備える。プローブカード12は

10

20

30

40

50

、インターフェース 13 を介してテスター 4 へ接続される。各プローブ 12 a は、電気特性の検査時に、基板 W の各電子デバイス D の電極部 E に接触し、テスター 4 からの電力をインターフェース 13 を介して電子デバイス D へ供給し、且つ、電子デバイス D からの信号をインターフェース 13 を介してテスター 4 へ伝達する。

【0015】

ローダ 3 は、基板 W が収容された搬送容器である FOUP (Front Opening Unify Pod) が配置されている。また、ローダ 3 は、基板 W を搬送する搬送機構 (図示せず) を有する。搬送機構は、FOUP に収容されている基板 W を取り出して収容室 2 のステージ 10 へ搬送する。また、搬送機構は、電子デバイス D の電気的特性の検査が終了した基板 W をステージ 10 から受け取り、FOUP へ収容する。

10

【0016】

テスター 4 は、電子デバイス D が搭載されるマザーボードの回路構成の一部を再現するテストボード (図示しない) を有する。また、テスター 4 のテストボードは、電子デバイス D からの信号に基づいて電子デバイス D の良否を判断するテスターコンピュータ 15 に接続される。テスター 4 ではテストボードを取り替えることにより、複数種のマザーボードの回路構成を再現することができる。また、プローブカード 12 のプローブ 12 a は複数設けられており、電子デバイス D の複数の電極部 E にそれぞれ接触される。また、テスター 4 は、電子デバイス D の電気的特性を検出する検出手段を複数有している。これにより、テスター 4 は、電子デバイス D の複数の電気的特性を検出する。

【0017】

20

また、検査システム 1 は、ユーザ向けに情報を表示したりユーザが指示を入力したりするためのユーザインターフェース部 16 を備える。ユーザインターフェース部 16 は、例えば、タッチパネルやキーボード等の入力部と液晶ディスプレイ等の表示部とからなる。

【0018】

このように、検査システム 1 は、基板 W を保持する基板保持部として、ステージ 10 を備える。また、検査システム 1 は、基板 W に設けられた電子デバイス D の電極部 E に検査電力を供給することで電子デバイス D の電気的特性を検出する検出部として、プローブ 12 a を有するプローブカード 12、インターフェース 13 及びテスター 4 を備える。

【0019】

さらに、ローダ 3 は、温度制御ユニット 14 を有する。温度制御ユニット 14 は、電源 25 と、チラー 26 と、制御部 90 と、を有する。

30

【0020】

ステージ 10 には、ステージ 10 を加熱するヒータ 20 が設けられている。電源 25 は、ステージ 10 に設けられたヒータ 20 に電力を供給する。また、ステージ 10 の内部には、伝熱媒体 (不凍液等) が通流する冷媒流路 10 a が形成されている。チラー 26 は、冷媒流路 10 a に温度調整された伝熱媒体を循環させる。このように、検査システム 1 は、基板保持部の温度を調整する温度調整機構として、ヒータ 20、電源 25、冷媒流路 10 a 及びチラー 26 を備える。なお、温度調整機構の構成は、これに限られるものではない。

【0021】

40

また、温度調整機構は、基板保持部の温度を検出する温度検出部 30 を備える。温度検出部 30 は、ステージ 10 に設けられ、ステージ 10 の温度  $T_{stage}$  を検出する。温度検出部 30 で検出されたステージ 10 の温度  $T_{stage}$  は、制御部 90 に入力される。

【0022】

また、テスター 4 は、テスター 4 からインターフェース 13 及びプローブカード 12 を介して電子デバイス D へ供給される検査電力 (電流及び電圧) を検出する電力検出部 41 を有する。電力検出部 41 で検出された検査電力は、制御部 90 に入力される。

【0023】

また、テスター 4 は、電子デバイス D に形成される PN 結合 (接合部、例えばトランジ

50

スタ等)に電流を流すことにより、発生した起電力と温度との相関関係から、電子デバイスDの接合部の温度であるジャンクション温度(接合部温度) $T_j$ を検出する温度推定部42を有する。温度推定部42で検出されたジャンクション温度 $T_j$ は、制御部90に入力される。

【0024】

制御部90は、保持部温度制御部91と、オフセット温度決定部92と、を有する。制御部90は、電子デバイスDのジャンクション温度 $T_j$ (基板Wの温度)が検査温度となるように、温度調整機構を制御する。

【0025】

保持部温度制御部91は、温度検出部30で検出した基板保持部の温度 $T_{stage}$ が制御温度またはオフセットされた制御温度となるように温度調整機構を制御する。即ち、保持部温度制御部91は、電源25を制御することにより、ヒータ20の発熱量を制御して、ステージ10の温度 $T_{stage}$ を制御する。また、保持部温度制御部91は、チラー26を制御することにより、チラー26が冷媒流路10aに供給する伝熱媒体の温度を制御して、ステージ10の温度 $T_{stage}$ を制御してもよい。

【0026】

オフセット温度決定部92は、テストパターン及び/又は検査電力に応じた制御温度のオフセット温度を決定する。これにより、検査時において、保持部温度制御部91は、温度検出部30で検出した基板保持部の温度 $T_{stage}$ がオフセットされた制御温度となるように温度調整機構を制御する。

【0027】

また、オフセット温度決定部92は、電子デバイスDに供給される検査電力を取得する。例えば、オフセット温度決定部92は、電力検出部41で検出された検査電力が入力されることにより、電子デバイスDに供給される検査電力を取得する。また、オフセット温度決定部92は、テスターコンピュータ15から電子デバイスDのテストパターンに記録された検査電力が入力されることにより、電子デバイスDに供給される検査電力を取得してもよい。

【0028】

次に、上述の検査システム1において検査される基板Wについて図3を用いて説明する。図3は、基板Wの構成を概略的に示す平面図である。

【0029】

基板Wには、略円板状のシリコン基板にエッチング処理や配線処理を施すことにより、図3に示すように、複数の電子デバイスDが互いに所定の間隔をおいて、表面に形成されている。電子デバイスDすなわち基板Wの表面には、電極部Eが形成されており、該電極部Eは当該電子デバイスDの内部の回路素子に電気的に接続されている。電極部Eへ電圧を印加することにより、各電子デバイスDの内部の回路素子へ電流を流すことができる。

【0030】

ここで、ジャンクション温度 $T_j$ を検出する温度推定部42は、例えばロジックIC等の電子デバイスDの検査が行われる際、クロックが発生している条件下では、ノイズ等の影響によって好適にジャンクション温度 $T_j$ を検出することができない場合がある。

【0031】

また、電子デバイスDの検査が行われる際、ステージ10と基板W(電子デバイスD)との間の熱抵抗によって、ステージ10の温度 $T_{stage}$ と電子デバイスDのジャンクション温度 $T_j$ との間に温度差が発生する。このため、ステージ10の温度 $T_{stage}$ が検査温度となるように温度制御して電子デバイスDの検査を行う場合、電子デバイスDのジャンクション温度 $T_j$ は検査温度よりも高くなるおそれがある。即ち、検査温度よりも高い温度で電子デバイスDの検査を行うこととなり、電子デバイスDの歩留まりが低下するおそれがある。

【0032】

次に、本実施形態に係る検査システム1における温度制御について、図4から図6を用

10

20

30

40

50

いて説明する。図4は、検査システム1における温度制御を説明するフローチャートの一例である。

【0033】

まず、オフセット温度決定工程について、ステップS101からステップS107を用いて説明する。オフセット温度決定工程では、基板保持部の制御温度のオフセット温度を決定する。

【0034】

ステップS101において、保持部温度制御部91は、初期値の制御温度で基板保持部の温度 $T_{stage}$ を制御する。即ち、保持部温度制御部91は温度検出部30で検出した基板保持部の温度 $T_{stage}$ が制御温度に近づくように温度調整機構を制御する。なお、初期値の制御温度は、例えば検査温度としてもよい。

10

【0035】

ステップS102において、保持部温度制御部91は、温度検出部30で検出した基板保持部の温度 $T_{stage}$ が初期値の制御温度を含む所定の制御温度範囲内であるか否かを判定する。温度 $T_{stage}$ が制御温度範囲内でない場合(S102・NO)、ステップS102の処理を繰り返す。温度 $T_{stage}$ が制御温度範囲内である場合(S102・YES)、制御部90の処理はステップS103に進む。以降の処理(ステップS103~S104)において、保持部温度制御部91は、温度 $T_{stage}$ が所定の制御温度範囲内を維持するように温度調整機構を制御する。

【0036】

ステップS103において、テスター4は、テストパターンに基づいて電子デバイスDの電極部Eに検査電力を供給し、電子デバイスDの電気的特性等の検査を行う。

20

【0037】

図5は、検査電力及び電子デバイスDのオフセット温度 $T_{joffset}$ の時間推移を示すグラフの一例である。図5において、上段のグラフは、電子デバイスDに供給する検査電力のテストパターンの一例を示す。縦軸は電子デバイスDに供給する検査電力を示す。横軸は時間を示す。下段のグラフは、電子デバイスDのオフセット温度 $T_{joffset}$ の一例を示すグラフを示す。縦軸は電子デバイスDのオフセット温度 $T_{joffset}$ を示す。横軸は時間を示す。ここで、電子デバイスDのオフセット温度 $T_{joffset}$ は、検査温度に対する電子デバイスDのジャンクション温度 $T_j$ のオフセット温度である。即ち、電子デバイスDのオフセット温度 $T_{joffset}$ は、電子デバイスDのジャンクション温度 $T_j$ から検査温度を減算した温度である。

30

【0038】

テストパターンは、検査電力が異なる複数の検査を含む。図5に示す例において、テストパターンは、検査電力P1で検査する第1の検査、検査電力P2で検査する第2の検査、検査電力P3で検査する第3の検査、・・・、検査電力Piで検査する第iの検査(iは任意の整数)、を含む。

【0039】

電子デバイスDに検査電力を供給することにより、電子デバイスDが発熱し、電子デバイスDの温度が上昇する。即ち、電子デバイスDのジャンクション温度 $T_j$ が上昇し、電子デバイスDのオフセット温度 $T_{joffset}$ も上昇する。また、検査を終了して検査電力の供給を停止することにより、電子デバイスDの温度が下降する。即ち、電子デバイスDのジャンクション温度 $T_j$ が下降し、電子デバイスDのオフセット温度 $T_{joffset}$ も下降する。

40

【0040】

ここで、電子デバイスDの検査において、温度推定部42による電子デバイスDのジャンクション温度 $T_j$ の検出ができない。このため、図5において、ジャンクション温度 $T_j$ の検出ができない区間における電子デバイスDのオフセット温度 $T_{joffset}$ は、破線で図示する。

【0041】

50

このステップ S 1 0 3 では、テスター 4 は、テストパターンに基づいて電子デバイス D に検査電力 P 1 を供給し、電子デバイス D の電気的特性等の検査を行う。なお、オフセット温度決定部 9 2 は、ステップ S 1 0 3 に示す電子デバイス D の検査において電子デバイス D に供給された検査電力 P 1 を取得する。電子デバイス D の電気的特性等の検査が終了すると、テスター 4 は、検査電力 P 1 の供給を停止する。

【 0 0 4 2 】

ステップ S 1 0 4 において、オフセット温度決定部 9 2 は、遅れ時間  $t_{delay}$  後のジャンクション温度  $T_j$  に関する情報を取得する。具体的には、オフセット温度決定部 9 2 は、遅れ時間  $t_{delay}$  後における、温度推定部 4 2 からジャンクション温度  $T_j$  の推移を検出（取得）する。これにより、オフセット温度決定部 9 2 は、遅れ時間  $t_{delay}$  後における、電子デバイス D のオフセット温度  $T_{joffset}$  の推移を検出（取得）する。

10

【 0 0 4 3 】

図 6 は、電子デバイス D の検査が終了する前後における検査電力及び電子デバイス D のオフセット温度  $T_{joffset}$  の時間推移を示すグラフの一例である。図 6 において、縦軸は、電子デバイス D のオフセット温度  $T_{joffset}$  及び電子デバイス D に供給する検査電力を示す。横軸は時間を示す。また、図 6 において、検出された範囲（遅れ時間  $t_{delay}$  後）における電子デバイス D のオフセット温度  $T_{joffset}$  は実線で示す。また、検出していない範囲（遅れ時間  $t_{delay}$  前）における電子デバイス D のオフセット温度  $T_{joffset}$  は二点鎖線で示す。電子デバイス D に供給する検査電力は、破線で示す。

20

【 0 0 4 4 】

検査電力の供給を停止してから遅れ時間  $t_{delay}$  が経過した後に、オフセット温度決定部 9 2 は、温度推定部 4 2 によって電子デバイス D のジャンクション温度  $T_j$  の推移を検出する。そして、オフセット温度決定部 9 2 は、ジャンクション温度  $T_j$  と検査温度との差から電子デバイス D のオフセット温度  $T_{joffset}$  の推移を検出する。これにより、図 6 に示すように、電子デバイス D のオフセット温度  $T_{joffset}$  が温度減少する推移を検出する。

【 0 0 4 5 】

ステップ S 1 0 5 において、オフセット温度決定部 9 2 は、検査時におけるピーク温度  $TEMP_{peak}$  を算出する。ここで、ピーク温度  $TEMP_{peak}$  は、検査時における電子デバイス D のオフセット温度  $T_{joffset}$  である。換言すれば、ピーク温度  $TEMP_{peak}$  は、検査時における検査温度に対する電子デバイス D のジャンクション温度  $T_j$  の上昇温度である。即ち、ピーク温度  $TEMP_{peak}$  は、検査時における電子デバイス D のジャンクション温度  $T_j$  から検査温度を減算した温度である。

30

【 0 0 4 6 】

ここでは、検査電力の供給を停止した時点でのオフセット温度  $T_{joffset}$  をピーク温度  $TEMP_{peak}$  として算出する。検査電力の供給を停止してから電子デバイス D のオフセット温度  $T_{joffset}$  が減少するシステムは、1 次遅れ系で表されるものとする。オフセット温度決定部 9 2 は、ステップ S 1 0 4 で検出した電子デバイス D のオフセット温度  $T_{joffset}$  の推移から、最小二乗法等によって時定数  $T$  を算出する。

40

【 0 0 4 7 】

そして、オフセット温度決定部 9 2 は、遅れ時間  $t_{delay}$  と、算出した時定数  $T$  と、観測した遅れ時間時の温度  $TEMP_{ob}$  に基づいて、以下の式によりピーク温度  $TEMP_{peak}$  を算出する。

【 0 0 4 8 】

$$TEMP_{peak} = TEMP_{ob} \cdot \exp(t_{delay} / T)$$

【 0 0 4 9 】

このステップ S 1 0 5 では、検査電力 P 1（図 5 参照）で電子デバイス D の検査した場合におけるピーク温度  $TEMP_{peak1}$ （図 5 参照）を算出する。

50

## 【 0 0 5 0 】

ステップ S 1 0 6 において、オフセット温度決定部 9 2 は、ピーク温度 T E M P p e a k を記憶部（図示せず）に格納する。

## 【 0 0 5 1 】

このステップ S 1 0 6 では、オフセット温度決定部 9 2 は、ピーク温度 T E M P p e a k 1 を検査電力 P 1（図 5 参照）で電子デバイス D の検査する場合における基板保持部のオフセット温度として決定し、検査電力 P 1 とピーク温度 T E M P p e a k 1（基板保持部のオフセット温度）とを対応付けして記憶部に格納する。

## 【 0 0 5 2 】

ステップ S 1 0 7 において、制御部 9 0 は、全てのテストパターンが終了したか否かを判定する。全てのテストパターンが終了していない場合 S 1 0 7 ・ N O）、制御部 9 0 は、ステップ S 1 0 2 に戻り、ステップ S 1 0 2 からステップ S 1 0 6 の処理を繰り返す。これにより、検査電力 P 2 で検査する第 2 の検査以降についても同様に、検査電力とピーク温度 T E M P p e a k（基板保持部のオフセット温度）とを対応付けして記憶部に格納する。

## 【 0 0 5 3 】

全てのテストパターンが終了した場合（S 1 0 7 ・ Y E S）、制御部 9 0 は、オフセット温度決定工程（ステップ S 1 0 1 からステップ S 1 0 7）を終了する。

## 【 0 0 5 4 】

なお、検査電力とピーク温度 T E M P p e a k（基板保持部のオフセット温度）とは、テーブルとして記憶部に記憶されていてもよい。また、オフセット温度決定部 9 2 は、テーブルに記憶された情報から、検査電力とピーク温度 T E M P p e a k（基板保持部のオフセット温度）との関係を示す関数を生成し、生成した関数が記憶部に記憶されていてもよい。

## 【 0 0 5 5 】

次に、検査工程について、ステップ S 1 0 8 からステップ S 1 1 1 を用いて説明する。検査工程では、オフセット温度決定工程で決定されたオフセット温度で基板保持部の制御温度をオフセットして電子デバイス D の検査を行う。

## 【 0 0 5 6 】

ステップ S 1 0 8 において、保持部温度制御部 9 1 は、オフセットされた制御温度で基板保持部の温度 T s t a g e を制御する。即ち、保持部温度制御部 9 1 は温度検出部 3 0 で検出した基板保持部の温度 T s t a g e がオフセットされた制御温度に近づくように温度調整機構を制御する。

## 【 0 0 5 7 】

例えば、テスター 4 が制御部 9 0 に指令する構成を例に説明する。テスター 4 は、テストパターンに従って次に実行される検査の検査電力に対応する基板保持部のオフセット温度（ステップ S 1 0 6 で格納したピーク温度 T E M P p e a k）を制御部 9 0 に送信する。制御部 9 0 は、初期値の制御温度から基板保持部のオフセット温度を減算した温度で温度調整機構を制御する。

## 【 0 0 5 8 】

なお、テスター 4 は、テストパターンに従って次に実行される検査の検査電力を制御部 9 0 に送信する構成であってもよい。この場合、制御部 9 0 は、検査電力に対応する基板保持部のオフセット温度（ステップ S 1 0 6 で格納したピーク温度 T E M P p e a k）を決定し、初期値の制御温度からオフセット温度を減算した温度で温度調整機構を制御する。

## 【 0 0 5 9 】

また、電力検出部 4 1 で検出された検査電力を制御部 9 0 に送信する構成であってもよい。この場合、制御部 9 0 は、検査電力に対応する基板保持部のオフセット温度（ステップ S 1 0 6 で格納したピーク温度 T E M P p e a k）を決定し、初期値の制御温度からオフセット温度を減算した温度で温度調整機構を制御する。

【 0 0 6 0 】

ステップ S 1 0 9 において、保持部温度制御部 9 1 は、温度検出部 3 0 で検出した基板保持部の温度  $T_{stage}$  がオフセットされた制御温度を含む所定の制御温度範囲内であるか否かを判定する。温度  $T_{stage}$  が制御温度範囲内でない場合 ( S 1 0 9 ・ N O )、ステップ S 1 0 9 の処理を繰り返す。温度  $T_{stage}$  が制御温度範囲内である場合 ( S 1 0 9 ・ Y E S )、制御部 9 0 の処理はステップ S 1 1 0 に進む。以降の処理 ( ステップ S 1 1 0 ) において、保持部温度制御部 9 1 は、温度  $T_{stage}$  が所定の制御温度範囲内を維持するように温度調整機構を制御する。以降の処理 ( ステップ S 1 0 9 ) において、保持部温度制御部 9 1 は、温度  $T_{stage}$  が所定の制御温度範囲内を維持するように温度調整機構を制御する。

10

【 0 0 6 1 】

ステップ S 1 1 0 において、テスター 4 は、テストパターンに基づいて電子デバイス D に検査電力を供給し、電子デバイス D の電気的特性等の検査を行う。

【 0 0 6 2 】

ここで、ステップ S 1 1 0 に示す検査において、基板保持部の温度  $T_{stage}$  がオフセットされることにより、検査時における電子デバイス D の温度を検査温度に近づけることができる。

【 0 0 6 3 】

ステップ S 1 1 1 において、制御部 9 0 は、全てのテストパターンが終了したか否かを判定する。全てのテストパターンが終了していない場合 S 1 1 1 ・ N O )、制御部 9 0 は、ステップ S 1 0 8 に戻り、ステップ S 1 0 8 からステップ S 1 1 0 の処理を繰り返す。全てのテストパターンが終了した場合 ( S 1 1 1 ・ Y E S )、制御部 9 0 は、検査工程 ( ステップ S 1 0 8 からステップ S 1 1 1 ) を終了する。

20

【 0 0 6 4 】

以上の様に、制御部 9 0 は、検査後の電子デバイス D の温度変化に基づいて、検査時のピーク温度  $T_{EMP\ peak}$  を推定することができる。これにより、検査時のジャンクション温度  $T_j$  を推定することができる。

【 0 0 6 5 】

また、制御部 9 0 は、オフセット温度決定工程において、検査時のピーク温度  $T_{EMP\ peak}$  を推定し、基板保持部のオフセット温度として格納する。そして、制御部 9 0 は、検査工程において、オフセット温度でオフセットした制御温度で基板保持部の温度を制御する。これにより、電子デバイス D の検査を行う場合、電子デバイス D を検査温度とすることができ、好適に検査を行うことができる。また、電子デバイス D の歩留まりが低下することを防止することができる。

30

【 0 0 6 6 】

また、電子デバイスにジャンクション温度  $T_j$  を検出するためのみに用いられる電極部 E を設ける構成と比較して、電子デバイス D のパッケージコストを低減することができる。また、プローブカード 1 2 に設けるプローブ 1 2 a の数を削減することができる。

【 0 0 6 7 】

以上、検査システム 1 について説明したが、本開示は上記実施形態等に限定されるものではなく、特許請求の範囲に記載された本開示の要旨の範囲内において、種々の変形、改良が可能である。

40

【 符号の説明 】

【 0 0 6 8 】

- W            基板
- D            電子デバイス
- E            電極部
- 1            検査システム
- 2            収容室
- 3            ロータ

50

- 4            テスター
- 10          ステージ
- 10a        冷媒流路
- 12          プロブカード
- 12a        プロブ
- 13          インターフェース
- 14          温度制御ユニット
- 20          ヒータ
- 25          電源
- 26          チラー
- 30          温度検出部
- 41          電力検出部
- 42          温度推定部
- 50          温度調節機構
- 55          電源
- 90          制御部
- 91          保持部温度制御部
- 92          オフセット温度決定部

10

20

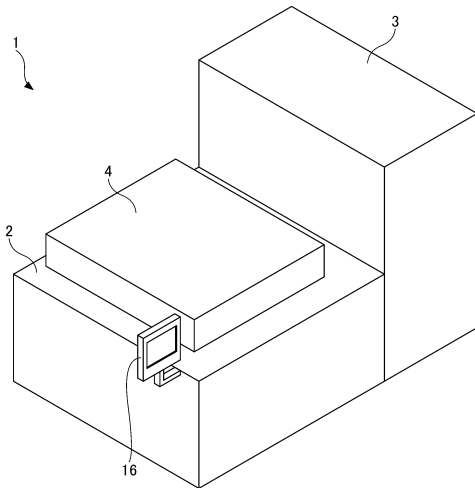
30

40

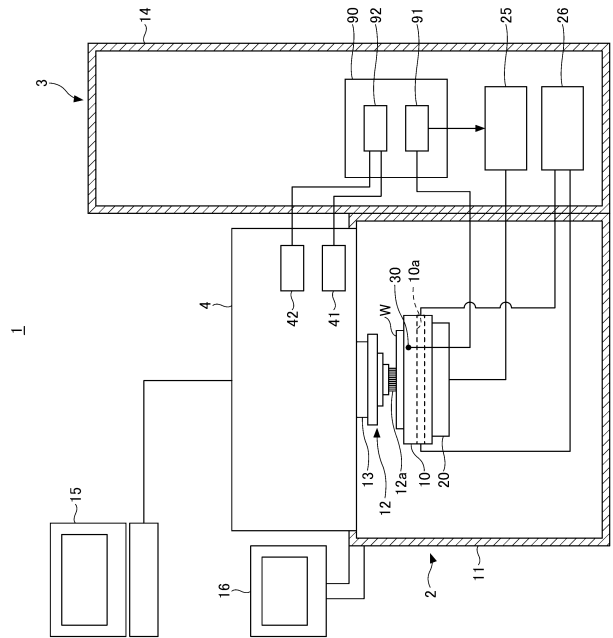
50

【図面】

【図1】

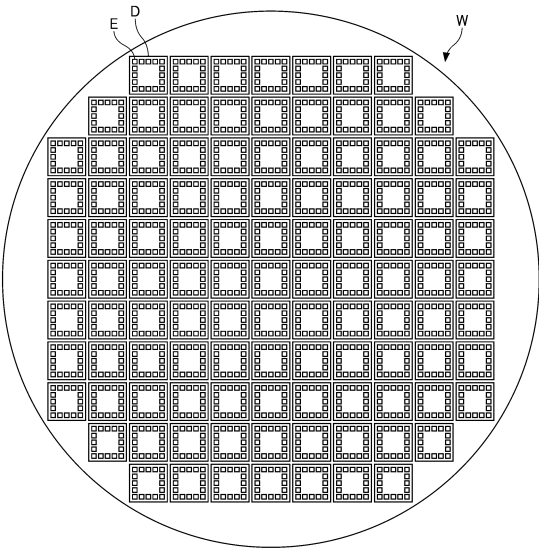


【図2】

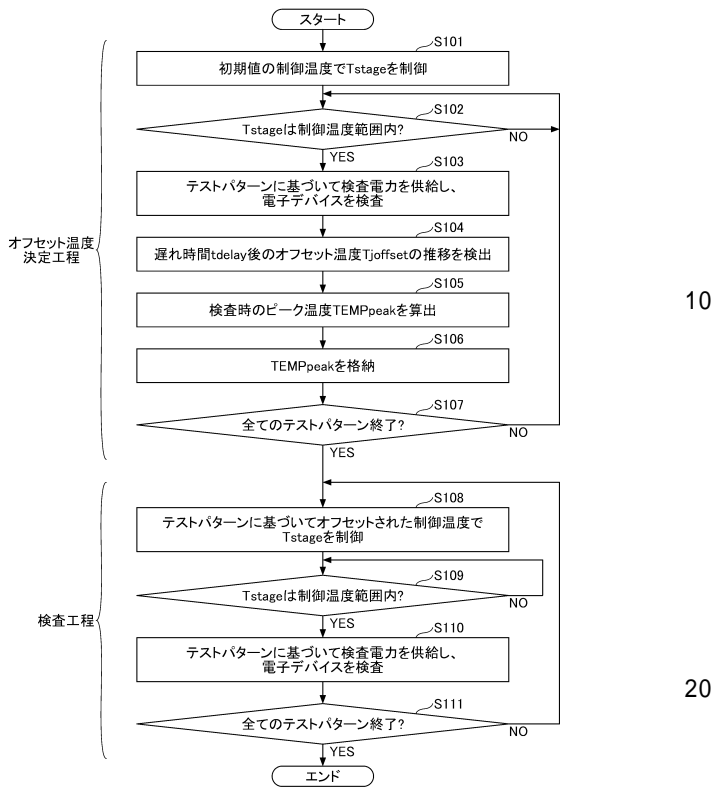


40

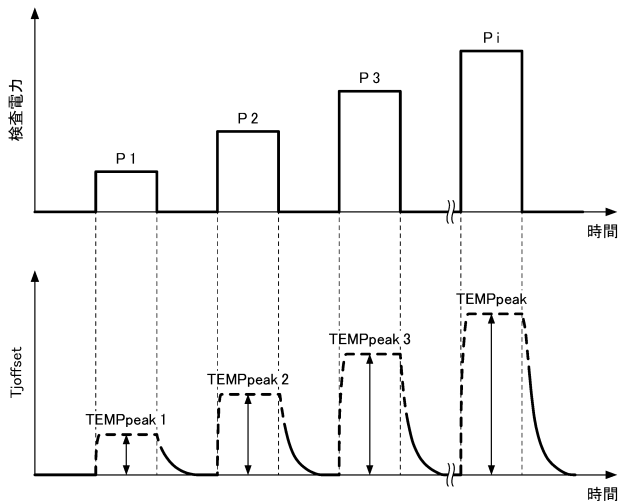
【 図 3 】



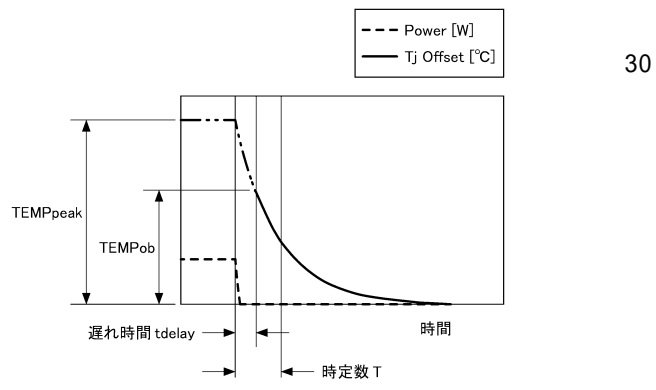
【 図 4 】



【 図 5 】



【 図 6 】



10

20

30

40

50

---

フロントページの続き

Fターム(参考) 2G003 AA10 AB16 AC03 AD06 AH08  
2G132 AA00 AB14 AD18 AF20 AL21  
4M106 AA01 BA01 DD03 DD10 DD23 DH14 DH44 DH45 DH46