



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0131756

(43) 공개일자 2015년11월25일

(51) 국제특허분류(Int. Cl.)

H01L 21/28 (2006.01) H01L 21/20 (2006.01)

(21) 출원번호 10-2014-0058955

(22) 출원일자 2014년05월16일

심사청구일자 2014년05월16일

(71) 출원인

경희대학교 산학협력단

경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)

(72) 발명자

김한기

경기도 수원시 영통구 봉영로 1526 살구골7단지 성지아파트 713동 1501호

이혜민

경기도 이천시 대월면 대월로 848, 105동 406호 (삼원엑스포아파트)

(74) 대리인

송인호, 민영준, 최관락

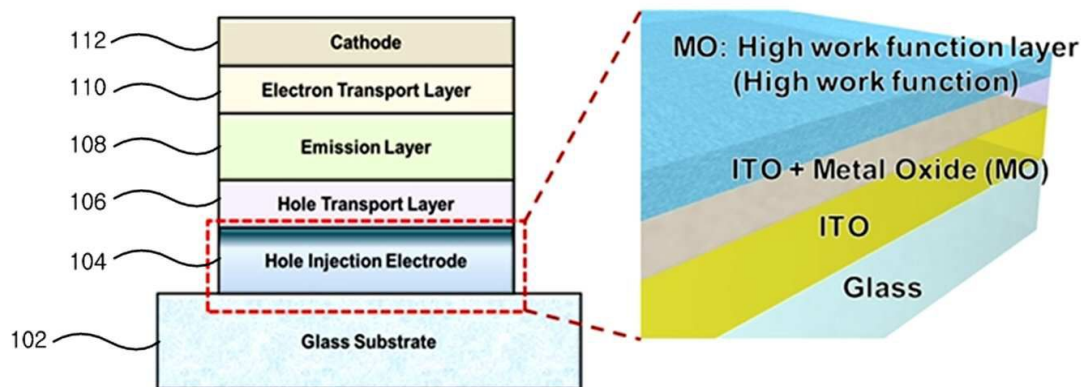
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 그레이드 구조 투명 전극 및 투명 전극 제조방법

(57) 요약

본 발명은 일함수가 높고 제조 공정이 간단한 투명전극을 제공하기 위하여, 증착 공정에 의해, 기판 상에 제1 시간 동안 투명 전극의 재료 물질을 형성하는 단계 및 증착 공정에 의해, 상기 제1 시간 이후 상기 재료 물질의 농도를 줄이고, 금속 산화물의 농도를 높이면서 상기 금속 산화물을 두께 방향으로 농도가 증가하도록 그레이드 구조가 형성된 제2 층을 형성하는 단계를 포함하는 그레이드 투명 전극 제조방법을 제공한다.

대표도 - 도1



명세서

청구범위

청구항 1

증착 공정에 의해, 기판 상에 제1 시간 동안 투명 전극의 재료 물질을 형성하는 단계; 및

증착 공정에 의해, 상기 제1 시간 이후 상기 재료 물질의 농도를 줄이고, 금속 산화물의 농도를 높이면서 상기 금속 산화물을 두께 방향으로 농도가 증가하도록 그레이드 구조가 형성된 제2 층을 형성하는 단계를 포함하는 그레이드 투명 전극 제조방법.

청구항 2

제1항에 있어서,

상기 재료 물질은 ITO , In_2O_3 , IZO 및 IZTO 중 적어도 하나 또는 이들의 조합인 그레이드 투명 전극 제조방법.

청구항 3

제1항에 있어서,

상기 금속 산화물은 MoO_3 , WO_3 , Nb_2O_5 , Ta_2O_5 , SiO_2 , GeO_2 , ZnO , IZTO , IGZO , Cu_2O 및 NiO_2 중 적어도 하나 또는 이들의 조합인 그레이드 투명 전극 제조방법.

청구항 4

제1항에 있어서,

금속 산화물의 두께는 1nm 내지 50nm 두께로 형성되는 것을 특징으로 하는 그레이드 투명 전극 제조방법.

청구항 5

제1항에 있어서,

상기 제1 층 및 제2 층은 코-스퍼터링 공정에 의해 형성되며,

상기 제1 층 형성 단계는,

제1 시간 동안 상기 재료 물질의 제1 타겟에 인가되는 파워를 제1 파워로 유지하는 단계를 포함하고,

상기 제2 층 형성 단계는,

상기 제1 시간 이후, 상기 제1 파워를 점차적으로 감소시키고, 상기 금속 산화물의 제2 타겟에 인가되는 제2 파워를 점차적으로 증가시키는 단계를 포함하는 그레이드 투명 전극 제조 방법.

청구항 6

양극, 정공수송층, 발광층, 전자수송층 및 음극을 포함하는 전자 소자에 있어서,

상기 양극은 투명 전극의 재료 물질만으로 형성되는 제1 층 및 상기 제1 층 상에 두께 방향으로 상기 전극 물의 농도는 낮아지고 금속 산화물의 농도를 높아지도록 그레이드 구조가 형성된 제2 층을 포함하는 전자소자.

청구항 7

제6항에 있어서,

상기 재료 물질은 ITO, In_2O_3 , IZO 및 IZTO 중 적어도 하나 또는 이들의 조합인 전자소자.

청구항 8

제6항에 있어서,

상기 금속 산화물은 MoO_3 , WO_3 , Nb_2O_5 , Ta_2O_5 , SiO_2 , GeO_2 , ZnO, IZTO, IGZO, Cu_2O 및 NiO_2 중 적어도 하나 또는 이들의 조합인 전자소자.

청구항 9

제6항에 있어서,

상기 금속 산화물의 두께는 1nm 내지 50nm 두께로 형성되는 것을 특징으로 하는 전자소자.

청구항 10

제6항에 있어서,

상기 제1 층 및 제2 층은 코-스퍼터링 공정에 의해 형성되며,

제1 시간 동안 상기 재료 물질의 제1 타겟에 인가되는 파워를 제1 파워로 유지하여 상기 제1 층을 형성하고, 상기 제1 시간 이후, 상기 제1 파워를 점차적으로 감소시키고, 상기 금속 산화물의 제2 타겟에 인가되는 제2 파워를 점차적으로 증가시켜 상기 제2 층을 형성하는 전자소자.

발명의 설명

기술 분야

[0001] 본 발명은 그레이드 구조 투명 전극 및 투명 전극 제조방법에 관한 것이다.

배경 기술

[0002] 현재 AMOLED는 자체 발광형으로 색을 구성하는 컬러 필터와 기존의 빛을 내는 백라이트가 필요 없는 차세대 디스플레이로 각광받고 있다.

[0003] 이러한 차세대 AMOLED에 적용되는 양극(anode)용 투명 전극은 고품위의 AMOLED를 구현하기 위해 낮은 면저항과 높은 투과율의 특성이 요구된다.

[0004] 이를 위해서, 양극에 이용되는 투명 전극은 정공 주입층(Hole Injection Layer: HIL)으로 효과적으로 정공을 주입할 수 있는 특성이 요구된다.

[0005] 따라서, 고효율 유기 재료뿐만 아니라 낮은 면저항 및 높은 투과율 특성을 갖는 고품위 양극 개발이 필수적이다.

[0006] 하지만, 현재 양극으로 쓰이고 있는 ITO 전극은 높은 투과율을 갖는 반면 4.3~4.7 eV의 낮은 일함수를 가지고 있는 문제점이 있다.

[0007] 그러나 낮은 일함수에도 불구하고 ITO 전극을 대체할 수 있는 투명 전극이 개발된 상황이 아니어서 이를 해결하

기 위해 ITO 전극의 표면에 AMOLED의 양극로 사용하기 위한 추가적인 공정을 거쳐야 하는 문제점이 있다.

선행기술문헌

[0008] 한국공개특허공보 제10-2006-0132351호 (발명의 명칭: 산화 아연계 투명 전도성 산화물 박막의 제조방법)

발명의 내용

해결하려는 과제

[0009] 상기한 바와 같은 문제를 해결하기 위해, 본 발명은 높은 일함수를 갖는 투명 전극 및 투명 전극 제조방법을 제안하고자 한다.

[0010] 또한, 본 발명의 다른 목적으로, 정공주입층의 성막 공정을 생략하여 제조 공정을 단순화 할 수 있는 투명 전극 및 투명 전극 제조방법을 제안하고자 한다.

과제의 해결 수단

[0011] 상기한 목적을 달성하기 위하여 본 발명의 일 실시예에 따르면, 증착 공정에 의해, 기판 상에 제1 시간 동안 투명 전극의 재료 물질을 형성하는 단계 및 증착 공정에 의해, 상기 제1 시간 이후 상기 재료 물질의 농도를 줄이고, 금속 산화물의 농도를 높이면서 상기 금속 산화물을 두께 방향으로 농도가 증가하도록 그레이드 구조가 형성된 제2 층을 형성하는 단계를 포함하는 그레이드 투명 전극 제조방법을 제공한다.

[0012] 그레이드 투명 전극 제조방법에 있어서, 상기 재료 물질은 ITO, In_2O_3 , IZO 및 IZTO 중 적어도 하나 또는 이들의 조합일 수 있다.

[0013] 그레이드 투명 전극 제조방법에 있어서, 상기 금속 산화물은 MoO_3 , WO_3 , Nb_2O_5 , Ta_2O_5 , SiO_2 , GeO_2 , ZnO, IZTO, IGZO, Cu_2O 및 NiO_2 중 적어도 하나 또는 이들의 조합일 수 있다.

[0014] 그레이드 투명 전극 제조방법에 있어서, 금속 산화물의 두께는 1nm 내지 50nm 두께로 형성되는 것을 특징으로 할 수 있다.

[0015] 그레이드 투명 전극 제조방법에 있어서, 상기 제1 층 및 제2 층은 코-스퍼터링 공정에 의해 형성되며, 상기 제1 층 형성 단계는, 제1 시간 동안 상기 재료 물질의 제1 타겟에 인가되는 파워를 제1 파워로 유지하는 단계를 포함하고, 상기 제2 층 형성 단계는, 상기 제1 시간 이후, 상기 제1 파워를 점차적으로 감소시키고, 상기 금속 산화물의 제2 타겟에 인가되는 제2 파워를 점차적으로 증가시키는 단계를 포함할 수 있다.

[0016] 상기한 목적을 달성하기 위하여 본 발명의 다른 일 실시예에 따르면, 양극, 정공수송층, 발광층, 전자수송층 및 음극을 포함하는 전자 소자에 있어서, 상기 양극은 투명 전극의 재료 물질만으로 형성되는 제1 층 및 상기 제1 층 상에 두께 방향으로 상기 전극 물의 농도는 낮아지고 금속 산화물의 농도를 높아지도록 그레이드 구조가 형성된 제2 층을 포함하는 전자소자를 제공한다.

[0017] 전자소자에 있어서, 상기 재료 물질은 ITO, In_2O_3 , IZO 및 IZTO 중 적어도 하나 또는 이들의 조합일 수 있다.

[0018] 전자소자에 있어서, 상기 금속 산화물은 MoO_3 , WO_3 , Nb_2O_5 , Ta_2O_5 , SiO_2 , GeO_2 , ZnO, IZTO, IGZO, Cu_2O 및 NiO_2 중 적어도 하나 또는 이들의 조합일 수 있다.

[0019] 전자소자에 있어서, 금속 산화물의 두께는 1nm 내지 50nm 두께로 형성되는 것을 특징으로 할 수 있다.

[0020] 전자소자에 있어서, 상기 제1 층 및 제2 층은 코-스퍼터링 공정에 의해 형성되며, 제1 시간 동안 상기 재료 물질의 제1 타겟에 인가되는 파워를 제1 파워로 유지하여 상기 제1 층을 형성하고, 상기 제1 시간 이후, 상기 제1 파워를 점차적으로 감소시키고, 상기 금속 산화물의 제2 타겟에 인가되는 제2 파워를 점차적으로 증가시켜 상기 제2 층을 형성할 수 있다.

발명의 효과

[0021] 본 발명에 따르면, 투명 전극의 제조 공정을 단순화 할 수 있는 장점이 있다.

[0022] 또한, 본 발명에 따르면 일함수가 높은 ITO 전극을 제조할 수 있는 장점이 있다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 바람직한 일 실시예에 따른 그레이드 구조의 투명 전극을 적용한 AMOLED의 모식도이다.
- 도 2는 본 발명의 바람직한 일 실시예에 따른 그레이드 구조의 투명 전극을 형성하는 동안 증착시간에 따른 파워를 도시한 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 MoO_3 를 포함하는 그레이드 구조 투명 전극의 XPS depth profiling 그래프이다.
- 도 4는 WO_3 를 포함하는 그레이드 구조 그레이드 구조 투명 전극의 XPS depth profiling 그래프이다.
- 도 5는 본 발명의 일 실시예에 따른 그레이드 구조 투명 전극의 실제 사진과 투과율을 나타낸 그래프이다.
- 도 6은 본 발명의 일 실시예에 따른 본 발명의 일 실시예에 따른 그레이드 구조 투명 전극의 비저항 및 면 저항을 나타낸 그래프이다.
- 도 7은 본 발명에 따른 AMOLED의 제조 방법의 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0025] 각 도면을 설명하면서 유사한 참조 부호를 유사한 구성요소에 대해 사용하였다.
- [0026] 이하, 본 발명을 도면을 참조하여 상세히 설명한다.
- [0027] 본 발명에서는 정공주입층의 성막 없이 높은 일함수를 갖는 투명 전극을 제작하는 기술을 제공한다.
- [0028] 본 발명의 일 실시예에 따르면, 투명 전극의 표면층에 코-스퍼터링(Co-sputtering)기술 방식에 의하여 일함수가 높은 금속 산화물을 농도 구배가 형성되도록 증착하여 정공수송층(Hole transport layer, HTL)과의 배리어(barrier)를 최소화 할 수 있다.
- [0029] 금속 산화물이 그레이드(grade) 구조로 형성된 구조의 투명 전극은 표면 영역에서 일함수 제어가 가능하기 때문에 기존의 낮은 일함수를 가진 투명 전극인 ITO전극이 가진 문제점을 해결할 수 있다.
- [0030] 이하에서는 본 발명의 일 실시예에 따른 투명 전극이 AMOLED에 적용된 경우를 중심으로 설명할 것이나, 이에 한정됨이 없이 LCD, PDP, E-ink, Quantum dot Display, 유기 태양전지, 대면적 터치패널 등 투명 전극을 사용하는 모든 전자소자에 본 실시예에 따른 투명 전극이 적용될 수 있음을 당업자는 이해하여야 할 것이다.
- [0031] 도 1은 본 발명의 바람직한 일 실시예에 따른 그레이드 구조의 투명 전극을 적용한 AMOLED의 모식도이다.
- [0032] 그레이드 구조의 투명 전극은 높은 일함수를 갖기 때문에 기존의 AMOLED의 구조와는 달리 정공주입층의 성막 공정이 생략될 수 있다.
- [0033] 도 1을 참조하면, 본 발명의 일 실시예에 따른 AMOLED는 기판(Glass)(102) 상에 금속산화물이 그레이드 구조로 형성된 투명 전극(104), 정공수송층(HTL)(106), 발광층(108), 전자수송층(Electron Transport Layer, ETL)(110) 및 음극(112)을 포함할 수 있다.
- [0034] 기판(102)은, 유리(glass) 기판, PET(polyethylene terephthalate), PEN(polyethylenenaphthelate), PP(polypropylene), PI(polyamide), TAC(tri acetyl cellulose), PES(polyethersulfone) 등을 포함하는 플라스틱 중 어느 하나를 포함하는 플라스틱 기판, 알루미늄 포일(aluminum foil), 스테인리스 스틸 포일(stainlesssteel foil) 중 어느 하나를 포함하는 플렉서블(flexible) 기판 등이 이용될 수 있다.
- [0035] 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 따른 투명 전극(104)은 ITO와 같은 전극물질만을 포함하는 층(제1 층) 및 전극물질과 금속 산화물(MO, metal oxide)이 공존하는 층(제2 층)을 포함할 수 있다.
- [0036] 이하에서는 전극물질이 ITO인 것을 중심으로 설명한다.

- [0037] 바람직하게, ITO 층(제1 층)의 두께는 200nm일 수 있고, ITO와 금속 산화물의 공존층(제2 층)의 두께는 1nm 내지 50nm일 수 있다.
- [0038] 또한, 본 실시예에 따른 금속 산화물은 MoO_3 , WO_3 , Nb_2O_5 , Ta_2O_5 , SiO_2 , GeO_2 , ZnO , IZTO , GZO , Cu_2O , NiO_2 중 적어도 하나 또는 이들의 조합일 수 있다.
- [0039] 나아가, 전극물질이 ITO 층인 것으로 설명하였으나, In_2O_3 , IZO, IZTO 층이 대신 사용될 수도 있다.
- [0040] 정공수송층(106)은 양극에서 발생된 정공을 발광층(108)으로 이동시키는 층이다.
- [0041] 정공수송층(106)은 N-페닐카바졸, 폴리비닐카바졸 등의 카바졸 유도체, TPD(N,N'-bis(3-methylphenyl)-N,N'-diphenyl-[1,1'-biphenyl]-4, 4'-diamine, N,N'-비스(3-메틸페닐)-N, N'-디페닐-[1,1'-비페닐]-4,4'-디아민) 등과 같은 트리페닐아민계 물질, NPB(N,N'-di(1-naphthyl)-N,N'-diphenylbenzidine, N,N'-디(1-나프틸)-N,N'-디페닐벤지딘), TCTA(4,4',4"-tris(N-carbazolyl)triphenylamine, 4,4',4"-트리스(N-카바졸일)트리페닐아민) 등을 들 수 있으나, 이에 제한되는 것은 아니다.
- [0042] 한편, 음극(112)은 예를 들면, ITO(인듐 주석 산화물), IZO(인듐 아연 산화물), ZnO (아연 산화물), AZO(Al 도핑된 아연 산화물), In_2O_3 (인듐 산화물) 또는 SnO_2 (주석 산화물)과 같은 투명한 전도성 산화물로 이루어질 수 있으나, 이에 제한되는 것은 아니다.
- [0043] 음극(112)의 하부에는 전자수송층(110)에 형성되며, 전자 수송성의 호스트로서 예를 들면, Alq3, BCP(2,9-Dimethyl-4,7-diphenyl-1,10-phenanthroline, 2,9-디메틸-4,7-디페닐-1,10-페난트롤린), Bphen(4,7-Diphenyl-1,10-phenanthroline, 4,7-디페닐-1,10-페난트롤린), TAZ(3-(4-Biphenyl)-4-phenyl-5-tert-butylphenyl-1,2,4-triazole, 3-(4-비페닐틸)-4-페닐-5-tert-부틸페닐-1,2,4-트리아졸), NTAZ(4-(Naphthalen-1-yl)-3,5-diphenyl-4H-1,2,4-triazole, 4-(나프탈렌-1-일)-3,5-디페닐-4H-1,2,4-트리아졸), tBu-PBD(2-(4-Biphenyl)-5-(4-tert-butylphenyl)-1,3,4-oxadiazole, 2-(4-비페닐틸)-5-(4-tert-부틸페닐)-1,3,4-옥사디아졸), BALq(Bis(2-methyl-8-quinolinolato-N1,O8)-(1,1'-Biphenyl-4-olato)aluminum, 비스(2-메틸-8-퀴놀리노라토-N1,O8)-(1,1'-비페닐-4-올라토)알루미늄), Beq2(beryllium bis(benzoquinolin-10-olate, 베릴륨 비스(벤조퀴놀리-10-노에이트)) 또는 ADN(9,10-di(naphthalene-2-yl)anthracene, 9,10-디(나프탈렌-2-일)안트라센)을 사용할 수 있으나, 이에 한정되는 것은 아니다.
- [0044] 본 발명에 따르면, ITO 전극이 기존의 4.3 eV ~ 4.7 eV의 낮은 일함수를 갖는 것이 개선되어 4.7 eV 이상의 값인 4.9 eV 이상의 일함수를 얻을 수 있게 되는데 이와 같이 개선된 일함수 값으로 인하여 정공 주입의 효율성 문제를 해결할 수 있다.
- [0045] 이것은 일함수가 높은 금속 산화물이 양극의 표면에 증착되어 일함수를 제어할 수 있기 때문이다.
- [0046] 이와 같이 개선된 특성을 통해 ITO 전극의 높은 투과율 특성은 유지시키면서, 높은 일함수를 얻을 수 있어 고품위의 AMOLED를 구현할 수 있다.
- [0047] 실시예
- [0048] 그레이드 ITO 전극을 제작하기 위해, RF/DC magnetron sputter를 사용하였다.
- [0049] 우선 ITO 층을 형성하기 위해, DC power를 100W로 유지하여 미리 설정된 시간 동안 기판 상에 ITO 층을 증착한다.
- [0050] 본 실시예에서는 ITO 층을 200nm 두께로 증착한 이후, DC power를 점차적으로 감소시키며, 반대로 금속 산화물 층의 증착을 위해 RF power를 0에서 30W로 점차적으로 증가시켜 ITO와 금속 산화물이 공존하는 층을 형성하였다.
- [0051] 도 2는 본 발명의 바람직한 일 실시예에 따른 그레이드 구조의 투명 전극을 형성하는 동안 증착 시간에 따른 파워를 도시한 도면이다.
- [0052] 도 2에서, 금속 산화물은 MoO_3 이다.
- [0053] 도 2에 도시된 바와 같이, 본 실시예에서는 ITO층(제1 층) 형성을 위한 DC Power를 100W로 유지하다가 150초 이후, 파워를 점차적으로 감소시키는 것과 동시에, ITO와 MoO_3 의 공존층을 형성하기 위해 RF Power를 0에서 30W로

점차적으로 증가시켰다.

- [0054] 도 3은 본 발명의 일 실시예에 따른 MoO₃를 포함하는 그레이드 구조 투명 전극의 XPS depth profiling 그래프이다.
- [0055] 그레이드 구조 투명 전극의 농도 구배를 측정하기 위해 XPS(X-ray Photoelectron Spectroscopy, 모델명:K-Alpha) 장비를 사용하였다.
- [0056] 도 3에 도시된 바와 같이, 투명 전극의 표면(etch time=0)에서 일정 깊이까지는 Mo가 농도 구배를 가지면서 존재하다가, 투명 전극의 내부로 갈수록 ITO 층이 단독으로 존재하는 것을 확인할 수 있다.
- [0057] 한편, 도 4는 WO₃를 포함하는 그레이드 구조 그레이드 구조 투명 전극의 XPS depth profiling 그래프이며, 도 4에서도 투명 전극의 표면(etch time=0)에서 일정 깊이까지는 W(텅스텐)이 농도 구배를 가지면서 존재하다가, 투명 전극의 내부로 갈수록 ITO 층이 단독으로 존재하는 것을 확인할 수 있다.
- [0058] 도 5는 본 발명의 일 실시예에 따른 그레이드 구조 투명 전극의 실제 사진과 투과율을 나타낸 그래프이다.
- [0059] 도 5는 MoO₃와 ITO의 농도 구배가 형성된 투명 전극의 투과율을 나타낸 그래프로, 500nm 이상의 파장에서 대부분 85% 이상의 높은 투과율을 나타내는 것을 확인할 수 있다.
- [0060] 반면, MoO₃의 농도 및 어닐링(annealing)의 온도차 및 유무에는 투과율에 영향을 미치지 않는 것을 확인할 수 있다.
- [0061] 도 6은 본 발명의 일 실시예에 따른 본 발명의 일 실시예에 따른 그레이드 구조 투명 전극의 비저항 및 면저항을 나타낸 그래프이다.
- [0062] 도 6을 참조하면, 금속 산화물(MoO₃)가 농도 구배를 가지면서 형성된 투명 전극은 15 Ohm/square의 낮은 면저항을 갖는 것을 확인할 수 있고, 비저항 값도 3.0×10^{-3} Ohm-cm이하로 형성되어 전기 전도성도 우수한 것을 확인할 수 있다.
- [0063] 결과적으로, 금속 산화물과 투명 전극을 농도를 두께방향으로 갈수록 금속 산화물을 두껍게 형성하는 그레이드 구조를 통해 정공 주입층을 이용하지 않고도, AMOLED에 적용할 수 있는 높은 투과율 및 전기 전도성을 가진 투명 전극을 구현할 수 있다.
- [0064] 농도 구배가 형성된 투명 전극은 AMOLED의 양극으로 이용할 경우, 양극과 정공주입층(Hole Injection Layer)을 생략하면서, 정공수송층(Hole transport layer)사이의 주입 장벽을 낮출 수 있는 효과가 있다.
- [0065] 도 7은 본 발명에 따른 AMOLED의 제조 방법의 순서도이다.
- [0066] 본 발명의 일 실시예에 따르면, 투명 전극의 제조는 2개의 타겟을 이용하는 Co-Sputtering이 이용될 수 있다.
- [0067] 도 7을 참조하면, 제1 시간 동안 기판 상에 전극 물질을 포함하는 제1 층을 형성한다(단계 700).
- [0068] 단계 700에서, ITO와 같은 전극 물질(제1 타겟)에 제1 시간 동안 고정된 파워를 인가하여 기판 상에 전극 물질을 포함하는 제1 층을 형성할 수 있다.
- [0069] 제1 시간이 경과한 이후, 제1 타겟으로 인가되는 출력은 줄이고, 금속 산화물(제2 타겟)에 인가되는 출력을 점차적으로 높여 기판 상에 전극 물질과 금속 산화물이 공존하는 제2 층을 형성한다(단계 702).
- [0070] 단계 702에서 제1 타겟에 인가되는 출력은 점차적으로 줄이고, 제2 타겟에 인가되는 출력은 점차적으로 높임으로써 전극 물질만으로 이루어지는 제1 층 및 표면 방향으로 전극 물질에 대해 금속 산화물이 그레이드 되어 형성되는 투명 전극이 제조될 수 있다.
- [0071] 이후, 투명 전극 상에 정공수송층, 발광층, 전자수송층 및 음극이 순차적으로 형성된다(단계 704 내지 710)
- [0072] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0073] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되

있으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.

[0074]

따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위 뿐만 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

부호의 설명

[0075]

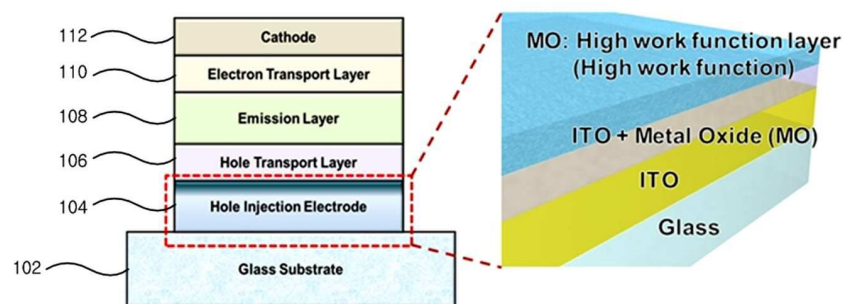
102: 기판 104: 투명 전극

106: 정공수송층 108: 광 발광층

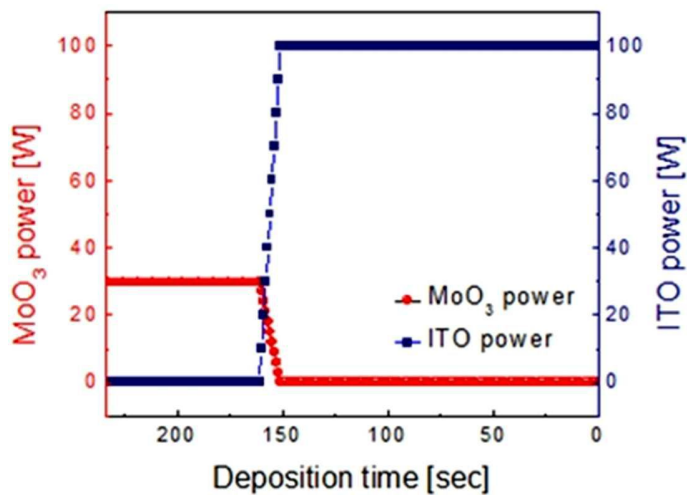
110: 전자수송층 112: 음극

도면

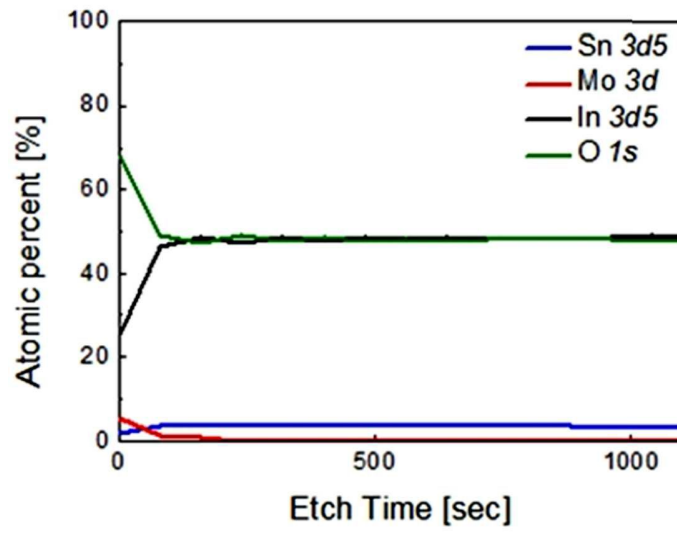
도면1



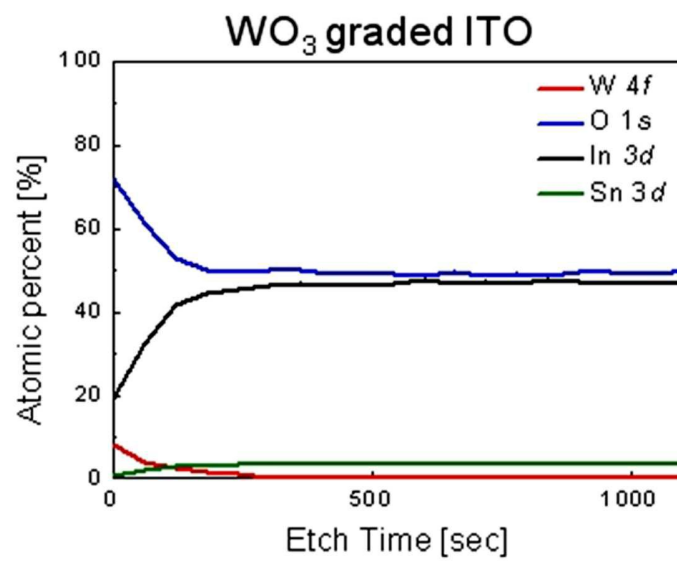
도면2



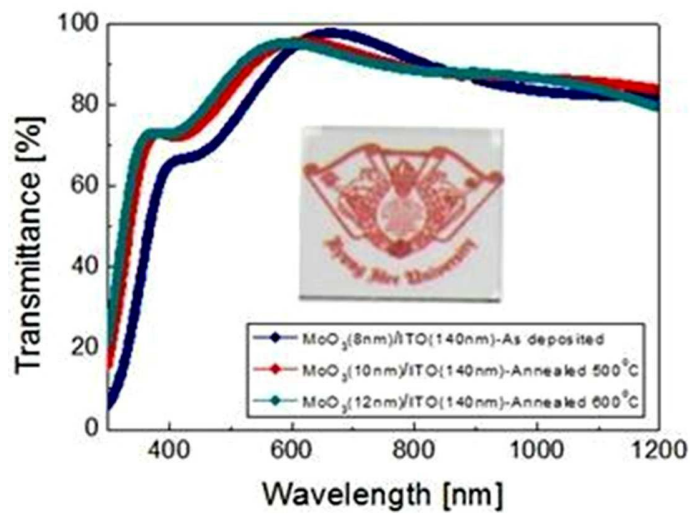
도면3



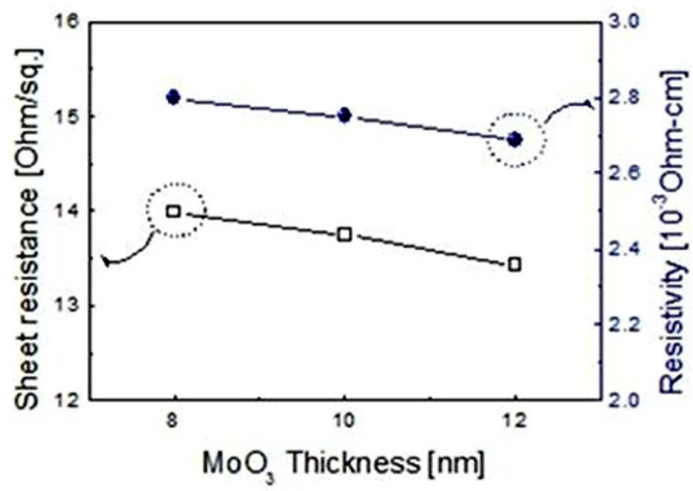
도면4



도면5



도면6



도면7

