

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5049717号  
(P5049717)

(45) 発行日 平成24年10月17日 (2012.10.17)

(24) 登録日 平成24年7月27日 (2012.7.27)

(51) Int. Cl.		F I	
H05K 1/02	(2006.01)	H05K 1/02	N
H05K 3/46	(2006.01)	H05K 3/46	Z
H05K 3/00	(2006.01)	H05K 3/00	X
H01L 23/12	(2006.01)	H01L 23/12	E
		H01L 23/12	N

請求項の数 5 (全 16 頁)

(21) 出願番号	特願2007-244878 (P2007-244878)	(73) 特許権者	000190688
(22) 出願日	平成19年9月21日 (2007.9.21)		新光電気工業株式会社
(65) 公開番号	特開2009-76721 (P2009-76721A)		長野県長野市小島田町80番地
(43) 公開日	平成21年4月9日 (2009.4.9)	(74) 代理人	100070150
審査請求日	平成22年8月12日 (2010.8.12)		弁理士 伊東 忠彦
		(72) 発明者	堀内 章夫
			長野県長野市小島田町80番地 新光電気
			工業株式会社内
		(72) 発明者	松下 徳孝
			長野県長野市小島田町80番地 新光電気
			工業株式会社内
		審査官	吉澤 秀明

最終頁に続く

(54) 【発明の名称】 多層配線基板

(57) 【特許請求の範囲】

【請求項 1】

電源プレーンとグラウンドプレーンの何れか一方又はその両方が形成された配線層を含む多層配線基板であって、

前記電源プレーンとグラウンドプレーンの何れか一方又はその両方は、ジグザグのラインを含む所定の切断ラインで切断され、複数の電源プレーン片とグラウンドプレーン片の何れか一方又はその両方に分割されており、

前記電源プレーン片とグラウンドプレーン片の何れか一方又はその両方は、前記多層配線基板の内層に前記多層配線基板の中央から放射状に形成されており、

前記配線層の前記電源プレーン片とグラウンドプレーン片の何れか一方又はその両方と、他の配線層の電源プレーン片とグラウンドプレーン片の何れか一方又はその両方とは、前記配線層と前記他の配線層との間に配置された絶縁層に形成されたビアを介して電氣的に接続されていることを特徴とする多層配線基板。

【請求項 2】

前記切断ラインは、平面視矩形状の多層配線基板の対角線上に形成されていることを特徴とする請求項 1 に記載の多層配線基板。

【請求項 3】

前記電源プレーンとグラウンドプレーンの何れか一方又はその両方は、前記ビアが形成される領域を囲うように枠状に形成されていることを特徴とする請求項 1 又は 2 に記載の多層配線基板。

10

20

## 【請求項 4】

前記電源プレーンとグラウンドプレーンの何れか一方又はその両方は、前記多層配線基板の厚み方向に対称に配置されていることを特徴とする請求項 1 乃至 3 の何れか一項に記載の多層配線基板。

## 【請求項 5】

前記複数の電源プレーン片とグラウンドプレーン片の何れか一方又はその両方は、略合同であることを特徴とする請求項 1 乃至 4 の何れか一項に記載の多層配線基板。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、多層配線基板に関し、特に、電源プレーン及び／又はグラウンドプレーンが形成された配線層を含む多層配線基板に関する。

## 【背景技術】

## 【0002】

従来から、コア基板上に樹脂層と配線層を多層に積み重ねた多層配線構造を有する多層配線基板（ビルドアップ基板）が知られているが、近年の薄型化、省スペース化の要求により、コア基板を有せず、多層配線構造に形成されたコアレスの多層配線基板が提案されている。かかるコアレスの多層配線基板においては、電源プレーン及び／又はグラウンドプレーンが形成された配線層を有し、信号用の配線パターンに電位供給を行うのが一般的である。

## 【0003】

図 9 は、従来の多層配線基板 300 の電源プレーン及び／又はグラウンドプレーン 210 が形成された配線層 240 の平面構成図である。なお、配線層 240 の周囲には、配線層 240 の上層又は下層に存在する絶縁層 250 が示されている。

## 【0004】

多層配線基板 300 においては、信号用の配線パターンの他、これに電源又はグラウンド電位を供給するため、電源プレーン及び／又はグラウンドプレーン 210 が形成された配線層 240 を有する場合が多い。一例として、電源プレーン及び／又はグラウンドプレーン 210 は、多層配線基板 300 の半導体素子搭載面に搭載される仮想的な半導体素子 290 の周囲の中央部 230 を取り囲むように、いわゆるベタ状態で配線層 240 の大部分を連続した金属で覆う配線パターンとして形成される。電源プレーン及び／又はグラウンドプレーン 210 は、配線パターンの上方又は下方にビア（図示せず）が形成され、これを介して電源又はグラウンドに接続され、配線層 240 への電位供給が行われる。そして更に、配線層 240 から信号用の配線パターンが形成された配線層への電位供給が行われる。かかる配線層 240 及び絶縁層 250 を有する多層配線基板 300 において、電源プレーン及び／又はグラウンドプレーン 210 には銅が用いられることが多く、絶縁層 250 にはエポキシ樹脂が用いられることが多い。

## 【0005】

なお、かかるコアレスの多層配線基板においては、配線基板が薄くなり基板自体の強度が弱まることから、搬送等の取扱性を向上させるべく、基板の端部に金属製の枠体を設けた技術が知られている（例えば、特許文献 1 参照）。

## 【特許文献 1】特開 2000 - 323613 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0006】

しかしながら、上述の図 9 に示した従来技術の構成では、多層配線基板 300 の製造工程で熱処理を行っているときには多層配線基板 300 に反りを生じていなくても、製造工程が終わって多層配線基板 300 が通常温度になると、絶縁層 250 のエポキシ樹脂が収縮し、多層配線基板 300 が反りを生ずるという問題があった。

## 【0007】

図 10 は、従来の配線基板 300 の、電源プレーン及び / 又はグランドプレーン 210 が形成された配線層 240 と、その下層の絶縁層 250 の断面構成を示した断面構成図である。

【0008】

図 10 (a) は、配線基板 300 製造時における、例えば 150 程度に加熱している状態の配線層 240 及び絶縁層 250 の断面構成を示した図である。図 10 (a) において、エポキシ樹脂で形成された絶縁層 250 の上層に、銅で形成された電源プレーン及び / 又はグランドプレーン 210 が形成された配線層 240 が配置されている。配線基板 300 製造中の 150 程度の環境下では、両者は平行な層を形成している。

【0009】

図 10 (b) は、配線基板 300 の温度が下がった状態における、配線層 240 及び絶縁層 250 の断面構成を示した図である。エポキシ樹脂の熱膨張係数は  $30 \sim 40 [10^{-6} / K]$  であり、銅の熱膨張係数は  $17 \sim 18 [10^{-6} / K]$  であるため、両者の熱膨張係数には大きな差があり、従って、配線層 240 の収縮率よりも、絶縁層 250 の収縮率の方が大きく、同じ温度に低下した場合には、絶縁層 250 の方が配線層 240 よりも収縮量が大きい。よって、図 10 (b) に示すように、配線層 240 が絶縁層 250 に引っ張られるような状態になってしまい、配線基板 300 に反りが発生してしまう。配線基板 300 製造時に、かかる反りが生じた場合には、反り修正を行う必要があるが、これにより製造工程の効率ダウン及びコスト増加を招くという問題があった。

【0010】

また、上述の特許文献 1 に記載の構成では、搬送時の取扱性の向上については配慮されているものの、配線基板の製造工程で生ずる反りの問題については何ら考慮されていない。よって、製造工程でコアレスの多層配線基板に反りが生じた場合には、やはり反りの修正を必要とし、製造工程の効率低下とコスト増を招くという問題があった。

【0011】

また、コア基板を有する配線基板においても、基板に反りが生じた場合には、やはり反りの修正が必要となり、製造工程の効率低下とコスト増が同様に問題となっていた。

【0012】

そこで、本発明は、温度低下時においても配線基板の反りの発生を抑制し、配線基板製造時にも反りの修正を行う必要の無い多層配線基板を提供することを目的とする。

【課題を解決するための手段】

【0013】

上記目的を達成するため、本発明に係る多層配線基板は、電源プレーンとグランドプレーンの何れか一方又はその両方が形成された配線層を含む多層配線基板であって、前記電源プレーンとグランドプレーンの何れか一方又はその両方は、ジグザグのラインを含む所定の切断ラインで切断され、複数の電源プレーン片とグランドプレーン片の何れか一方又はその両方に分割されており、前記電源プレーン片とグランドプレーン片の何れか一方又はその両方は、前記多層配線基板の内層に前記多層配線基板の中央から放射状に形成されており、前記配線層の前記電源プレーン片とグランドプレーン片の何れか一方又はその両方と、他の配線層の電源プレーン片とグランドプレーン片の何れか一方又はその両方とは、前記配線層と前記他の配線層との間に配置された絶縁層に形成されたビアを介して電気的に接続されていることを特徴とする。

【0014】

これにより、金属と樹脂との熱膨張係数の差によって配線基板に反りが生じたとしても、応力を切断ラインの部分に逃がすことができ、配線基板が全体で大きく反ることを防止することができる。

【0016】

これにより、配線基板の反りを、搭載される半導体素子を中心として抑制することができる。搭載される半導体素子への影響を抑制することができる。

【発明の効果】

## 【 0 0 3 1 】

本発明によれば、多層配線基板及び複数の多層配線基板が配列された基板の反りを抑制することができる。

## 【発明を実施するための最良の形態】

## 【 0 0 3 2 】

以下、図面を参照して、本発明を実施するための最良の形態の説明を行う。

## 【実施例 1】

## 【 0 0 3 3 】

図 1 は、本発明を適用した実施例 1 に係る多層配線基板 1 0 0 の、電源プレーン及び / 又はグランドプレーン 1 0 が形成された配線層 4 0 の平面構成を示した平面構成図である。

10

## 【 0 0 3 4 】

図 1 において、電源プレーン及び / 又はグランドプレーン 1 0 は、絶縁層 5 0 の上層又は下層に形成され、多層配線基板 1 0 0 表面の半導体素子搭載面に搭載される仮想的な半導体素子 9 0 の周囲の中央部 3 0 を除き、配線層 2 4 0 の大部分を、銅やアルミ等の金属により覆った配線パターンとなっている。そして、電源プレーン及び / 又はグランドプレーン 1 0 は、全体で 1 つの連続したベタ膜となっているのではなく、中央部 3 0 から 4 隅に延在する 4 本の切断ライン 2 0 により、4 つの電源プレーン片及び / 又はグランドプレーン片 1 1 に分割されている。

## 【 0 0 3 5 】

20

このように、電源プレーン及び / 又はグランドプレーン 1 0 を、配線層 2 4 0 全体を覆う 1 枚のベタ膜で構成するのではなく、電源プレーン及び / 又はグランドプレーン 1 0 の所定位置に適宜スリット状の切断ライン 2 0 を設け、これを複数の電源プレーン片及び / 又はグランドプレーン片 1 1 で構成することにより、熱ストレスを切断ライン 2 0 で開放し、多層配線基板 1 0 0 全体の反りを低減することができる。

## 【 0 0 3 6 】

熱ストレスが生じるのは、金属と樹脂の熱膨張係数の大きさの相違により、樹脂が熱硬化すると、金属よりも樹脂の方が大きく収縮し、樹脂の絶縁層 5 0 上に形成された金属の配線層 4 0 が、絶縁層 5 0 に引っ張られるように収縮するからである。例えば、配線層 4 0 上の電源プレーン及び / 又はグランドプレーン 1 0 が銅であり、絶縁層 5 0 がエポキシ樹脂の場合には、銅の熱膨張係数は  $17 \sim 18 \left[ \frac{10^{-6}}{K} \right]$  であり、エポキシ樹脂の熱膨張係数は  $30 \sim 40 \left[ \frac{10^{-6}}{K} \right]$  であるので、エポキシ樹脂の熱膨張係数は、銅の熱膨張係数の 2 倍前後あることになる。この場合に、150 程度の製造工程では多層配線基板 1 0 0 が反っていなかった場合でも、製造工程が一通り終了して温度が下がった場合には、多層配線基板 1 0 0 に上述のような熱膨張係数の違いによる変形ストレスが生じてしまう。

30

## 【 0 0 3 7 】

そこで、多層配線基板 1 0 の電源プレーン及び / 又はグランドプレーン 1 0 が形成された配線層 4 0 において、切断ライン 2 0 により電源プレーン及び / 又はグランドプレーン 1 0 が小片の電源プレーン片及び / 又はグランドプレーン片 1 1 に分割されていれば、切断ライン 2 0 が変形ストレスの逃げ道となり、多層配線基板 1 0 0 全体の変形度合を小さくすることができる。

40

## 【 0 0 3 8 】

図 1 において、電源プレーン及び / 又はグランドプレーン 1 0 は、中央部 3 0 から 4 隅に延在する 4 本のスリット状の切断ラインにより、4 つの合同かつ対称な電源プレーン片及び / 又はグランドプレーン片 1 1 に分割されている。切断ライン 2 0 は、種々の任意の位置に設けられてよいが、例えば、図 1 に示すように、中央部から外側に延在する放射状の切断ラインであってもよい。例えば、半導体素子 9 0 が多層配線基板 1 0 0 の中央部に搭載される場合には、半導体素子 9 0 に対して、多層配線基板 1 0 0 の反りの方向が対称となるように構成されるので、搭載される半導体素子 9 0 への影響を小さくすることがで

50

きる。

【 0 0 3 9 】

また、図 1 に示すように、切断ライン 2 0 は、電源プレーン及び / 又はグランドプレーン 1 0 を、線対称に分割する位置に設けられてもよい。これにより、切断ライン 2 0 により分割される個々の電源プレーン片及び / 又はグランドプレーン片 1 1 が合同となり、かつ隣接する電源プレーン片及び / 又はグランドプレーン片 1 1 が切断ライン 2 0 に関して対称となるので、切断ライン 2 0 に両側から逃げ込む応力が、左右で等しくなり、左右均等にバランスよく応力を開放することができる。

【 0 0 4 0 】

なお、配線層 4 0 に形成された電源プレーン及び / 又はグランドプレーン 1 0 は、電源プレーンのみで構成されてもよいし、グランドプレーンのみで構成されてもよいし、更には両者の組み合わせであってもよい。配線層 4 0 に電源プレーン及びグランドプレーンの双方が形成される場合には、電源プレーン 1 0 とグランドプレーン 1 0 は最初から分割されており、2つの配線パターン片から構成された状態となっている。この場合であっても、2つの配線パターン片がベタ膜で構成された場合には、2つの配線パターン片で配線層 4 0 全体を覆うことになるので、やはり基板の反りは大きくなってしまう。従って、図 1 に示すように、電源プレーン及びグランドプレーン 1 0 を各々 2 つずつの電源プレーン片及びグランドプレーン片 1 1 で構成するようにすれば、やはり本実施例により多層配線基板 1 0 0 の反りを低減することができる。

【 0 0 4 1 】

また、切断ライン 2 0 の位置や数は任意に設定することができ、例えば、もっと細かく分割して、個々の電源プレーン片及び / 又はグランドプレーン片 1 1 の大きさを小さくするとともに、切断ライン 2 0 の数を増やせば、個々の電源プレーン片及び / 又はグランドプレーン片 1 1 の変形が小さくなるとともに、応力の逃げ道の数が増加するので、更に多層配線基板 1 0 0 の反りを抑制することができる。

【 0 0 4 2 】

図 2 は、図 1 に係る多層配線基板 1 0 0 の配線層 4 0 及び絶縁層 5 0 を、A - A' 断面で切った断面構成図である。

【 0 0 4 3 】

図 2 ( a ) は、温度が 1 5 0 程度の、多層配線基板 1 0 0 製造中の状態を示した断面図である。なお、図 1 とは、若干電源プレーン片及び / 又はグランドプレーン片 1 1 の長さの比率が異なるが、理解の容易のために、略 3 等分した図で説明する。図 2 ( a ) において、絶縁層 5 0 の上に配線層 4 0 が形成されており、配線層 4 0 には、電源プレーン及び / グランドプレーン 1 0 が形成されているが、1つの連続して繋がった状態のいわゆるベタ膜ではなく、切断ライン 2 0 により空隙が形成されている。この多層配線基板 1 0 0 の製造中の温度 1 5 0 程度の状態においては、絶縁層 5 0 及び配線層 4 0 の双方に収縮は発生せず、両者は平行な層として形成されている。

【 0 0 4 4 】

図 2 ( b ) は、温度が下がった状態における多層配線基板 1 0 0 の断面構成図である。図 2 ( b ) において、金属と樹脂の熱膨張係数は異なるので、樹脂が硬化した状態では、絶縁層 5 0 の方の収縮量が配線層 4 0 より大きくなるが、図 2 ( b ) に示すように、電源プレーン及び / 又はグランドプレーン 1 0 が、スリット状の切断ライン 2 0 により 3 つの電源プレーン片及び / 又はグランドプレーン片 1 1 に分割されているため、配線層 4 0 及び絶縁層 5 0 は 3 つの変形を生じるが、個々の変形は小さくなり、多層配線基板 1 0 0 全体としての反りは、小さく抑えられる。

【 0 0 4 5 】

このように、本実施例に係る多層配線基板 1 0 0 によれば、電源プレーン及び / 又はグランドプレーン 1 0 を所定の切断ライン 2 0 でより小さな単位に分割したことにより、個々の反りの大きさを小さくし、多層配線基板 1 0 0 全体としての反りを小さくすることができる。

10

20

30

40

50

## 【実施例 2】

## 【0046】

図3は、本発明を適用した実施例2に係る多層配線基板100aの電源プレーン及び/又はグランドプレーン10aが形成された配線層40aの平面構成図である。図3において、絶縁層50上に配線層40aが形成され、配線層40a上には、中央部30から4隅に延在する4本の放射状の切断ライン20aにより形成された4つの電源プレーン片及び/又はグランドプレーン片11aからなる電源プレーン及び/又はグランドプレーン10aが形成されている点で、実施例1に係る電源プレーン及び/グランドプレーン10と同様であるが、所定の切断ライン20aが、直線的なスリットではなく、ジグザグのラインを含んでいる点で、実施例1の態様とは異なっている。そして、所定の切断ライン20aのジグザグラインを形成する部分には、配線層40の上層又は下層に存在するビア55の存在が示されている。なお、ジグザグに形成された切断ライン20aは、角部を有さない曲線状ラインに形成してもよい。この場合、角部への応力集中が無いいため、より好適に応力を分散させて逃がすことができる。

10

## 【0047】

このように、ビア55の配置位置と、配線層40の配線パターンとの関係により、所定の切断ライン20aは、ビア55と所望の電源プレーン片及び/又はグランドプレーン片11aとの接続がなされるような形状に構成してよい。実施例2によれば、所定の切断ライン20aのライン形状は、配線パターンに応じて、所望のライン形状とすることができ、かかる配線層40の平面構成によっても、切断ライン20aに応力を開放し、多層配線基板100aの反りを低減することができる。

20

## 【実施例 3】

## 【0048】

図4は、本発明を適用した実施例3に係る多層配線基板100bの電源プレーン及び/又はグランドプレーン10bが形成された配線層40bの平面構成図である。

## 【0049】

図4において、電源プレーン及び/又はグランドプレーン10bが、4つの切断ライン20bにより4つの電源プレーン片及び/又はグランドプレーン片40bに分割されている点では、実施例1及び実施例2と同様であるが、切断ライン20bが、中央部30から配線層40を形成する4辺の midpoint に延在している点で、実施例1及び実施例2とは異なっている。

30

## 【0050】

このように、切断ライン20bは、電源プレーン及び/又はグランドプレーン10bを、4つの長方形の電源プレーン片及び/又はグランドプレーン片11bに分割するラインであってもよい。この場合も、切断ライン20bは隣接する電源プレーン片及び/又はグランドプレーン片11bを線対称に分割するラインとなっており、かつ4つの電源プレーン片及び/又はグランドプレーン片10bは総て合同である。従って、個々の電源プレーン片及び/又はグランドプレーン片10bに加わる応力は等しくなり、切断ライン40bに逃げる応力も総て左右等しくなりバランスするので、多層配線基板100bの反りを適切に抑制することができる。

40

## 【実施例 4】

## 【0051】

図5は、本発明を適用した実施例4に係る多層配線基板100cの電源プレーン及び/又はグランドプレーン10cが形成された配線層40cの平面構成図である。

## 【0052】

図5において、電源プレーン及び/又はグランドプレーン10cが、8本の切断ライン20cにより切断され、8つの電源プレーン片及び/又はグランドプレーン片11cに分割されている点で、実施例1～3とは異なっている。このように、切断ライン20cの数を増やし、電源プレーン及び/又はグランドプレーン10cをより多くの電源プレーン片及び/又はグランドプレーン片11cに分割するようにしても良い。個々の電源プレーン

50

片及び／又はグラウンドプレーン片 11c の大きさを小さくできるので、個々の電源プレーン片及び／又はグラウンドプレーン片 11c に加わる応力及び変形の大きさを更に小さくすることができる。また、応力の逃げ道となる切断ライン 20c の数が増加するので、熱ストレスの開放がより細かな単位で行うことができ、多層配線基板 100c の全体の反り量を減少させることができる。

#### 【0053】

なお、図 5 において、切断ライン 20c は、実施例 1 で示した中央部 30 から配線層 40 の 4 隅に延在する切断ライン 20 と、実施例 3 で示した中央部 30 から配線層 40 の 4 辺の midpoint に延在する切断ライン 20b との組み合わせとなっている。このように、総ての切断ライン 20c は同一でなくてもよく、複数のライン形状の組み合わせであってもよい。所望の切断ライン 20、20b を組み合わせることにより、用途に応じて適切な電源プレーン及び／又はグラウンドプレーン 10c の配線パターンを構成することができる。

10

#### 【0054】

また、図 5 において、所定の切断ライン 20c は、総て隣接する電源プレーン片及び／又はグラウンドプレーン片 11c を線対称に分割しており、個々の電源プレーン片及び／又はグラウンドプレーン片 11c は総て合同な形状となっている。これにより、切断ライン 20c に向かう応力を、切断ライン 20c の両側で等しくすることができ、多層配線基板 100c の反りをバランスよく均等に抑制することができる。

#### 【0055】

このように、実施例 1～4 で説明したように、電源プレーン及び／又はグラウンドプレーン 10、10a～10c 及び所定の切断ライン 20、20a～20c は、用途に応じて種々の態様を適用することが可能である。また、実施例 1～4 においては、電源プレーン片及び／又はグラウンドプレーン片 11、11a～11c が合同となる態様を説明したが、これに制限されることはなく、これも用途に応じて種々の態様を適用してよい。例えば、電源プレーン片及び／又はグラウンドプレーン片 11、11a～11c は、異なる形状や大きさの電源プレーン片及び／又はグラウンドプレーン片 11、11a～11c を含んでもよい。また、配線層 40、40a～40c は、必ずしも電源プレーン及び／又はグラウンドプレーン 10、10a～10c のみで形成される必要は無く、他に信号用の配線パターン等が形成されている部分を含んでもよい。

20

#### 【0056】

また、実施例 1～4 に係る多層配線基板 100、100a～100c は、反りの問題を生じ易いコアレスの多層配線基板に適用するのが最適であるが、コア基板を有する多層配線基板であっても、好適に適用可能である。本発明は、コア基板を有しないコアレスの多層配線基板のみならず、コア基板を有する多層配線基板にも好適に適用することができる。

30

#### 【実施例 5】

#### 【0057】

図 6 は、本発明を適用した実施例 5 に係る多層配線基板 100d を説明するための図である。実施例 5 においては、電源プレーン及び／又はグラウンドプレーン 10d、10e が形成された配線層 40d、40e を含む多層配線基板 100d の断面構成の例について説明する。

40

#### 【0058】

図 6(a) は、実施例 5 に係る多層配線基板 100d の断面構成を示した図である。図 6(a) において、多層配線基板 100d は、表面に半導体素子搭載用の端子パッド 60 を備え、反対面には、外部端子接続用の端子パッド 61 を備えており、半導体パッケージとして構成されている。また、多層配線基板 100d の半導体素子搭載面の端子パッド 60 以外の部分は、ソルダレジスト 70 で覆われており、同様に、外部端子接続面の端子パッド 61 以外の部分も、ソルダレジスト 71 で覆われている。

#### 【0059】

半導体素子搭載用の端子パッド 60 には、ブリソルダ 80 が形成され、半導体素子 90

50

の電極端子に形成されたバンブ 9 1 と半田接合され、半導体素子 9 0 が多層配線基板 1 0 0 d に搭載されている。半導体素子 9 0 と多層配線基板 1 0 0 d との間には、アンダーフィル樹脂 9 5 が充填されている。一方、多層配線基板 1 0 0 d の反対面の外部端子接続用の端子パッド 6 1 には、外部接続端子として半田ボール 8 1 が形成され、マザーボード等に接続可能に構成されている。なお、半田ボール 8 1 は、半田バンブであってもよい、ピンやランド形状であってもよい。

#### 【 0 0 6 0 】

本実施例に係る多層配線基板 1 0 0 d は、このような半導体パッケージとして適用されてもよい。次に、多層配線基板 1 0 0 d の多層配線構造について説明する。

#### 【 0 0 6 1 】

10

図 6 において、半導体素子搭載用の端子パッド 6 0 の下層には、第 1 層目絶縁層 5 0 が形成されており、第 1 層目絶縁層 5 0 の端子パッド 6 0 の直下には、ビア 5 5 が形成され、金属が充填されている。そして、ビア 5 5 を充填した金属と同一層に、電源プレーン及び / 又はグランドプレーン 1 0 d が形成された配線層 4 0 d が形成されている。

#### 【 0 0 6 2 】

また、配線層 4 0 d は、第 2 層目絶縁層 5 1 で覆われるとともに、配線層 4 0 d と電気的接続を図るためのビア 5 6 が第 2 層目絶縁層 5 1 の配線層 4 0 d の直下に形成され、これに金属が充填されて形成された金属層と同一層に、電源プレーン及び / 又はグランドプレーン 1 0 e が形成された配線層 4 0 e が形成されている。そして、配線層 4 0 e は、第 3 層目絶縁層 5 2 に覆われ、第 3 層目絶縁層 5 2 に形成されたビア 5 7 により、外部端子接続用の端子パッド 6 1 との電気的接続がなされている。また、ビア 5 6 及びビア 5 7 を通すため、配線層 4 0 e には、開口 3 1 が形成されている。

20

#### 【 0 0 6 3 】

このように、電源プレーン及び / 又はグランドプレーン 1 0 d、1 0 e は、多層配線基板 1 0 0 d の基板内層に設けるようにしてよい。多層配線基板 1 0 0 d の反りの発生は、上述のように金属と樹脂との熱膨張率の相違で生じるが、多層配線基板 1 0 0 d の基板内層に金属のベタ膜のパターンが存在する方が、多層配線基板 1 0 0 d の厚み方向（積層方向）での対称性が良くなるため、基板の反りを低減することができる。

#### 【 0 0 6 4 】

なお、本実施例においては、電源プレーン及び / 又はグランドプレーン 1 0 d、1 0 e を有する配線層 4 0 d、4 0 e が 2 層設けられている例について説明したが、電源プレーン及び / 又はグランドプレーン 1 0 d、1 0 e が形成された配線層 4 0 d、4 0 e は、1 層であっても、複数層であってもよい。多層配線基板 1 0 0 d の用途と態様により、電源プレーン及びグランドプレーン 1 0 d、1 0 e を有する配線層 4 0 d、4 0 e は、種々の態様とすることができる。

30

#### 【 0 0 6 5 】

次に、本実施例に係る多層配線基板 1 0 0 d の電源プレーン及び / 又はグランドプレーン 1 0 d、1 0 e が形成された配線層 4 0 d、4 0 e の平面構成例について説明する。

#### 【 0 0 6 6 】

図 6 ( b ) は、電源プレーン及び / 又はグランドプレーン 1 0 d が形成された配線層 4 0 d の平面構成例を示した図である。図 6 ( b ) において、配線層 4 0 d は、中央部 3 0 の周囲を囲む電源プレーン及び / 又はグランドプレーン 1 0 d を有しており、電源プレーン及び / 又はグランドプレーン 1 0 d は、配線層 4 0 d の対角線上にある 4 本の切断ライン 2 0 d により 4 個の電源プレーン片及び / 又はグランドプレーン片 1 1 d に分割されている。

40

#### 【 0 0 6 7 】

このように構成することにより、配線層 4 0 d と上下の絶縁層 5 0、5 1 との間で熱膨張係数が異なっている場合、発生する応力を逃がして多層配線基板 1 0 d の反りを低減することができる。

#### 【 0 0 6 8 】

50



図6(c)は、電源プレーン及び/又はグランドプレーン10eが形成された配線層40eの平面構成例を示した図である。配線層40eにおいては、ビア56が形成される複数の開口31の周囲の各々を囲むように、電源プレーン及び/又はグランドプレーン10eが形成されている。そして、電源プレーン及び/又はグランドプレーン10eは、配線層40eの対角線上に形成された2本の切断ライン20eにより、4個の電源プレーン片及び/又はグランドプレーン片11eに分割されている。

【0069】

このように、配線層40eの平面構成は、中央部30が開いた場合だけではなく、複数のビア56の周囲に開口31が複数設けられた態様の場合もあり得るが、このような態様の配線層40eにおいても、電源プレーン及び/又はグランドプレーン10eを所定の切断ライン20eで切断することにより、小さな面積の電源プレーン片及び/又はグランドプレーン片11eに分割し、多層配線基板100dの反りを低減することができる。

10

【0070】

また、上述のように、実施例5においては、電源プレーン及び/又はグランドプレーン10d、10eが形成された配線層40d、40eは、ともに多層配線基板100dの内層に厚み方向に略対称に配置されているので、多層配線基板100dの反りは、効果的に相殺される。

【0071】

なお、実施例5において、電源プレーン及び/又はグランドプレーン10d、10eが形成された配線層40d、40eは、一方の配線層40d、40eが電源プレーン層として用いられ、他方の配線層40d、40eがグランドプレーン層として用いられるように構成してもよいし、電源プレーンと電源プレーンが混在した配線層40d、40eとして形成されてもよい。その組み合わせは、用途に応じて種々の態様とすることができる。

20

【0072】

また、実施例5において、配線層40d、40e以外に配線層を設けていないが、他の配線層を設け、これとビアを用いて、同一配線層40e、40d内に形成された電源プレーン片及び/又はグランドプレーン片11d、11e同士の電氣的接続を図るようにしてもよい。例えば、配線層40dの4個の電源プレーン片及び/又はグランドプレーン片11dの総てを同一電位に接続したい場合には、ビアと他の配線層を介してこれらを接続するようにしてもよい。

30

【0073】

また、同一配線層40d、40e上に形成された複数の電源プレーン片及び/又はグランドプレーン片11d、11eのうち、任意の電源プレーン片及び/又はグランドプレーン片11d、11e同士で電氣的接続を図りたい場合には、電氣的接続を図りたい電源プレーン片及び/又はグランドプレーン片11d、11eの間の切断ライン20d、20eの一部を未切断として残しておき、電氣的接続を図るようにしてもよい。

【0074】

このように、本来はベタ膜である電源プレーン及び/又はグランドプレーン10d、10eを面積の小さい複数の電源プレーン片及び/又はグランドプレーン片11d、11eに分割するとともに、これらを電氣的に接続する電気接続手段を設けることにより、従来のままの電氣的接続関係は維持しつつ、多層配線基板100dの反りを抑制した構成とすることができる。

40

【0075】

なお、実施例5における電氣的接続の説明は、今まで説明した実施例1～4の多層配線基板100、100a～100cに総て適用することができる。

【0076】

また、実施例1～4に係る配線層40、40a～40cの平面構成も、総て実施例5に係る多層配線基板100dの断面構成に適用してよい。

【実施例6】

【0077】

50

図 7 は、本発明を適用した実施例 6 に係る大判基板 200 を説明するための図面である。図 7 ( a ) は、実施例 6 に係る大判基板 200 を示した平面構成図である。大判基板 200 は、複数の多層配線基板 100 e の集合体であって、大判状の基板 200 に、個々の多層配線基板 100 e となる配線層が形成された集合基板である。

【 0078 】

実施例 1 ~ 5 において説明した多層配線基板 100、100 a ~ 100 d の製造においては、このような大判状の基板 200 上に個々の多層配線基板 100、100 a ~ 100 d となる配線層を形成し、最後に大判状の基板 200 を切断し、個々の多層配線基板 100、100 a ~ 100 d を得ている場合がある。実施例 6 においては、このような製造方法による場合に、本発明を大判基板 200 に適用する例について説明する。なお、大判基板 200 に適用される個々の多層配線基板は、種々の態様が適用可能であるので、以後統一的に、多層配線基板 100 e と参照符号を付することとする。

10

【 0079 】

図 7 ( a ) において、大判基板 200 は、中央の多層配線基板 100 e が形成されている部分と、これを外側から枠状に支持する枠部 110 を有する。個々の多層配線基板 100 e は、例えば半導体素子搭載用の半導体パッケージであってもよく、その配線構造部分には、電源プレーン及び / 又はグランドプレーンを含む配線層が形成されている。また、枠部 110 は、個々の多層配線基板 100 e を外側から支持する支持体である。このような大判基板 200 において、個々の多層配線基板 100 e の配線層中に電源プレーン及び / 又はグランドプレーンを形成する場合、枠部 110 に金属部材が被着されたベタ状の配線パターンが形成される。

20

【 0080 】

図 7 ( b ) は、大判基板 200 の枠部 110 の表面に金属部材が被着し、ベタ状の配線パターンが形成された状態を示した図である。図 7 ( b ) のように、大判基板 200 の枠部 110 のベタ状の配線パターンが形成されたまま多層配線基板 100 e を製造してゆくと、樹脂と金属の熱膨張係数の差により、製造中に大判基板 200 が反りを生じてしまう。

【 0081 】

そこで、本実施例に係る大判基板 200 は、図 7 ( a ) に示すように、大判基板 200 の周囲に配置された枠部 110 に切断ライン 120 によるスリットを設け、応力を緩和するようにしている。

30

【 0082 】

つまり、図 7 ( a ) においては、大判基板 200 の外枠を形成する外側の枠部 110 に、所定の切断ライン 120 を形成している。本実施例に係る大判基板 200 においては、かかる枠部 110 に、各多層配線基板 100 e の縦横の配列ラインを外側に延長するように、縦横の配列ラインの延長線上に切断ライン 120 を入れている。なお、縦横の配列ラインは、個々の多層配線基板 100 e の四辺を延長したものと考えてもよい。

【 0083 】

これにより、大判基板 200 の製造中に熱膨張係数の差により変形が生じて、これに起因する応力は切断ライン 120 に逃げて開放され、大判基板 200 全体の反りを抑制することができる。

40

【 0084 】

なお、本実施例においては、切断ライン 120 は、多層配線基板 100 e の縦横の配列ラインの延長線上に設けているが、これにより、応力の開放位置が、各多層配線基板 100 e に最も影響が少ない位置となる。つまり、各多層配線基板 100 e の辺の途中ではなく、多層配線基板 100 e が隣接する切れ目に応力の逃げ道ができるので、多層配線基板 100 e 自体には応力が加わり難くなる。

【 0085 】

但し、切断ライン 120 の位置は、本実施例に限定されるものではなく、態様に応じて、適切な位置に設けるようにしてよい。

50

## 【 0 0 8 6 】

なお、大判基板 2 0 0 の中央に形成された個々の多層配線基板 1 0 0 e の電源プレーン及びノ又はグラウンドプレーンには、例えば実施例 1 ~ 4 において説明したような、スリット状の切断ライン 2 0、2 0 a ~ 2 0 e が形成されていてよい。また、この場合、大判基板 2 0 0 の枠部 1 1 0 への切断ライン 1 2 0 の形成は、個別の多層配線基板 1 0 0 e の配線層に設けられた電源プレーン及びノ又はグラウンドプレーンに切断ライン 2 0、2 0 a ~ 2 0 e を設ける際に同時に行ってもよい。

## 【 0 0 8 7 】

図 8 は、大判基板 2 0 0 を、短冊状に切断した状態を示した図である。図 8 ( a ) は、実施例 6 に係る大判基板 2 0 0 を、短冊状に切断した状態を示した短冊状基板 1 5 0 を示した平面構成図である。一例として、図 8 ( a ) に示した短冊状基板 1 5 0 の状態で、半導体素子 9 0 の実装を行い、その後、個々の多層配線基板 1 0 0 e に切断し、半導体パッケージが完成する。

10

## 【 0 0 8 8 】

図 8 ( b ) は、枠部 1 1 0 がベタ状の配線パターンに形成された短冊状基板 1 5 0 a を示した図である。この状態で、個々の多層配線基板 1 0 0 e に対して半導体素子 9 0 の実装を行うと、実装時の加熱により短冊状基板 1 5 0 a が反ってしまい、半導体素子 9 0 の実装が良好に実施できない。

## 【 0 0 8 9 】

一方、図 8 ( a ) は、本実施例に係る短冊状基板 1 5 0 を示した平面構成図であるが、枠部 1 1 0 に切断ライン 1 2 0 が入っているため、応力を逃がすことができ、半導体素子 9 0 の実装を良好に行える。そして、半導体素子 9 0 実装後は、個々の多層配線基板 1 0 0 e に切断し、半導体素子 9 0 の実装が良好になされた半導体パッケージとすることができる。

20

## 【 0 0 9 0 】

このように、本発明は、個々の多層配線基板 1 0 0、1 0 0 a ~ 1 0 0 e のみならず、大判基板 2 0 0 及び短冊状基板 1 5 0 にも好適に適用可能である。

## 【 0 0 9 1 】

以上、本発明の好ましい実施例について詳説したが、本発明は、上述した実施例に制限されることはなく、本発明の範囲を逸脱することなく、上述した実施例に種々の変形及び置換を加えることができる。

30

## 【図面の簡単な説明】

## 【 0 0 9 2 】

【図 1】実施例 1 に係る多層配線基板 1 0 0 の配線層 4 0 の平面構成図である。

【図 2】図 1 に係る配線層 4 0 及び絶縁層 5 0 を A - A ' 断面で切った断面構成図である。図 2 ( a ) は、多層配線基板 1 0 0 製造中の状態を示した断面図である。図 2 ( b ) は、反りが生じた状態の多層配線基板 1 0 0 の断面図である。

【図 3】実施例 2 に係る多層配線基板 1 0 0 a の配線層 4 0 a の平面構成図である。

【図 4】実施例 3 に係る多層配線基板 1 0 0 b の配線層 4 0 b の平面構成図である。

【図 5】実施例 4 に係る多層配線基板 1 0 0 c の配線層 4 0 c の平面構成図である。

40

【図 6】実施例 5 に係る多層配線基板 1 0 0 d の説明図である。図 6 ( a ) は、実施例 5 に係る多層配線基板 1 0 0 d の断面構成図である。図 6 ( b ) は、配線層 4 0 d の平面構成図である。図 6 ( c ) は、配線層 4 0 e の平面構成図である。

【図 7】実施例 6 に係る大判基板 2 0 0 を説明するための図面である。図 7 ( a ) は、実施例 6 に係る大判基板 2 0 0 を示した平面構成図である。図 7 ( b ) は、大判基板 2 0 0 の枠部 1 1 0 にベタ状の配線パターンが形成された状態を示した図である。

【図 8】大判基板 2 0 0 を、短冊状に切断した状態を示した図である。図 8 ( a ) は、実施例 6 に係る大判基板 2 0 0 を、短冊状に切断した短冊状基板 1 5 0 を示した平面構成図である。図 8 ( b ) は、枠部 1 1 0 がベタ状の配線パターンに形成された短冊状基板 1 5 0 a を示した図である。

50

【図 9】従来の多層配線基板 300 の配線層 240 の平面構成図である。

【図 10】従来の配線基板 300 の配線層 240 と絶縁層 250 の断面構成図である。図 10 (a) は、配線基板 300 製造時の配線層 240 及び絶縁層 250 の断面構成図である。図 10 (b) は、温度が下がった状態の配線層 240 及び絶縁層 250 の断面構成図である。

【符号の説明】

【0093】

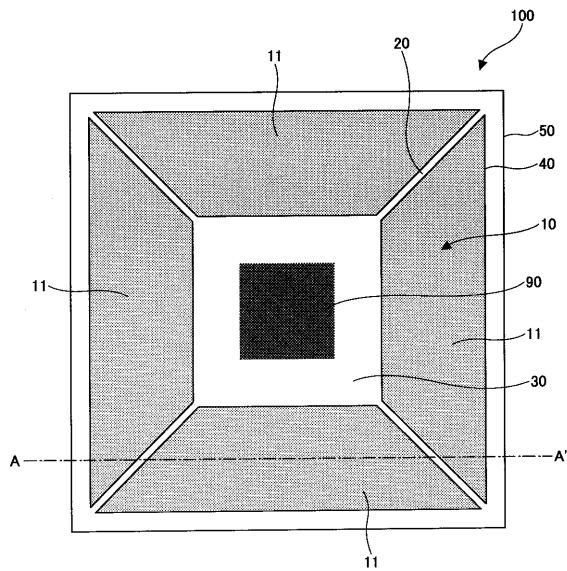
10、10a～10e 電源プレーン、グランドプレーン  
 11、11a～11e 電源プレーン片、グランドプレーン片  
 20、20a～20e、120 切断ライン  
 30 中央部  
 31 開口部  
 40、40a～40e 配線層  
 50、51、52 絶縁層  
 55、56、57 ビア  
 60、61 端子パッド  
 70、71 ソルダレジスト  
 80 プリソルダ  
 81 半田ボール  
 90 半導体素子  
 91 パンプ  
 95 アンダーフィル樹脂  
 100、100a～100e 多層配線基板  
 110 枠部  
 150 短冊状基板  
 200 大判基板

10

20

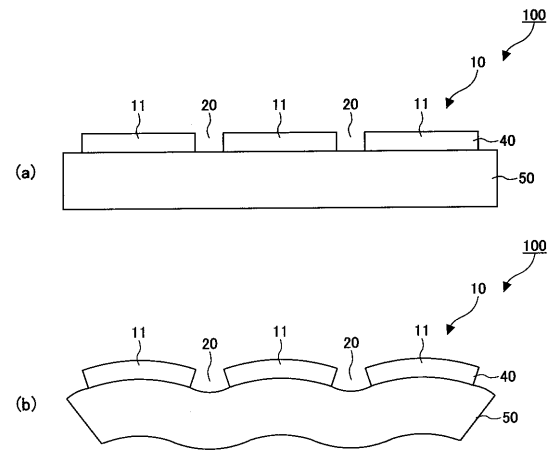
【図 1】

実施例1に係る多層配線基板100の配線層40の平面構成図



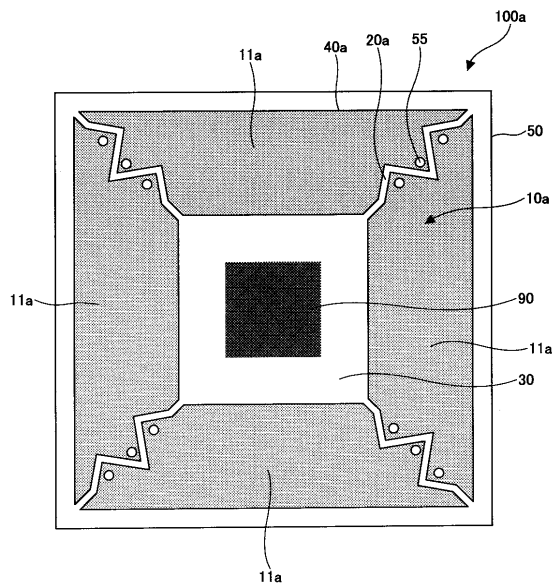
【図 2】

図1に係る配線層40及び絶縁層50をA-A'断面で切った断面構成図  
(a)は多層配線基板100製造中の状態を示した断面図  
(b)は反りが生じた状態の多層配線基板100の断面図



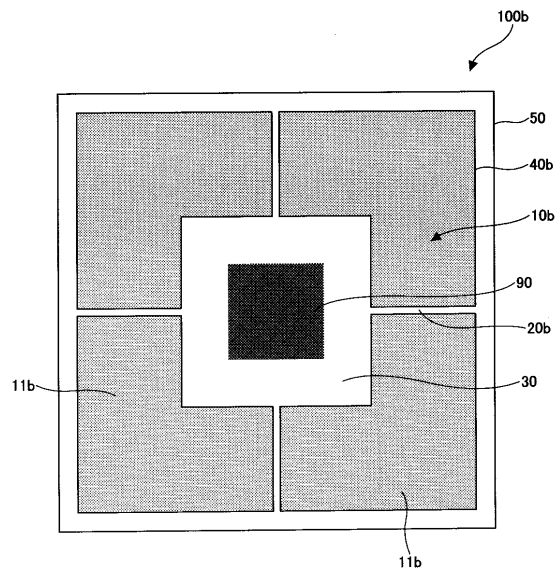
【図 3】

実施例2に係る多層配線基板100aの配線層40aの平面構成図



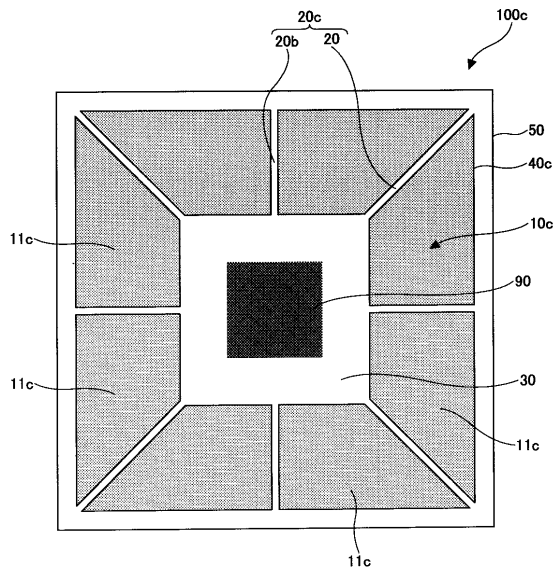
【図 4】

実施例3に係る多層配線基板100bの配線層40bの平面構成図



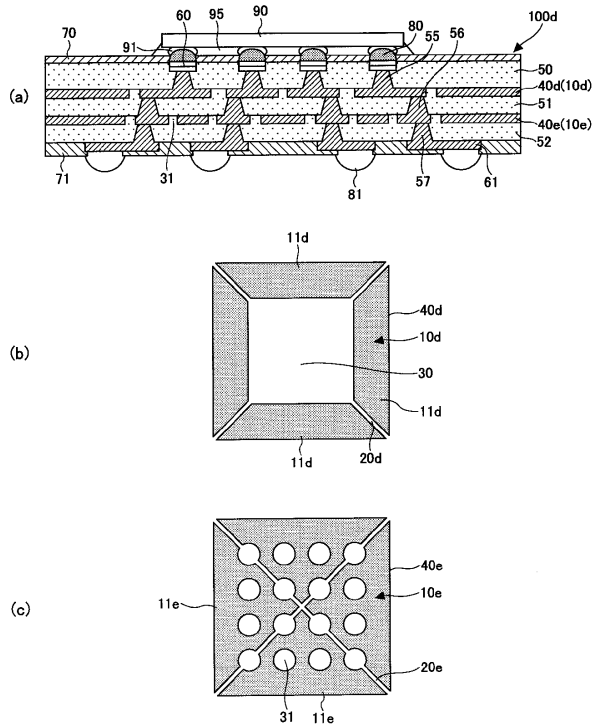
【図 5】

実施例4に係る多層配線基板100cの配線層40cの平面構成図



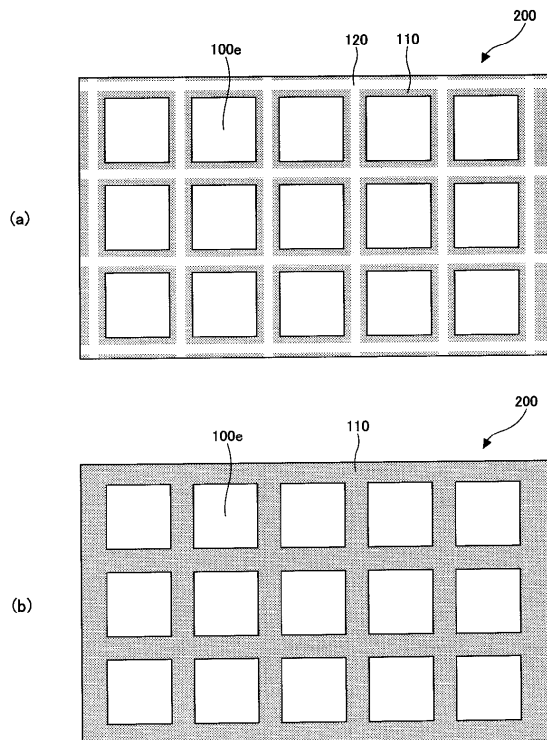
【図 6】

実施例5に係る多層配線基板100dの説明図  
(a)は実施例5に係る多層配線基板100dの断面構成図、  
(b)は配線層40dの平面構成図、(c)は配線層40eの平面構成図



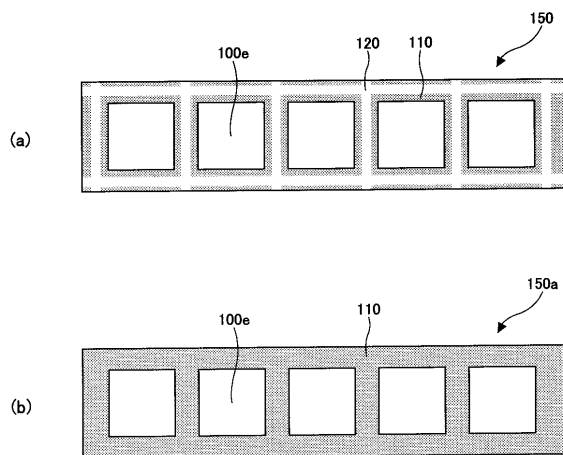
【図 7】

実施例6に係る大判基板200を説明するための図面  
(a)は実施例6に係る大判基板200を示した平面構成図  
(b)は大判基板200の枠部110にベタ状の配線パターンが  
形成された状態を示した図



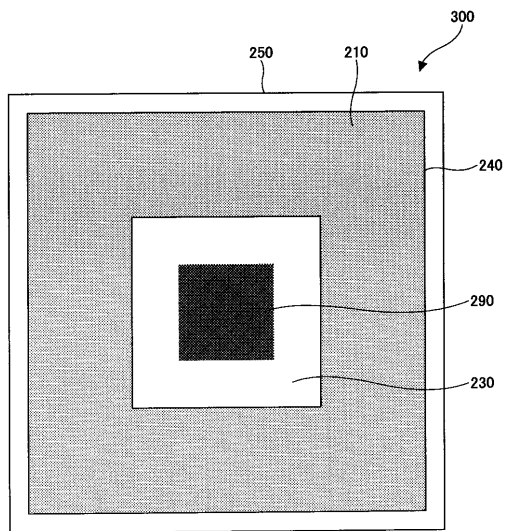
【図 8】

大判基板200を、短冊状に切断した状態を示した図  
(a)は実施例6に係る大判基板200を短冊状に切断した  
短冊状基板150を示した平面構成図  
(b)は枠部110がベタ状の配線パターンに形成された  
短冊状基板150aを示した図



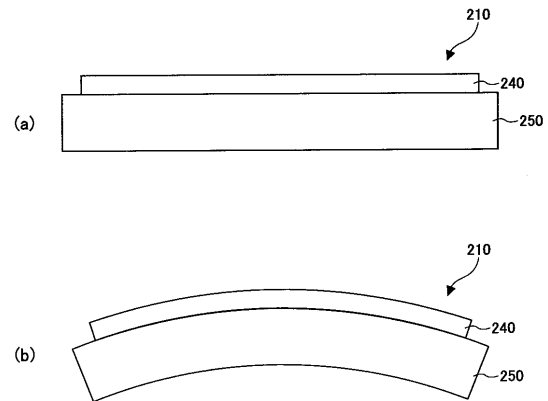
【図 9】

従来の多層配線基板300の配線層240の平面構成図



【図 10】

従来の配線基板300の配線層240と絶縁層250の断面構成図  
(a) 配線基板300製造時の配線層240及び絶縁層250の断面構成図  
(b) 温度が下がった状態の配線層240及び絶縁層250の断面構成図



---

フロントページの続き

(56)参考文献 特開2000-114676(JP,A)  
特開2006-114623(JP,A)  
特開2006-278808(JP,A)  
特開2003-110203(JP,A)  
特開2001-015638(JP,A)  
特開2002-111145(JP,A)  
特開2001-237505(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K	1/02
H01L	23/12
H05K	3/00
H05K	3/46