

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H02M 1/12 (2006.01)

H02M 1/00 (2007.01)

H02M 1/10 (2006.01)

H05B 41/28 (2006.01)



[12] 发明专利说明书

专利号 ZL 02827954.9

[45] 授权公告日 2007 年 11 月 28 日

[11] 授权公告号 CN 100352149C

[22] 申请日 2002.7.29 [21] 申请号 02827954.9

[30] 优先权

[32] 2002. 2. 8 [33] DE [31] 10205516.5

[86] 国际申请 PCT/DE2002/002563 2002.7.29

[87] 国际公布 WO2003/067743 德 2003.8.14

[85] 进入国家阶段日期 2004.8.9

[73] 专利权人 电灯专利信托有限公司

地址 德国慕尼黑

[72] 发明人 A·施托姆 S·迈尔

[56] 参考文献

DE19923238A 2001.1.11

DE19942794A 2001.3.15

US4683529A 1987.7.28

审查员 黄 君

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 吴立明 张志醒

权利要求书 2 页 说明书 8 页 附图 5 页

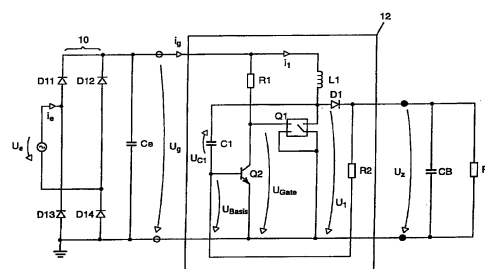
[54] 发明名称

功率因数校正电路装置

[57] 摘要

本发明涉及到功率因数校正电路，它包括输入端，第一开关元件(Q_1)和电感器(L_1)，所说的输入端包括第一和第二连接端，输入电压(U_g)可以加在输入端的两端，第一开关元件(Q_1)有控制电极，参考电极和工作电极，控制电极与电流源相连接，参考电极与参考电位相连接，电感器(L_1)接在第一开关元件(Q_1)的工作电极与输入端的第一连接端之间。电路装置还包括输出端，第一二极管(D_1)，第二开关元件(Q_2)，第一电容器(C_1)以及第二非电抗性电阻(R_2)，第一二极管(D_1)接在第一开关元件(Q_1)的工作电极与输出端的第一连接端之间，第二开关元件(Q_2)有控制电极，参考电极和工作电极，参考电极与参考电位相连接，第一电容器(C_1)接在第二开关元件(Q_2)的控制电极与第一开关元件(Q_1)的工作电极之间，而第二电阻(R_2)则接在输出端的

第一连接端与第二开关元件(Q_2)的控制电极之间。



1. 功率因数校正电路装置，具有
输入端，其上可接入输入电压 (u_1)，该输入端包括第一和第二连接端子；
第一开关元件 (Q_1)，其具有控制电极，参考电极和工作电极，控制电极与电流源相连，参考电极与参考电位相连接；
电感 (L_1)，其接在第一开关元件 (Q_1) 的工作电极与输入端的第一连接端子之间；
输出端，在该输出端可以提供输出输出电压 (u_2)，该输出端包括第一和第二输出端子；
该输入端的第二连接端子和所述第二输出端子都与所述参考电位相连接；
第一二极管 (D_1)，其接在第一开关元件 (Q_1) 的工作电极与所述输出端的第一输出端子之间；
第二开关元件 (Q_2)，其具有控制电极，参考电极和工作电极，该参考电极与所述参考电位相连接，该工作电极与第一开关元件 (Q_1) 的控制电极相连接；
第一电容器 (C_1)，其接在第二开关元件 (Q_2) 的控制电极与第一开关元件 (Q_1) 的工作电极之间；以及
第一非电抗性电阻 (R_2)，其接在输出端的第一输出端子与第二开关元件 (Q_2) 的控制电极之间。
2. 按权利要求 1 中所要求的电路装置，其特征在于，电流源通过与所述输入端的第一连接端子相连接的第二非电抗性电阻 (R_1) 来实现，第一开关元件 (Q_1) 的控制电极与电流源相连接。
3. 按权利要求 1 中所要求的电路装置，其特征在于，电流源由具有高阻抗的独立低压源来实现，第一开关元件 (Q_1) 的控制电极与电流源相连接。
4. 按前述权利要求其中之一所要求的电路装置，其特征在于，第一齐纳二极管 (D_1) 与第一非电抗性电阻 (R_2) 相并联使得能够利用该第一齐纳二极管 (D_1) 来限制输出电压 (u_2)。
5. 按权利要求 1 至 3 其中之一所要求的电路装置，其特征在于，第一开关元件 (Q_1) 包括 nmos 晶体管，和/或第二开关元件 (Q_2) 包括

nnp 晶体管。

6. 按权利要求 1 至 3 其中之一所要求的电路装置, 其特征在于, 第一开关元件 (Q_1) 包括 pmos 晶体管, 和/或第二开关元件 (Q_2) 包括 pnp 晶体管。

7. 按权利要求 1 至 3 其中之一所要求的电路装置, 其特征在于, 将电路装置设计成在通过电感 (L_1) 的电流 (i_1) 的零交叉期间使第一开关元件 (Q_1) 断开。

8. 按权利要求 1 至 3 其中之一所要求的电路装置, 其特征在于, 第三非电抗性电阻 (R_3) 接在第二开关元件 (Q_2) 的控制电极与输入端的第一连接端子之间。

9. 按权利要求 1 至 3 其中之一所要求的电路装置, 其特征在于, 包括第二二极管 (D_{2a}) 和第二齐纳二极管 (D_{2b}) 的串联电路接在第二开关元件 (Q_2) 的控制电极与参考电极之间, 使得第二齐纳二极管 (D_{2b}) 限制第二开关元件 (Q_2) 的控制电极与参考电极之间的在截止方向上的电压, 第二二极管 (D_{2a}) 则通过第二齐纳二极管 (D_{2b}) 防止第二开关元件 (Q_2) 的控制电极对其参考电极短路。

10. 按权利要求 1 至 3 其中之一所要求的电路装置, 其特征在于, 第一开关元件 (Q_1) 的控制电极和第二开关元件 (Q_2) 的工作电极都通过第三齐纳二极管 (D_3) 接至参考电位, 将第三齐纳二极管 (D_3) 设置成能够使用它来保护第一开关元件 (Q_1) 的控制电极免受过电压。

11. 按权利要求 1 至 3 其中之一所要求的电路装置, 其特征在于, 第二电容器 (C_2) 接在第二开关元件 (Q_2) 的控制电极与第二开关元件 (Q_2) 的参考电极之间, 而第二电容器 (C_2) 的数值的大小使得能够由它来影响第一开关元件 (Q_1) 的导通时间 (T_1)。

功率因数校正电路装置

技术领域

本发明涉及到用于功率因数校正的电路装置。

功率因数校正用来减少电路装置输入电流的谐波成分。依电路装置的功耗而定，在该情况下适用一些具体的要求。例如在 EN 61000-3-2 标准的 A14 部分就概述了对功耗大于 25W 的镇流器的要求。

背景技术

在 DE 199 23 238.5 中说明了一种现有技术公知的功率因数校正电路。据现有技术已知的另外一些功率因数校正电路装置适用于驱动具有集成电路的增压转换器，使用离散部件或使用后接转换器谐振电路中的充电泵来驱动在固定频率下间歇工作的增压转换器进行功率因数校正，而不是使用前接转换器进行功率因数校正。

据现有技术已知的电路装置在使用谐小电路中充电泵进行功率因数校正时的缺点在于，这些电路装置，特别是在电子镇流器额定值较高的情况下在负载电路中引起了很高的无功电流。据现有技术已知的装置在间歇工作中使用固定频率驱动时的缺点是依据 EN 55015 中所说的不到噪声频谱。

发明内容

因此本发明的技术问题就是提供一种没有这些缺点并且能够经济有效地得以实现的功率因数校正电路装置。

本发明的这一技术问题是通过的功率因数校正电路装置来实现的。

所述功率因数校正电路装置具有：输入端，其上可接入输入电压，该输入端包括第一和第二连接端子；第一开关元件，其具有控制电极，参考电极和工作电极，控制电极与电流源相连，参考电极与参考电位相连接；电感，其接在第一开关元件的工作电极与输入端的第一连接端子之间；输出端，在该输出端可以提供输出电压，该输出端包括第一和第二输出端子；该输入端的第二连接端子和所述第二输出端子都与所述参考电位相连接；第一二极管，其接在第一开关元件的工作电极与所述输出端的第一输出端子之间；第二开关元件，其具有控制

电极，参考电极和工作电极，该参考电极与所述参考电位相连接，该工作电极与第一开关元件的控制电极相连接；第一电容器，其接在第二开关元件的控制电极与第一开关元件的工作电极之间；以及第一非电抗性电阻，其接在输出端的第一连接端子与第二开关元件的控制电极之间。

发明是基于通过使用连续工作的自振荡增压转换器的一种装置能够达到上述目的。利用跃迁工作模式(transition-mode)中中央开关元件的恒定导通时间来实现功率因数校正。使用最少的部件来实现跃迁模式工作中所要求的恒定导通时间以及电感内电流零交叉的识别。在第一开关元件工作电极与第二开关元件控制电极之间设置的第一电容器既产生出恒定导通时间又在电感内电流零交叉时使第一开关元件断开。与此同时，第一电容器在开关状态中进行正反馈，因而降低了因陡峭开关边沿而引起的开关损失。

根据本发明的解决方案还有一个优点是，由于连续工作和因输入电压而产生的频率调制的结果，对包括上行 EMC 滤波器等部件的需求量被减至最小。如果使用根据本发明的电路装置来操作电灯，特别是操作与冷启动电子镇流器 EVG 相配合的电灯时，根据本发明电路装置中发光状态期间电灯的高阻抗不会像使用据现有技术已知的泵电路情况那样引起中间电路电压的急剧增高。

第一开关元件控制电极与之相连接的电流源最好是，或者通过与输入端和/或输出端之第一连接端相连接的第二非电抗性电阻来实现，或者通过有一串联电阻的低压电源来实现。

限幅电路，例如使用第一齐纳二极管实现的限幅电路，最好与第二非电抗性电阻和/或第二开关元件并联连接使得能够使用该限幅电路来限制输出电压。这一措施考虑的情况是：在根据本发明的电路装置情况下，在卸载期间，例如在启动阶段期间或在运行中取下所接入的电灯时，输出电压的升高与负载成反比。包括第一齐纳二极管和第一非电抗性电阻的并联电路，在达到此第一齐纳二极管的齐纳电压时通过下调输入功率使得电路装置的输出电压不可能超过齐纳电压来防止上述情况的发生。作为这一方法的替代办法，使用与第二开关元件并联的限幅电路可以限制输出电压或在达到输出阈电压时可以完全避免出现振荡。

第一开关元件可以包括 nmos 晶体管, 和/或第二开关元件可以包括 npn 晶体管。或者是, 第一开关元件可以包括 pmos 晶体管, 和/或第二开关元件可以包括 pnp 晶体管。

电路装置最好设计成在电流零交叉通过电感时, 第一开关元件打开。这一措施规定了开始振荡的简单条件。这样, 加上输入电压时, 通过电感和第一二极管流入负载电路的充电电流, 其零交叉就使电路开始振荡。

第三非电抗性电阻最好接在第二开关元件的控制电极与输入端的第一连接端之间。这一附加通路增加了输入电压零交叉区中导通时间的长度, 这对输入电流的谐波成分具有有利的影响。包括第二二极管和第二齐纳二极管的串联电路最好也能够接在第二开关元件的控制电极与参考电极之间, 使得第二齐纳二极管限制第二开关元件控制电极与参考电极之间反方向上的电压。第二二极管阻止电流在齐纳二极管正向方向上的流动。齐纳二极管的反向电压严格地确定了第一开关元件导通时间的持续时间, 因而在给定负载下也确定了输出电压水平。如果省去这两个二极管, 反向电压则由第二开关元件控制电极与参考电极间之结点的负击穿电压来确定。

此外, 第一开关元件的控制电极和第二开关元件的工作电极最好通过第三齐纳二极管与参考电位相连, 第三齐纳二极管应设置成使得能够使用它来保护第一开关元件的控制电极免受过电压。

其他的优选实施方案在权利要求中予以说明。

附图说明

本发明的典型实施方案以下将参照附图予以更详细的说明, 附图中:

图 1 示出根据本发明电路装置第一实施方案的电路图;
图 2 示出根据本发明电路装置第二实施方案的电路图;
图 3 示出图 1 和 2 中各不同信号时间特性曲线的概要图解说明;
图 4 示出一已实现的典型实施方案三个信号的测量时间特性曲线;

图 5 示出与图 4 相关的输入电流 i_i 的时间特性曲线; 及

图 6 示出根据本发明电路装置第三实施方案的电路图。

不同典型实施方案中的相同元件和具有同样功能的元件在下文中

都用同样的参考数字给出。

本发明的优选实施方案

首先参看图 1 中说明的根据本发明的电路装置。在对根据本发明电路装置的可能应用不加限制的情况下，以下将使用驱动电灯用电子镇流器的装置实例对其予以说明。图 3 中可以看到相关的基本信号特性曲线。使用电压源，特别是系统电压源使根据本发明的电路装置 12 得到电压 u_0 。首先，它向包括四个二极管 D11, D12, D13, D14 的整流器网络 10 供给电流 i_0 。在整流器网络 10 的输出端得到的电压 u_g 由电容器 C_1 进行稳压并供给至根据本发明的电路装置 12 用于功率因数校正。

电容器 C_1 在时间 t_0 将被充电至晶体管 Q_2 负的基极/发射极击穿电压。这样，晶体管 Q_2 就处在截止状态，而晶体管 Q_1 则通过上拉电阻 R_1 处在导通状态，即晶体管 Q_1 漏极端子上的电压 u_1 为零。通过电感 L_1 的电流 i_1 同样地在时间 t_0 时也等于零。负载电阻 R_L 上的输出电压 u_2 ，例如借助足够大容量的电容 C_2 ，将保持恒定。

在时间 $T_1 = t_1 - t_0$ 期间，电容器 C_1 通过电阻 R_2 再重新充电， T_1 由下式给出：

$$du_{C1}/T_1 = 1/C_1 * (u_2/R_2). \quad (1)$$

在时间段 T_1 期间，电感 L_1 中的电流 i_1 呈线性上升。电流斜率的梯度由下式给出：

$$i_{1,max}/T_1 = 1/L_1 * u_g, \quad (2)$$

式中 u_g 为根据本发明电路装置的输入电压。

在时间 t_1 ，晶体管 Q_2 的电压 $u_{b.e.1}$ 达到正向电压使晶体管 Q_2 导通。因而晶体管 Q_1 的电压 $u_{c.e.1}$ 变成为零，而晶体管 T_1 ，例如此处的 MOSFET，则截止。在时间 t_1 ，通过电感 L_1 的电流 i_1 先换向进入电容器 C_1 并将电容器 C_1 重新充电至输出电压 u_2 。然后，电流 I 在整流二极管 D_1 上整流并供给至输出电路。直至时间 t_2 ，电感 L_1 中的电流 i_1 都呈线性降低。

负电流斜率的梯度可依据下式计算:

$$i_{1,max}/T_2 = 1/L_1 * (u_g - u_2), \quad (3)$$

式中, 不管晶体管 T_1 的导通时间如何, 下述方程都适用: $T_2 = t_2 - t_1$ 。见图 3b), 在时间 t_2 , 达到二极管 D_1 中的电流零交叉, 故二极管 D_1 截止。电容器 C_1 通过电感 L_1 放电, 这样使晶体管 Q_2 的基极降低。因而晶体管 Q_2 截止, 晶体管 Q_1 栅极上的电压 u_{g1} 通过上拉电阻 R_1 向上提升。因而 Q_1 导通, 并将其漏极上的电压 u_1 拉至零。电容器 C_1 通过晶体管 Q_1 的漏极/源极结点放电, 直至达到晶体管 Q_2 负的基极/发射极击穿电压为止。这一正反馈能使晶体管 Q_1 快速地截止, 因而使开关损失减少至最小。这样又达到了在时间 t_0 时的状态, 这种循环再从头开始。

根据本发明的电路装置规定时间 $T_1 = t_1 - t_0$ 为与输入电压 u_s 无关因而也与电压 u_c 无关的一个常数。从方程 (2) 可以直接看出, 在这种情况下, $i_{1,max}$ 与输入电压 u_s 成正比。此外, 电流 i_1 的 rms 值等于输入电流 i_s 的有效分量。在连续工作时, 电感 L_1 中电流 i_1 的峰值与按下述方程的输入电流 i_s 成正比:

$$i_{1,max} = \sqrt{3} * i_g \quad (4)$$

晶体管 Q_1 在时间 t_2 在电流 i_1 零交叉再次导通的电路原理规定了连续工作。功率因数校正的条件如下:

$$u_c \sim i_c \quad (5)$$

因而, 根据式 (3) 和 (4), 其中 $u_s = |u_c|$ 和 $i_s = |i_c|$, 根据本发明的电路装置满足这一条件。

为了开始振荡: 一经加上电压 u_s , 电容器 C_1 就通过电感 L_1 和二极管 D_1 充电。在建立输出电压 u_c 的同时, 通过电阻 R_2 驱动晶体管 Q_2 的基极, 结果使晶体管 Q_2 导通。因而, 晶体管 Q_1 栅极的电压 u_{g1} 等于零, 并在这一状态使晶体管 Q_1 截止。

一旦输入电压达到其第一电压峰值，电容器 C_1 已重新充电，通过电感 L_1 的电流 i_1 则通过零。如上面已经阐述的那样，这就引起了电容器 C_1 的重新充电并开始循环，如图 3 所示。因此，一旦加上输入电压，根据本发明的电路装置就开始自动地振荡。

参看根据本发明电路装置图 2 中所说明的实施方案，对根据本发明电路原理的进一步改进说明如下：时间 T_2 随输出电压 u_2 的增加而呈反比地减少。因而，输入功率随着输出电压 u_2 的降低而被拉回，这对电路装置是有利的。但是，为了在电阻性负载的情况下充分地调节输出电压 u_2 ，需要将输入功率按输出电压 u_2 的平方成比例地拉回。这就意味着输出电压 u_2 在卸载期间，例如在电灯启动阶段或在运行中取下电灯时仍然是随负载成反比地增加。为了防止这种情况，可以引入齐纳二极管 D_4 。齐纳二极管 D_4 与非电抗性电阻 R_2 相并联并通过时间 T_1 限制输出电压 u_2 ，因而在达到齐纳二极管 D_4 上的齐纳电压时向下控制了输入功率，使得输出电压 u_2 不可能超过齐纳二极管 D_4 的齐纳电压。

非电抗性电阻 R_3 接在第二晶体管 Q_2 的控制电极与输入端的第一连接端之间。可以使用这个电阻进一步减少输入电流的谐波成分，因而在导通时间太短时，转换器在输入电压的零交叉区不能在相反方向上传输任何功率。

使用根据本发明电路装置的连续工作把电流 i_1 的电流幅度限制在 $i_{1,max} \sqrt{3} * i_{2r}$ 。这样做降低了对部件，特别是对电感 L_1 饱和的要求。

根据本发明电路装置中的开关频率 f 为 $f=1/(T_1+T_2)$ 。因为根据方程 (3)， T_2 由输入电压 u_2 所决定，故对用系统电压 u_0 工作期间所发出和传导的噪声频谱要进行平滑。在输入电压 u_2 高时达到的频率最低。因为在高输入电压下需要将电感 L_1 中的最高电流 i_1 断开，故可这样定出电路的大小，使得在低于评估曲线的阶跃变化时，此频率为 50 kHz。根据方程 (1)，电容器 C_1 与非电抗性电阻 R_2 共同决定了时间常数 T_1 。不过，电容器 C_1 在根据本发明的电路装置中还有更有利的作用：

- 电容器 C_1 能够通过开关状态中的正反馈在时间 t_2 迅速地降低晶体管 Q_2 的基极。
- 相反，在时间 t_1 ，电容器 C_1 同样地通过正反馈作用而有助于晶体管 Q_2 的导通，因而也有助于晶体管 Q_1 的“锐”截止。视大小而定，可能需要在电容器 C_1 通过与晶体管 Q_2 基极/发射极

通路相并联的两个二极管 D_{2a} , D_{2b} , 见图 2, 重新充电时保护晶体管 Q_2 基极不受过流损害。齐纳二极管 D_{2b} 限制晶体管 Q_2 负的基极/发射极电压。因而时间 T_1 与部件漏泄和晶体管 Q_2 击穿电压的温度特性无关。

— 电容器 C_1 在电感 L_1 上的电压极性反向时限制其边沿陡度。

晶体管 Q_2 最好将晶体管 Q_1 的栅极“牢固地”箝住在零伏。为了使晶体管 Q_1 的门电容快速重新充电和使晶体管 Q_1 迅速截止, 这么做是必要的。此外, 晶体管 Q_1 内的开关损失也可以保持得很低。相反地, 晶体管 Q_1 通过上拉电阻 R_1 导通。这种情况可能是“轻轻地”发生, 因为这时在电感 L_1 中的电流 i_1 必须首先从零开始建立。

为了保护这一电路中的栅极不过压, 可以将齐纳二极管 D_3 接在晶体管 Q_1 的栅极与参考电位之间, 见图 2。

在本发明的一个有利的扩展中, 上拉电阻 R_1 接在一个内部低压电源上。这样就可以省去齐纳二极管 D_3 。此外, 这一措施还可以免除对电阻 R_1 的高电压要求。

图 4 表示出使用根据本发明电路装置的实验装置时电流 i_1 的输出电压 u_2 的时间特性曲线以及晶体管 Q_2 基极上电压 $u_{b...}$ 的时间特性曲线。电压 u_2 和 $u_{b...}$ 特性曲线中的电压峰, 只要它们不是由使用选择插入的二极管 D_{2a} 和 D_{2b} 而得到的, 就是由电容器 C_1 的重新充电电流而产生的并且导致了晶体管 Q_2 中的损失。

图 5 表示出在使用正弦电网电压 u_0 驱动时, 输入电流 i_0 的时间特性曲线。在系统电压 u_0 的零交叉区, 电感 L_1 上的电压不再能够达到输出电压 u_2 。因而在非常短的时段内在这一区域也不可能有功率传输。这些电流畸变产生出根据需要可以容许的谐波成分。晶体管 Q_2 基极与整流输入电压之间额外引入的第三电阻 R_3 可以用来主要补偿这种效应。

图 6 表示出本发明的另一典型实施方案。与图 2 相比, 第二电容器 C_2 是接在第二开关元件 Q_2 的控制电极与参考电极之间。另外, 第二开关元件 Q_2 的参考电极通过第四电阻 R_4 接到参考电位上。第二电容器 C_2 清除了由于第一电容器 C_1 的多重作用而产生的一个缺点。首先, 第一电容器 C_1 的数值决定了第一开关元件 Q_1 的导通时间 T_1 , 其次, 第一电容器 C_1 代表了维持整个电路装置振荡的正反馈。实际上, 第一电容

器 C_1 上出现的电压变化为几百伏。除了第一电容器 C_1 所需的数值以外，还产生出必然伴有高部件负载的不希望的高充电和放电电流。根据本发明，第二电容器消除了第一电容器 C_1 的多重作用。第二电容器 C_2 的数值要选得使它基本上决定第一开关元件 Q_1 的导通时间 T_1 。这样就可以把第一电容器 C_1 的数值选得很小，使其正反馈作用得以维持。因而上述的充放电电流就可以减小。第四电阻 R_4 的数值代表了既影响第一电容器 C_1 的正反馈作用又影响第一开关元件 Q_1 导通时间 T_1 的另一可能途径。因而细调是可能的。不过，第四电阻 R_4 的数值也可以为零。

总起来说，根据本发明的电路装置特别归纳为如下优点：

- 晶体管 Q_1 截止时，通过电容器 C_1 正反馈所引起的晶体管耗尽在原理上使高电流的低开关损失成为可能；
- 电容器 C_1 或电容器 C_1 与 C_2 决定着确定时间 T_1 的长短，同时在电感 L_1 中电流 i_1 零交叉时使晶体管 Q_1 截止；
- 电容器 C_1 或电容器 C_1 与 C_2 能够使电流 i_1 在时间 t_1 时“轻轻”换向；
- 因负载变化而引起的输出电压 u_2 的变化，由时间 T_1 对输出电压 u_2 的依赖关系进行局部地，即呈线性地而不是呈平方地调节。

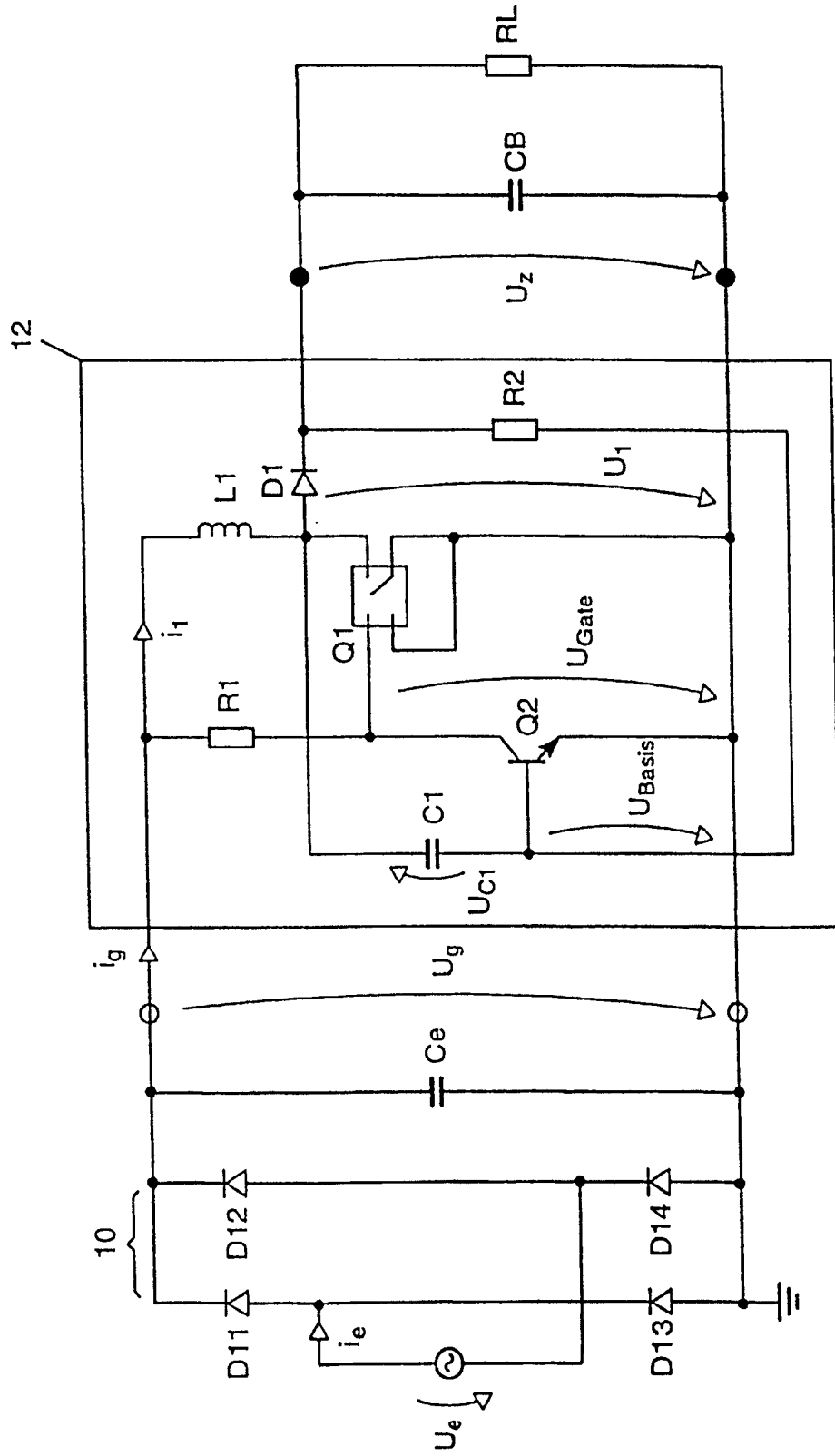
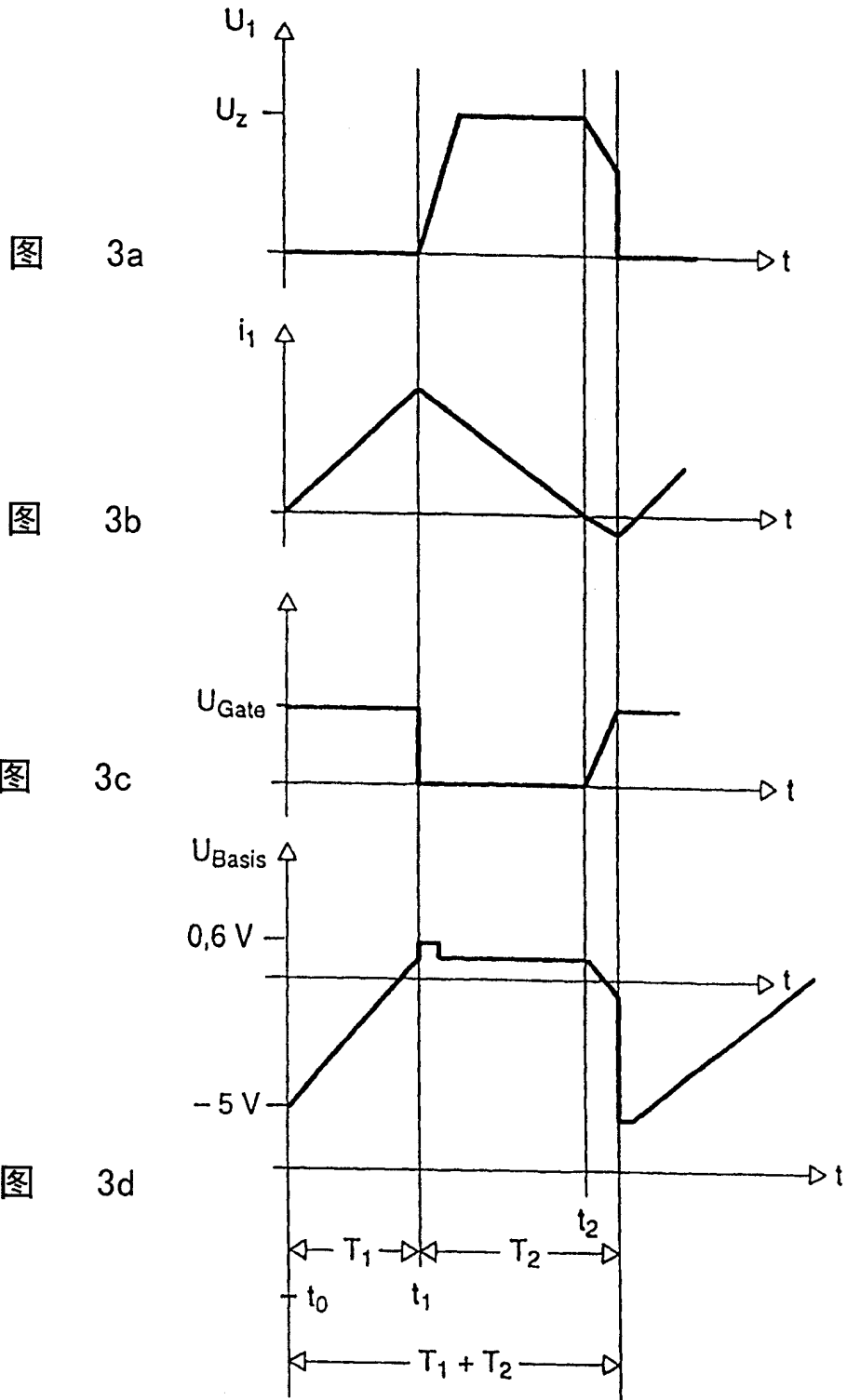


图 1



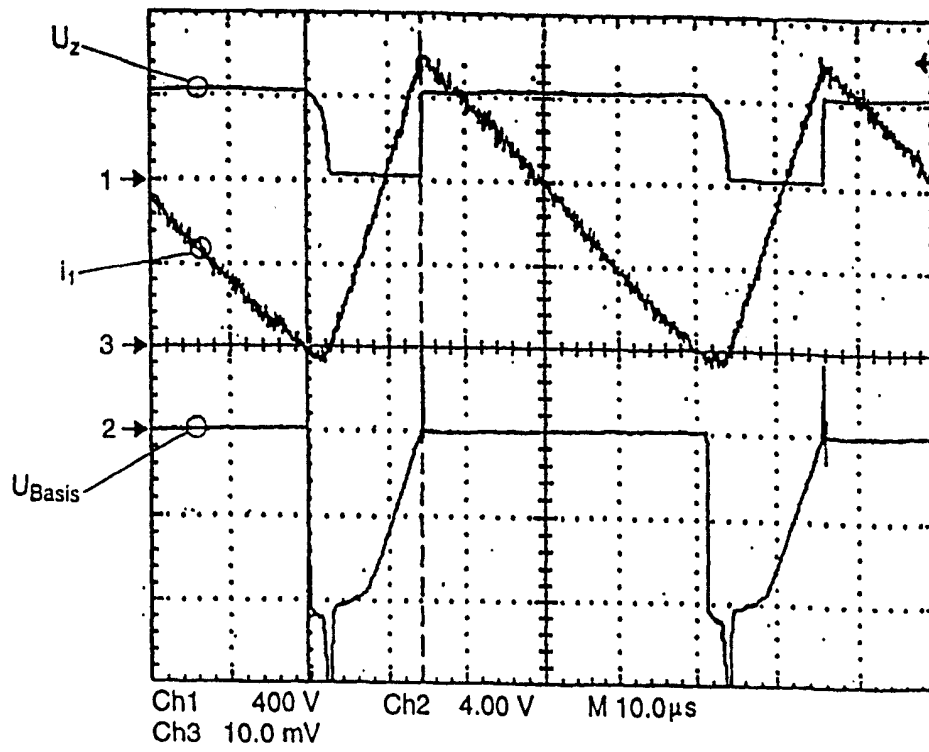


图 4

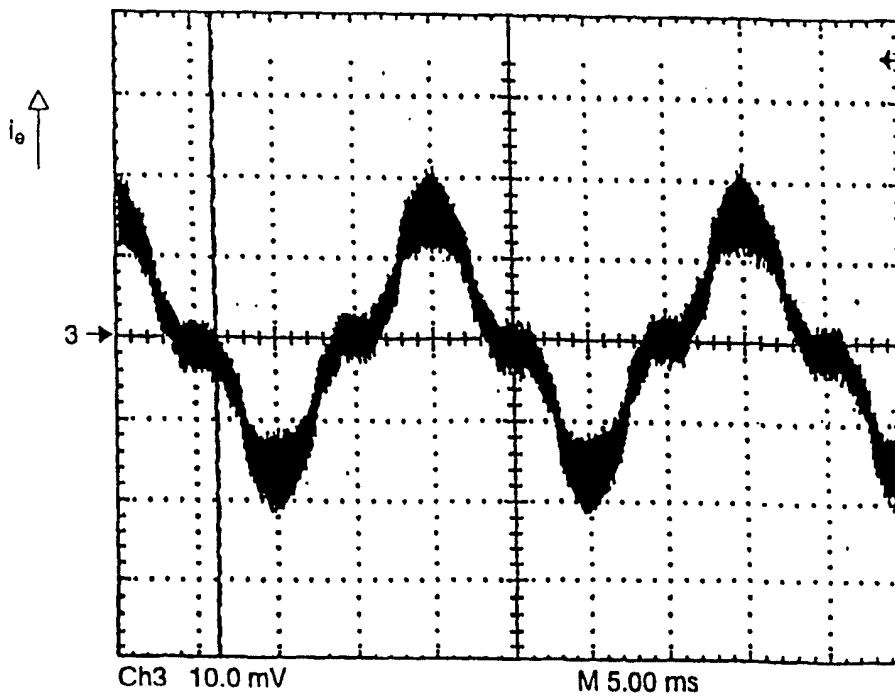


图 5

