

# [12] 发明专利说明书

[21] ZL 专利号 96102706.1

[45]授权公告日 2000年10月18日

[11]授权公告号 CN 1057648C

[22]申请日 1996.2.27 [24]颁证日 2000.6.10

[21]申请号 96102706.1

[30]优先权

[32]1995.2.27 [33]JP [31]38185/1995

[32]1995.12.7 [33]JP [31]318943/1955

[73]专利权人 松下电器产业株式会社

地址 日本大阪府

[72]发明人 大森哲郎 伊达义人 小泉隆

今村善雄 皿井修

[56]参考文献

EP 0507388A2 1992.10.7 H03F3/45

EP 0639889A1 1995.7.22 H03F3/45

US 5365193 1994.11.15 H03F3/45

审查员 段成云

[74]专利代理机构 中国专利代理(香港)有限公司

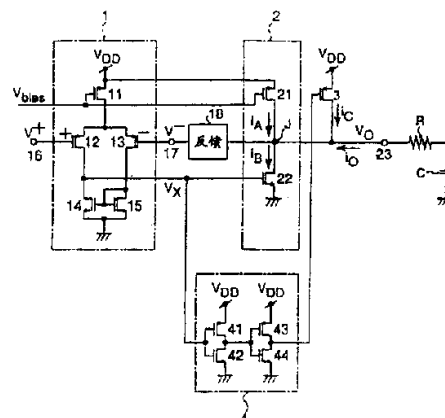
代理人 王岳 叶恺东

权利要求书 4 页 说明书 19 页 附图页数 14 页

[54]发明名称 差分放大器

[57]摘要

具有低功耗和高通过量的差分放大器,包括差分电路1、输出电路2、恒流源三极管21、驱动三极管3和开关电路4。一个与加到非反相端的电压与加到反相端的电压之差有关的差分电压  $V_X$  加到开关电路4上。当差分电压  $V_X$  低于预定阈值电压  $V_T$  时,开关电路4将驱动信号加到驱动三极管3上使其导通,当  $V_X$  低于  $V_T$  时,使驱动三极管3断开。





## 权 利 要 求 书

1. 一种差分放大器, 包括:

5 差分电路(1, 1'), 包括一个非反相输入端(16, 16')和一个反相输入端(17, 17'), 用于输出一个与加到非反相输入端的电压与加到反相输入端的电压差有关的差分电压( $V_x$ ,  $V'_x$ );

输出电路(2, 2'), 包括用于提供恒流的恒流源三极管(21, 21')、由所述差分电压( $V_x$ ,  $V'_x$ )控制的控制三极管(22, 22'), 以及在所述电源三极管(21, 21')和所述控制三极管(22, 22')之间的结点(J);

10 联到所述结点用于向该结点(J)提供电流的驱动三极管(3, 3'); 以及

开关电路(4, 4'), 当所述差分电压( $V_x$ ,  $V'_x$ )低于或高于预定阈值电压( $V_T$ ,  $V'_T$ )时, 将驱动信号加到所述驱动三极管(3, 3')使所述驱动三极管(3, 3')导通, 并在当所述差分电压( $V_x$ ,  $V'_x$ )高于或低于所述预定阈值时, 关断所述驱动三极管(3, 3')。

15 2. 如权利要求 1 的差分放大器, 其中当流过所述恒流源三极管(21)和所述控制三极管(22)的电流绝对值相等时, 使所述预定阈值电压设置为低于所获的差分电压( $V_x$ )。

3. 如权利要求 1 的差分放大器, 其中当电流开始流过控制三极管(22)时, 使所述预定阈值电压( $V_x$ )设置为低于所获的差分电压( $V_x$ )。

20 4. 如权利要求 1 的差分放大器, 其中所述差分电路包括:

其栅极加有恒定偏压的第一 P 沟道 MOS 三极管(11);

其源极联到第一 P 沟道 MOS 三极管(11)的漏极, 其栅极分别联到所述非反相和反相输入端的第二和第三 P 沟道 MOS 三极管(12, 13), 以及

25 其漏极分别联到第二和第三 P 沟道 MOS 三极管的漏极, 其栅极共同联接并与其漏极之一相联, 以及其源极共同相联的第一和第二 n 沟道 MOS 三极管(14, 15)。

5. 如权利要求 4 的差分放大器, 其中:



所述恒流源三极管(21)是第四 P 沟道 MOS 三极管, 其栅极加有所述恒定偏压;

控制三极管(22)为第三 n 沟道 MOS 三极管, 其栅极上加有所述差分电压( $V_x$ ); 以及

5 驱动三极管(3)为第五 P 沟道 MOS 三极管, 其栅极上加有来自所述开关电路的所述驱动信号。

6. 如权利要求 4 的差分放大器, 其中所述开关电路(4, 4')包括串联的第一反相器电路(41, 42, 41', 42')和第二反相器电路(43, 44, 43', 44')。

10 7. 如权利要求 6 的差分放大器, 其中所述第一反相器电路包括一个第六 P 沟道 MOS 三极管(41)其栅极加有所述差分电压( $V_x$ ), 以及一个第四 n 沟道 MOS 三极管(42), 其栅极上也加有所述差分电压( $V_x$ ); 所述第二反相器电路包括一个第七 P 沟道 MOS 三极管(43), 其栅极加有第一反相器电路的输出电压, 以及第五 n 沟道 MOS 三极管(44), 其栅极  
15 加有第一反相器电路的输出电压。

8. 如权利要求 6 的差分放大器, 其中所述第一反相器电路包括第六 P 沟道 MOS 三极管(52), 其栅极接地, 以及一个第四 n 沟道 MOS 三极管(53), 其栅极加有所述差分电压( $V_x$ ); 所述第二反相器电路包括一  
20 第七 P 沟道 MOS 三极管(43), 其栅极加有第一反相器电路的输出电压, 以及第五 n 沟道 MOS 三极管(44), 其栅极也加有第一反相器电路的输出电压。

9. 如权利要求 7 的差分放大器, 其中所述开关电路(4)还包括:

联在一个电流通路上, 用于将电流加到所述第六 P 沟道 MOS 三极管(41, 52)的第八 P 沟道 MOS 三极管(62); 以及

25 与所述第四 n 沟道 MOS 三极管(53)并联的第六 n 沟道 MOS 三极管(63)。

10. 如权利要求 8 的差分放大器, 其中所述开关电路(4)还包括:

联在一个电流通路上, 用于将电流加到所述第六 P 沟道 MOS 三极



管(41, 52)上的第八 P 沟道 MOS 三极管(62); 以及

与所述第四 n 沟道 MOS 三极管(53)并联的第六 n 沟道 MOS 三极管(63)。

5 11.如权利要求 1 的差分放大器,其中当流过所述恒流源三极管(21')和所述控制三极管(22')的电流绝对值相等时,使所述预定阈值电压设置为高于所获的差分电压( $V'_x$ )。

12.如权利要求 1 的差分放大器,其中当电流开始流过控制三极管(22')时,使所述预定阈值电压设置为高于所获的差分电压( $V'_x$ )。

10 13.如权利要求 1 的差分放大器,其中所述差分电路包括:

其栅极加有恒定偏压的第一 n 沟道 MOS 三极管(11');

其源极联到第一 n 沟道 MIS 三极管(11')的漏极,其栅极分别联到所述非反相和反相输入端的第二和第三 n 沟道 MOS 三极管(12', 13'), 以及

15 其漏极分别联到第二和第三 n 沟道 MOS 三极管的漏极,其栅极共同联接并与其漏极之一相联,以及其源极共同相联的第一和第二 P 沟道 MOS 三极管(14', 15')。

14.如权利要求 13 的差分放大器,其中:

所述恒流源三极管(21')是第四 n 沟道 MOS 三极管,其栅极加有所述恒定偏压;

20 控制三极管(22')为第三 P 沟道 MOS 三极管,其栅极上加有所述差分电压( $V'_x$ ); 以及

驱动三极管(3')为第五 n 沟道 MOS 三极管,其栅极上加有来自所述开关电路的所述驱动信号。

25 15.如权利要求 6 的差分放大器,其中所述第一反相器电路包括一个第六 n 沟道 MOS 三极管(41')其栅极加有所述差分电压( $V'_x$ ), 以及一个第四 P 沟道 MOS 三极管(42'), 其栅极上也加有所述差分电压( $V'_x$ ); 所述第二反相器电路包括一个第七 n 沟道 MOS 三极管(43'), 其栅极加有第一反相器电路的输出电压, 以及第五 P 沟道 MOS 三极管



(44'), 其栅极加有第一反相器电路的输出电压。

5 16.如权利要求 6 的差分放大器, 其中所述第一反相器电路包括第六 n 沟道 MOS 三极管(56), 其栅极提供恒压, 以及一个第四 P 沟道 MOS 三极管(57), 其栅极加有所述差分电压( $V'_x$ ); 所述第二反相器电路包括一第七 n 沟道 MOS 三极管(43'), 其栅极加有第一反相器电路的输出电压, 以及第五 P 沟道 MOS 三极管(44'), 其栅极也加有第一反相器电路的输出电压。

17.如权利要求 15 的差分放大器, 其中所述开关电路(4')还包括:

10 联在一个电流通路上, 用于将电流加到所述第六 n 沟道 MOS 三极管(56)的第八 n 沟道 MOS 三极管(66); 以及

与所述第四 P 沟道 MOS 三极管(57)并联的第六 P 沟道 MOS 三极管(67)。

18.如权利要求 16 的差分放大器, 其中所述开关电路(4')还包括:

15 联在一个电流通路上, 用于将电流加到所述第六 P 沟道 MOS 三极管(56)上的第八 n 沟道 MOS 三极管(66); 以及

与所述第四 n 沟道 MOS 三极管(57)并联的第六 n 沟道 MOS 三极管(67)。

# 说明书

## 差分放大器

本发明涉及差分放大器,该放大器用于液晶(LC)驱动器的容性数字/模(D/A)转换器中,以驱动 TFT 矩阵彩色 LCD 板并将数字彩色图象信号转换成模拟电压信号,当该种类型的差分放大器被集成后,多个器件就会按 TFT 矩阵彩色 LCD 板的柱形图串行排列在单一半导体衬层上。

已有技术的差分放大器包括如图 12 所示的差分电路 1 和输出电路 2。差分电路 1 将 P 沟道 MOS 三极管 11 的源极联至电源  $V_{DD}$  上,将恒定的偏压  $V_{bias}$  联至三极管 11 的栅极上,并使三极管 11 用作恒流源。

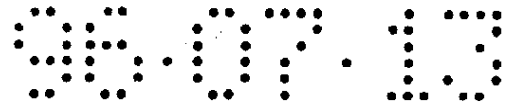
其它两个 P 沟道 MOS 三极管 12 和 13 的源极则共同联至三极管 11 的漏极。n 沟道 MOS 三极管 14 的漏极则联至三极管 12 的漏极,而另一 n 沟道 MOS 三极管 15 的漏极则联至另一个三极管 13 的漏极上。

n 沟道 MOS 三极管 14 和 15 的源极则共同接地,栅极共同接至管 13 的漏极,也就是接至管 15 的漏极。

电路 2 将作为 P 沟道 MOS 三极管的恒流源三极管 21 的源极接到电源  $V_{DD}$  上,将恒定偏压 bias 加到管 21 的栅极上,控制三极管 22(为 n 沟道 MOS 三极管)的漏极接到恒流源三极管 21 的漏极,源极接地,栅极则接至管 12 的漏极,也就是差分电路 1 的输出端。

非反相输入端 16 也在管 12 的栅极上,反相输入端 17 在管 13 的栅极上,端子 23 则在管 21 与管 22 的联接点上(即在其共同的漏极上)。

差分放大器的差分电路 1 根据加到非反相输入端 16 的电压  $V_+$  与加到反相输入端 17 上的电压  $V_-$  间的差输出输出电压  $V_X$ 。输出电路 2 的恒流源三极管 21 输出恒定电流  $i_A$ (放电电流),该电流或者流经输



出端 23 或者流经控制三极管 22 作为一个过电流。流到控制三极管 22 的电流  $i_B$  (引入电流) 根据电路 1 的输出电压  $V_X$  而改变, 并且是经管 21 的过电流  $i_A$  与来自输出端 23 上的电流  $i_O$  的和。结果, 可以用流到控制三极管 22 的控制电流  $i_B$  来控制来自输出端 23 上的电流  $i_O$  (或流到输出端 23 上的电流  $-i_O$ )。

当差分放大器工作时, 容性负载(图中未示)联至输出端 23, 端子 23 的电压  $V_O$  直接馈到反相输入端 17, 或经反馈电容来反馈。假定, 如果容性负载中无漏电流, 电流  $i_A$  的绝对值与  $i_B$  的绝对值相等, 且端子 23 上流出的电流  $i_O$  或流入的电流  $-i_O$  为零, 则稳定。这种状态在下面就称作稳态。

加到非反相输入端 16 的电压  $V_+$  和加到反相输入端 17 的电压  $V_-$  每次改变时, 差分电路 1 的输出电压  $V_X$  也改变。这使流到管 22 上的电流  $i_B$  改变, 通过将电流  $i_A$  的全部或部分加到端子 23 使联到输出端 23 上的容性负载充电并由此而使输出端 23 的电压  $V_O$  升高, 或者, 通过使 23 上的电流流经控制三极管 22 而使联到端子 23 上的容性负载放电, 从而使端子 23 的电压降低。当在电压  $V_O$  上的增减使差分电路 1 的输出电压  $V_X$  回复到原(稳态)电压时, 稳态便重新开始。

电压  $V_X$  与电流  $i_A$  和  $i_B$  间的关系如图 13 所示。电流  $i_B$  随差分电路输出电压  $V_X$  升高而增加, 并成为使输出端子 23 上的电流流到管 21 与 22 间接点的引入电流。图 13 所示电流  $i_B$  的区域处于正极性区。

电流  $i_A$  恒定而与电压  $V_X$  无关, 并且成为从管 21 与 22 的公共端上流到输出端 23 的放电电流。图 13 所示的电流  $i_A$  因而处于负极性区。

当差分电路 1 的输出电压  $V_X$  低时, 电流  $i_B$  为零或有少许的电流, 且电流  $i_A$  大于  $i_B$ 。电流  $i_A$  和  $i_B$  的差电流因而从管 21 与 22 的公共端流到端子 23 上, 从而使联在端子 23 上的容性负载充电, 并使端子 23 的电压升高。

当差分电路 1 的输出电压  $V_X$  高时, 大电流  $i_B$  流过, 该电流  $i_B$  因而超过电流  $i_A$  的水平。这样,  $i_A$  和  $i_B$  的差电流使输出端 23 的电流流

到管 21 和 22 的公共接点上, 从而使联在端子 23 上的容性负载放电, 降低输出端 23 的电压。

该差分放大器由于工作时所加的负反馈而在电流  $i_A$  和  $i_B$  的绝对值相等的点(稳态点)上稳定下来。

下面参照图 14 所示时序图来详细描述图 12 所示差分放大装置的工作, 这种工作是在输出端子 23 被联到反相输入端 17, 且输出端 23 的输出电压  $V_O$  直接反馈到反相输入端 17( $V^- = V_O$ )的情况下进行的。

如图 14(a)所示, 非反相输入端子 16 的电压  $V^+$  假定以方波形改变:  $V_A \rightarrow V_B \rightarrow V_A$  (其中  $V_A > V_B$ )。当电压  $V^+$  降低( $V_A \rightarrow V_B$ ), 如图 14(c)所示, 差分电路输出电压  $V_X$  突然从输出电压  $V_{X0}$  升到输出电压  $V_{X1}$ , 在稳定点, 电流  $i_A$  和  $i_B$  的绝对值相等。结果, 控制三极管 22 的电流  $i_B$  如图 14(d)所示突然从稳定点电流  $i_{B0}$  升到  $i_{B1}$ , 使容性负载迅速放电, 且如图 14(b)所示, 输出电压  $V_O$  从电压  $V_{O1}$  急落至电压  $V_{O2}$ 。由于输出电压  $V_O$  趋近于电压  $V_{O2}$ , 输出电压  $V_X$  降低, 电流  $i_B$  降低, 电压  $V_O$  变为电压  $V_{O2}$ , 电流  $i_B$  变为电流  $i_{B0}$ , 且稳态得到恢复。

当如图 14(a)所示电压  $V^+$  升高( $V_B \rightarrow V_A$ ), 电压  $V_X$  如图 14(c)所示从电流  $i_A$  和  $i_B$  绝对值相等的稳态点输出电压  $V_{X0}$  速降至零。结果, 管 22 的电流  $i_B$  从稳态点电流  $i_{B0}$  降至零, 使容性负载渐渐地被三极管 21 的电流  $i_A$  所充电。输出电压  $V_O$  如图 14(b)所示逐渐地从电压  $V_{O2}$  变至电压  $V_{O1}$ 。当输出电压  $V_O$  升至近于电压  $V_{O1}$  且电流  $i_B$  升至电流  $i_{B0}$  时, 再次获得稳态。

输出端电压  $V_O$  下降快而上升慢是因为管 22 的电流量高, 而管 21 的电流  $i_A$  低且在稳态时流过管 21 和 22 的过电流以减少功耗的原故。

为了在控制三极管 22 中获得高电流量而减少在传统差分放大装置中的功耗, 在稳态时流过管 21 和 22 的过电流降低, 即管 21 的电流  $i_A$  降低。结果, 输出端 23 的输出电压降低较快但却不能快速升高, 这是因为管 21 的电流  $i_A$  为低, 且通过量较低。

如果追求高通过量，则在恒流源三极管 21 中就需要大电流  $i_A$ 。这增加了在稳态下经过管 21 和 22 的过电流并且增加了功耗。

因此，本发明的目的在于提供一种差分放大器，以获得高通过量并具有低功耗。

为了达到此目的，本发明的差分放大器包括：差分电路，包括一个非反相输入端和一个反相输入端，用于输出一个与加到非反相输入端的电压与加到反相输入端的电压差有关的差分电压；输出电路，包括用于提供恒流的恒流源三极管、由所述差分电压控制的控制三极管，以及在所述电源三极管和所述控制三极管之间的结点；联到所述结点用于向该结点提供电流的驱动三极管；以及开关电路，当所述差分电压低于(或在其它实施例中是高于)预定阈值电压时，将驱动信号加到所述驱动三极管使所述驱动三极管导通，并在当所述差分电压高于(或其它实施例中低于)所述预定阈值时，关断所述驱动三极管。

根据本发明，驱动三极管与输出电路的恒流源三极管相并联，提供一个开关电路，其上输入差分电路的输出电压，并在输出电压足够低且电流不流入或以足够低的水平流入控制三极管时将电流加到驱动三极管上。因而，可以将足够高水平的电流从驱动三极管加到输出端上，加速输出端的电压升高并在稳态时切断驱动三极管，甚至当流到恒流源三极管的电流设为低时也如此，从而在稳态时使流入恒流源三极管和控制三极管的过电流降低。

图 1 为根据本发明第一实施例的差分放大器的电路图；

图 2 为在图 1 的差分放大器中的差分电路输出与输出电路的输出电流间的关系图；

图 3A， 3B， 3C， 3D， 3E， 3F 和 3G 示出各种波型，以描述图 1 的差分放大器的工作；

图 4 为根据本发明第二实施例的差分放大器的电路图；

图 5 为图 4 所示缓冲电路的电路图;

图 6 为根据本发明第三实施例的差分放大器的电路图;

图 7 为根据本发明第四实施例的差分放大器的电路图;

图 8 为根据本发明第五实施例的差分放大器的电路图;

图 9 为根据本发明第六实施例的差分放大器的电路图;

图 10 为根据本发明第七实施例的差分放大器的电路图;

图 11 为根据本发明第八实施例的差分放大器的电路图;

图 12 为电路图, 用于描述已有技术的差分放大器;

图 13 示出在图 12 的差分放大器中差分电路输出与输出电路的输出电流间的关系; 和

图 14A, 14B, 14C 和 14D 为波形图, 用于描述图 12 所示差分放大器的工作。

下面参照附图描述本发明的差分放大器的优选实施例。

#### 实施例 1

图 1 为根据本发明第一实施例的差分放大器的电路图。如图 1 所示, 差分放大器包括差分电路 1、输出电路 2、驱动三极管 3 和开关电路 4。注意, 驱动三极管 3 为 P 沟道 MOS 三极管, 而开关电路 4 控制加到驱动三极管 3 上的电流(即电源电流)和断开向驱动三极管 3 所加的电流。

差分电路 1 与图 12 所示的差分电路 1 相同, 电源  $V_{DD}$  加到源极, 恒定偏置  $V_{bias}$  加到 P 沟道 MOS 三极管 11 的栅极, 这样, 使 P 沟道 MOS 三极管 11 被用作恒流源。

两个 P 沟道 MOS 三极管 12 和 13 的源极共同联到 P 沟道 MOS 三极管 11 的漏极。n 沟道三极管 14 的漏极联到 P 沟道 MOS 三极管 12 的漏极, 另一 n 沟道 MOS 三极管 15 的漏极联到另一个 P 沟道 MOS 三极管 13 的漏极。

n 沟道 MOS 三极管 14 和 15 的源极共同接地, 其栅极共同联到 P 沟道 MOS 三极管 13 的漏极, 即联到一个 n 沟道 MOS 三极管 15 的漏极。

输出电路 2 与图 12 所示的相似。为 P 沟道 MOS 三极管的恒流源三极管 21 的源极接至电源  $V_{DD}$ , 恒定偏压  $V_{bias}$  加至其栅极。为 n 沟道 MOS 三极管的管 22 的漏极联到恒流源三极管 21 的漏极, 而其源极接地, 其栅极接至 P 沟道 MOS 三极管 12 的漏极, 即差分电路 1 的输出端。

驱动三极管 3 的源极接至电源  $V_{DD}$ , 漏极接在恒流源三极管(P 沟道 MOS 三极管)21 和控制三极管(n 沟道 MOS 三极管)22 之间的联接点上。这样, 驱动三极管 3 与恒流源三极管 21 相并联且其中的电流与恒流源三极管 21 中的电流同方向。

开关电路 4 可包括诸如形成两个串联反相电路的两对串联电路。一个串联电路包括一个 P 沟道 MOS 三极管 41 和 n 沟道 MOS 三极管 42, 另一串联电路包括一个 P 沟道 MOS 三极管 43 和 n 沟道 MOS 三极管 44。具体讲, 管 41 和 42 形成第一级反相器, 它具有由在电路集成时由线条设计所决定的低阈值电压设置, 并且用作当差分电路 1 的输出电压  $V_x$  低于特定阈值时向驱动三极管 3 提供驱动信号和电流, 并在  $V_x$  大于该阈值电压时停止向管 3 提供驱动信号并关断该管 3。因此, 开关电路 4 在输入电压  $V_x$  低于预定阈值电压  $V_T$ (图 3F)时产生低电平信号, 在高于  $V_T$  时产生高电平信号。

非反相输入端 16 设在 P 沟道 MOS 三极管 12 的栅极上, 反相输入端 17 设在另一 P 沟道 MOS 三极管 13 的栅极上。输出端 23 联到恒流源三极管 21 与控制三极管 22 间的结点 J(公共漏极)上。结点 J 再经过反馈电路 18 联到反相输入端 17 上。反馈电路 18 可以是简单的短路、或其它 CR 电路、或任何其它类型的反馈电路。输出端 23 经电阻

R 联到容性负载 C 上。

差分放大器的差分电路 1 根据加到非反相输入端 16 的电压  $V^+$  (图 3A) 与加到反相输入端 17 的电压  $V^-$  (图 3B) 间的电压差输出电压  $V_X$  (图 3C)。输出电路 2 的恒流源三极管 21 输出一个恒定电流  $i_A$  (放电电流), 该电流或者流到输出端 23 或者作为过电流流过控制三极管 22。

流到控制三极管 22 的电流  $i_B$  (引入电流) (图 3E) 根据差分电路 1 的输出电压  $V_X$  而改变, 并且为流过管 21 的电流  $i_A$  (过电流) 与来自输出端 23 上的电流  $i_O$  的和。结果, 来自输出端 23 的电流  $i_O$  (或流向端子 23 的电流  $-i_O$ ) 可通过控制流到控制三极管 22 的电流  $i_B$  而控制。

当  $V_X$  足够低并低于阈值电压  $V_T$  (在图 3F 或 3C 的  $t_3$  时刻), 且电流  $i_B$  低于电流  $i_A$  时, 开关电路 4 向驱动三极管 3 产生一低电平驱动信号。这样, 在  $t_3$  时刻, 管 3 导通, 经管 3 使电流  $i_C$  (图 3D 或 3G) 流到输出端 23。加到电流  $i_A$  上的电流  $i_C$  用于对联在输出端子 23 上的容性负载 C 充电。这导致对容性负载 C 的充电快于图 12 所示的情况, 即快于仅有电流  $i_A$  流到输出端 23 时的情况, 这使输出端 23 的电压  $V_O$  (图 3B) 迅速上升。容性负载 C 中所充的电压经反馈电路 18 加到端子 17 上。

当电压  $V_O$  (约为  $V^-$ ) 增加时, 电压  $V^+$  与  $V^-$  的差, 即电压  $V_X$  变大, 控制三极管 22 的电流  $i_B$  开始流动。另外, 当  $V_X$  大于阈值电压  $V_T$  (图 3F 或 3C 的  $t_4$  时刻), 开关电路 4 向驱动三极管 3 产生一高电平驱动信号。因此, 在  $t_4$  时刻, 三极管 3 关断, 切断电流  $i_C$  (图 3D 或 3G), 从而防止过电流从驱动三极管 3 流向控制三极管 22。

当该差分放大器工作时, 容性负载 C 联到输出端 23, 其上电压  $V_O$  直接或经反馈电路 18 联到反相输入端 17。如果假定在容性负载 C 中无漏电流, 从恒流源三极管 21 中流出的电流  $i_A$  的绝对值与流到控

制三极管 22 的电流  $i_B$  绝对值将相等, 并且在来自输出端 23 的电流  $i_O$  或流到输出端 23 的电流  $-i_O$  为零时进入稳态(图 2 的稳定点)。

差分电路 1 的输出电压  $V_X$  也随加到非反相输入端 16 的电压  $V_+$  和加到反相输入端 17 的电压  $V_-$  的每次改变而改变, 从而改变流到控制三极管 22 的电流  $i_B$  和从开关电路 4 流向驱动三极管 3 的电流  $i_C$ 。

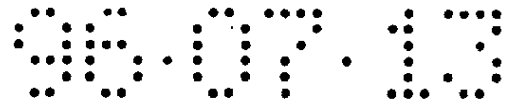
通过这样控制电路  $i_B$  和  $i_C$  的电平, 并将来自驱动三极管 3 的电流  $i_C$  的全部或一部分以及来自恒流源三极管 21 的电流  $i_A$  加到输出端 23, 使其上所联容性负载  $C$  得以充电并使输出端 23 的电压  $V_O$  升高, 或者经控制三极管 22 从输出端 23 上泄放电流以使联到输出端 23 的容性负载  $C$  放电, 从而降低输出端 23 的电压  $V_O$ 。通过升高或降低电压  $V_O$  使差分电路 1 的输出电压  $V_X$  恢复到原(稳态)电平而建立起稳态。

图 2 示出差分电路 1 的输出电压  $V_X$ 、流到输出电路 2 的电流  $i_A$  和  $i_B$  以及流到驱动三极管 3 的电流  $C$  之间的关系。电流  $i_B$  随差分电路输出电压  $V_X$  的增加而增加, 并且成为引入电流, 使来自输出端 23 的电流流到恒流源三极管 21 和控制三极管 22 之间的结点  $J$ 。因此, 图 2 所示电流  $i_B$  的区域处在正极性区。

电流  $i_A$  为恒定而不用顾及差分电路输出电压  $V_X$ , 并且成为从恒流源三极管 21 和控制三极管 22 向输出端 23 的放电电流。因而在图 2 的正极性区内示出电流  $i_A$ 。

电流  $i_C$  仅在差分电路 1 的输出电压  $V_X$  低于阈值电压  $V_T$  的区域内流动, 其中  $V_T$  为开关电路 4 的阈值电压, 因而, 放电电流流到输出端 23 并在图 2 的负极性区表示出来。

当电流  $i_B$  开始流到控制三极管 22 时, 该阈值电压  $V_T$  设为低于差分电路 1 的输出电压  $V_X$ , 以防止来自驱动三极管 3 的过电流流入控制三极管 22, 与此同时, 防止控制三极管 22 的电流  $i_B$  和驱动三极管



3 的电流  $i_C$  (相对于输出端 23 在正方向) 的流动, 从而防止功耗增加。如果当流向控制三极管 22 的电流  $i_B$  的绝对值和来自恒流源三极管 21 的电流  $i_A$  的绝对值相等, 阈值电压  $V_T$  设为低于差分电路 1 的输出电压  $V_X$ , 则稳态过电流将与已有技术中的相同。

当差分电路 1 的输出电压  $V_X$  为低时, 电流  $i_B$  并不流动或以极低水平流动, 电流  $i_A$  大于电流  $i_B$ , 且电流  $i_C$  流动。因此, 来自恒流源三极管 21 和控制三极管 22 之间结点的电流  $i_A$  与  $i_B$  的差电流流到输出端 23, 且电流  $i_C$  从驱动三极管 3 流向输出端 23。联到输出端 23 的容性负载被迅速充电, 且端子 23 上的电压迅速上升。

当差分电路 1 的输出电压  $V_X$  为高时, 电流  $i_C$  变为零, 电流  $i_B$  以超过电流  $i_A$  的高水平流过。电流  $i_A$  与  $i_B$  的差电流从输出端 23 流到管 21 和 22 间的结点, 使联到输出端 23 的容性负载  $C$  放电, 并且使输出端电压迅速降低。

该差分放大器由于在工作中加入负反馈, 因而在电流  $i_A$  和  $i_B$  的绝对值相等的点处稳定下来。

参照图 3A-3G 的时序图更加详细描述图 1 的差分放大器的工作, 其中图 3F 和 3G 分别是图 3C 和 3D 所示的 F 和 G 部分的放大视图。在工作中, 假定反馈电路 18 直接联接在输出端 23 和反相输入端 17 之间, 则输出端 23 的输出电压  $V_O$  则直接反馈到反相输入端 17 ( $V_- = V_O$ )。

如图 3A 所示, 假定非反相输入端 16 的电压  $V_+$  以方波形改变,  $V_A \rightarrow V_B \rightarrow V_C$  (其中  $V_A > V_B$ )。当电压  $V_+$  下降时 ( $V_A \rightarrow V_B$ ), 差分电路输出电压  $V_X$  突然从输出电压  $V_{X0}$  升到输出电压  $V_{X1}$ , 如图 3C 所示在电流  $i_A$  和  $i_B$  的绝对值相等之处, 输出电压处于稳态。结果, 管 22 的电流  $i_B$  如图 3E 所示突然从稳定点电流  $i_{B0}$  开到  $i_{B1}$ , 使容性负载迅速放电, 并如图 3B 所示迅速从输出电压  $V_O$  降至电压  $V_{O1}$ 。由于输出电

压  $V_O$  接近电压  $V_{O2}$ ，输出电压  $V_X$  下降，电流  $i_B$  降低，电压  $V_O$  变为电压  $V_{O2}$ ，电流  $i_B$  变为  $i_{B0}$ ，且进入稳态。

当电压  $V^+$  如图 3A 所示升高时 ( $V_B \rightarrow V_A$ )。如图 3C 所示  $V_X$  从  $V_{X0}$  迅速下降到零。结果，如图 3E 所示  $i_B$  从  $i_{B0}$  降至零。电流  $i_A$  流到输出端 23，电流  $i_C$  如图 3D 所示 (虽然极性与所示的实际方向相反) 迅速升至  $i_{C1}$ 。  $i_{C1}$  从管 3 输出到端子 23 上，迅速对容性负载充电，并如图 3B 所示使输出电压  $V_O$  迅速从电压  $V_{O2}$  升至电压  $V_{O1}$ 。当输出电压  $V_O$  基本升至电压  $V_{O1}$  时，稳态再次被恢复，电流  $i_C$  回到零值，电流  $i_B$  回至电流  $i_{B0}$ 。

根据本发明上述第一实施例的差分放大器使驱动三极管 3 与输出电路 2 的恒流源三极管 21 相并联，提供一个开关电路 4，其上输入差分电路 1 的输出电压  $V_X$ ，并在  $V_X$  足够低且电流不流入控制三极管 22 时将电流加到驱动三极管 3 上。因而，可以将足够高水平的电流从管 3 加到输出端 23 上，加速输出端的电压升高并在稳态时切断三极管 3，甚至当流到管 21 的电流设为低时也如此，并在稳态时使流入管 21 和 22 的过电流降低。通过量因而可以达标，功耗被降低。由于电流  $i_B$  和  $i_C$  同时也不流动，功耗可进一步降低。

## 实施例 2

图 4 示出根据本发明第二实施例的差动放大器。这种差动放大器为图 1 所示的开关电路 4 使用如图 4 所示的开关电路 5。这种开关 5 不同于开关电路 4 之处在于以缓冲电路 51 来替代图 1 所示的两级反相器。当差分电路 1 的输出电压  $V_X$  低于阈值电压  $V_T$  时，开关电路 5 将低电平的驱动信号加到驱动三极管 3 使电流  $i_C$  流动；当  $V_X$  超过  $V_T$  时，电路 5 将高电平信号加到驱动三极管 3 上，并关断驱动三极管 3。注意，缓冲器电路 51 可为任意结构，从而如上所述在阈值电压  $V_T$  的边沿输出状态反相。

参照图 5 描述缓冲电路 51 的一个优选实施例。这种缓冲电路 51 可为电平移动电路，它是用于联接不同电源电压的两个电路的电压转换电路。如图 5 所示，缓冲器电路 51 包括三个 P 沟道 MOS 三极管 MP1、MP2、MP3 和三个 n 沟道 MOS 三极管 MN1、MN2、MN3，MP1 与 MN1 串联，MP2 与 MN2 串联，MP3 与 MN3 串联。

MP1 与 MN1 的公共漏极联到 MP2 的栅极。MP2 和 MN2 的公共漏极联到 MP1 的栅极和驱动三极管 3 的栅极。输出电路 1 的输出端联到 MN1 的栅极和 MP3 和 MN3 的公共栅极，且 MP3 与 MN3 的公共漏极联到 MN2 的栅极。

在图 5 中，当  $V_x$  为高，MN1 导通，MN2 关断。当 MN1 导通时，MP2 的栅压下降，MP2 导通，MP1 关断。高栅压被加到驱动三极管 3 上。

当  $V_x$  为低，MN1 关断，MN2 导通。当 MN2 导通，MP1 的栅压下降，MP1 导通，MP2 关断。低栅压被加到驱动三极管 3 上。

注意，通过适当地设置 MP1-MP3 以及 MN1-MN3 的大小，可使  $V_x$  设为低、加到驱动三极管 3 的栅压为高，且电平转换可完成。

阈值电压也可通过改变输入三极管的大小而在 CMOS 反相器中得以改变。当在 CMOS 反相器中以稳态流过大电流时，在稳态时可用电平移动器消除过电流，并可获得较低功耗。

因此可以获得高驱动输出电压并增加动态范围，同时降低差动电路 1 的电源电压，从而通过降低差动电路 1 的电源电压、降低输出电压  $V_x$ ，减少功耗，并且增加驱动三极管 3 的电源电压。

第二实施例的其它效果与上述第一实施例的相同。

### 实施例 3

借助图 6 描述本发明的差分放大器的第三实施例。在本实施例的差分放大器中，恒流源三极管流过引入电流。具体讲，该差分放大器

包括差分电路 1', 输出电路 2', 驱动三极管 3' (n 沟道 MOS 三极管) 和控制加到驱动三极管 3' 的电流的开关电路 4'。

在此差分电路 1' 中, n 沟道 MOS 三极管 11' 的源极接地, 恒定偏压  $V_{bias}$  加到所述三极管 11' 的栅极。从而使 n 沟道 MOS 三极管 11' 用作恒流源。

两个 n 沟道 MOS 三极管 12' 和 13' 的源极共同联到 n 沟道 MOS 三极管 11' 的漏极。P 沟道 MOS 三极管 14' 的漏极联到 n 沟道 MOS 三极管 12' 的漏极, 且另一 P 沟道 MOS 三极管 15' 的漏极联到另一个 n 沟道 MOS 三极管 13' 的漏极。

管 14' 和 15' 的源极共同联到电源  $V_{DD}$ , 其栅极共同联到 n 沟道 MOS 三极管 13' 的栅极, 即联到管 15' 的漏极。

在输出电路 2' 中, 为 n 沟道 MOS 三极管的恒流源三极管 21' 的源极接地, 且恒定偏压  $V_{bias}$  加到其栅极上。为 P 沟道 MOS 三极管的控制三极管 22' 的漏极联到恒流源三极管 21' 的漏极, 控制三极管 22' 的源极联到电源  $V_{DD}$ , 且栅极联到 n 沟道 MOS 三极管 12' 的漏极, 它为差分电路 1' 的输出端。

驱动三极管 3' 的源极接地, 漏极联到恒流源三极管 (n 沟道 MOS 三极管) 21' 和控制三极管 (P 沟道 MOS 三极管) 22' 的结点上。因此, 驱动三极管 3' 与恒流源三极管 21' 并联, 并与恒流源三极管 21' 相同的方向流过电流。

开关电路 4' 包括诸如形成两个串联的反相电路的两对串联电路。一个串联电路包括一个 n 沟道 MOS 三极管 41' 和 P 沟道 MOS 三极管 42', 另一串联电路包括一个 n 沟道 MOS 三极管 43' 和 P 沟道 MOS 三极管 44'。具体讲, 管 41' 和 42' 形成第一级反相器, 它具有由在电路集成时由线条设计所决定的高阈值电压设置 (近于电源  $V_{DD}$ ), 并且用作当差分电路 1' 的输出电压  $V_X$  高于特定阈值时向驱动三极管



3'提供驱动信号和电流,并在  $V_X'$  小于该阈值电压时停止向管 3'提供驱动信号并关断该管 3'。

非反相输入端 16'设在 n 沟道 MOS 三极管 12'的栅极,反相输入端 17'设在另一 n 沟道 MOS 三极管 13'的栅极上。输出端 23'联到恒流源三极管 21'与控制三极管 22'间的结点(公共漏极)上。

电压  $V_+'$ 和  $V_-'$ 是分别加到非反相输入端 16'和反相输入端 17'的电压,且每个都为负值。电流  $i_A'$ 为流过恒流源三极管 21'的电流,电流  $i_B'$ 为来自控制三极管 22'的电流,电流  $i_C'$ 为流到驱动三极管 3'的电流,而电流  $i_O'$ 为输出端 23'的电流。

差分放大器的第三实施例的工作如下:

差分放大器的差分电路 1'根据加到非反相输入端 16'的电压  $V_+'$ 与加到反相输入端 17'的电压  $V_-'$ 间的电压差输出电压  $V_X'$ 。输出电路 2'的恒流源三极管 21'输出一个恒定电流  $i_A'$ (拉入电流),该电流或者来自输出端 23'或者流过控制三极管 22',作为过电流。

来自控制三极管 22'的电流  $i_B'$ (放电电流)根据差分电路 1'的输出电压  $V_X'$ 而改变,并且为流过管 21'的电流  $i_A'$ (过电流)与从输出端 23'上流出的电流  $i_O'$ 的和。结果,流向输出端 23'的电流  $i_O'$ (或来自输出端子 23'的电流  $-i_O'$ )可通过控制流到控制三极管 22'的电流  $i_B'$ 而控制。

当差分电路 1'的输出电压  $V_X'$ 足够高且电流  $i_B'$ 低于电流  $i_A'$ 时,由开关电路 4'所提供的驱动信号使电流  $i_C'$ 流到驱动三极管 3'并流到输出端 23'。这使联在输出端 23'的容性负载的放电快于当仅有电流  $i_A'$ 流入输出端 23'时的情况,从而使输出端 23'的电压  $V_O'$ 迅速下降。

应当注意,当电压  $V_O'$ 接近最终(目标)电平时,差分电路 1'的输出电压  $V_X'$ 下降,控制三极管 22'的电流  $i_B'$ 开始流动。但是,此时开关电路 4'停止输出驱动信号,电流  $i_C'$ 降至零,从而防止过电流流过驱动三极管 3'和控制三极管 22'。

当此差分放大器工作时,容性负载(图中未示出)被联至输出端 23',输出端 23'的电压  $V_O'$ 直接馈至反相输入端 17',或经反馈电容反

馈。假定在容性负载上无漏电流，来自管 21' 的电流  $i_A'$  的绝对值与流向管 22' 的电流  $i_B'$  的绝对值将相等，并在向着输出端 23' 的电流  $i_O'$  或来自输出端 23' 的电流  $-i_O'$  为零时建立稳态。

差分电路 1' 的输出电压  $V_X'$  也随加到非反相输入端 16' 的电压  $V_+$  和加到反相输入端 17' 的电压  $V_-$  的改变而改变，从而改变流向控制三极管 22' 的电流  $i_B'$  和从开关电路 4' 流向驱动三极管 3' 的电流  $i_C'$ 。

通过如此控制电流  $i_B'$  和  $i_C'$  的电平，并将来自驱动三极管 3' 的电流  $i_C'$  的全部或部分以及来自恒流源三极管 21' 的电流  $i_A'$  加到端子 23'，使输出端 23' 上所联的容性负载放电且其上的电压  $V_O'$  降低，或者通过控制三极管 22' 从输出端 23' 上引入电流以对端子 23' 上的容性负载充电，并使端子 23' 上的电压  $V_O'$  升高。通过升高或降低电压  $V_O'$  使差分电路 1' 的输出电压  $V_X'$  回复到原(稳态)电平而重新进入稳态。

注意，拉入和泄放状态正好与图 2 所示的情况相反，这是因为差分电路 1' 的输出电压  $V_X'$ 、流入输出电路 2' 的电流  $i_A'$  和  $i_B'$ ，以及流入驱动三极管 3' 的电流  $i_C'$  的原故。

当电流  $i_B'$  开始流到控制三极管 22' 时，在此第三实施例中的阈值电压被设为高于电路 1' 的输出电压  $V_X'$ ，以防止来自驱动三极管 3' 的过电流流入控制三极管 22'，即防止控制三极管 22' 的电流  $i_B'$  和驱动三极管 3' 的电流  $i_C'$  (相对于输出端 23' 相反的方向) 的流动，从而防止增加功耗。如果当  $i_B'$  与  $i_A'$  的绝对值相等，阈值电压设为低于电压  $V_X'$ ，则稳态过电流将与已有技术的相同。

第三实施例的差分放大器与第一实施例的不同之处在于可以加速降低输出端电压，但效果却与第一实施例中的情况相同。

图 1 和 6 所示的其它实施例可通过改换沟道类型、使用负 ( $-V_{DD}$ ) 电源和负偏压 ( $-V_{bias}$ ) 来获得。在此情况下所流过的电流与图 1 和 6 所示的相反，但其它工作与前者相同。

#### 实施例 4

参见图 7 描述本发明的差分放大器的第四实施例。在此实施例的

差分放大器中，如图 1 所示的开关电路 4 的第一级反相器是一个串联电路，它包括 P 沟道 MOS 三极管 52 和 n 沟道 MOS 三极管 53。采用这种开关电路 4，使差分电路 1 的输出仅联至 n 沟道 MOS 三极管 53 栅极，从而降低电路 1 的负载量，提高开关电路 4 的工作速度。结果，输出电路 2 的输出电压  $V_O$  以比图 1 所示差分放大器更快的速度升高。

此外应注意，图 7 所示 P 沟道 MOS 三极管 52 具有一接地的栅极并且作电阻，因而降低了第一级反相器的过电流并降低功耗。

此差分放大器的结构和工作与第一实施例的相同，无需对其再加赘述。

#### 实施例 5

参阅图 8 描述第五实施例。如图 6 所示的开关路 4' 的第一级反相器为包括 P 沟道 MOS 三极管 57 和 n 沟道 MOS 三极管 56 的串联电路。采用此开关电路 4'，使电路 1 的输出仅接至管 57 的栅极，从而降低电路 1 的负载量，提高了开关电路 4' 的工作速度。结果，电压  $V_O$  可以比图 6 所示的差分放大器更快的速度下降。

此差分放大器的结构和工作与第三实施例的相同，无需对其再加赘述。

#### 实施例 6

参阅图 9 描述第六实施例。在本实施例图 9 所示的开关电路 4 的第一级反相器中，P 沟道 MOS 三极管 62 插到电流  $V_{DD}$  到管 52 的电流路径上，n 沟道 MOS 三极管 63 与 n 沟道 MOS 管 53 串联，并且通过控制与电路 1 的输入电压  $V_+$  同步的控制电压  $V_C$  而改变管 62 和 63 的栅压。当电流加到管 53 上时可以断开管 62，并将电流加到管 63 上或当 53 断开时加到管 62 上，从而断开管 63。

采用上文所述的差分放大器，当通过关断管 62 使电流流到 n 沟道 MOS 三极管 53 时，第一级反相器的过电流可被关断，且管 63 可使第一级反相器的输出电压固定到地电位以抑制第二级反相器的过电流。结果，通过提供管 62 和 63 使开关电路 4 的功耗可比第四实施

例的装置更有效地抑制下来。

下面参照图 3 的时序图描述图 9 所示差分放大器的工作。

当非反相输入端 16 的输入电压  $V_+$  下降时( $V_A \rightarrow V_B$ )，控制信号  $V_C$  由高变低，管 62 导通，管 63 关断。

当电压  $V_+$  上升时( $V_B \rightarrow V_A$ )，信号  $V_C$  由低变高，管 62 断开以防止过电流流过第一级反相器，管 63 导通以将第一级反相器的输出固定到低。对第一级反相器的输入可控制 P 沟道 MOS 三极管 43 和 n 沟道 MOS 三极管 44 的开/关状态，即仅使管 43 或 44 之一导通，以降低功耗。

本实施例的基本结构和工作与图 7 所示第四实施例相同，在此不再赘述。

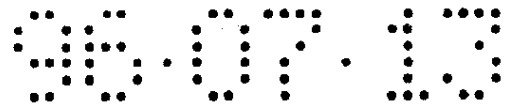
控制电压  $V_C$  也可手动控制并与电路 1 的输入电压  $V_+$  不同步。当需要禁止开关电路 4 时，可由一适合的开关(未示出)手动地将高电平的控制电压  $V_C$  加上。此刻，管 63 导通，管 43 导通。这样，高电平信号被加到管 3 栅极以使其处于关断状态。

应当进一步注意，除了加入 P 沟道 MOS 三极管 62 和 n 沟道 MOS 三极管 63 之外，第六实施例与图 7 所示第四实施例是相同的。因此通过加入管 62 和 63 可作为根据图 1 所示第一实施例的差分放大器的另一种实施方案，其效果也如上所述。

#### 实施例 7

参阅图 9 描述第七实施例。在图 6 所示开关电路 4' 的第一级反相器中，P 沟道 MOS 三极管 67 与 P 沟道 MOS 三极管 57 串联，n 沟道 MOS 三极管 66 插入从管 56 到地的电流通路上，且管 67 和 66 的栅压由与电路 1' 的输入电压  $V_+$  同步的控制电压  $V_C$  (其中  $V_C$  代表反相的控制电压  $V_C$ ) 所改变。因此可以将电流加到管 67，且在当电流加到管 57 时关断管 66，或管 57 断开而使管 67 断开时，将电流加到管 66 上。

采用上述差分放大器，当通过关断管 66 使电流流到 P 沟道 MOS 管 57 时，可使第一级反相器的过电流断开，且管 67 可使第一级反相



器的输出电压固定到电源电位，以抑制第二级反相器的过电流，结果，开关电路4'的功耗可通过提供管67和66而比第五实施例更有效地得到抑制。

本实施例的基本结构和工作与图8所示第五实施例的差分放大器相同，且在此不再赘述。

应当进一步注意，除了加入P沟道MOS三极管67和n沟道MOS三极管66之外，本实施例与图8所示第五实施例是相同的。因此通过加入管67和66可作为根据图4所示第三实施例的差分放大器的另一种实施方案，其效果也如上所述。

另外，在第六实施例中，控制电压 $V_C$ 也可手动控制并与电路1的输入电压 $V_+$ 不同步。当需要禁止开关电路4时，可由一适合的开关(未示出)手动地将低电平的控制电压 $V_C$ 加上。此刻，管66关断，管67导通，且管43'导通。这样，低电平信号被加到管3'栅极以使其处于关断状态。

### 实施例8

参阅图11描述第八实施例。如图11所示，该差分放大器将恒定偏压 $V_{bias}$ 经过可变偏置电源71加到差分电路1的P沟道MOS三极管11上和输出电路2的恒流源三极管21上，其余部分与图1的第一实施例相同。

通过升高或降低恒定偏压 $V_{bias}$ 来调节恒流源(11, 21)的电流来降低功耗。具体讲，在工作中，当容性负载联到本实施例的差分放大器上时，甚至当负载状况改变时，恒定偏压 $V_{bias}$ 可升高或降低以提供最低需求的电流，从而在提高工作速度时维持低功耗。

应当注意，上述实施例中，恒定偏压 $V_{bias}$ 升高或降低不仅可由图1所示第一实施例的差分放大器获得，而且可用图4-10所示的任何差分放大器来获得。

根据本发明，提供与输出电路的恒流源三极管并联的驱动三极管，其上输入差分电路的输出电压的开关电路，并且仅当差分电路输出电压足够低且电流或者不流动或者以很低水平流入控制三极管

时，将电流加到驱动三极管上。因此可以将足够高水平的电流从驱动三极管加到输出端上，加速输出端的电压升高，甚至当流入恒流源三极管的电流设为较低时可在稳态切断驱动三极管，且流入恒流源三极管和稳态控制三极管的过电流降低。因而可以获得高通过量并降低功耗。

采用本发明的差分放大器，可以防止电流同时流入控制三极管和驱动三极管，从而进一步降低功耗。

还可以在半导体电路中采用P型衬层来消除衬层偏压的影响。

还可以通过使用CMOS反相器设计来改变在电路集成时反相器的阈值。

此外，差分电路输出电压仅加到形成第一级反相器一部分的第四n沟道MOS三极管，因而降低差分电路的负载量，增加开关电路的工作速度，从而加速输出电压的上升。第六P沟道MOS三极管还提供一个电阻作用，降低第一级反相器的过电流，并降低功耗。

此外，当电流加到第四P沟道MOS三极管时，通过中断第八P沟道MOS三极管，使第一级反相器的过电流中断，且第六n沟道MOS三极管将第一级反相器的输出电压固定到地电位，从而抑制第二级反相器的过电流，并由开关电路抑制功耗。

采用本发明的差分放大器，提供与输出电路的恒流源三极管并联的驱动三极管，其上输入差分电路的输出电压的开关电路，并且仅当差分电路输出电压足够高且电流或者不流动或者以很低水平流入控制三极管时，将电流加到驱动三极管上。因此可以将足够高水平的电流从驱动三极管加到输出端上，加速输出端的电压降低，甚至当流入恒流源三极管的电流设为较低时可在稳态切断驱动三极管，且流入恒流源三极管和稳态控制三极管的过电流降低。因而可以获得高通过量并降低功耗。

采用本发明的差分放大器，可以防止电流同时流入控制三极管和驱动三极管，从而进一步降低功耗。

还可以在半导体电路中采用n型衬层来消除衬层偏压的影响。

还可以通过使用 CMOS 反相器结构来调节在电路集成时反相器的阈值。

此外，差分电路输出电压仅加到形成第一级反相器一部分的第四 P 沟道 MOS 三极管，因而降低差分电路的负载量，增加开关电路的工作速度，从而加速输出电压的上升。第六 n 沟道 MOS 三极管还提供一个电阻作用，降低第一级反相器的过电流，并降低功耗。

此外，当电流加到第四 P 沟道 MOS 三极管时，通过中断第八 n 沟道 MOS 三极管，使第一级反相器的过电流中断，且第六 P 沟道 MOS 三极管将第一级反相器的输出电压固定到电源电位，从而抑制第一级反相器的过电流，并由开关电路抑制功耗。

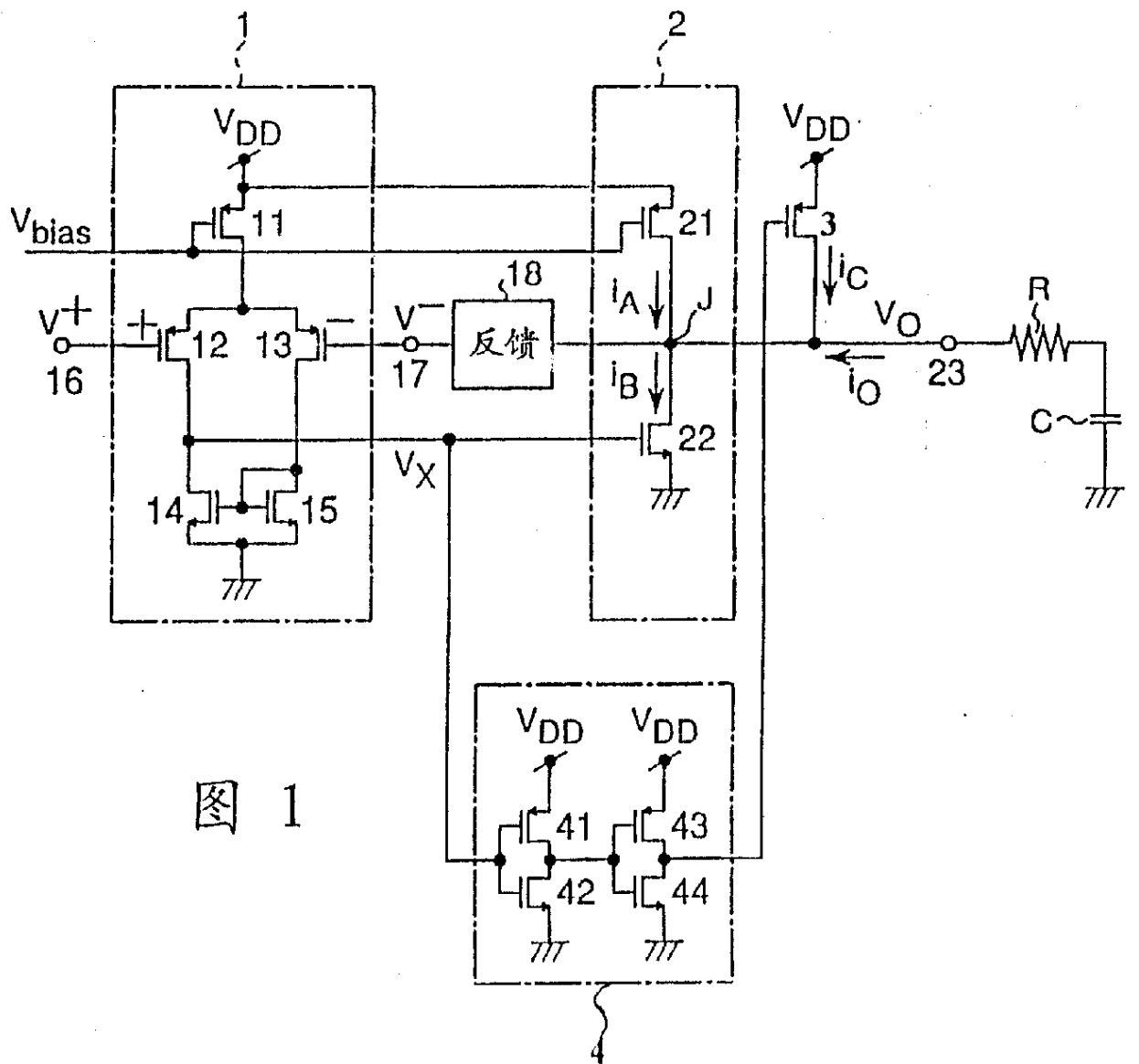


图 1

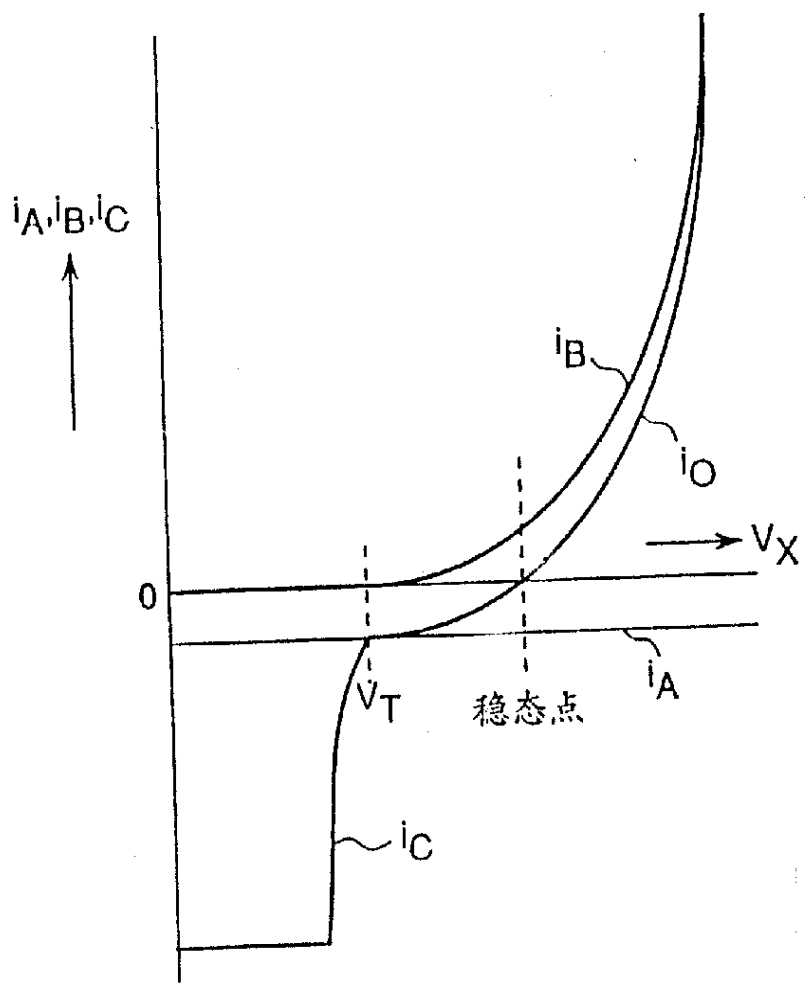
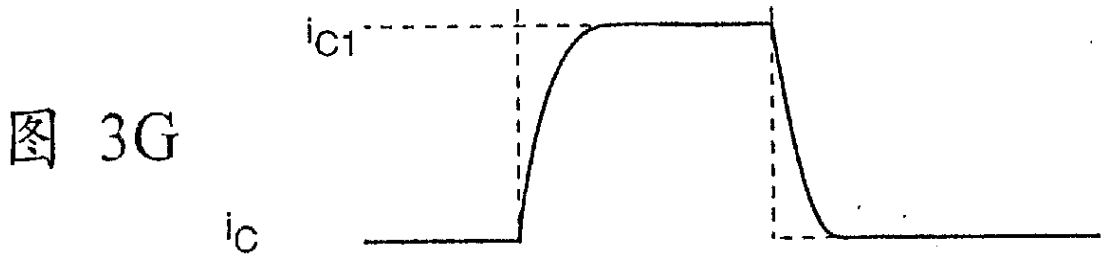
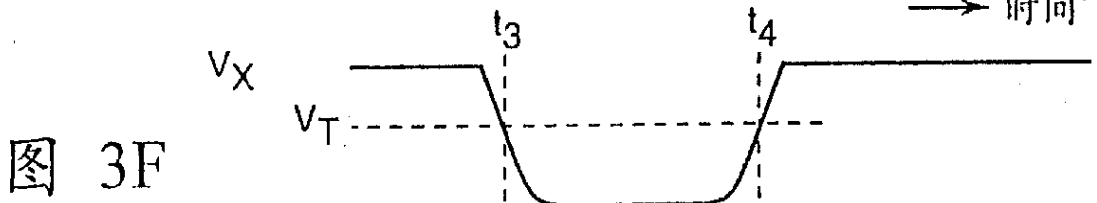
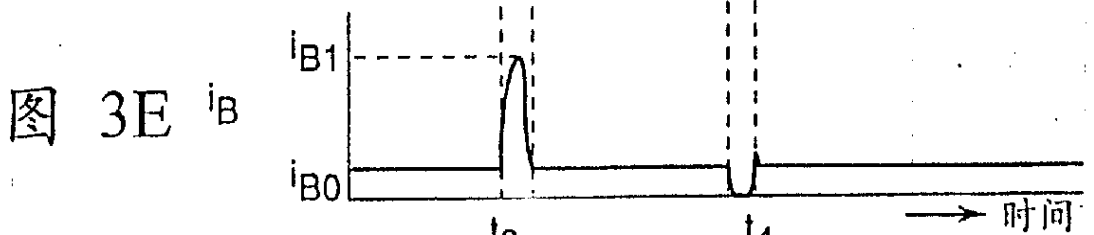
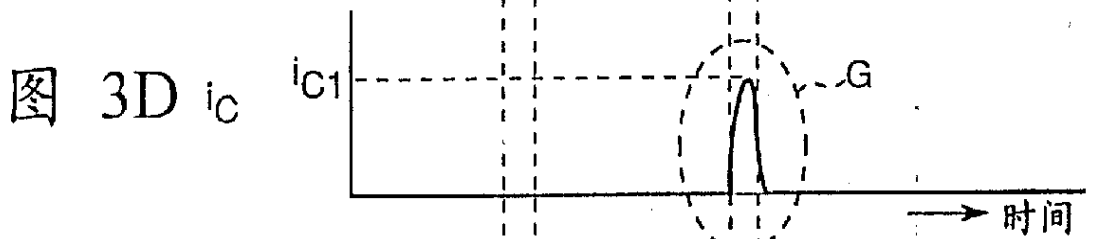
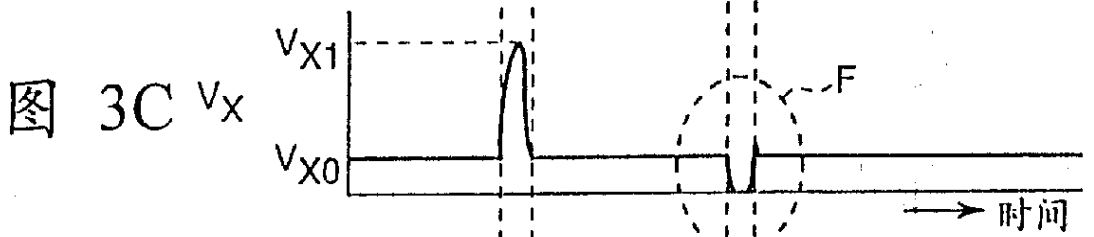
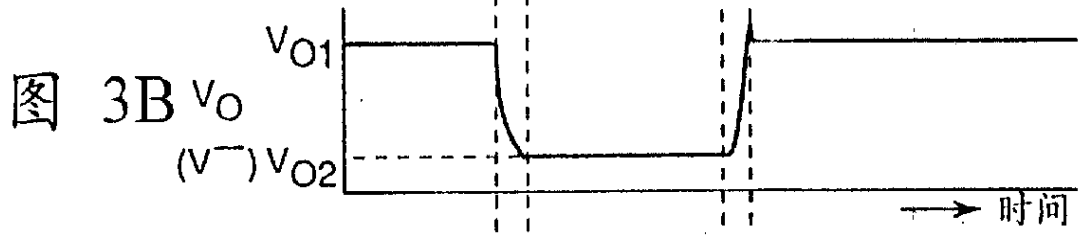
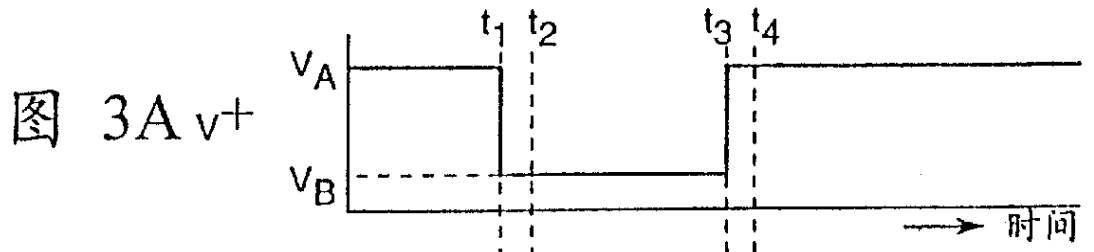


图 2



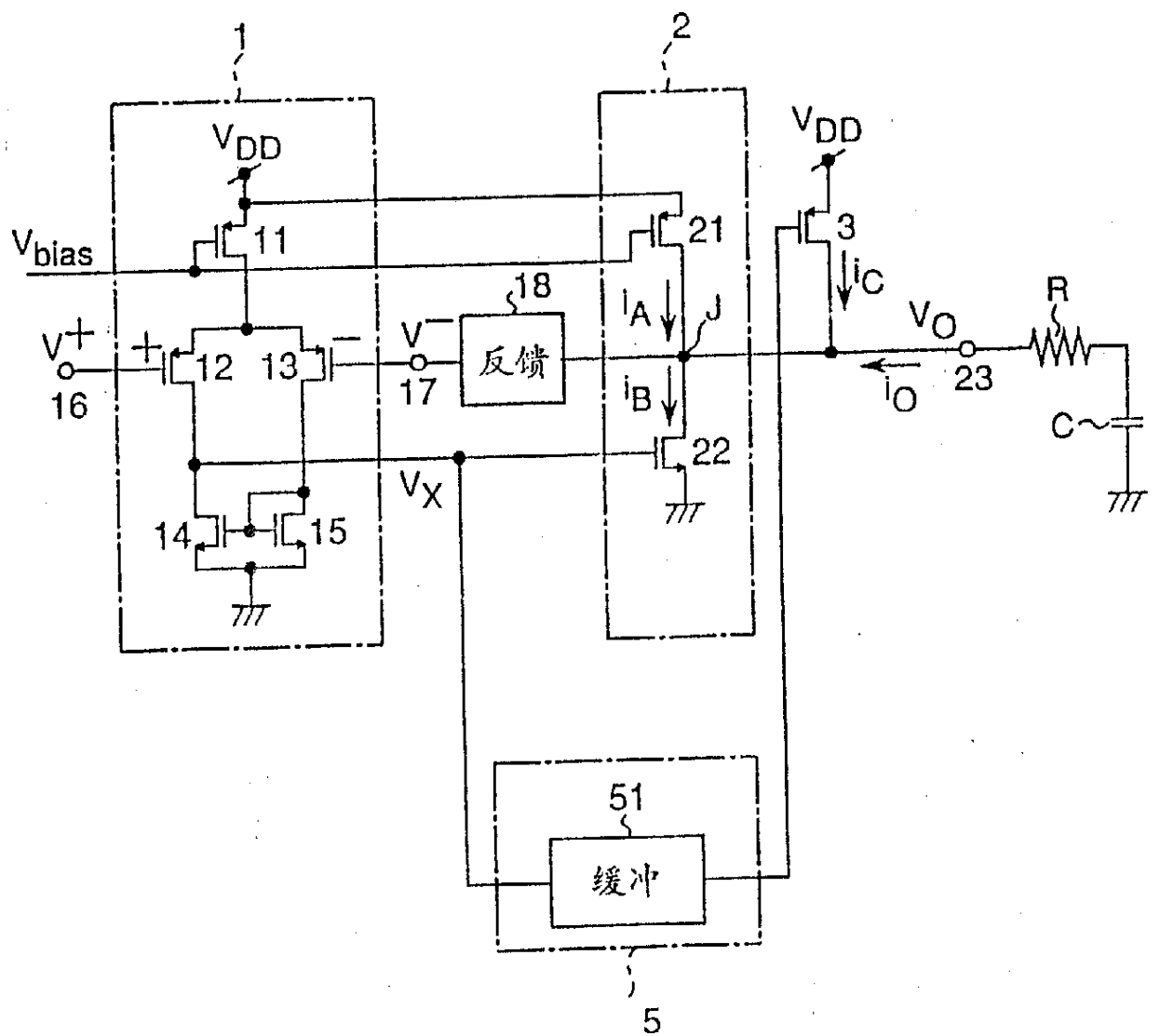


图 4

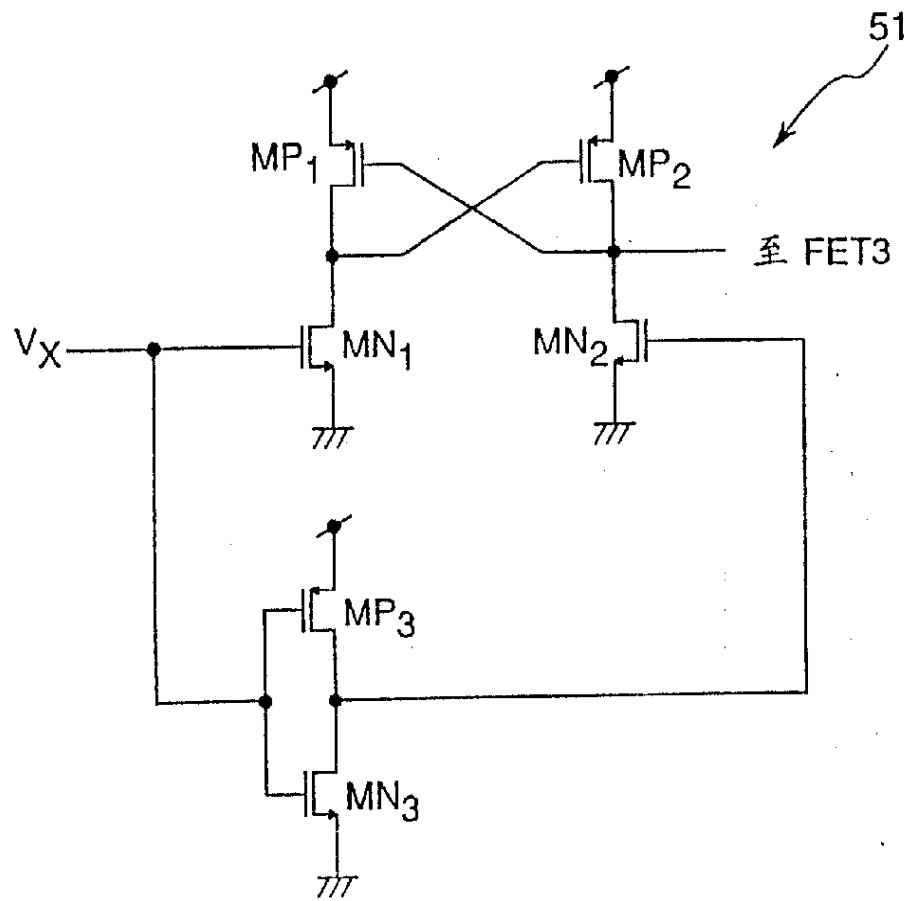


图 5

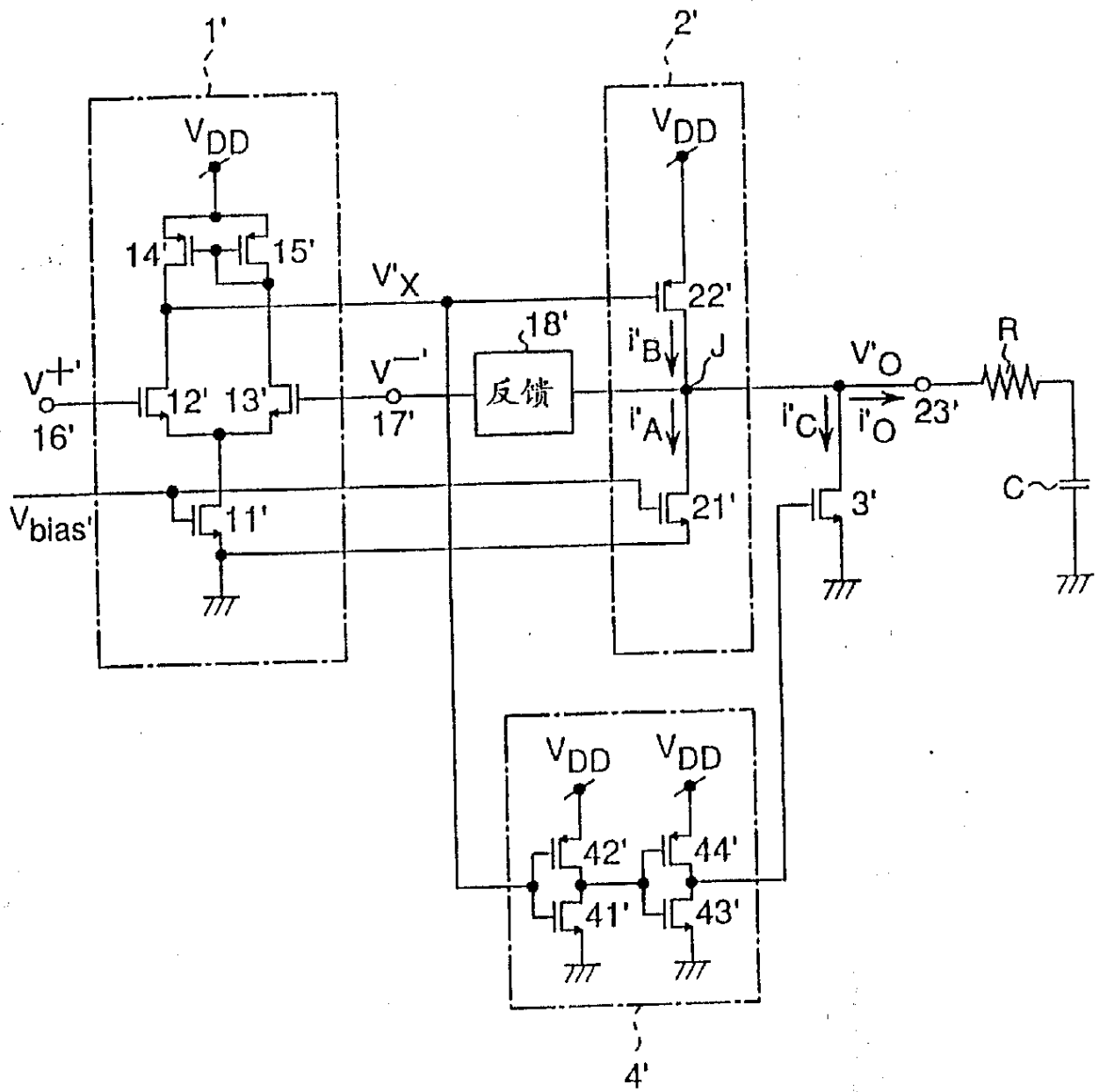


图 6

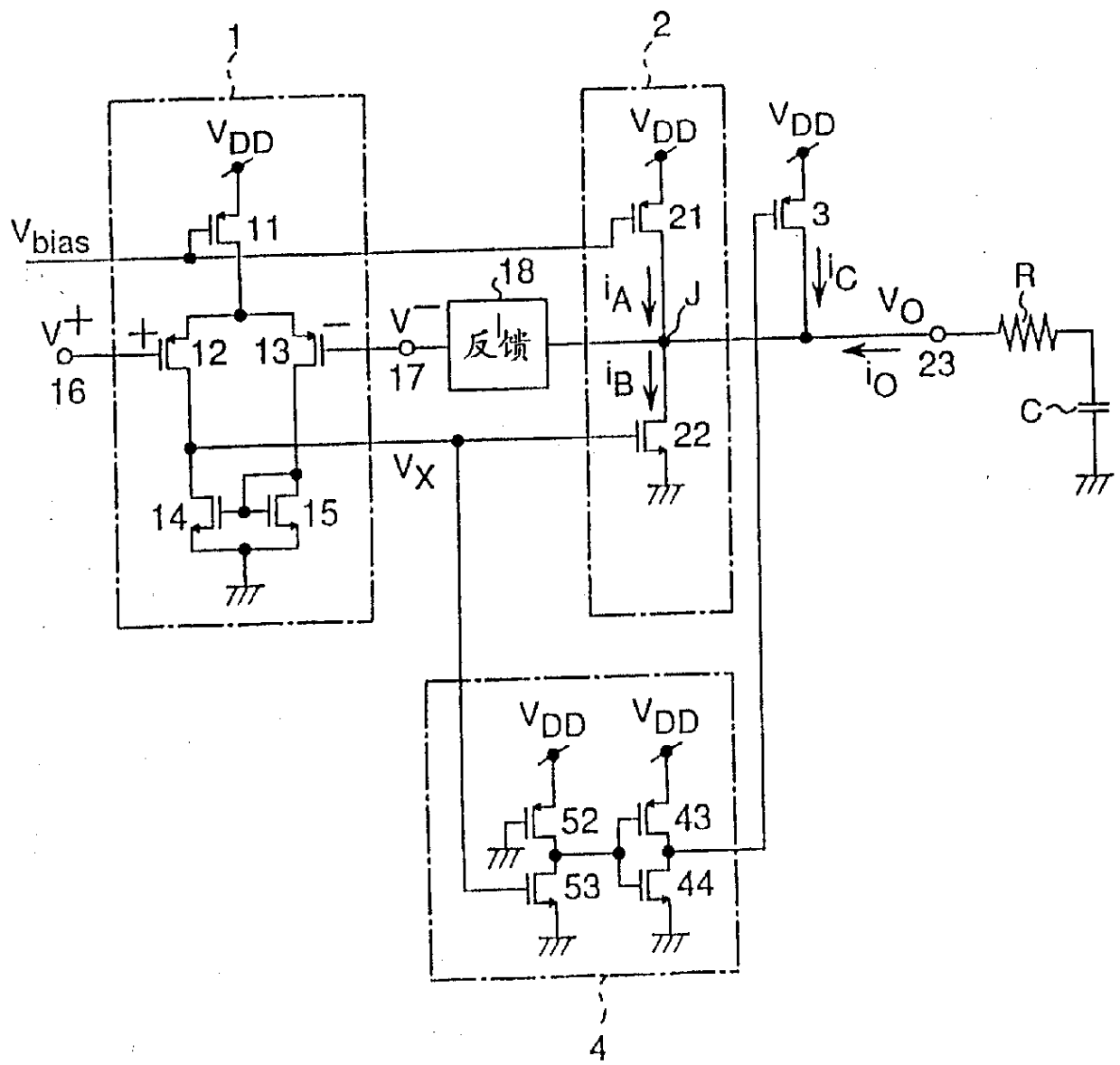


图 7

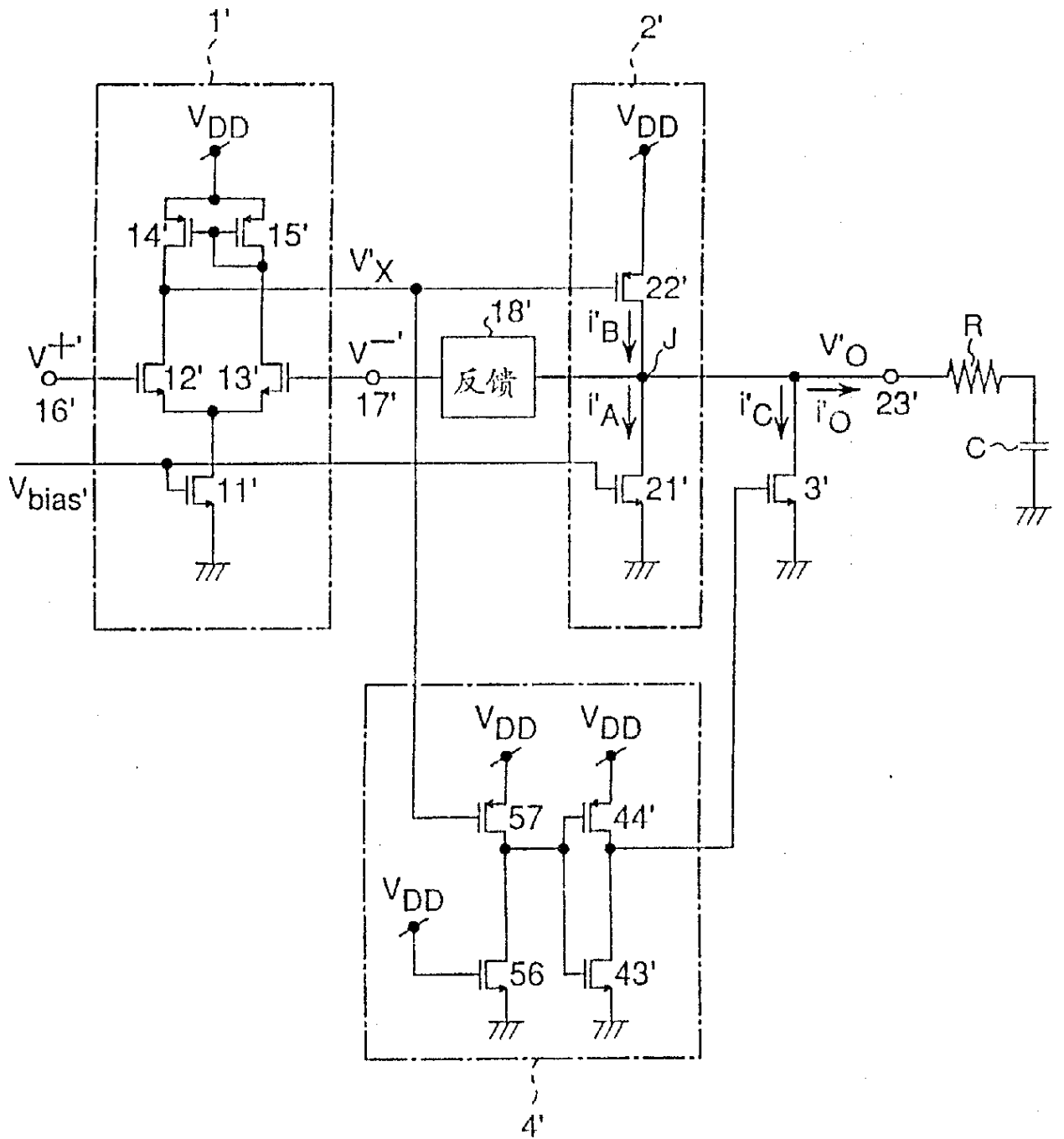


图 8

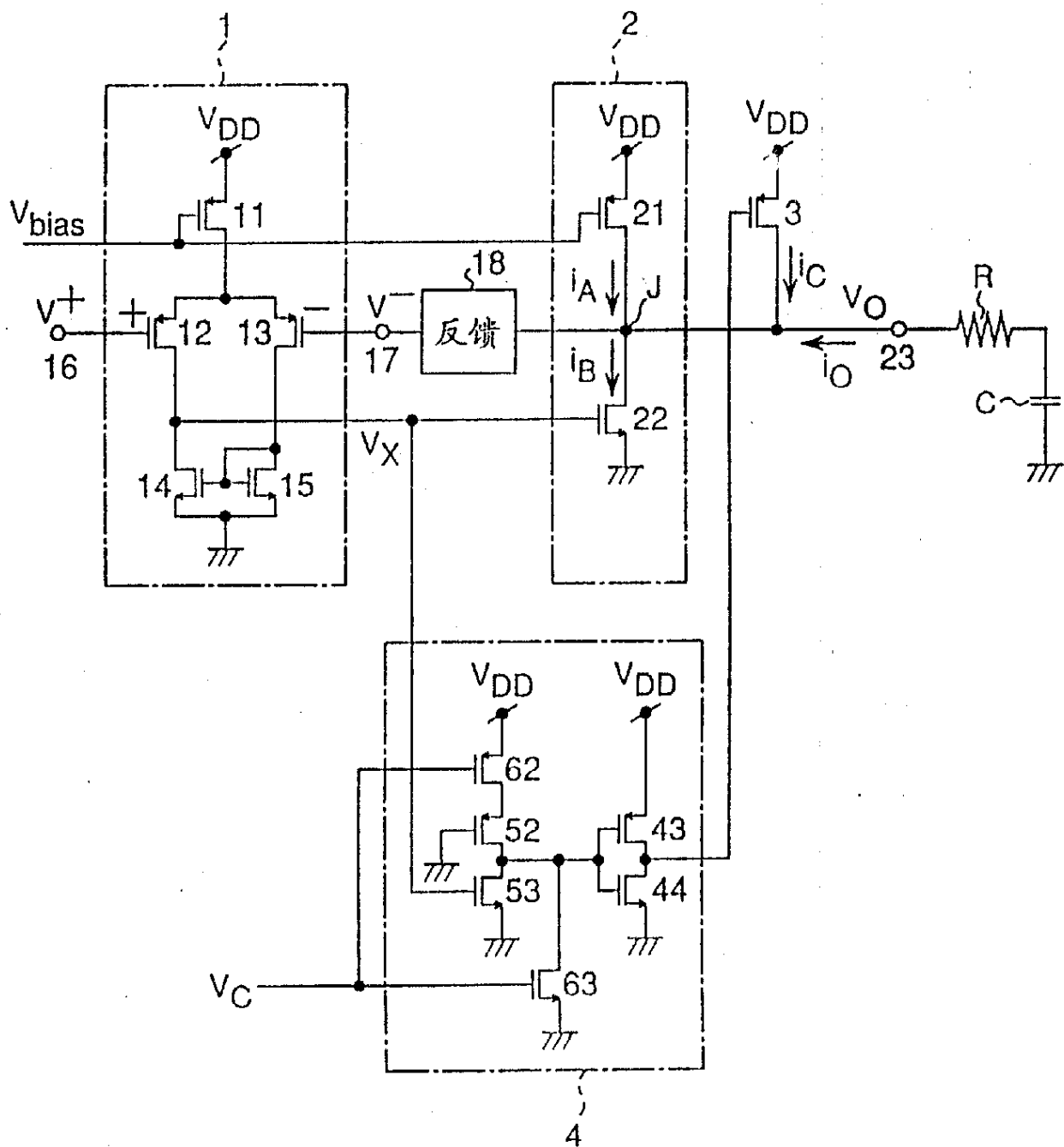


图 9

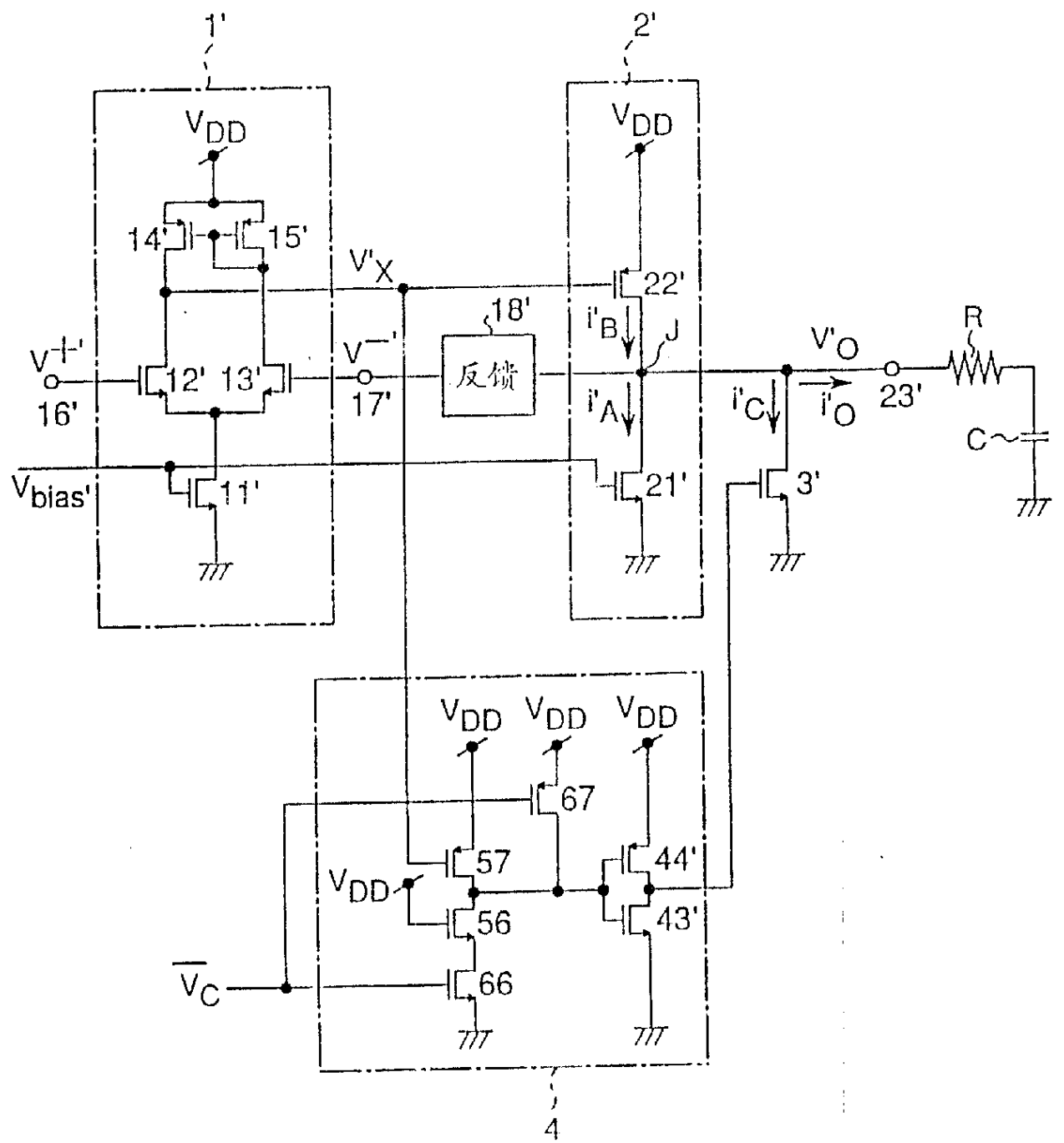


图 10

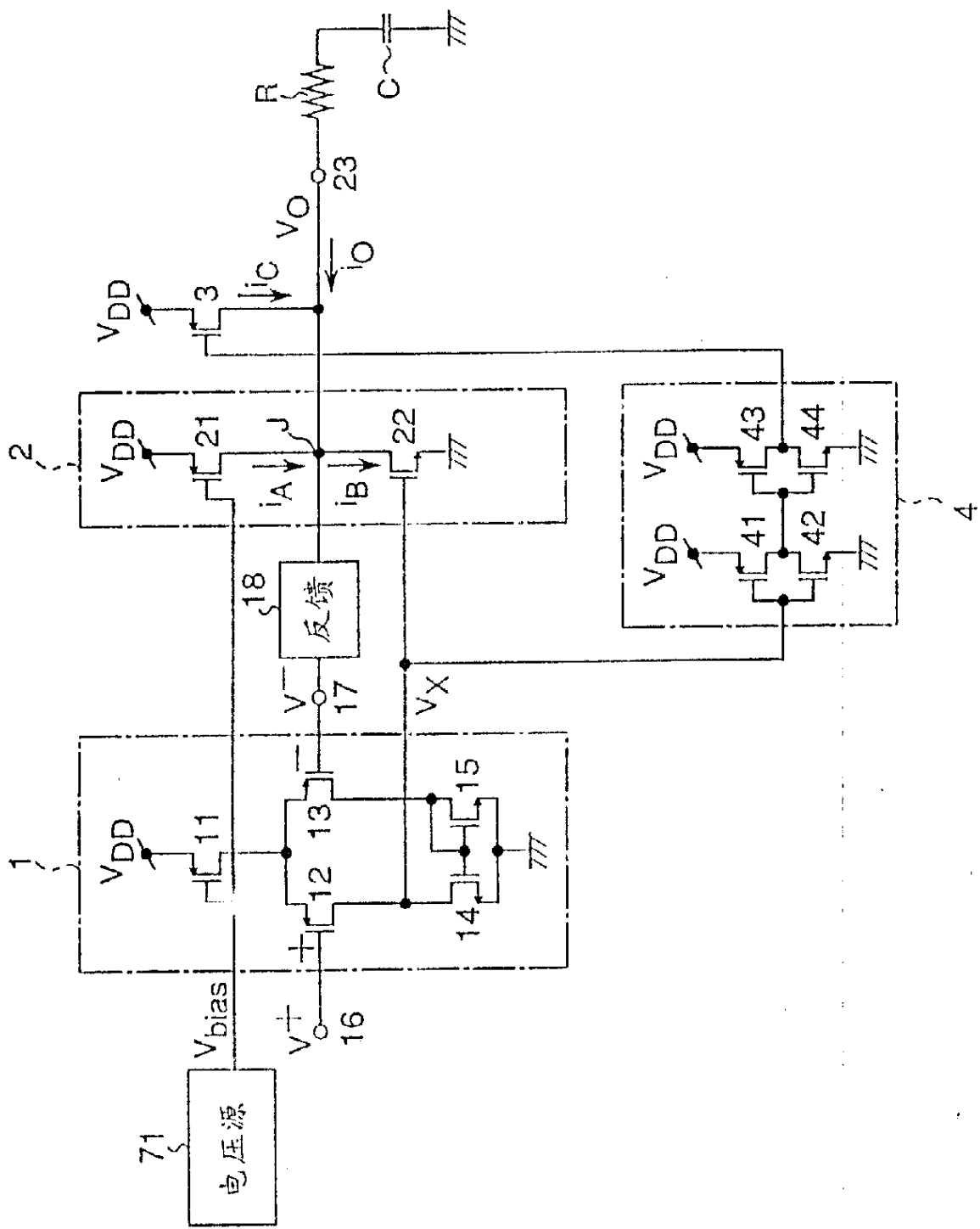


图 11

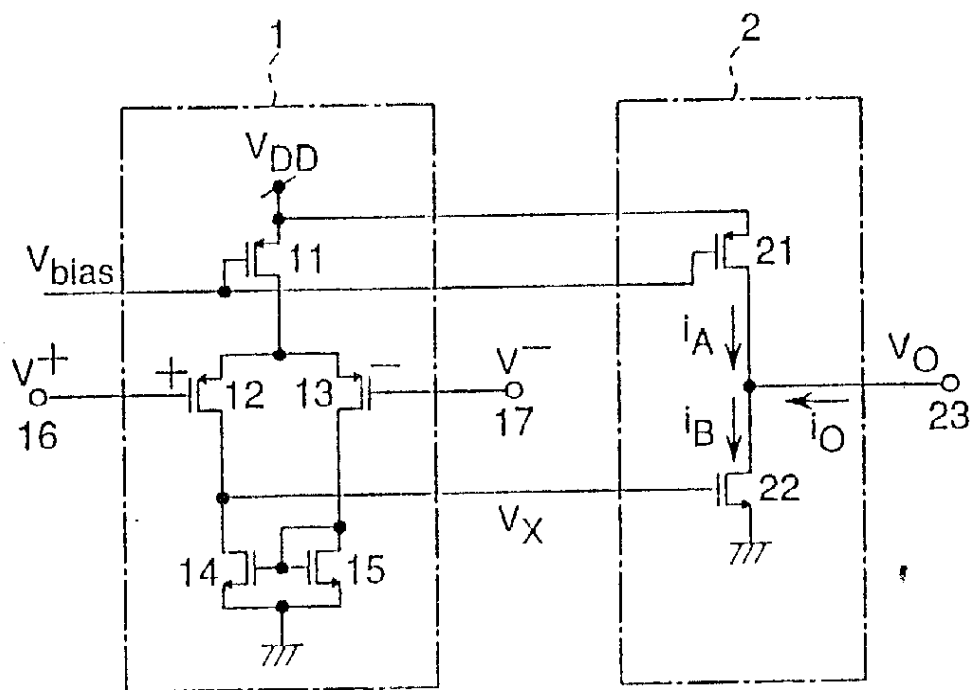


图 12  
已有技术

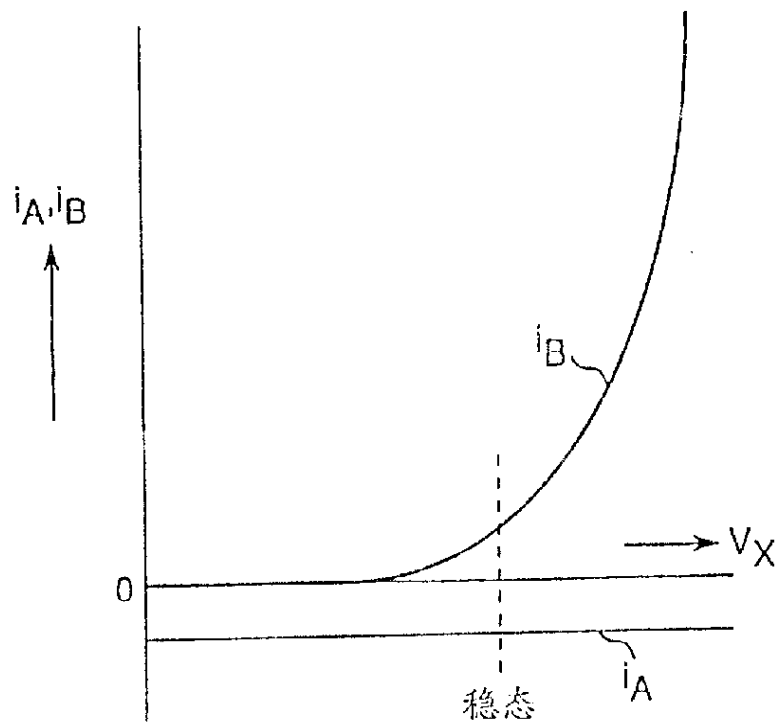


图 13  
已有技术

图 14A  
已有技术

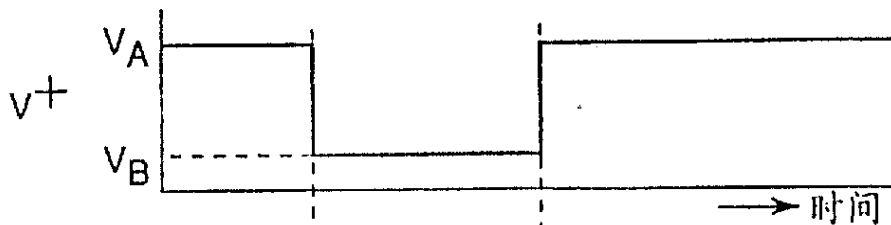


图 14B  
已有技术

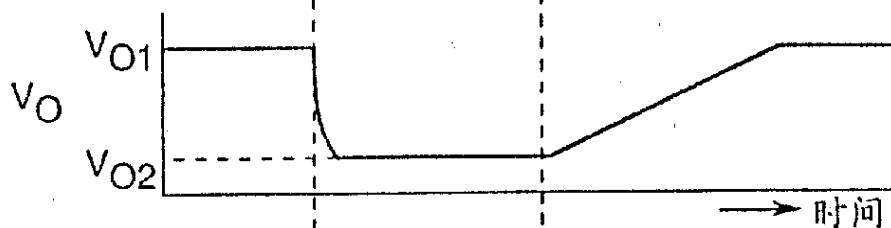


图 14C  
已有技术

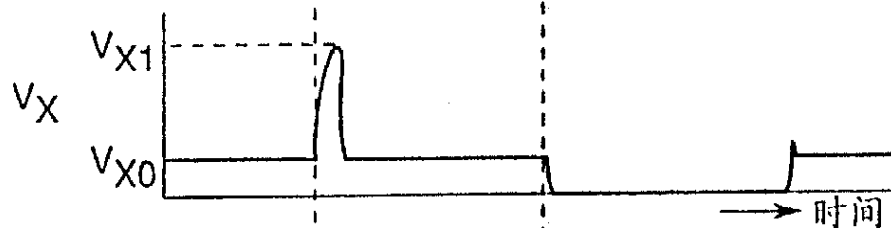


图 14D  
已有技术

