

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年9月30日(30.09.2021)

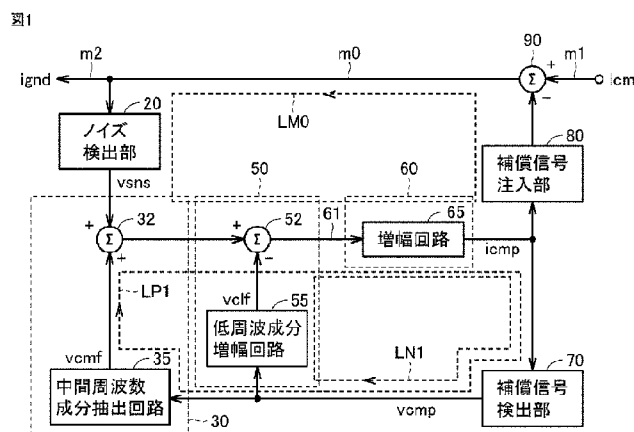


(10) 国際公開番号
WO 2021/192042 A1

- (51) 国際特許分類:
H02M 1/12 (2006.01) H02M 7/48 (2007.01)
G05F 1/10 (2006.01)
- (21) 国際出願番号: PCT/JP2020/013042
- (22) 国際出願日: 2020年3月24日(24.03.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 長澤 忍 (NAGASAWA, Shinobu); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人:特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

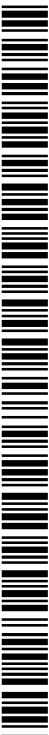
(54) Title: NOISE REDUCTION DEVICE

(54) 発明の名称: ノイズ低減装置



- 20 Noise detection unit
- 35 Intermediate frequency component extraction circuit
- 55 Low frequency component amplifying circuit
- 65 Amplifying circuit
- 70 Compensation signal detection unit
- 80 Compensation signal injection unit

(57) **Abstract:** A compensation signal generation unit (60) generates, on the basis of a detection signal (vsns) of a noise detection unit (20), a compensation signal (icmp) for compensating electromagnetic noise on a connection line (m0). A compensation signal injection unit (80) injects the compensation signal (icmp) to the connection line (m0). A compensation signal detection unit (70) outputs the detected signal (vcmp) of the compensation signal (icmp). A low frequency component subtraction unit (50) amplifies a predetermined first frequency region component of the detected signal (vcmp) and negatively feeds back the amplified first frequency region component to the compensation signal generation unit (60). An intermediate frequency component adding unit (30) positively feeds back a predetermined second frequency component of the detection signal (vsns), which is higher than the first frequency region, to the compensation signal generation unit (60).



WO 2021/192042 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

(57) 要約 : 補償信号生成部 (60) は、ノイズ検出部 (20) の検出信号 (vsn_s) に基づいて、接続線 (m0) 上の電磁ノイズを相殺するための補償信号 (icm_p) を生成する。補償信号注入部 (80) は、補償信号 (icm_p) を接続線 (m0) に注入する。補償信号検出部 (70) は、補償信号 (icm_p) の検出信号 (vc_mp) を出力する。低周波成分減算部 (50) は、検出信号 (vc_mp) のうちの、予め定められた第1の周波数領域の成分を増幅して補償信号生成部 (60) に負帰還する。中間周波数成分加算部 (30) は、検出信号 (vsn_s) のうちの、第1の周波数領域よりも高い、予め定められた第2の周波数の成分を補償信号生成部 (60) に正帰還する。

明 細 書

発明の名称：ノイズ低減装置

技術分野

[0001] 本開示は、ノイズ低減装置に関する。

背景技術

[0002] パワーエレクトロニクス機器の広範な普及に伴い、パワーエレクトロニクス機器から発生する電磁ノイズ（以下、単にノイズとも表記）に起因する障害が増加している。ノイズの法規制は国際的に広がってきており、これまで以上に十分にノイズを低減することが求められている。

[0003] ノイズ低減手法の従来例として、トランジスタ及びオペアンプ等の能動素子を用いたノイズ低減装置（いわゆる、能動フィルタ）が公知である。能動フィルタの基本的な構成としては、通常、主回路に存在する低減対象のノイズを検出する機能、検出されたノイズを低減するための補償電圧又は補償電流を能動素子により生成する機能、及び、生成された補償電圧又は補償電流を主回路に注入する機能が必要である。

[0004] 特開2002-10650号公報（特許文献1参照）には、コモンモード電流を低減するための能動フィルタとして、コモンモード電流をモニタする変流器の出力が入力される緩衝増幅器を含む能動フィルタによって、補償電流を発生させる構成が開示される。

先行技術文献

特許文献

[0005] 特許文献1：特開2002-10650号公報

発明の概要

発明が解決しようとする課題

[0006] 特許文献1に記載の構成では、能動素子（オペアンプ）の入力バイアス電流を調整する手法が提案されており、これにより能動素子のオフセット信号を補償できる。

- [0007] しかしながら、特許文献1では、補償電流に生じる位相遅れによってノイズを増幅する信号の抑制方法については言及されていない。又、特許文献1にも記載されるように、能動フィルタのノイズ低減に係る制御方式には、フィードバック制御方式と、フィードフォワード制御方式とが存在する。
- [0008] 各制御方式に対する位相遅れの影響を考えると、フィードフォワード制御方式では、位相遅れに起因するノイズ増幅信号は、そのまま主回路に存在するノイズを増幅させるに留まる。これに対して、フィードバック制御方式では、位相遅れに起因するノイズ増幅信号は、ノイズの正帰還をもたらし、能動フィルタを発振させて動作を不安定にさせることが懸念される。このため、フィードバック制御方式では、特に、位相遅れに起因するノイズ増幅信号の抑制が望まれる。
- [0009] 又、フィードバック制御方式の能動フィルタでは、ノイズ低減効果を高めるためにはフィードバックループのゲインを大きくすることが求められるが、当該ゲインの増大は、位相遅れに起因するノイズ増幅信号についても増大させる虞がある。このため、フィードバック制御方式の能動フィルタでは、発振を抑制しつつ、高いノイズ低減効果を得ることが困難な傾向にある。
- [0010] 本開示は、上記課題に着目してなされたものであり、本開示の目的は、安定度が高く、かつ、高いノイズ低減効果を備えたフィードバック制御方式のノイズ低減装置を提供することである。

課題を解決するための手段

- [0011] 本開示のある局面によれば、ノイズ低減装置は、ノイズ検出部と、補償信号生成部と、補償信号注入部と、補償信号検出部と、低周波成分減算部と、中間周波数成分加算部とを備える。ノイズ検出部は、接続線上の電磁ノイズを検出する。補償信号生成部は、ノイズ検出部の検出信号に基づいて、電磁ノイズを相殺するための補償信号を生成する。補償信号注入部は、補償信号を接続線に注入する。補償信号検出部は、補償信号を検出する。低周波成分減算部は、補償信号検出部による検出信号のうちの、予め定められた第1の周波数よりも低い第1の周波数領域の第1の周波数成分を増幅して補償信号

生成部に負帰還する。中間周波数成分加算部は、補償信号検出部による検出信号のうちの、第1の周波数よりも高い予め定められた第2の周波数の成分を補償信号生成部に正帰還する。

発明の効果

[0012] 本開示によれば、ノイズ検出部によって検出された電磁ノイズを相殺するための補償信号を生成するフィードバック制御ループに対して、補償信号の低周波数の成分（第1の周波数成分）を抑制するための負のマイナー帰還ループと、補償信号の第2の周波数の成分を増幅するための正のマイナー帰還ループとが作用することにより、当該第2の周波数のノイズの低減効果が高められ、かつ、安定度が高いフィードバック制御方式のノイズ低減装置を実現することができる。

図面の簡単な説明

- [0013] [図1]実施の形態1に係るノイズ低減装置の制御ブロック図である。
[図2]実施の形態2に係るノイズ低減装置の制御ブロック図である。
[図3]図2の制御ブロック図をハードウェアで実現するための電気回路図である。
[図4]図3に示されたノイズ低減装置のメジャー帰還ループの一巡伝達関数を評価するための電気回路図である。
[図5]図3に示されたノイズ低減装置のマイナー帰還ループの一巡伝達関数を評価するための電気回路図である。
[図6]実施の形態2に係るノイズ低減装置のメジャー帰還ループの一巡伝達関数の解析結果を示すグラフである。
[図7]実施の形態2に係るノイズ低減装置のマイナー帰還ループの一巡伝達関数の解析結果を示すグラフである。
[図8]実施の形態3に係るノイズ低減装置のマイナー帰還ループの一巡伝達関数の解析結果を示すグラフである。
[図9]実施の形態3に係るノイズ低減装置のメジャー帰還ループの一巡伝達関数の解析結果を示すグラフである。

[図10]実施の形態4に係るノイズ低減装置のマイナー帰還ループの一巡伝達関数の解析結果を示すグラフである。

[図11]実施の形態4に係るノイズ低減装置のメジャー帰還ループの一巡伝達関数の解析結果を示すグラフである。

[図12]実施の形態4に係るノイズ低減装置によるノイズ低減効果の実測結果を示すグラフである。

[図13]実施の形態4に係るノイズ低減装置での補償信号の実測波形例である。

発明を実施するための形態

[0014] 以下に、本開示の実施の形態について、図面を参照して詳細に説明する。なお、以下では、図中の同一又は相当部分には同一符号を付して、その説明は原則的に繰返さないものとする。

[0015] 又、以下に示す実施の形態は、本開示の技術的思想を具体化するための装置や方法を例示するものであって、本開示の技術的思想は、構成部品の材質、形状、構造、配置等を下記のものに特定するものでない。本開示の技術的思想は、特許請求の範囲に記載された請求項が規定する技術的範囲において、種々の変更を加えることができる。

[0016] 実施の形態1.

図1は、実施の形態1に係るノイズ低減装置の制御ブロック図である。

[0017] 図1を参照して、実施の形態1に係るノイズ低減装置10は、ノイズ検出部20、中間周波数成分加算部30、低周波成分減算部50、補償信号生成部60、補償信号検出部70、補償信号注入部80、及び、接続線m0を備える。

[0018] 接続線m0は、減算器タイプの演算子90を介して、ノイズ源電流 i_{cm} を入力するノイズ源電流入力線m1と接続される。補償信号注入部80は、減算器タイプの演算子90を介して接続線m0と接続される。

[0019] ノイズ検出部20は、減算器タイプの演算子90とともに接続線m0を挟み込む態様で、接続線m0と接続される。後述するように、ノイズ検出部2

0は、カレントトランス又はコンデンサによって構成することができる。更に、ノイズ検出部20は、接続線m0との接続側の反対側にて、漏洩ノイズ電流 $i_{gn d}$ を出力する漏洩ノイズ電流出力線m2と接続される。ノイズ検出部20は、接続線m0の電流に応じて変化する検出電圧 $v_{s n s}$ を出力する。従って、検出電圧 $v_{s n s}$ には、電磁ノイズ成分が含まれている。

[0020] 中間周波数成分加算部30は、加算器タイプの演算子32と、中間周波数成分抽出回路35とを含む。中間周波数成分加算部30は、低周波成分減算部50内の減算器タイプの演算子52を介して、補償信号生成部の入力線61と接続される。

[0021] 低周波成分減算部50は、減算器タイプの演算子52と、低周波成分増幅回路55とを含む。低周波成分増幅回路55は、減算器タイプの演算子52を介して、補償信号生成部の入力線61と接続される。補償信号生成部60は、増幅回路65を含む。増幅回路65は、入力線61の電圧を増幅して、補償電流に相当する補償信号 $i_{c m p}$ を生成する。

[0022] 補償信号検出部70は、補償信号 $i_{c m p}$ に応じた補償信号検出電圧 $v_{c m p}$ を出力する。中間周波数成分加算部30は、補償信号検出電圧 $v_{c m p}$ のうちの予め定められた中間周波数の成分を抽出した出力信号 $v_{c m f}$ を生成する。同様に、低周波成分増幅回路55は、補償信号検出電圧 $v_{c m p}$ の低周波成分を抽出した出力信号 $v_{c l f}$ を生成する。

[0023] ノイズ低減装置10は、接続線m0、ノイズ検出部20、補償信号生成部60、補償信号注入部80、及び、減算器タイプの演算子90を経由する帰還ループLM0を形成する。以下では、この帰還ループを「メジャー帰還ループ」と定義する。

[0024] 当該メジャー帰還ループLM0では、減算器タイプの演算子90により負帰還が形成されるため、接続線m0に存在する電磁ノイズをゼロにするように、フィードバック制御がなされる。具体的には、ノイズ検出部20による検出電圧 $v_{s n s}$ に基づいて、電磁ノイズ成分を相殺するように、減算器タイプの演算子90によって注入される補償信号 $i_{c m p}$ が生成される。しか

しながら、実際には、上記メジャー帰還ループのゲインの大きさに応じて、残留偏差として電磁ノイズが接続線m0に残存する。

[0025] 補償信号検出部70からの補償信号検出電圧 v_{cmp} は、低周波成分増幅回路55に入力される。これにより、低周波成分減算部50は、低周波成分増幅回路55、減算器タイプの演算子52、補償信号生成部60、及び、補償信号検出部70を経由する帰還ループLN1を形成する。

[0026] 帰還ループLN1では、減算器タイプの演算子52により負帰還が形成されるため、以下では、当該帰還ループを「負のマイナー帰還ループ」と定義する。

[0027] 負のマイナー帰還ループLN1では、負帰還の形成により、当該負のマイナー帰還ループの一巡伝達関数（周波数特性）に応じた補償信号 i_{cmp} 中の低周波成分を0にするように、フィードバック制御が行われる。

[0028] 当該補償信号 i_{cmp} 中の低周波成分は、補償信号生成部60において、不要な電力消費の原因、或いは、電圧及び電流出力の振幅を狭める原因となる。更には、上記メジャー帰還ループにおいて正帰還を形成することで、閉ループ発振の原因となることも懸念される。

[0029] 従って、負のマイナー帰還ループLN1によって、補償信号 i_{cmp} 中の低周波成分を低減することは、上記メジャー帰還ループLM0において、不要な電力消費の抑制、並びに、電圧及び電流出力の振幅の確保、及び、閉ループ発振の抑制による動作安定度の向上という効果をもたらすことができる。

[0030] 補償信号検出部70からの補償信号検出電圧 v_{cmp} は、中間周波数成分抽出回路35に入力される。これにより、中間周波数成分加算部30は、中間周波数成分抽出回路35、加算器タイプの演算子32、補償信号生成部60、及び、補償信号検出部70を経由する、帰還ループLP1を形成する。

[0031] 帰還ループLP1では、加算器タイプの演算子32により正帰還が形成されるため、以下では、当該帰還ループを「正のマイナー帰還ループ」と定義する。正のマイナー帰還ループLP1では、正帰還の形成により、当該正の

マイナー帰還ループの一巡伝達関数（周波数特性）に応じた上記補償信号 i_{cmp} 中の中間周波数成分を増幅するように、フィードバック制御が行われる。

[0032] 当該中間周波数は、正のマイナー帰還ループLP1の一巡伝達関数（周波数特性）の調整により、可変に設定することができる。従って、中間周波数が、ノイズ低減対象の任意の周波数に設定されるように、正のマイナー帰還ループLP1の一巡伝達関数を調整することで、ノイズ低減装置10は、任意の周波数で高いノイズ低減効果を発揮することができる。

[0033] 但し、正のマイナー帰還ループLP1の利得は、一般的には、1未満とする必要があることが知られている。当該利得が1以上の場合には、正のマイナー帰還ループLP1が閉ループ発振を生じることにより、補償信号生成部60等に入力限界値以上の信号が入力されることになり、所望のノイズ低減動作が実現できなくなる虞があるからである。

[0034] このように、ノイズ低減装置10では、正のマイナー帰還ループLP1及び負のマイナー帰還ループLN1が作用する下で、メジャー帰還ループLM0によってノイズ相殺成分として作用する補償信号 i_{cmp} が生成される。これにより、補償信号 i_{cmp} は、正のマイナー帰還ループLP1によって、ノイズ低減対象の周波数（中間周波数）の成分が増幅され、かつ、負のマイナー帰還ループLN1によって、低周波成分が低減されるように生成されることになる。

[0035] 従って、実施の形態1に係るノイズ低減装置では、補償信号 i_{cmp} の低周波成分（オフセット成分を含む）の抑制によって、低電力消費化、及び、動作安定化を図った上で、中間周波数成分の増幅による高いノイズ低減効果を得ることができる。

[0036] 実施の形態2.

図2は、実施の形態2に係るノイズ低減装置10xの制御ブロック図である。実施の形態2に係るノイズ低減装置10xは、図1に示されたノイズ低減装置10の制御ブロックを、実装に適した構成に変形したものに相当する

- 。
- [0037] 図2を参照して、実施の形態2に係るノイズ低減装置10xは、図1に示されたノイズ低減装置10と比較して、以下の点で異なる。
- [0038] 補償信号生成部60は、増幅回路65に加えて、逆相変換要素66を更に有する。従って、図2において、補償信号生成部60から出力される補償信号icmpは、図1での補償信号icmpから位相が反転されている。
- [0039] 接続線m0には、図1での減算器タイプの演算子90に代えて、加算器タイプの演算子90xが配置される。従って、補償信号生成部60からの補償信号icmpは、加算器タイプの演算子90xを介して、接続線m0に注入される。
- [0040] 中間周波数成分加算部30は、中間周波数成分抽出回路35に加えて、位相反転要素33及び逆相変換要素34を更に含む。又、加算器タイプの演算子32に代えて、減算器タイプの演算子32xが配置される。中間周波数成分抽出回路35の出力信号vcmfは、逆相変換及び位相反転の後に、演算子32xの一侧に入力される。
- [0041] 低周波成分減算部50は、減算器タイプの演算子52及び低周波成分増幅回路55に加えて、逆相変換要素53を更に含む。低周波成分増幅回路55の出力信号vcifは、逆相変換後に、演算子52の一侧に入力される。
- [0042] 逆相変換要素34, 53, 66は、例えば、オペアンプやトランジスタにより構成された反転増幅回路を用いて構成することができる。又、位相反転要素33は、オペアンプやトランジスタの高周波における位相遅れの調整結果として生じる位相反転を利用して、構成することができる。
- [0043] 実施の形態2に係るノイズ低減装置10xの上記の点以外の構成は、図1に示されたノイズ低減装置10と同様であるので、詳細な説明は繰り返さない。
- [0044] 実施の形態2に係るノイズ低減装置10xでは、図1の制御構成と比較して、補償信号生成部60からの補償信号icmpの位相が反転されている。しかしながら、補償信号icmpは、接続線m0に対して、図1での減算器

タイプの演算子90に代えて、加算器タイプの演算子90xを介して注入される。このため、接続線m0に注入される補償信号icmpは、図1及び図2の間で同じ位相であることが理解される。

[0045] 一方、図2では、補償信号検出部70からの補償信号検出電圧vcmpについても、図1から位相が反転されている。しかしながら、低周波成分減算部50では、低周波成分増幅回路55の出力信号vcifは、逆相変換後に減算器タイプの演算子52（一側）に入力される。従って、演算子52での演算に作用する補償信号検出電圧vcmpの符号（正／負）は、図1及び図2で同じであることが理解される。

[0046] 中間周波数成分加算部30では、図1から位相が反転された補償信号検出電圧vcmpから中間周波数成分抽出回路35が生成した出力信号vcmfは、逆相変換後、更に位相反転されて、減算器タイプの演算子32x（一側）に入力される。このため、図1の演算子32（加算器タイプ）と、図2の演算子32x（減算器タイプ）との間で、演算に作用する補償信号検出電圧vcmpの符号（正／負）は同じであることが理解される。

[0047] このように、図2と、図1との間で、演算子90、90x、演算子52、及び、演算子32、32xのそれぞれでの演算で作用する、補償信号icmp、中間周波数に係る出力信号vcmf、及び、低周波に係る出力信号vcifの符号は同じである。従って、図2のノイズ低減装置10xと、図1のノイズ低減装置10とでは、同一の制御内容が実現されることが理解される。

[0048] 実施の形態2に係るノイズ低減装置10xでは、低周波成分減算部50内の演算子52、及び、中間周波数成分加算部30内の演算子32xを、共に減算器タイプで構成できるので、ハードウェア実装時に共通の回路にまとめることが可能となる。

[0049] 又、後述するように、接続線m0に対して加算器タイプの演算子90xを適用することで、補償信号注入部80を構成するハードウェアの選択肢が増加する。

- [0050] 図3は、図2に示されたノイズ低減装置10xの制御ブロック図をハードウェアで実現するための電気回路図である。
- [0051] 図3を参照して、実施の形態2に係るノイズ低減装置10xは、接続線m0、ノイズ検出部20、補償信号生成部60、補償信号注入部80、補償信号検出部70、及び、中間周波数成分加算部30及び低周波成分減算部50の機能を有する兼用回路100を備える。
- [0052] ノイズ源電流入力線m1には、図1に示したノイズ源電流 i_{cm} を発生するノイズ源回路11が接続される。ノイズ源回路11は、例えば、インバータ回路であり、電力変換のための半導体素子のスイッチングによってノイズ源電流を発生させてしまう。
- [0053] 漏洩ノイズ電流出力線m2には、ノイズ漏洩回路12が接続される。ノイズ漏洩回路12は、ノイズの流入による誤動作が懸念される回路群を総称するものであり、例えば、IC (Integrated Circuit)、或いは、当該ICへの給電経路を構成する系統電源等である。
- [0054] 例えば、同一の系統電源に接続された2個の電気機器の間で、一方の電気機器において、系統電源の電圧を整流回路でAC/DC変換した後に、DC/AC変換するインバータ回路からモータ等の負荷に電力が供給される構成を想定する。このような構成では、当該一方の電気機器のインバータ回路がノイズ源回路11となり、当該インバータ回路が発生したノイズが、整流回路及び系統電源を經由して、他方の電気機器の構成要素であるノイズ漏洩回路12（例えば、IC等）に流入することで誤動作等が発生することが懸念されることになる。
- [0055] 以下、本実施の形態では、ノイズ低減装置が単相交流系統に接続される場面を想定して、接続線m0、ノイズ源電流入力線m1、及び、漏洩ノイズ電流出力線m2を2線として表記する。
- [0056] ノイズ検出部20は、カレントトランス21で構成される。カレントトランス21は、接続線m0に介挿された一次巻線21y、21zと、二次巻線21xとを有する。一次巻線21y、21zと、二次巻線21xとの間は磁

気結合されており、接続線m0に流れる電流に従って変化する電圧が、図1に示された検出電圧 v_{sn} として、二次巻線21xに生じる。検出電圧 v_{sn} には、接続線m0の電流中の電磁ノイズ成分を反映した電圧成分が含まれることになる。

[0057] 補償信号注入部80は、互いに磁気結合する、一次巻線81x及び二次巻線81y, 81zを有するカレントトランスで構成される。二次巻線81y及び81zは、接続線m0に介挿される。一次巻線81xには、補償信号生成部60の出力電流である、補償信号 i_{cmp} が流れる。

[0058] これにより、補償信号（電流） i_{cmp} に応じた交流電圧を、二次巻線81y, 81zに発生させることで、図1及び図2で説明した、接続線m0に対する補償信号 i_{cmp} の注入が実現される。尚、図1及び図2の信号注入部80と接続された演算子90又は90xの符号（正／負）は、一次巻線81xと、二次巻線81y, 81zとの間の磁気結合の極性によって作り分けすることができる。

[0059] 尚、図示による説明は省略するが、ノイズ検出部20は、公知のように、コンデンサによって構成することも可能である。又、信号注入部80についても、加算器タイプの演算子90xを用いる図2の制御構成とすることで、コンデンサを適用することが可能となる。

[0060] 補償信号生成部60は、差動反転増幅回路150と、エミッタフォロワ180とを含む。差動反転増幅回路150は、オペアンプ170と、オペアンプ170の位相調整回路160とを有する。位相調整回路160は、負入力抵抗161、帰還抵抗163、及び、帰還容量164を有する。更に、オペアンプ170の入力端子（+側）には、正入力抵抗162が接続される。位相調整回路160は、オペアンプ170の入力端子（-側）と出力端子との間に接続される。位相調整回路160によって、差動反転増幅回路150の入出力間の位相差を調整することができる。負入力抵抗161、帰還抵抗163、及び、帰還容量164によってローパスフィルタが構成される。

[0061] エミッタフォロワ180は、オペアンプ170の出力端子と接続された制

御電極を有するトランジスタ181及び182を有する。トランジスタ181及び182は、正の電源ノード(V+)及び負の電源ノード(V-)間に直列接続される。トランジスタ181及び182の接続ノードには、補償信号生成部60の出力である補償信号 i_{cmp} が生成される。トランジスタ181及び182の接続ノードと、グラウンド(GND)との間に、カレントトランス81の一次巻線 $81x$ を接続することで、図2に示したように、信号注入部80を介して、接続線 $m0$ に補償信号 i_{cmp} を注入することができる。

[0062] 尚、オペアンプ170として、電流駆動能力が高いパワーオペアンプを用いる場合には、エミッタフォロワ180の配置を省略することも可能である。或いは、差動反転増幅回路150について、オペアンプを用いずに、トランジスタを用いて構成することも可能である。

[0063] カレントトランス81の一次巻線 $81x$ とグラウンド(GND)の間には、補償信号検出部70を構成する検出抵抗71が接続される。これにより、検出抵抗71には、補償信号 i_{cmp} の電流値に比例する補償信号検出電圧 v_{cmp} が発生する。

[0064] 中間周波数成分加算部30及び低周波成分減算部50の機能を有する兼用回路100は、反転増幅回路110によって構成される。反転増幅回路110は、オペアンプ115と、オペアンプ115の位相調整回路120とを含む。位相調整回路120は、負入力抵抗121、帰還抵抗122、及び、帰還容量123を有する。位相調整回路120によって、反転増幅回路110の入出力間の位相差を調整することができる。負入力抵抗121、帰還抵抗122、及び、帰還容量123によってローパスフィルタが構成される。

[0065] オペアンプ115の入力端子間には、負入力抵抗121及び検出抵抗71が入力される。これにより、オペアンプ115の入力電圧が、補償信号検出電圧 v_{cmp} とされることで、図2に示されたように、補償信号検出電圧 v_{cmp} が、中間周波数成分加算部30及び低周波成分減算部50に入力されることになる。

- [0066] 又、反転増幅回路110の出力端子は、補償信号生成部60のオペアンプ170の入力端子(+側)に接続される。従って、差動反転増幅回路150は、ノイズ検出部20からの検出電圧 v_{sns} と、反転増幅回路110の出力信号との電圧差を増幅して、補償信号 i_{cmp} を生成する。これにより、補償信号 i_{cmp} のマイナーループが構成される。尚、図示は省略するが、反転増幅回路110についても、オペアンプを用いずに、トランジスタを用いて構成することも可能である。
- [0067] オペアンプ115, 170及びトランジスタ181, 182は、電源電圧 $V+$ (正電圧)、及び、 $V-$ (負電圧)の供給を受けて動作する。例えば、電源電圧 $V+$ 及び $V-$ は、グランド(GND)を介して直列接続される、正の直流電源 $PS+$ 、及び、負の直流電源 $PS-$ によって供給することができる。直流電源 $PS+$ 、 $PS-$ の各々は、正電圧を出力する直流安定化電源によって構成することが可能である。或いは、ノイズ漏洩回路12に流れる交流電流を整流して、図示しないスイッチング電源回路に供給することで、直流電源を得ることも可能である。
- [0068] 反転増幅回路110の反転増幅によって、図2中の逆相変換要素34, 53の両方の機能が実現される。同様に、差動反転増幅回路150の反転増幅によって、図2中の逆相変換要素66の機能が実現される。又、図2中の位相反転要素33の機能は、位相調整回路120の回路定数調整によって、反転増幅回路110の位相遅れを調整することで実現される。具体的には、中間周波数に対応する周波数成分に対して、 -180° の位相遅れを付与することで実現できる。
- [0069] 図3の構成においても、ノイズ低減装置10xは、接続線m0、ノイズ検出部20、補償信号生成部60、補償信号注入部80を介して、メジャー帰還ループLM0を形成する。当該メジャー帰還ループLM0では、差動反転増幅回路150により負帰還を形成するため、接続線m0に存在する電磁ノイズをゼロにするように、フィードバック制御が実行される。いかながら、上述の様に、実際の制御動作では、メジャー帰還ループLM0のゲインの

大きさに応じて、残留偏差として電磁ノイズが接続線 $m0$ に残存する。

- [0070] メジャー帰還ループ $LM0$ のゲインは、ノイズ検出部 20 における一次巻線 $21y$, $21z$ と二次巻線 $21x$ との巻数比の設定、又は、補償信号生成部 60 における差動反転増幅回路 150 のゲイン調整によって、大きくすることができる。
- [0071] 中間周波数成分加算部 30 及び低周波成分減算部 50 を一体的に構成する反転増幅回路 110 と、補償信号生成部 60 と、補償信号検出部 70 とを介して、マイナー帰還ループを形成する。
- [0072] 上記マイナー帰還ループは負帰還を形成するため、当該マイナー帰還ループの一巡伝達関数（周波数特性）に応じた補償信号 $icmp$ 中の低周波成分をゼロにするように、フィードバック制御が行われる。
- [0073] 更に、上記マイナー帰還ループは、上記マイナー帰還ループの一巡伝達関数（周波数特性）に応じて、ある周波数以上で位相反転した信号を生成することで正帰還を形成する。この正帰還により、上記マイナー帰還ループの一巡伝達関数（周波数特性）に応じた補償信号 $icmp$ 中の中間周波数成分を増幅するように、フィードバック制御を行うことができる。
- [0074] 即ち、図3における、反転増幅回路 110 、補償信号生成部 60 、及び、補償信号検出部 70 を経由する上記マイナー帰還ループでは、当該マイナー帰還ループの一巡伝達関数（周波数特性）のそれぞれ異なる周波数領域を用いて、図1及び図2での、中間周波数に対する正のマイナー帰還ループ $LP1$ 、及び、低周波成分に対する負のマイナー帰還ループ $LN1$ を等価的に形成することが可能となる。
- [0075] 従って、等価的に正のマイナー帰還ループが形成される周波数領域（中間周波数）が、ノイズ低減対象の任意の周波数と対応するように、マイナー帰還ループの一巡伝達関数（周波数特性）を調整することで、任意の周波数で高いノイズ低減効果を発揮することができる。但し、実施の形態1でも説明した様に、正のマイナー帰還ループのゲインは1未満とする必要がある。上記ゲインが1以上の場合には、上記正帰還に閉ループ発振が生じるためであ

る。

[0076] 又、補償信号 i_{cmp} 中の低周波成分の周波数では、等価的に負のマイナー帰還ループが形成されるように、マイナー帰還ループの一巡伝達関数（周波数特性）を調整することができる。これにより、メジャー帰還ループ LMO における、不要な電力消費の抑制、並びに、電圧及び電流出力の振幅の確保、及び、閉ループ発振の抑制による動作安定化という効果をもたらすことができる。

[0077] 図3における上記マイナー帰還ループの一巡伝達関数（周波数特性）、正のマイナー帰還ループのゲイン、及び、中間周波数は、補償信号生成部60、補償信号検出部70、並びに、中間周波数成分加算部30及び低周波成分減算部50（反転増幅回路110）での回路定数の調整により、任意の特性に変更することができる。

[0078] 図4は、図3に示されたノイズ低減装置10xのメジャー帰還ループの一巡伝達関数を評価するための電気回路図である。

[0079] 図4を参照して、メジャー帰還ループ LMO の一巡伝達関数を評価するために、ノイズ検出部20と、補償信号生成部60中の負入力抵抗161との間の配線を開放して、電圧入力端子201及び電圧測定端子202とが設けられる。このような回路を解析対象とする回路シミュレーションによって、メジャー帰還ループの一巡伝達関数を求めた。

[0080] 具体的には、負入力抵抗161側に電圧入力端子201が設けられるとともに、ノイズ検出部20側に電圧測定端子202が設けられる。又、メジャー帰還ループの一巡伝達関数の評価時には、反転増幅回路110によるマイナー帰還ループは閉ループとした。電圧測定端子202には、反転増幅回路110によるマイナー帰還ループが付与された、補償信号生成部60によって生成される補償信号 i_{cmp} が注入された接続線m0の電流に応じた電圧が発生する。なお、本解析時には、主回路は非給電状態とした。図4で解析対象とされる上記メジャー帰還ループは「第1の帰還ループ」の一実施例に対応する。

- [0081] 図5は、図3に示されたノイズ低減装置10xのマイナー帰還ループの一巡伝達関数を評価するための電気回路図である。
- [0082] 図5を参照して、マイナー帰還ループの一巡伝達関数を評価するために、図4と同様に、ノイズ検出部20と、補償信号生成部60中の負入力抵抗161との間の配線に開放点300が設けられる。更に、補償信号注入部80（一次巻線81x）と、補償信号生成部60の出力ノードとの間の配線を開放して、電圧入力端子301及び電圧測定端子302とを設けた回路を、シミュレーションの解析対象とした。
- [0083] 具体的には、補償信号注入部80（一次巻線81x）に電圧入力端子301が設けられるとともに、補償信号生成部60側に電圧測定端子302が設けられる。この様に、マイナー帰還ループの一巡伝達関数の評価時には、メジャー帰還ループ及びマイナー帰還ループの両方を開ループとしている。なお、本解析時にも、主回路は非給電状態とした。図5で解析対象とされる上記マイナー帰還ループは「第2の帰還ループ」の一実施例に対応する。
- [0084] 図6は、実施の形態2に係るノイズ低減装置のメジャー帰還ループの一巡伝達関数の解析結果を示すグラフである。
- [0085] 図6(a)には、図2の制御ブロック図において、中間周波数成分加算部30及び低周波成分減算部50を取り去った、補償信号生成部60によるメジャー帰還ループのみに対する解析結果が示される。この解析対象は、図4の構成から反転増幅回路110を取り去った構成に相当する。図6(a)中において、特性線G-AFaは、周波数に対するゲイン特性を示し、特性線P-AFaは、周波数に対する位相特性を示す。以下では、図6(a)等での中間周波数成分加算部30及び低周波成分減算部50が適用されない構成を、「本実施の形態の適用前」の構成とも称する。
- [0086] これに対して、図6(b)には、中間周波数成分加算部30及び低周波成分減算部50を含む、図4の回路構成を解析対象とする解析結果が示される。図6(b)中において、特性線G-AFbは、メジャー帰還ループの周波数に対するゲイン特性を示し、特性線P-AFbは、メジャー帰還ループの

周波数に対する位相特性を示す。

[0087] 以下、メジャー帰還ループに係る特性線でのゲインは、図4の電圧測定端子202での測定電圧を、電圧入力端子201への入力電圧で除算した値のデシベル表示値で定義される。又、位相については、電圧測定端子202での測定電圧が、電圧入力端子201への入力電圧と完全に逆相となっている状態の位相を 0° と定義する。更に、電圧測定端子202での測定電圧の位相が、電圧入力端子201への入力電圧の位相より進んでいる状態を「位相が正」、測定電圧の位相が入力電圧の位相より遅れている状態を「位相が負」と定義する。

[0088] この定義より、一般的には、位相が -180° を上回り、かつ、 180° を下回るときには、メジャー帰還ループが負帰還を形成することで接続線m0に存在する電磁ノイズを0にするような、フィードバック制御が実行可能である。

[0089] 一方で、上記位相が -180° を下回るとき、又は、 180° を上回るときには、メジャー帰還ループは正帰還を形成することになる。正帰還を形成する周波数帯域にてメジャー帰還ループのゲインが0(dB)を上回るとき、メジャー帰還ループが閉ループ発振を生じることが一般的に知られている。

[0090] 図6(a)を参照して、特性線P-AFaの $-180^\circ \sim 180^\circ$ の位相範囲に対応して、約25(kHz)~20(MHz)の周波数範囲が、負帰還帯域となる。一方で、25(kHz)以下、及び、20(MHz)以上の周波数範囲は、正帰還帯域となる。

[0091] 特性線G-AFaから、本実施の適用前の解析結果では、図中に点線で囲んで表記する様に、25(kHz)近傍において、正帰還帯域は、ゲインが0(dB)を上回っている周波数領域を含んでいる。従って、当該周波数領域では、メジャー帰還ループが閉ループ発振を生じることが読み取れる。このため、本実施の形態の適用前の構成では、閉ループ発振を抑制しつつ、所望の周波数にて高いゲインを得ることは容易でないことが理解される。

- [0092] 図6 (b) を参照して、特性線 P - A F b から、図6 (a) で説明したのと同様に、正帰還帯域、及び、負帰還帯域が定められる。
- [0093] 特性線 G - A f b から、本実施の形態の構成では、反転増幅回路 1 1 0 (中間周波数成分加算部 3 0 及び低周波成分減算部 5 0) を配置することにより、図6 (a) と比較して、2 5 (k H z) 周辺のゲインピークを含む 1 0 0 (k H z) 以下の周波数領域でのゲインが低下していることが読み取れる。
- [0094] 特に、図中に点線で囲んで表記する様に、図6 (a) でのゲインピークに対応する 2 5 (k H z) 近傍では、ゲインが約 2 0 (d B) 低減しており、この結果、ゲインピークを 0 (d B) よりも低くできている。この結果、本実施の形態の構成では、メジャー帰還ループ中の閉ループ発振が抑制されていることが理解される。
- [0095] 又、特性線 G - A F b では、図6 (a) の特性線 G - A F a と比較すると、中間周波数成分加算部 3 0 及び低周波成分減算部 5 0 の効果により、1 5 0 k H z 周辺のゲインが選択的に、最大で 5 . 0 (d B) 程度増大されている。これにより、補償信号 i c m p 中では、中間周波数に相当する 1 5 0 (k H z) 周辺の周波数成分が高められる。この結果、中間周波数に対応する周波数成分のノイズ低減効果を高めることが期待できる。
- [0096] 尚、選択的にゲインを高める中間周波数 (上記 1 5 0 (k H z) 周辺) は、後述するように、回路素子の定数調整によって、マイナー帰還ループの一巡伝達関数 (周波数特性) を調整することで、任意の周波数に設計することが可能である。即ち、1 5 0 (k H z) 周辺以外の周波数領域に特化させて、ノイズ低減装置を設計することも可能である。
- [0097] 図7 は、実施の形態 2 に係るノイズ低減装置のマイナー帰還ループの一巡伝達関数の解析結果を示すグラフである。図7 中において、特性線 G - L M 2 は、マイナー帰還ループの周波数に対するゲイン特性を示し、特性線 P - L M 2 は、マイナー帰還ループの周波数に対する位相特性を示す。
- [0098] マイナー帰還ループに係る特性線でのゲインは、図5 の電圧測定端子 3 0

2での測定電圧を、電圧入力端子301への入力電圧で除算した値のデシベル表示値で定義される。又、位相については、メジャー帰還ループと同様に、電圧測定端子302での測定電圧が、電圧入力端子301への入力電圧と完全に逆相となっている状態の位相を 0° と定義する。同様に、入力電圧の位相に対して測定電圧の位相が進んでいる状態を「位相が正」、入力電圧の位相に対して測定電圧の位相が遅れている状態を「位相が負」と定義する。

[0099] 一般的には、位相が -180° を上回り、かつ、 180° を下回る範囲内であるとき、マイナー帰還ループは負帰還を形成し、ゲインに応じて補償信号 $i_{cmp} = 0$ にするようにフィードバック制御が行われる。従って、位相が $-180^\circ \sim 180^\circ$ となる周波数範囲の選択的な設定により、補償信号 i_{cmp} の任意の周波数帯域の成分を0にするようにフィードバック制御を行うことが可能である。

[0100] 一方で、位相が -180° を下回るとき、又は、 180° を上回るときには、マイナー帰還ループは正帰還を形成する。従って、正帰還を形成する周波数帯域にて、マイナー帰還ループのゲインが0 (dB)を上回るとき、マイナー帰還ループが閉ループ発振を生じることが一般的に知られている。

[0101] 一般的な負帰還におけるフィードバック制御は上述の通りであるが、発明者は、後述するように、位相が $-180^\circ \sim 180^\circ$ の範囲内であっても、 -180° 近傍、或いは、 180° 近傍では、制御対象を0にするようにフィードバック制御が行われず、反対に制御対象を増加させるようにフィードバック制御がなされることを確認している。本実施の形態では、ノイズ低減対象としたい中間周波数のゲイン及び位相をこのように設定することで、図1及び図2に示された中間周波数成分加算部30の機能が実現される。

[0102] 図7を参照して、特性線P-LM2において、位相が -180° を上回り、かつ、 180° を下回る1 (Hz) ~ 25 (MHz)の周波数範囲が負帰還帯域となり、位相が -180° を下回る25 (MHz)よりも高い周波数範囲が正帰還帯域となる。

[0103] 特性線G-LM2から、負帰還帯域のうち、特に、1 (Hz) ~ 100 (

k Hz) の帯域 (低周波領域) では、ゲインが 0 (dB) を上回っているのが理解される。これは、図 6 (b) の特性線 G-AFb において、図 6 (a) の特性線 G-AFa と比較して、メジャー帰還ループのゲインが 100 (k Hz) 以下の周波数領域で低下していることとも一致する。このように、反転増幅回路 110 の作用により、補償信号 icmp を生成するメジャー帰還ループに対して、低周波信号に対しては、等価的に負のマイナー帰還ループが形成されることになる。これにより、図 1 及び図 2 の低周波成分減算部 50 の機能が実現される。

[0104] 図 7 の特性線 G-LM2 及び P-LM2 では、マイナー帰還ループにおける 150 (k Hz) のゲインは約 -3.9 (dB) であり、位相は約 -150° である。このように、中間周波数 (150 (k Hz)) での位相を -180° に近づけた影響で、図 6 (b) に示した特性線 G-AFb では、上述したように、150 (k Hz) 周辺のゲインが選択的に高められて、最大 5.0 (dB) 増加している。

[0105] このように、反転増幅回路 110 の作用により、補償信号 icmp を生成するメジャー帰還ループに対して、中間周波数の成分について等価的に正のマイナー帰還ループが構成される。これにより、中間周波数成分加算部 30 の機能が実現されることで、当該 150 (k Hz) 周辺の周波数領域にて、高いノイズ低減効果を発揮することが期待できる。又、中間周波数 (150 (k Hz)) での位相を -180° に近づけることで、図 2 の位相反転要素 33 の機能が実現される。

[0106] このように、実施の形態 2 に係るノイズ低減装置では、中間周波数成分加算部 30 及び低周波成分減算部 50 によるマイナー帰還ループによって、低周波成分 (図 6 の例では、100 (k Hz) 以下の周波数領域) の低減と、中間周波数成分 (図 6 の例では、150 (k Hz) 周辺) の増幅とを行って、上述した効果を発揮することが可能となる。

[0107] 尚、本実施の形態では、上記低周波成分の境界とされた 100 (k Hz)

が「第1の周波数」の一実施例に対応し、中間周波数に相当する150 (kHz) が「第2の周波数」の一実施例に対応する。又、図3の回路構成例において、反転増幅回路110は、中間周波数成分加算部30及び低周波成分減算部50に共通の「反転増幅回路」の一実施例に対応する。更に、差動反転増幅回路150に設けられた位相調整回路160は「第1の位相調整回路」の一実施例に対応し、反転増幅回路110に設けられた位相調整回路120は「第2の位相調整回路」の一実施例に対応する。

[0108] 実施の形態3.

以降の実施の形態では、マイナー帰還ループの周波数特性の調整例を説明する。実施の形態3では、実施の形態2よりもマイナー帰還ループの位相を進める調整について説明する。

[0109] 図8は、実施の形態3に係るノイズ低減装置のマイナー帰還ループの一伝達関数の解析結果を示すグラフである。

[0110] 実施の形態3では、図3に示された実施の形態2に係るノイズ低減装置10xの電気回路を基に、補償信号生成部60中の差動反転増幅回路150の位相調整回路160、及び、反転増幅回路110（中間周波数成分加算部30及び低周波成分減算部50）の位相調整回路120を構成する回路素子定数の調整によって、マイナー帰還ループの位相が、図7の特性よりも進められている。

[0111] 図8を参照して、特性線G-LM3は、実施の形態3でのゲイン特性を示し、特性線P-LM3は、実施の形態3での位相特性を示す。特性線G-LM3及びP-LM3から、実施の形態3では、150 (kHz) におけるゲインは-9.8 (dB) であり、位相は-138° 程度である。

[0112] 従って、実施の形態2（図7）では、150 (kHz) におけるゲインが-3.9 (dB)、位相が-150° であったのと比較すると、実施の形態3では、ゲインが低下し、かつ、位相が-180° から離れていることが理解される。これにより、上述した、位相が-180° 近傍とされた周波数成分を増加させることによる、中間周波数（ここでは、150 (kHz) 周辺

)の増幅が殆ど行われなくなる。従って、実施の形態2とは異なり、中間周波数成分加算部30の機能が発揮されなくなる。

[0113] 図9は、実施の形態3に係るノイズ低減装置のメジャー帰還ループの一巡伝達関数の解析結果を示すグラフである。

[0114] 図9(a)には、図6(a)と同様に、本実施の形態の適用前、即ち、中間周波数成分加算部30及び低周波成分減算部50を取り去った、メジャー帰還ループのみに対する解析結果が示される。具体的には、図8で説明した、実施の形態3に係る回路定数の調整が行われた図4の電気回路において、反転増幅回路110を取り去った回路を解析対象とすることで、上記解析結果を得ることができる。

[0115] これに対して、図9(b)では、実施の形態3に係る回路定数の調整が行われた図4の電気回路を解析対象とする、本実施の形態の適用時の解析結果が示される。

[0116] 図9(a)中において、特性線G-AF3aは、周波数に対するゲイン特性を示し、特性線P-AF3aは、周波数に対する位相特性を示す。同様に、図9(b)中において、特性線G-AF3bは、メジャー帰還ループの周波数に対するゲイン特性を示し、特性線P-AF3bは、メジャー帰還ループの周波数に対する位相特性を示す。

[0117] 図9(a), (b)においても、特性線P-AF3a, P-AF3bでの位相と対応させて、負帰還帯域(概ね、25(kHz)~20(MHz))と、正帰還帯域(概ね25(kHz)以下、又は、20(MHz)以上)が存在する。

[0118] 特性線G-AF3a及びG-AF3bの比較から、150(kHz)を中心とする周辺の周波数領域では、反転増幅回路110(中間周波数成分加算部30及び低周波成分減算部50)の配置により、ゲインが最大で2.2(dB)程度増加している。このゲインの増加分は、実施の形態2での特性線G-AFa及びG-AFbの間での増加分(最大で5.0(dB)程度)に比較すると小さい。即ち、実施の形態2と比較すると、中間周波数成分加算

部30の機能が弱められている。

[0119] これは、上述した、マイナー帰還ループでの150 (kHz)におけるゲイン及び位相についての、実施の形態2及び3の間での違いに関する。即ち、実施の形態2及び3の間で150 (kHz)における位相を比較すると、実施の形態3の位相(-138°)の方が、実施の形態2の位相(-150°)よりも、-180°に対する余裕量大きい。このため、実施の形態2では、150 (kHz)周辺の周波数でのゲインが大きく増加した一方で、実施の形態3ではゲインの増加が抑えられたものと推定される。

[0120] 尚、図9 (b)の特性線G-AF3bからは、実施の形態3においても、実施の形態2と同様に、図9 (a)の特性線G-AF3aと比較して、25 (kHz)周辺のゲインピークを含む約100 (kHz)以下の周波数領域でのゲインが低減していることが読み取れる。従って、低周波成分減算部50による低周波成分(例えば、100 (kHz)以下の周波数領域)の低減効果については、実施の形態2及び実施の形態3は同等であることが理解される。

[0121] このように、実施の形態3に係るノイズ低減装置では、マイナー帰還ループの位相を進める調整により、低周波成分の低減効果を維持した上で、ゲイン抑制によって発振の抑制による回路動作の安定化を図ることができる。但し、中間周波数(150 (kHz))周辺の周波数成分のノイズ低減効果については、実施の形態2の方が高いことが理解される。

[0122] 実施の形態4.

実施の形態4では、実施の形態3とは反対に、実施の形態2よりもマイナー帰還ループの位相を遅らせる調整について説明する。

[0123] 実施の形態4においても、図3に示された実施の形態2に係るノイズ低減装置10xの電気回路を基に、位相調整回路160(差動反転増幅回路150内)、及び、位相調整回路120(反転増幅回路110内)を構成する回路素子定数の調整によって、マイナー帰還ループの位相が、図7の特性よりも遅延されている。

- [0124] 図10は、実施の形態4に係るノイズ低減装置のマイナー帰還ループの一巡伝達関数の解析結果を示すグラフである。
- [0125] 図10を参照して、特性線G-LM4は、実施の形態4でのゲイン特性を示し、特性線P-LM4は、実施の形態4での位相特性を示す。特性線G-LM4及びP-LM4から、実施の形態4では、150(kHz)におけるゲインは1.0(dB)であり、位相は -171° 程度である。従って、実施の形態2(図7)では、150(kHz)におけるゲインが -3.9 (dB)、位相が -150° であったのと比較すると、実施の形態3では、ゲインが上昇し、かつ、位相が -180° に近づいていることが理解される。
- [0126] 特に、200~400(kHz)の周波数領域が正帰還帯域となるような位相調整により、150(kHz)での位相を -180° に近接させている。更に、ゲインについても、僅かであるが0(dB)よりも高く設定されている。この結果、実施の形態4では、実施の形態3とは反対に、中間周波数成分加算部30の機能に対応する、中間周波数(150(kHz))周辺の周波数成分の増幅効果が高められる。尚、実施の形態4では、ゲインが0(dB)よりも僅かに高く設定された150(kHz)付近の位相が -180° に近いが -180° を下回っていないため、発振が生じない。
- [0127] 図11は、実施の形態4に係るノイズ低減装置のメジャー帰還ループの一巡伝達関数の解析結果を示すグラフである。
- [0128] 図11(a)には、図6(a)及び図9(a)と同様に、本実施の形態の適用前、即ち、中間周波数成分加算部30及び低周波成分減算部50を取り去った、メジャー帰還ループのみに対する解析結果が示される。具体的には、図10で説明した、実施の形態4に係る回路定数の調整が行われた図4の電気回路において、反転増幅回路110を取り去った回路を解析対象とすることで、上記解析結果を得ることができる。
- [0129] これに対して、図11(b)では、実施の形態4に係る回路定数の調整が行われた図4の電気回路を解析対象とする解析結果が示される。
- [0130] 図11(a)中において、特性線G-AF4aは、周波数に対するゲイン

特性を示し、特性線 P-AF4a は、周波数に対する位相特性を示す。同様に、図 11 (b) 中において、特性線 G-AF4b は、メジャー帰還ループの周波数に対するゲイン特性を示し、特性線 P-AF4b は、メジャー帰還ループの周波数に対する位相特性を示す。

[0131] 図 11 (a), (b) においても、特性線 P-AF4a, P-AF4b での位相と対応させて、負帰還帯域 (概ね、25 (kHz) 又は 50 (kHz) ~ 20 (MHz)) と、正帰還帯域 (25 (kHz) 以下、或いは、50 (kHz) 以下、又は、20 (MHz) 以上) が存在する。

[0132] 特性線 G-AF4a 及び G-AF4b の比較から、150 (kHz) を中心とする周辺の周波数領域では、反転増幅回路 110 (中間周波数成分加算部 30 及び低周波成分減算部 50) の配置により、ゲインが最大で 18.2 (dB) 程度増加している。このゲイン増加分は、実施の形態 2 での特性線 G-AF4a 及び G-AF4b の間でのゲイン増加分 (最大で 5.0 (dB) 程度) よりも大きい。

[0133] これは、上述した、マイナー帰還ループでの 150 (kHz) におけるゲイン及び位相についての、実施の形態 2 及び 4 の間での違いに関する。即ち、上述のように、150 (kHz) における位相を比較すると、実施の形態 4 の位相 (-171°) の方が、実施の形態 2 の位相 (-150°) よりも、 -180° に対する余裕量が小さい。このため、実施の形態 4 では、150 (kHz) 周辺の周波数でのゲインの増加作用が高められたものと推定される。

[0134] 尚、図 11 (b) の特性線 G-AF4b からは、実施の形態 4 においても、図 11 (a) の特性線 G-AF4a と比較して、25 (kHz) 周辺のゲインピークを含む約 100 (kHz) 以下の周波数領域でのゲインが低減していることが読み取れる。従って、低周波成分減算部 50 による低周波成分 (例えば、100 (kHz) 以下の周波数領域) の低減効果については、実施の形態 2 及び実施の形態 4 は同等であることが理解される。

[0135] このように、実施の形態 4 に係るノイズ低減装置では、マイナー帰還ルー

プの位相を遅らせる調整により、低周波成分の低減効果を維持するとともに、中間周波数（例えば、150（kHz））周辺の周波数成分のノイズ低減効果を高めることができる。

[0136] 実施の形態2～4で説明したように、本実施の形態に係るノイズ低減装置では、マイナー帰還ループの一巡伝達関数（周波数特性）の調整によって所望の特性を得ることができる。具体的には、位相調整回路120及び160の少なくとも一方での回路定数調整により、負のマイナー帰還ループが作用する周波数領域（低周波）、及び、正のマイナー帰還ループが作用する中間周波数を任意に設定することが可能である。

[0137] 特に、実施の形態4では、低周波成分の低減効果を維持するとともに、中間周波数成分（例えば、150（kHz））のノイズ低減効果を高めることが可能な構成例が示された。以下では、実施の形態4に係るノイズ低減装置を適用した実機実験の測定結果を例示する。

[0138] 図12は、実施の形態4に係るノイズ低減装置によるノイズ低減効果の実測結果を示すグラフである。

[0139] 図12の実機実験では、ノイズ源回路11（図3）として、図示しない、整流回路、インバータ回路、及び、モータを組み合わせたモータ駆動回路を適用した。更に、ノイズ漏洩回路12（図3）としては、ラインインピーダンス安定化回路網（LISN：Line Impedance Stabilization Network）を適用した。上記のようなノイズ源回路11及びノイズ漏洩回路12に対して、実施の形態4に係るノイズ低減装置を接続した構成において、ノイズ低減効果の実測実験を行った。

[0140] 図12の縦軸には、当該実験で測定された雑音端子電圧（dB μ V）、横軸には、周波数（Hz）が示される。尚、雑音端子電圧は、準尖頭値検波にて測定した。

[0141] 特性線CEaは、補償信号生成部60（差動反転増幅回路150及びエミッタフォロワ180）、並びに、中間周波数成分加算部30及び低周波成分減算部50（反転増幅回路110）を停止させた場合の雑音端子電圧測定結

果を示す。

- [0142] 一方で、特性線C E bは、補償信号生成部60（差動反転増幅回路150及びエミッタフォロワ180）、並びに、中間周波数成分加算部30及び低周波成分減算部50（反転増幅回路110）を動作させた、実施の形態4に係るノイズ低減装置の動作時における雑音端子電圧測定結果を示す。
- [0143] 特性線C E a及びC E bの比較から、補償信号生成部60、低周波成分減算部50、及び、中間周波数成分加算部30の動作に伴い、雑音端子電圧は、150（kHz）から2（MHz）までの周波数範囲で最大20（dB）低減していることが理解される。
- [0144] 図12の測定結果は、図11（b）に示されたメジャー帰還ループの一巡伝達関数（具体的には、特性線G-A F 4 b）とも対応している。又、特性線G-A F 4 bにおいてゲインが0（dB）以下となる2（MHz）超の周波数帯域では、図12の特性線C E a及びC E bの比較から、雑音端子電圧に有意な変化（即ち、実施の形態4に係るノイズ低減装置の動作による影響）は生じていないことが確認できる。
- [0145] 図13は、実施の形態4に係るノイズ低減装置での補償信号i c m pの実測波形例である。
- [0146] 図13においても、図12で接続したのと同様のノイズ源回路11及びノイズ漏洩回路12に対して、実施の形態4に係るノイズ低減装置を接続した構成において、補償信号i c m pを測定した。図13（a）及び（b）の各々において、横軸は時間軸であり、縦軸は、補償信号i c m pの電流値である。
- [0147] 図13（a）には、図11（a）でのシミュレーション条件と同様に、中間周波数成分加算部30及び低周波成分減算部50を除去した上で、発振が起こらないようにメジャー帰還ループの一巡伝達関数を調整したとき、即ち、本実施の形態の適用前での補償信号i c m pの波形が示される。
- [0148] これに対して、図13（b）には、図11（b）でのシミュレーション条件と同様に、中間周波数成分加算部30及び低周波成分減算部50を動作さ

せたとき、即ち、本実施の形態の適用時での補償信号 i_{cmp} の波形が示される。図 13 (b) の電流波形は、図 11 (a) の特性線 $G-AF4b$ 及び $P-AF4b$ の下での実測結果に相当する。

[0149] 図 13 (a) には、補償信号 (電流) i_{cmp} に、ゼロ点からのオフセット電流 I_{of} が発生している。発明者による実機実験での I_{of} の測定値は、 -400 (mA) 程度であった。このようなオフセット電流 I_{of} は、オペアンプ 170、又は、トランジスタ 181, 182 等で発生したオフセット電圧が、補償信号注入部 80 に印加されることに起因して発生する。特に、補償信号注入部 80 として、カレントトランスのような、低周波数において低インピーダンスの素子を使用した場合には、印加されるオフセット電圧が微小であっても、オフセット電流 I_{of} が比較的な大きな値となることが容易に推察される。

[0150] これに対して、図 13 (b) では、補償信号 i_{cmp} に、オフセット電流がほぼ発生していないことが確認できる。これは、反転増幅回路 110 (中間周波数成分加算部 30 及び低周波成分減算部 50) によって、低周波のオフセット電圧が補償されたことに起因する。上述のように、オフセットの低減により、不要な電力消費、及び、補償信号生成部 60 の出力電流及び電圧振幅の範囲の狭小化を抑制することができる。

[0151] このように、実施の形態 4 に係るノイズ低減装置による、オフセット信号の抑制及びノイズ低減の効果が、実機実験からも確認された。以上より、本実施の形態によれば、簡易な構成にて、オフセット信号及び発振を抑制しつつ、高いノイズ低減効果を備えたフィードバック制御方式のノイズ低減装置を実現することができる。

[0152] 尚、繰り返しになるが、ノイズ低減の対象となる中間周波数は、回路素子の定数調整によるマイナー帰還ループの一巡伝達関数 (周波数特性) の調整によって、任意の周波数に設計することが可能である。

[0153] 又、本実施の形態 (図 3) では、接続線 $m0$ 、ノイズ源電流入力線 $m1$ 、及び、漏洩ノイズ電流出力線 $m2$ を 2 線として表記したが、三相交流への適

用では、これらの $m_0 \sim m_2$ は3線となる。或いは、電力線ではなく、信号線に対してノイズ低減装置を適用する場合等には、 $m_0 \sim m_2$ は4線以上となる可能性もある。

[0154] 更に、本実施の形態に係るノイズ低減装置は、ノイズ源回路11及びノイズ漏洩回路12の間の電流経路の任意の箇所に接続することができる。又、ノイズ源回路11、及び、ノイズ漏洩回路12を特に限定することなく、低減対象とする周波数成分に対応させて中間周波数が適切に設定されるように、上述したマイナー帰還ループの一巡伝達関数（周波数特性）を調整することにより、オフセット信号及び発振の抑制とともに、当該周波数成分のノイズを低減することができる。

[0155] 尚、上述した各実施の形態では、位相調整回路120及び160の各々について、抵抗及び容量を組み合わせたローパスフィルタによる構成例を示したが、当該ローパスフィルタの回路定数の調整に加えて、オペアンプ115、170（差動反転増幅回路150又は反転増幅回路110をオペアンプではなくトランジスタで構成した場合には当該トランジスタ）の利得帯域幅積の調整を更に組み合わせることで、所望の周波数を得ることも可能である。或いは、上記オペアンプ及び／又はトランジスタの利得帯域幅積（GB積）を最適に選定することで、ローパスフィルタの配置を省略して、位相調整回路120、160を構成することも可能である。

[0156] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本開示による技術的範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0157] 10, 10x ノイズ低減装置、11 ノイズ源回路、12 ノイズ漏洩回路、20 ノイズ検出部、21, 81 カレントトランス、21x, 81y, 81z 二次巻線、21y, 21z, 81x 一次巻線、30 中間周波数成分加算部、32, 32x, 52, 90, 90x 演算子、35 中間

周波数成分抽出回路、50 低周波成分減算部、55 低周波成分増幅回路、60 補償信号生成部、61 入力線、65 増幅回路、70 補償信号検出部、71 検出抵抗、80 補償信号注入部、100 兼用回路、110 反転増幅回路、115, 170 オペアンプ、120, 160 位相調整回路、121, 161 負入力抵抗、122, 163 帰還抵抗、123, 164 帰還容量、150 差動反転増幅回路、162 正入力抵抗、180 エミッタフォロワ、181, 182 トランジスタ、201, 301 電圧入力端子、202, 302 電圧測定端子、300 開放点、LM0 メジャー帰還ループ、LN1, LP1 マイナー帰還ループ、icmp 補償信号、ign d 漏洩ノイズ電流、m0 接続線、m1 ノイズ源電流入力線、m2 漏洩ノイズ電流出力線、vcmp 補償信号検出電圧、vsn s 検出電圧（ノイズ検出部）。

請求の範囲

- [請求項1] 接続線上の電磁ノイズを検出するノイズ検出部と、
前記ノイズ検出部の検出信号に基づいて、前記電磁ノイズを相殺するための補償信号を生成する補償信号生成部と、
前記補償信号を前記接続線に注入する補償信号注入部と、
前記補償信号を検出する補償信号検出部と、
前記補償信号検出部による検出信号のうちの、予め定められた第1の周波数よりも低い第1の周波数領域の周波数成分を増幅して前記補償信号生成部に負帰還する低周波成分減算部と、
前記補償信号検出部による検出信号のうちの、前記第1の周波数よりも高い予め定められた第2の周波数の成分を前記補償信号生成部に正帰還する中間周波数成分加算部とを備える、ノイズ低減装置。
- [請求項2] 前記ノイズ検出部は、カレントトランス、又は、コンデンサを含み、
前記補償信号注入部は、カレントトランスを含む、請求項1記載のノイズ低減装置。
- [請求項3] 前記ノイズ検出部は、カレントトランス、又は、コンデンサを含み、
前記補償信号生成部は、前記ノイズ検出部の検出信号に基づく入力信号を増幅した信号を逆相変換して前記補償信号を出力するように構成され、
前記補償信号注入部は、カレントトランス、又は、コンデンサを含む、請求項1記載のノイズ低減装置。
- [請求項4] 前記低周波成分減算部は、前記補償信号検出部の前記検出信号のうちの前記第1の周波数領域の周波数成分を増幅した信号を、逆相変換後に前記補償信号生成部の入力に帰還するように構成され、
前記中間周波数成分加算部は、前記補償信号検出部の前記検出信号のうちの前記第2の周波数の成分を抽出した信号を、逆相変換し、更

に位相反転した後に前記補償信号生成部の入力に帰還するように構成される、請求項1記載のノイズ低減装置。

[請求項5]

前記補償信号生成部は、
前記補償信号を出力する差動反転増幅回路と、
前記差動反転増幅回路の入出力間の位相差を調整する第1の位相調整回路とを含み、

前記低周波成分減算部、及び、前記中間周波数成分加算部は、
前記補償信号検出部の前記検出信号を入力とし、前記差動反転増幅回路に入力される出力信号を生成する、共通の反転増幅回路と、

前記反転増幅回路の入出力間の位相差を調整する第2の位相調整回路とを含み、

前記差動反転増幅回路は、前記反転増幅回路の出力信号と、前記ノイズ検出部の検出信号との電圧差を増幅して前記補償信号を生成するように構成され、

前記差動反転増幅回路の入力と前記ノイズ検出部との間を開放した状態での、前記補償信号生成部、前記補償信号注入部、及び、前記ノイズ検出部による第1の帰還ループの一巡伝達関数のゲイン特性は、前記第1及び第2の位相調整回路の少なくとも一方によって、前記低周波成分減算部及び前記中間周波数成分加算部が配置されない場合と比較して、前記第1の周波数領域のゲインが減少するとともに、前記第2の周波数におけるゲインが増加するように調整される、請求項1又は4に記載のノイズ低減装置。

[請求項6]

前記第1の帰還ループの一巡伝達関数のゲイン特性は、正帰還帯域のゲインピークが0デシベルを下回るように調整される、請求項5記載のノイズ低減装置。

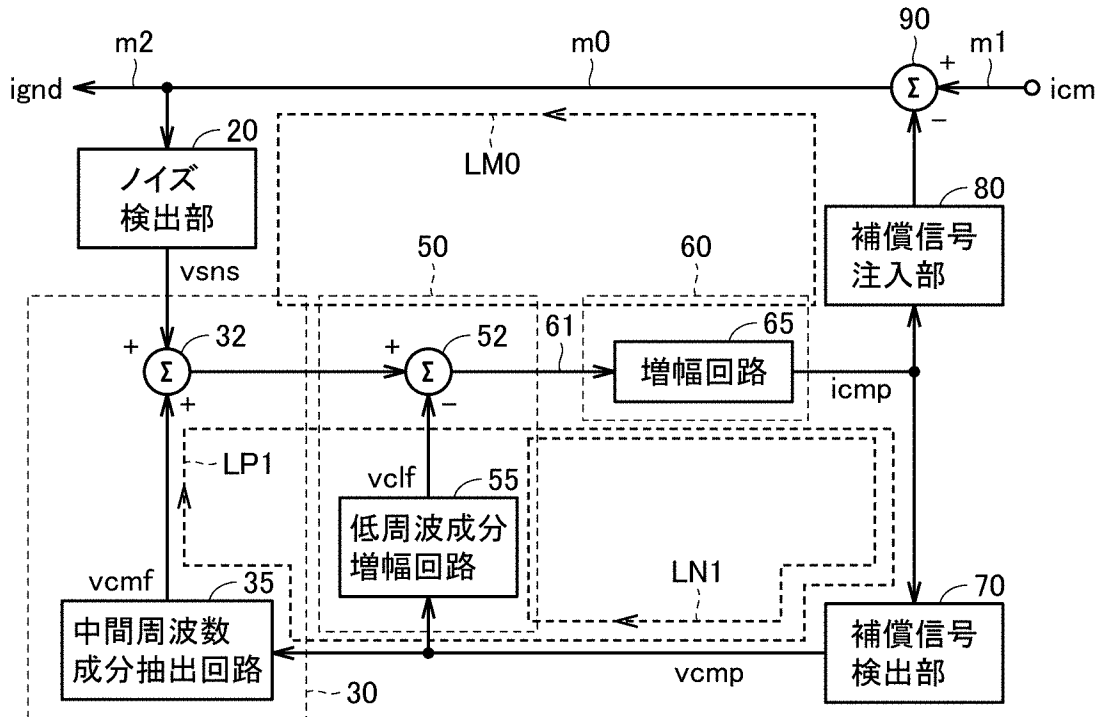
[請求項7]

前記第1及び第2の位相調整回路の各々は、抵抗素子及び容量素子の組み合わせによるローパスフィルタと、前記差動反転増幅回路又は前記反転増幅回路を構成するオペアンプ又はトランジスタの利得帯域

幅積との少なくとも一方によって構成される、請求項5記載のノイズ低減装置。

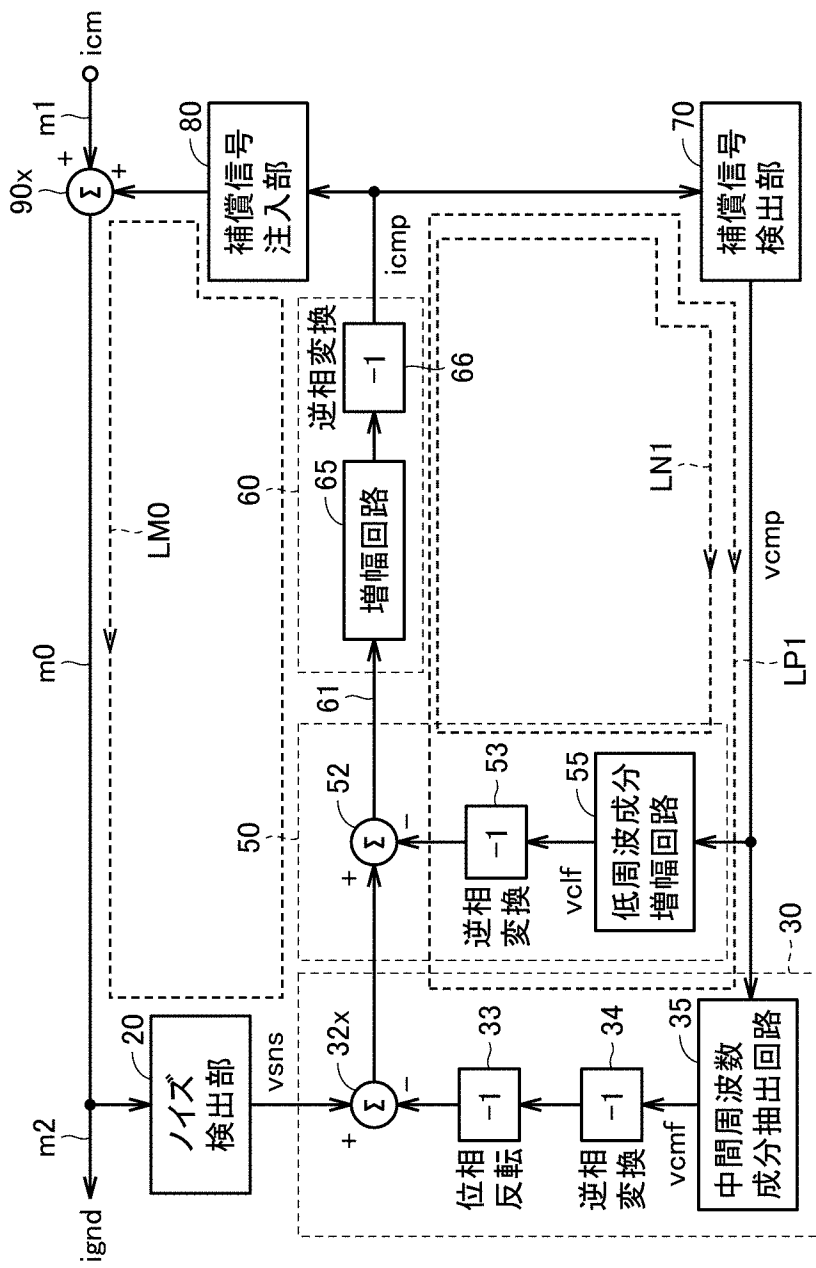
[図1]

図1



[図2]

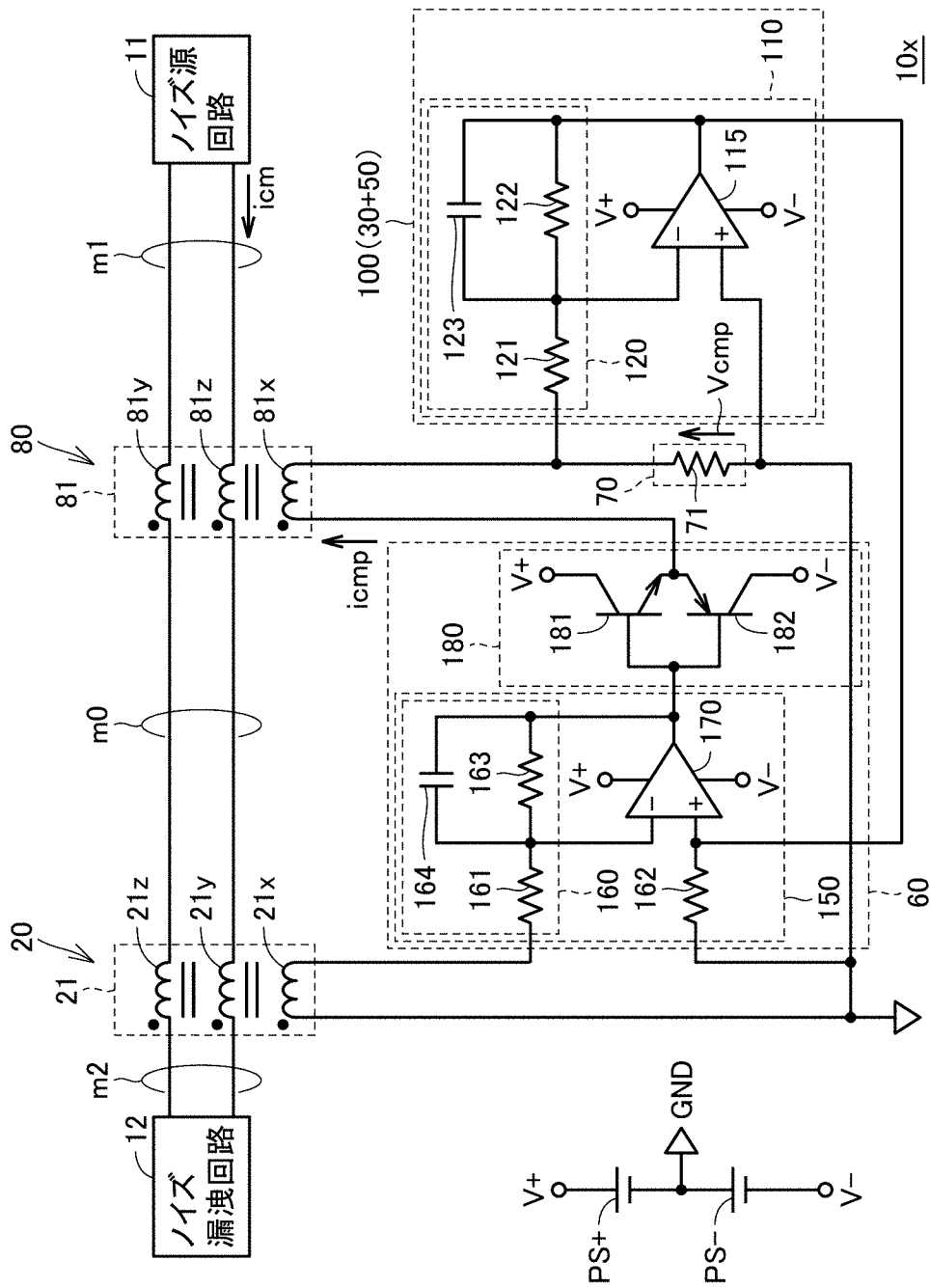
図2



10x

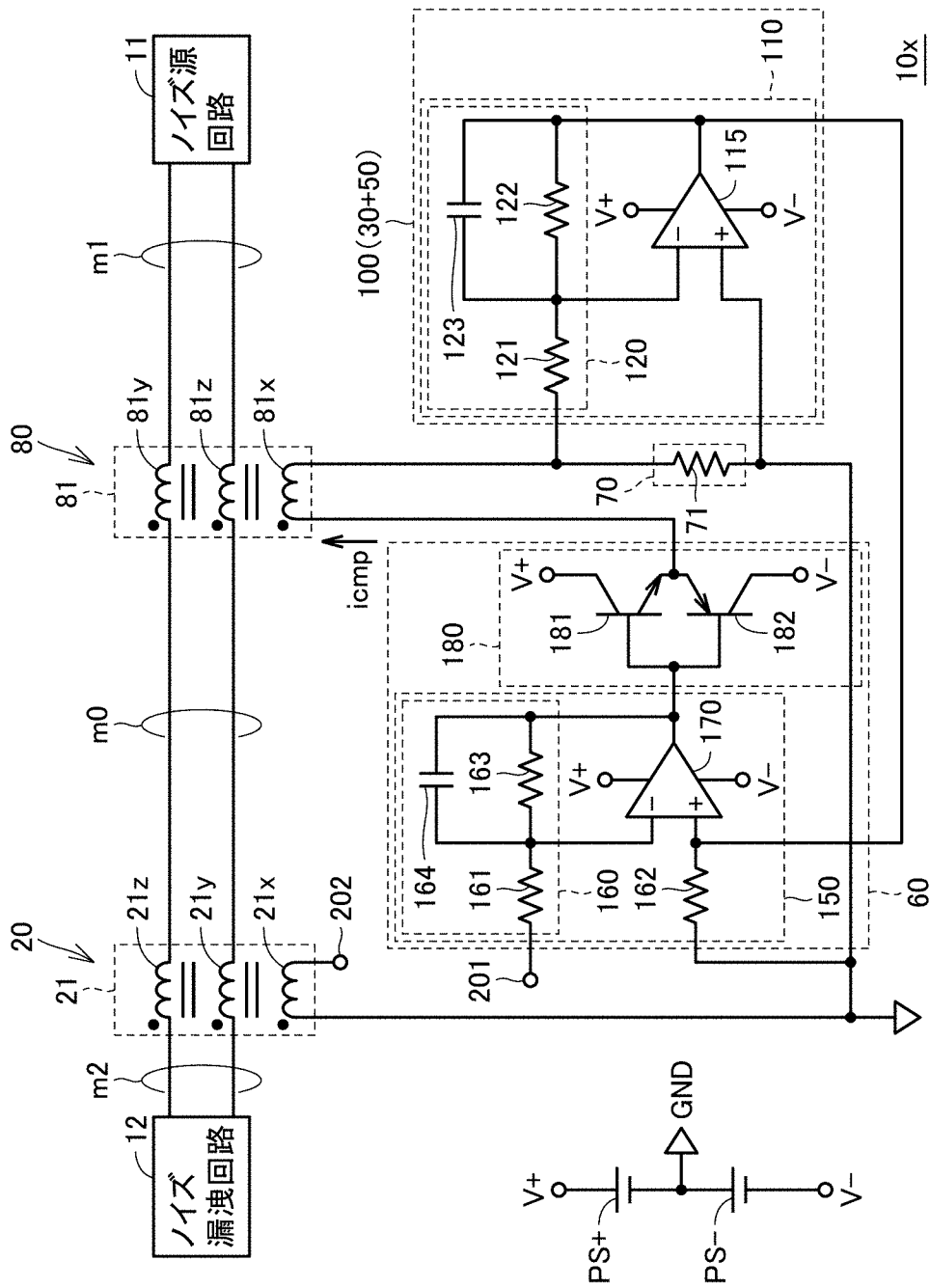
[図3]

図3



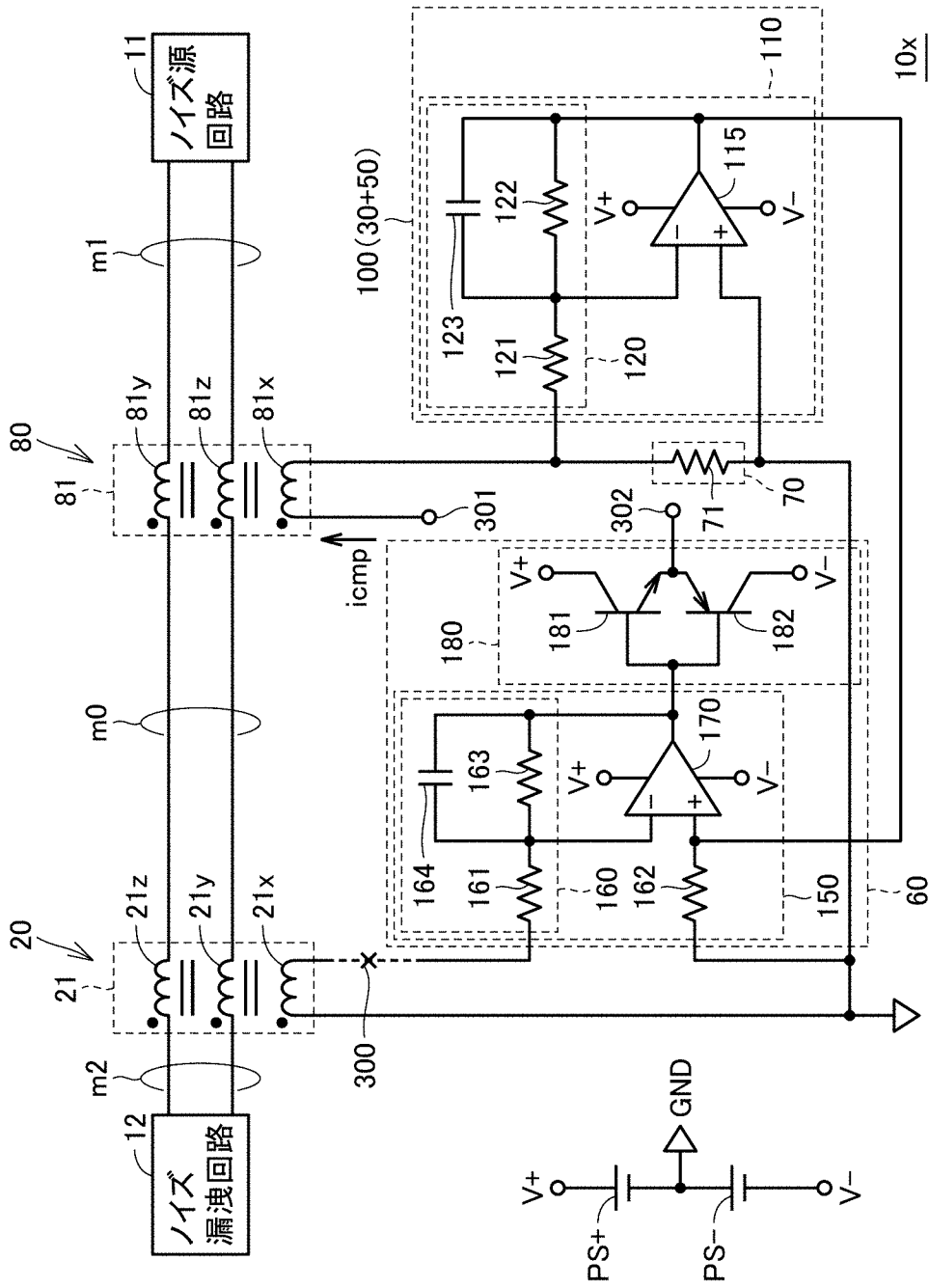
[図4]

図4



[図5]

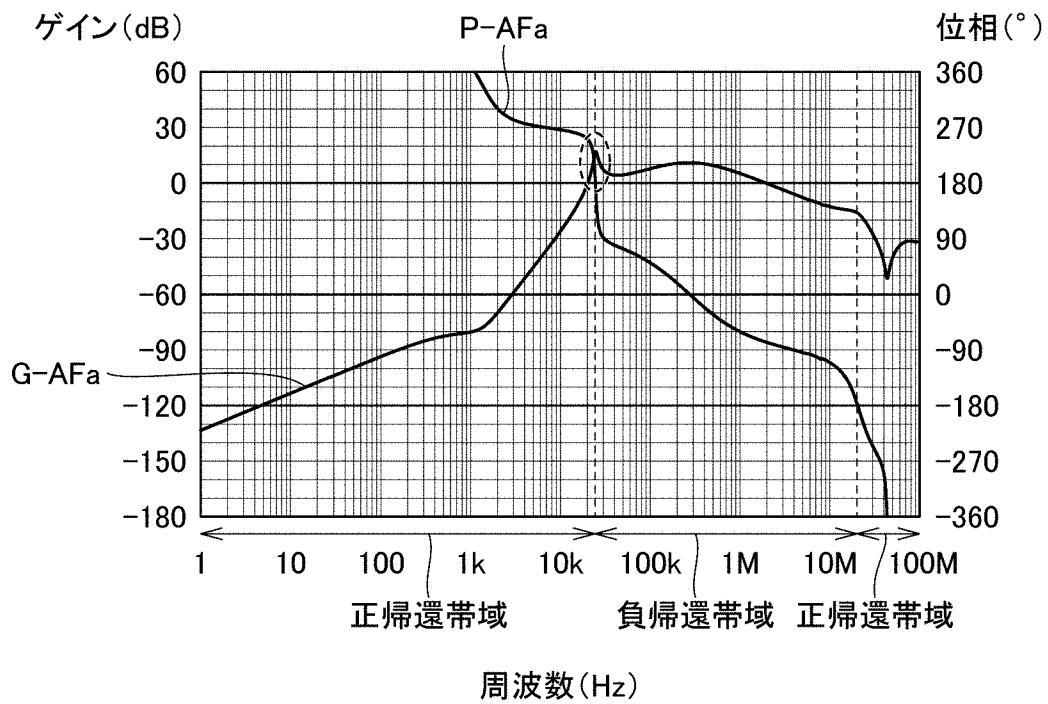
図5



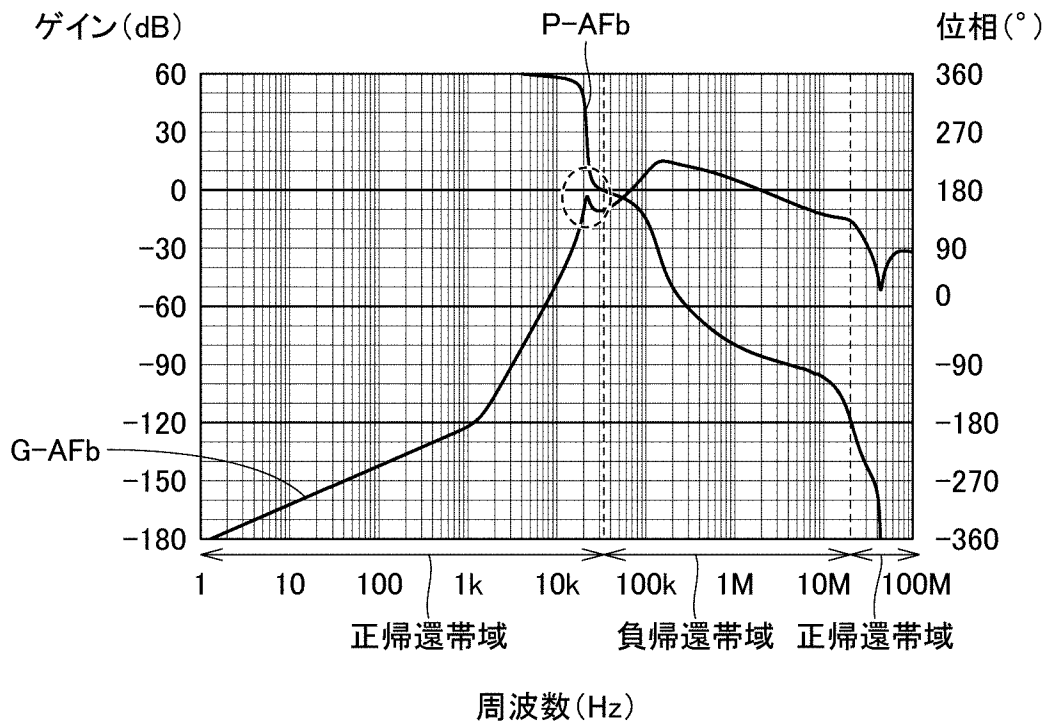
[図6]

図6

(a)

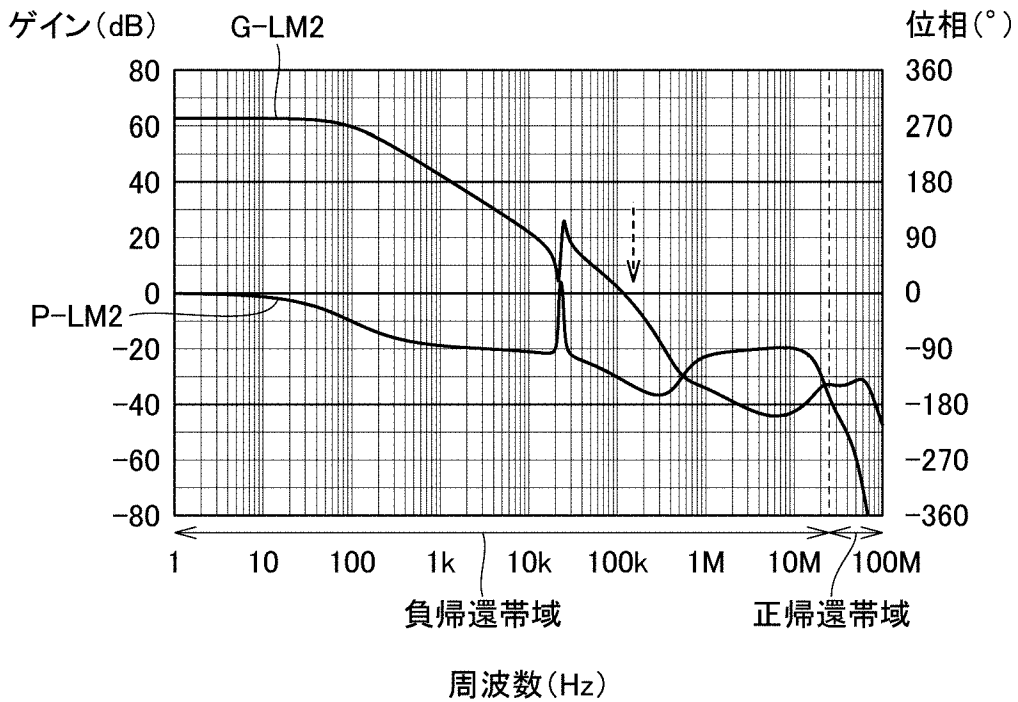


(b)



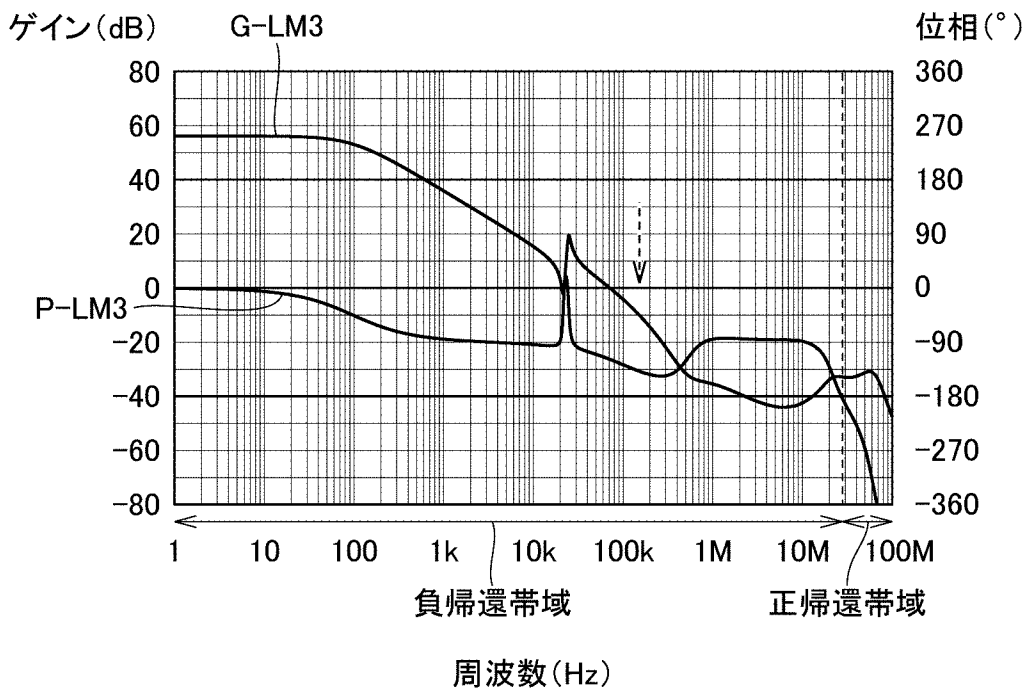
[図7]

図7



[図8]

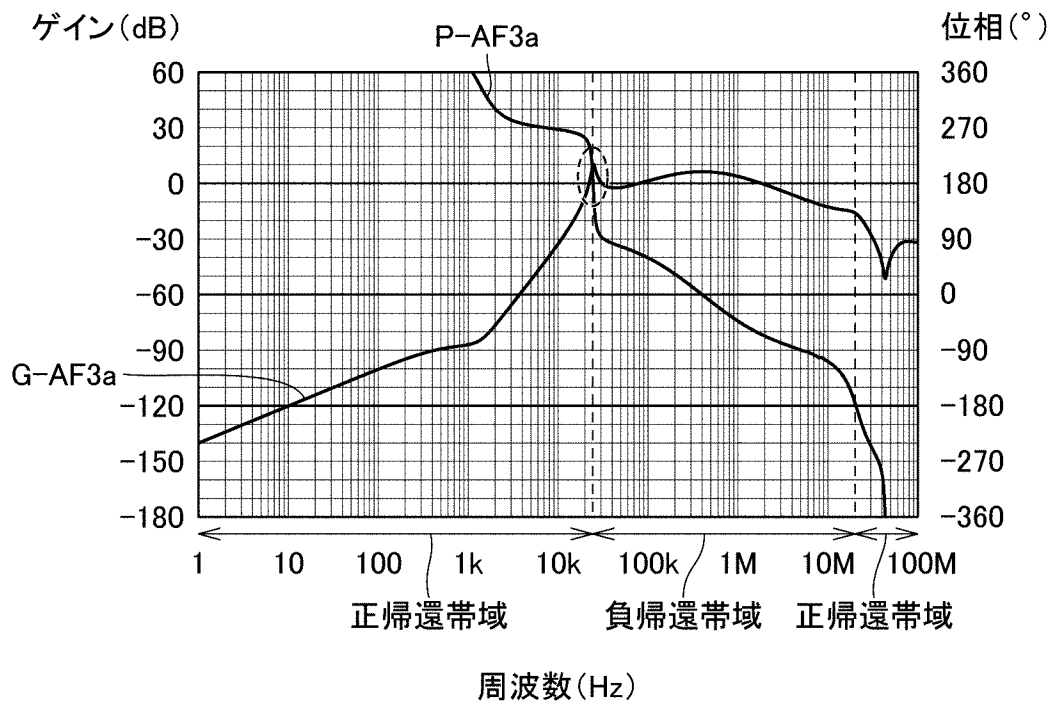
図8



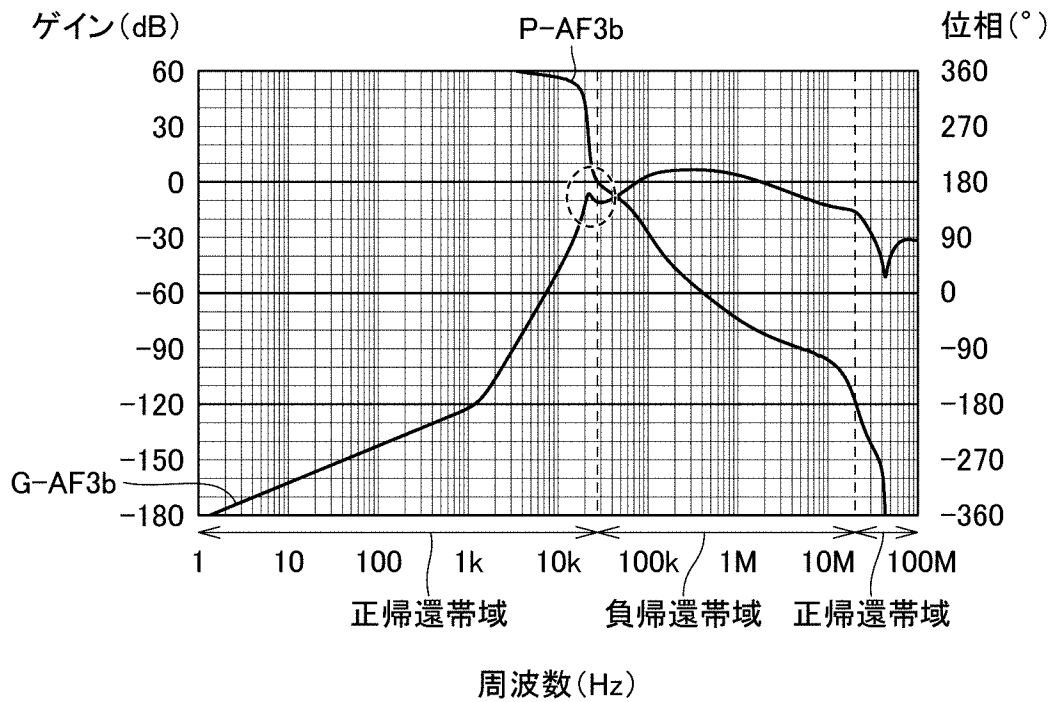
[図9]

図9

(a)

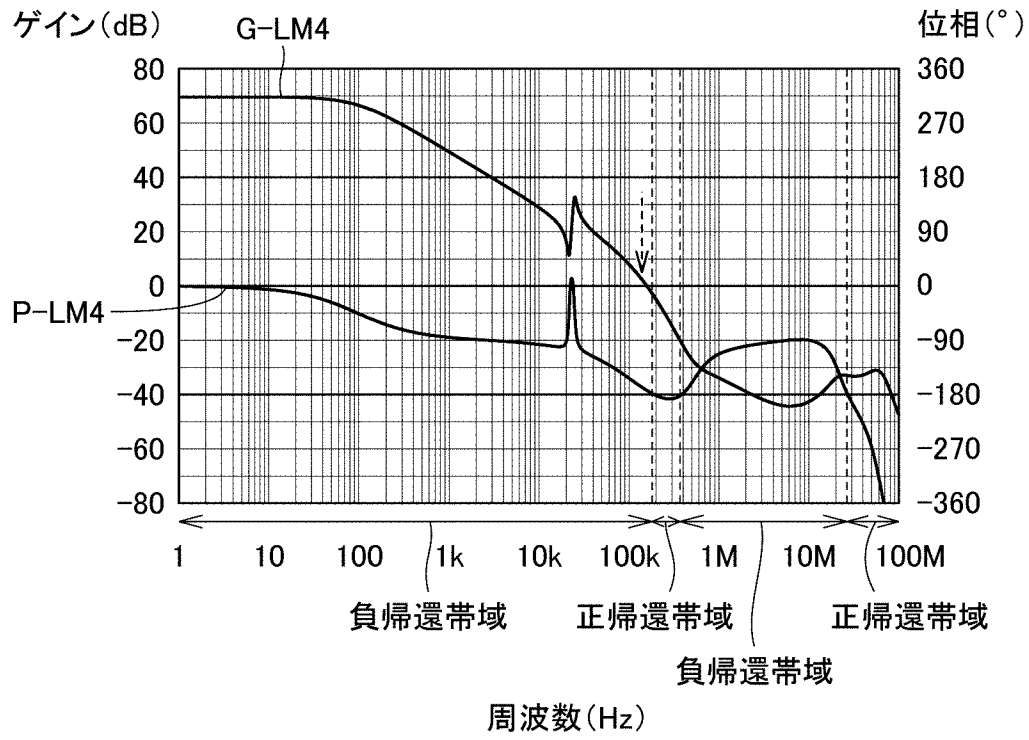


(b)



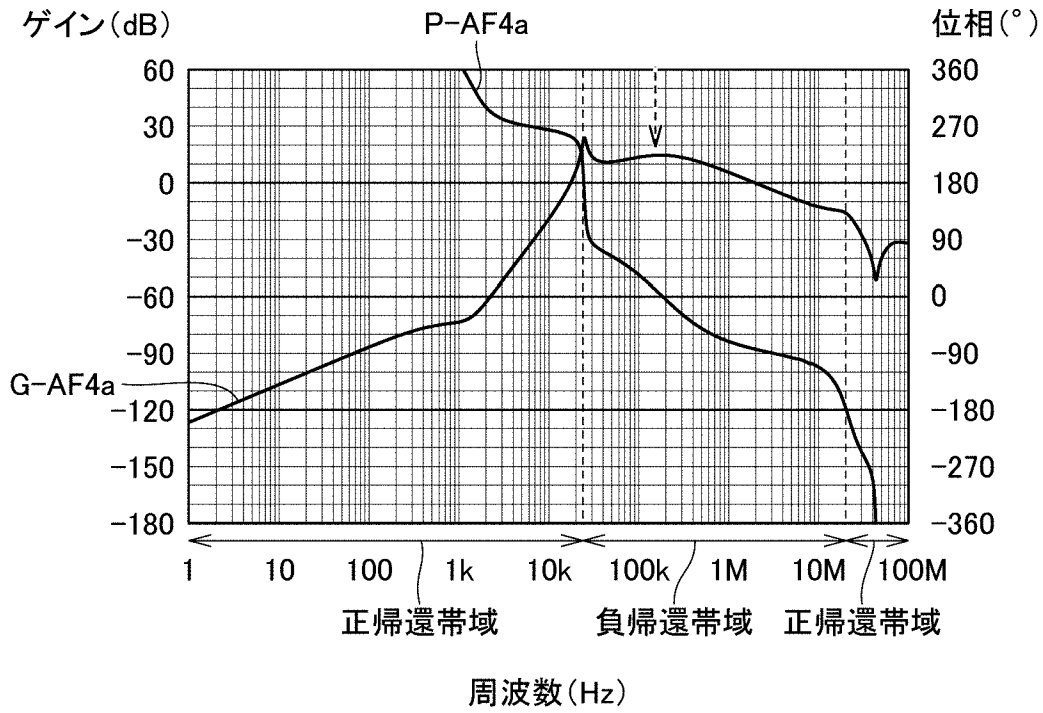
[図10]

図10

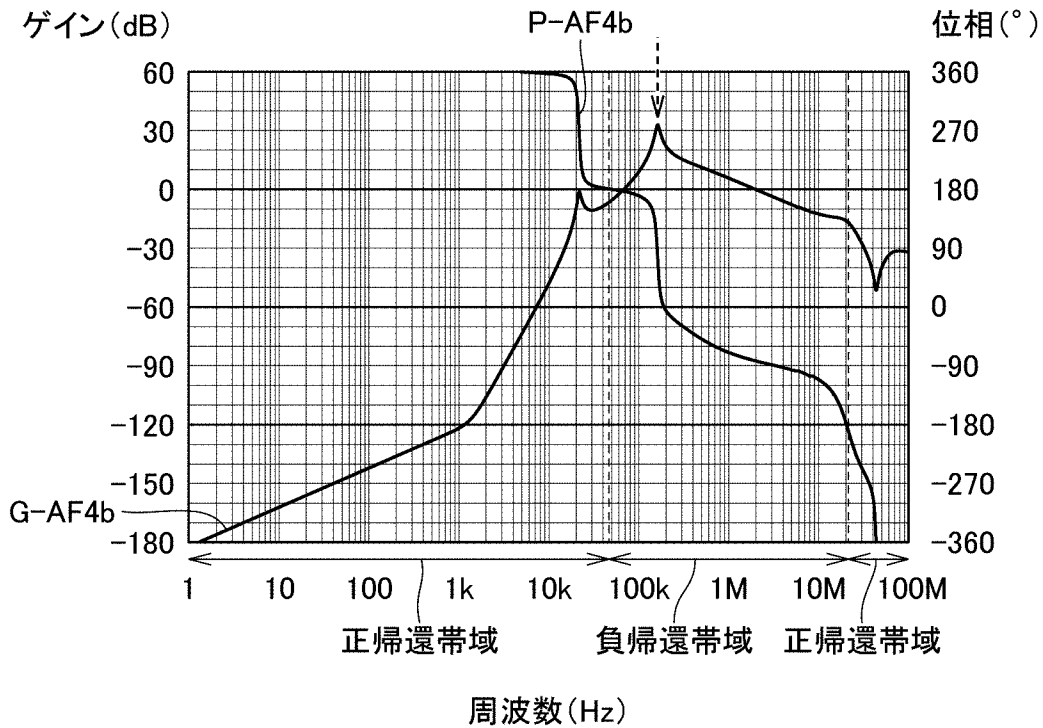


[図11]

図11
(a)

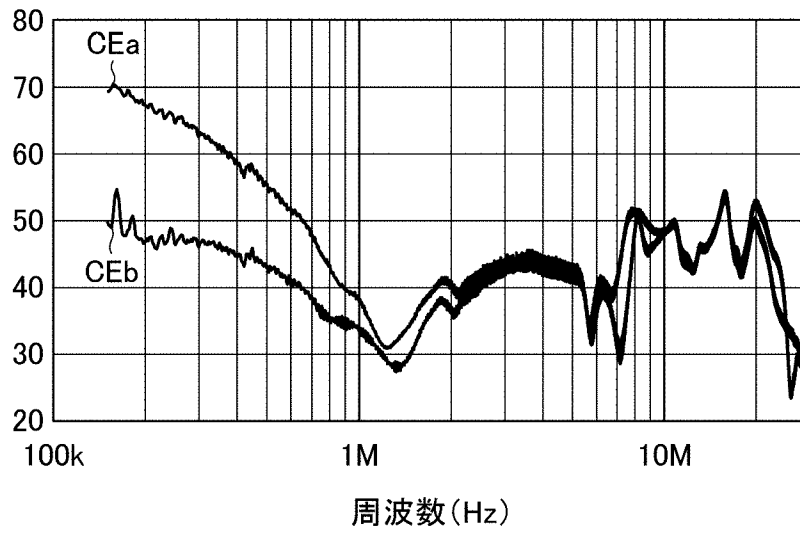


(b)



[図12]

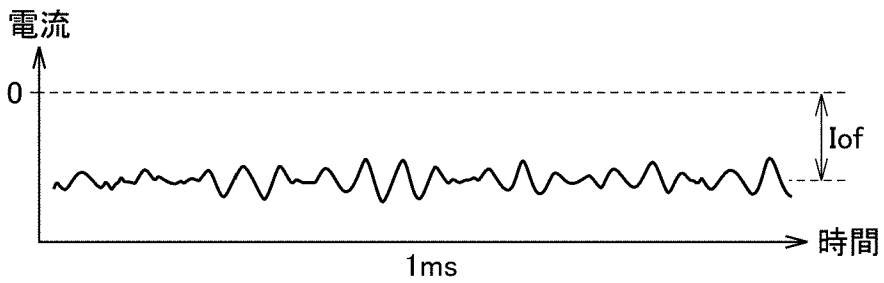
図12
雑音端子電圧
(dB μ V)



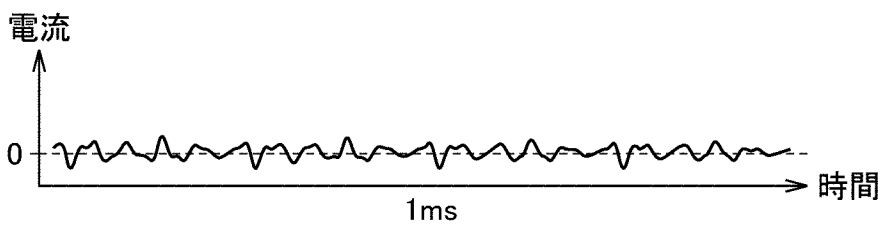
[図13]

図13

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/013042

A. CLASSIFICATION OF SUBJECT MATTER

H02M 1/12 (2006.01) i; G05F 1/10 (2006.01) i; H02M 7/48 (2007.01) i
 FI: H02M1/12; G05F1/10 302C; H02M7/48 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/00-7/98; G05F1/00-7/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2019-80469 A (MITSUBISHI ELECTRIC CORP.) 23 May 2019 (2019-05-23) entire text, all drawings	1-7
A	JP 2010-57268 A (FUJI ELECTRIC SYSTEMS CO., LTD.) 11 March 2010 (2010-03-11) entire text, all drawings	1-7

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 08 June 2020 (08.06.2020)	Date of mailing of the international search report 16 June 2020 (16.06.2020)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/013042

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2019-80469 A	23 May 2019	(Family: none)	
JP 2010-57268 A	11 Mar. 2010	(Family: none)	

<p>A. 発明の属する分野の分類（国際特許分類（IPC））</p> <p>H02M 1/12(2006.01)i; G05F 1/10(2006.01)i; H02M 7/48(2007.01)i FI: H02M1/12; G05F1/10 302C; H02M7/48 Z</p>														
<p>B. 調査を行った分野</p> <p>調査を行った最小限資料（国際特許分類（IPC））</p> <p>H02M1/00-7/98; G05F1/00-7/00</p> <p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2020年</td> </tr> </table> <p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2020年	日本国実用新案登録公報	1996 - 2020年	日本国登録実用新案公報	1994 - 2020年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2020年													
日本国実用新案登録公報	1996 - 2020年													
日本国登録実用新案公報	1994 - 2020年													
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>JP 2019-80469 A（三菱電機株式会社）23.05.2019（2019 - 05 - 23） 全文、全図</td> <td>1-7</td> </tr> <tr> <td>A</td> <td>JP 2010-57268 A（富士電機システムズ株式会社）11.03.2010（2010 - 03 - 11） 全文、全図</td> <td>1-7</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	JP 2019-80469 A（三菱電機株式会社）23.05.2019（2019 - 05 - 23） 全文、全図	1-7	A	JP 2010-57268 A（富士電機システムズ株式会社）11.03.2010（2010 - 03 - 11） 全文、全図	1-7			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	JP 2019-80469 A（三菱電機株式会社）23.05.2019（2019 - 05 - 23） 全文、全図	1-7												
A	JP 2010-57268 A（富士電機システムズ株式会社）11.03.2010（2010 - 03 - 11） 全文、全図	1-7												
<p><input type="checkbox"/> C欄の続きにも文献が列挙されている。</p> <p><input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。</p>														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
<p>国際調査を完了した日</p> <p>08.06.2020</p>	<p>国際調査報告の発送日</p> <p>16.06.2020</p>													
<p>名称及びあて先</p> <p>日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号</p>	<p>権限のある職員（特許庁審査官）</p> <p>東 昌秋 5G 3139</p> <p>電話番号 03-3581-1101 内線 3526</p>													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2020/013042

引用文献	公表日	パテントファミリー文献	公表日
JP 2019-80469 A	23.05.2019	(ファミリーなし)	
JP 2010-57268 A	11.03.2010	(ファミリーなし)	