

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-506332

(P2004-506332A)

(43) 公表日 平成16年2月26日(2004.2.26)

(51) Int. Cl.⁷

H 0 1 L 37/02

G 0 1 J 1/02

F I

H 0 1 L 37/02

G 0 1 J 1/02

テーマコード (参考)

2 G 0 6 5

Y

審査請求 未請求 予備審査請求 有 (全 25 頁)

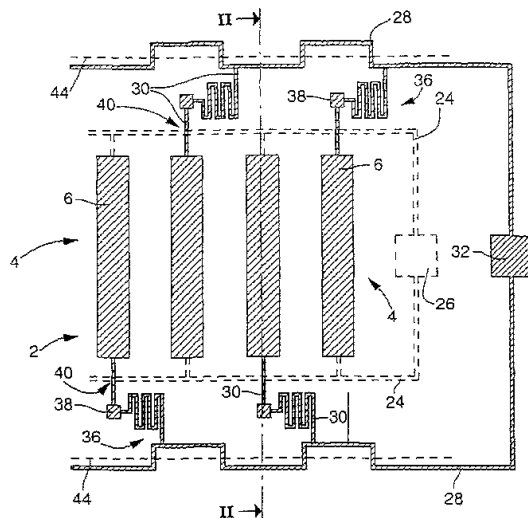
(21) 出願番号 特願2002-518541 (P2002-518541)
 (86) (22) 出願日 平成13年7月6日 (2001.7.6)
 (85) 翻訳文提出日 平成15年2月4日 (2003.2.4)
 (86) 国際出願番号 PCT/EP2001/007836
 (87) 国際公開番号 W02002/013283
 (87) 国際公開日 平成14年2月14日 (2002.2.14)
 (31) 優先権主張番号 00116868.1
 (32) 優先日 平成12年8月4日 (2000.8.4)
 (33) 優先権主張国 欧州特許庁 (EP)

(71) 出願人 503047928
 エコール ポリテクニク フェデラル
 ドゥ ローザンヌ (エーペーエフエル)
 スイス国・シイエイチ 1 0 1 5 ・ローザ
 ンヌ・(番地なし)・セーエルイーーエー
 ペーエフエル
 (74) 代理人 100064621
 弁理士 山川 政樹
 (72) 発明者 ウィリンク, ベルト
 スイス国・シイエイチ 1 0 9 2 ・ベルモ
 ント・シュマン ド リュイレス・1
 (72) 発明者 ムラルト, ポール
 スイス国・シイエイチ 1 3 1 5 ・ラ サ
 ラス・シュマン ドゥ レコール・1 8
 Fターム(参考) 2G065 AA11 BA13 BA34 BE08 DA20
 最終頁に続く

(54) 【発明の名称】 電気分極を必要とする薄いピロ電気層を備えたピロ電気センサを製造する方法

(57) 【要約】

シリコン・ウェハすなわちシリコン基板の一方の面に、ピロ電気薄膜すなわちピロ電気層を形成することによって、複数のピロ電気センサを製造する方法である。このピロ電気薄膜の電気分極が、これらのセンサを形成しているピクセルを形成している下部電極と上部電極の間に提供されている。ピクセルの2つの電極間に短絡が生じた場合にウェハを保護するために、電気分極を実行するためのサブセットによってこれらの電極を相互に接続することにより、抵抗が下部電極または上部電極と直列に配列されている。この電気分極が実行されると、上部電極または下部電極を接続している電気接続が除去され、センサが動作すると、ピクセルの各々による基本電気信号の供給が可能になる。短絡の危険を最小化するために、また、電極の漂遊容量を小さくするために、ピクセルの上部電極および下部電極が構造化されている。接続経路をウェハの共通平面上に突出して交差させる場合、これらの交差は、電極とそれぞれの抵抗器の間に好ましく提供される。図1



【特許請求の範囲】

【請求項 1】

共通平面（42）を形成している、特にシリコン製の同一ウェハ（18）の一方の面に、ピロ電気薄膜（8）を形成することによって複数のピロ電気センサを製造する方法において、各センサが、前記ピロ電気薄膜の一方の面に配置されたそれ自体の第1の電極（6）、および前記ピロ電気薄膜のもう一方の面に配置された第2の電極（10）によってそれぞれ形成された複数のピクセル（4；54）で形成される方法であって、少なくとも連続する

A）前記複数のセンサの少なくとも1つのサブセットの第1の電極間で、これらの第1の電極を少なくとも1つの電気コンタクト・パッド（32）に接続する第1の電気接続（28；30；72）を形成するステップ、および電気抵抗器（38；70）を形成し、前記少なくとも1つのサブセットの各第1の電極が、これらの抵抗器の1つと直列に接続されるようにするステップと、
B）前記少なくとも1つの電気コンタクト・パッドと、前記少なくとも1つのサブセットの第1の電極に対応するピクセルの前記第2の電極の両端間に電圧を印加することによって、前記ピロ電気薄膜を第1の電極と第2の電極の間で電気分極させるステップと、
C）少なくとも1つのセンサの前記第1および第2のいずれかまたは双方の電極を互いに電気絶縁させるステップとを含むことを特徴とする方法。

【請求項 2】

ピクセルの前記第2の電極が同様に、それぞれ前記第1の電極と向かい合って配置され、かつ、第2の電気接続（34；68）によって少なくとも部分的に相互に接続されたそれ自体の電極によって形成されることを特徴とする請求項1に記載の方法。

【請求項 3】

前記第1および第2の電気接続が、前記ウェハの共通平面上に突出して交差し、前記第2の接続が、これらの交差が前記第1の電極と前記それぞれの抵抗器の間で生じるように配列されることを特徴とする請求項2に記載の方法。

【請求項 4】

同一センサの前記第1の接続（28）が、センサが切断された場合に、前記第1の接続（28）が切断され、かつ、それにより第1の電極が互いに電気絶縁されるように配列されることを特徴とする請求項1ないし3のいずれかに記載の方法。

【請求項 5】

前記抵抗器（38）および前記第1の電気接続が、前記ウェハの上面（16）側の、本質的に水平な1つまたは複数の薄膜内に配列されることを特徴とする前記請求項のいずれかに記載の方法。

【請求項 6】

前記第1の電気接続が、少なくとも部分的に、前記ウェハの下面（66）に配置された経路（72）とウェハを貫通したビア（70）とで形成されることを特徴とする請求項1ないし4のいずれかに記載の方法。

【請求項 7】

前記抵抗器がすべて、前記ビアの少なくとも一部に配列されることを特徴とする請求項6に記載の方法。

【請求項 8】

前記センサが、二次元ピクセル・マトリックスでそれぞれ形成されることを特徴とする請求項6または7に記載の方法。

【請求項 9】

前記第1の電極を接続するための電気コンタクト・パッド（38；78）が、前記第1の電極とそれぞれの抵抗器の間に形成され、および、前記ステップCの間に、前記第1の電極が互いに絶縁されることを特徴とする前記請求項のいずれかに記載の方法。

【請求項 10】

ピクセルのインピーダンス実質的に等しくするために前記抵抗器の値を実質的に等しく

し、電気化学的方法によってこれらのピクセル上に吸収層（20）を一様に堆積させることができることを特徴とする前記請求項のいずれかに記載の方法。

【発明の詳細な説明】

【0001】

本発明は、特にシリコン製の同一ウェハすなわち基板の一方の面にピロ電気薄膜すなわちピロ電気層を形成することによって、複数のピロ電気センサを製造する方法に関する。各センサは、それぞれそのセンサ自体の、ピロ電気薄膜の一方の面に配置された第1の電極と、ピロ電気薄膜のもう一方の面に配置された第2の電極とによってそれぞれ形成された複数のピクセルで形成されている。

【0002】

このようなピロ電気センサにはいくつかの用途、具体的にはガス分光計および熱画像化のための用途がある。ピロ電気センサは比較的安価であるが、ピロ電気薄膜を正しく動作させるためには、通常、ピロ電気薄膜を電気分極させなければならない。つまり、ピロ電気薄膜の双極子をピクセルの少なくとも第1の電極と第2の電極の間に配向させる効果を有する、2つの電極間での電界の印加である。例として、ピロ電気薄膜の温度を110℃と170℃の間の温度に維持した状態で、約10分間、約30Vの電界をピクセルの第1の電極と第2の電極の両端間に印加する。複数のセンサが、集積回路の製造に使用されている技法と同様の技法を使用して、バッチ製造されている。直径10cmのシリコン・ウェハは、ピクセルの線形回路網あるいはピクセル・マトリックスの形態の二次元回路網のいずれかで形成された数百個のセンサを含むことができる。

【0003】

このようなセンサを製造する方法は、少なくともピクセル・サブセットを同時に分極させる必要があり、明白な理由によりピクセル毎の分極を除外する必要がある。センサの製造コストを削減し、かつ製造時間を短縮するためには、同一ウェハのすべてのピクセルが同時に分極されることが好ましい。少なくとも1つのピクセル・サブセットを分極させるために、一方ではその上部電極が、また他では下部電極が互いに電気接続されている。通常、センサが動作している間、共通の電位を設定するために、上部電極または下部電極のいずれか一方が、互いに永久的に電気接続される。もう一方の電極は基本電気信号を提供するために、互いに電気絶縁しなければならない。

【0004】

一般的には、当分野の技術者は、すべてのピクセルに共通の電極となる金属膜によって下部電極を形成している。これにより製造ステップを少なくすることができる。したがってシリコン・ウェハは、連続した1枚の金属膜を有しており、その上にピロ電気薄膜が堆積されている。ピクセルを幾何学的に区画する上部電極はこの薄膜上に形成されている。

【0005】

前述の例では、上で言及したように、センサの上部電極は、センサの使用に先立って互いに絶縁させなければならない。しかし、少なくとも1つのピクセル・サブセットを同時に分極させるために、上部電極間に一時的な電気接続を形成させる。つまり、分極化を実行させるために、基本電気ピクセル信号を供給するために設けられる電極も電気接続される。したがってこれらのすべての電極は、分極化を実行する際に、少なくとも1つの電気コンタクト・パッドが接続されたサブセットによって少なくとも接続されることが好ましい。

【0006】

しかしながらこのような方法には大きな欠点があり、ピクセルの電極間が1つでも偶発的に短絡すると、接続されているサブセットのすべてのピクセルの電圧が降下し、それにより電気分極が不可能になり、ウェハ全体を無駄にしている。同一ウェハ上で製造するセンサの数が増えると、このような事象により、大きな損失がもたらされ、延いては工業生産におけるこのようなセンサの大きな価格高騰の原因になっている。

【0007】

本発明の目的は、前述の欠点を解決し、かつ、製造中の1つのセンサ・ウェハの少なくと

10

20

30

40

50

も複数のピクセル・サブセットの同時電気分極を可能にすることである。

【0008】

この目的は、それぞれ1つのピクセルに属する電極を形成している第1の電極の少なくとも1つのサブセットの間に電気接続が形成され、かつ、電気抵抗器が形成され、前記サブセットの電極の各々が前記抵抗器の1つに直列に接続されるように配列されるステップが提供される、特許請求の範囲の請求項1に定義されている複数のピロ電気センサを製造する方法に関する本発明の主題によって達成される。

【0009】

前述の電気抵抗器を配列することにより、1つのピクセルに短絡が生じた場合においても、前述のステップに続いて実行される分極ステップで印加される分極電圧が大きく降下することはない。したがって、特定のピクセルに1つまたは複数の短絡が存在している場合であっても、ウェハの複数のセンサを適切に分極させることができる。製造されたセンサの動作時に、短絡したピクセルが正しく動作しないことは当然であるが、この問題は、偶発的に短絡したピクセルにのみ限定される問題である。

10

【0010】

また、本発明の範囲内において、短絡の危険およびセンサの劣化をさらに小さくするために、好ましい実施態様によれば、電極が互いに基準電位に接続されることを意図した構造が提供される。したがってピクセルは、そのピクセルに属する下部電極および上部電極によって形成され、それにより、電極によって形成される漂遊容量が小さくなっている。これらの第2の電極は、第2の電気接続によって、少なくとも部分的に相互に接続されている。つまり、これらの第2の電極は、少なくとも、好ましくは上で言及したサブセットに対応するサブセットによって電気接続されている。

20

【0011】

センサ製造の変形態様によれば、上部電極および下部電極をそれぞれ接続している第1の電気接続および第2の電気接続は、ウェハの共通平面上に突出して交差している。分極電圧の降下によって、センサの一部またはすべてが劣化する原因となる、交点におけるこれらの第1の電気接続と第2の電気接続の間のあらゆる短絡を防止するために、第1の接続および第2の接続は、その交点が抵抗器と抵抗器が接続される電極の間に位置付けされるように配列されている。

【0012】

線形ピクセル回路網または2行のピクセルを備えたマトリックスに適した、とりわけ有利な実施態様によれば、センサが切断されると、保護抵抗器と結合した電極間の接続が自動的に破壊される。

30

【0013】

以下、制限されることのない実施形態として示す添付の図面に照らして行う以下の説明を使用して、本発明による方法を実施するための他の実施形態および変形態様について、本発明の特定の利点と共に説明する。

【0014】

以下、図1および2を参照して、本発明による製造方法の第1の実施形態モードについて説明する。図1は、線形ピクセル回路網4として形成されたセンサ2を部分的に示したものである。各ピクセルは、各ピクセルに属する上部電極6の幾何形状によって区画されている。これらのピクセルの各々は、ピロ電気薄膜8で形成されており、ピロ電気薄膜8の上面に電極6が形成され、また、ピロ電気薄膜8の下面には、薄膜12上に形成された下部電極10が設けられている。具体的には SiO_2 および/または Si_3N_4 で形成された薄膜12の下部は、ピクセルの各々を熱絶縁するための空洞14が設けられている。

40

【0015】

センサはシリコン・ウェハ18の上面16に形成されている。このウェハ上に数千個のピロ電気センサを製造することができる。このようなセンサを製造している間に、1つのセンサのすべてのピクセルに共通の、さらにはすべてのセンサに共通の下部電極を設け、ウェハ上に連続した金属膜を形成することができる。同様に、ピロ電気薄膜8を1つのセン

50

サのピクセル群に共通にすることができ、あるいは同一ウェハのすべてのセンサに共通にすることもできる。しかし、ピクセルを互いに熱絶縁するために、一般的にはピロ電気薄膜 8 は、少なくとも部分的に構築されている。図 1 に示す実施形態の場合、具体的には電極 6 の間に位置する領域中のピロ電気薄膜 8 が除去されることになる。最後に、例えば黒白金の吸収膜 20（図 1 には図示せず）が、上部電極に堆積される。

【0016】

ピロ電気薄膜 8 を各ピクセルの電極 6 と電極 10 の間で電氣的に分極させるために、下部電極 10 は、少なくとも 1 つの電気コンタクト・パッド 26 で終わっている電気接続 24 によって相互に接続されている。同様に、上部電極も、主経路 28 で形成される一時的電気接続および電極 6 の各々を主経路に接続している二次経路 30 によって相互に電気接続されている。このように、これらの電気接続が本発明の方法に従って形成され、それにより少なくとも 1 つのピクセル・サブセットを同時に分極させることができる。そのために、主経路 28 は、少なくとも 1 つの電気コンタクト・パッド 32 に接続されている。通常、一枚のウェハに対して、製造するセンサの下部電極および／または上部電極のサブセットをそれぞれ接続している複数のコンタクト・パッド 26 および／または 32 が設けられていることに注目すべきである。

【0017】

本発明によれば、抵抗器 36 がピクセル 4 の各々に対して形成され、前記ピクセルの上部電極または下部電極に直列に接続されている。ここで説明する実施形態では、抵抗器 36 は、電極 6 に直列に接続され、かつ、二次経路 30 の間に配置されている。電極 6 のパッド 32 への電気接続は、先ず第 1 に、ピロ電気薄膜 8 の電気分極ステップを、コンタクト・パッド 26 および 32 を介して、下部電極と上部電極の間に電圧を印加することによって実行できるようにするために設けられている。第 2 に、電極 6 のパッド 32 への電気接続は、電気化学処理によって吸収膜 20 を堆積させるために設けられている。例として、抵抗器 36 は、10 k Ω 程度の値を有している。

【0018】

この説明の導入部分で既に言及したように、抵抗器 36 は、先ず第 1 に、電気分極ステップの間、製造するセンサ・ウェハを保護するために使用されている。実際に、電極 6 と 10 の間にあるピクセルに短絡が生じると、抵抗器 36 によって漂遊電流が大きく制限され、それにより、ウェハの少なくとも一部、すなわち数千個のセンサの損失をもたらすことになる分極電圧の降下が回避される。当分野の技術者であれば、抵抗器 36 の適切な値の範囲を選択することができるであろう。第 2 に、これらの抵抗器 36 は、上部電極 6 の各々に対する実質的に等しいインピーダンスを決めるために使用されており、上部電極の全面に一様に吸収膜 20 を堆積させるために有利である。

【0019】

個別のコンタクト・パッド 38 が、ピクセルの各々に設けられており、上部電極と抵抗器の間に配列されている。

【0020】

ピロ電気薄膜 8 に関して、下部金属部分と上部金属部分の間の短絡の危険を小さくするために、本発明の実施形態では、下部電極 10 も同様に構造化されている。これらの電極は接続経路 24 によって接続されている。下部電気接続と上部電気接続の間に短絡が生じた場合に、複数のセンサを保護するために、ウェハの共通平面 42 上への突出部におけるこれらの接続は、電極 6 とそれぞれの抵抗器 36 の間で交差することが好ましい。したがって、偶発的な短絡が接続 24 と接続 30 の間に生じた場合においても、この局所的な劣化に関わりのない残りのピクセル、具体的にはセンサが抵抗器 36 によって保護される。

【0021】

主経路 28 は城郭風になっており、センサがウェハから切り離される場合、ウェハは点線 44 に沿って切断される。したがってこの切断の間に、上部電極間の電気接続が自動的に切断され、上部電極が互いに電気絶縁される。パッド 38 は、基本ピクセル信号を受け取るために使用されており、抵抗器 36 は、センサが動作すると非活動状態になるように、

パッド 3 8 に対して、電極 6 のもう一方の側に配置されていることに注目されるべきである。

【0022】

抵抗器 3 6 は、ここでは本質的に水平な 1 つまたは複数の薄膜状に作られており、ウェハ 1 8 の上面 1 6 側に配置されていることに言及しておく。これらの抵抗器は、知られている技法によって、1 つまたは複数の層に配列することができる。

【0023】

2 行のピクセルで形成されたマトリックス構造のセンサの場合、様々なエレメントを図 1 と同様の方法で配列し、図 1 では、抵抗器がピクセルの両側に交互に配列されているのに対して、ピクセルの行の各々に対して、その抵抗器をもう一方の行の反対側に配列することができる。3 行以上のピクセル・マトリックスの場合、とりわけ非周辺ピクセルに到達させるためにピクセル間に部分的に配列される、一時的な電気接続を設けることができる。スペースを節約し、単位表面積当たりの高ピクセル密度を維持するために、大規模ピクセル・マトリックスの場合、異なる金属化レベルが、知られている半導体分野からの金属化技法によって互いに絶縁されている多層構造の中に、これらの電気接続を配列することができる。このような実施形態により、ウェハ 1 8 の上面 1 6 側のみの超微小機械加工が保証されるが、製造ステップが増加し、また、ピクセル間の電気接続および絶縁層が除去されない場合、ピクセルの熱絶縁が悪くなる。比較的広範囲の二次元センサの分極に必要な電気接続のための有利な解決法を以下に示す。

【0024】

以下、図 3 および 4 を参照して、本発明による方法の第 2 の実施形態モードについて説明する。図 3 は、マトリックス形態のピクセル配列の一部を示したものである。4 つのピクセル 5 4 しか示されていないが、複数のピクセルを行および列に配置したマトリックスにセンサを形成することができる。ここで説明する方法は、極めて多数のピクセルで形成されるセンサに適用することができる。これまでの説明の中で既に参照済みのものについては、ここでは省略されている。

【0025】

ピクセル 5 4 は、構造化されたピロ電気薄膜 8 の両側に配置された下部電極 6 および上部電極 1 0 で形成されている。ドライ・エッチングによって電極 1 0 およびその接続アーム 5 8 を超微小機械加工している間に膜 1 2 を保護するために、膜 1 2 の上に緩衝層すなわち障壁層 6 0 が設けられている。障壁層 6 0 は比較的厚く、膜 1 2 を保護する以外に、ピロ電気薄膜と薄膜 1 2 の間の相互拡散を防止する障壁を形成している。また、障壁層 6 0 は、下部電極のための粘着層として作用している。障壁層 6 0 は、具体的には酸化に対する抵抗力があり、かつ、ピロ電気薄膜に反応する ZrO_2 、 TiO_2 または他の類似酸化物で形成されている。

【0026】

上部電極間の電気接続は、ピロ電気薄膜 8 上に配列されている接続アーム 5 6 をウェハ 1 8 の下面 6 6 に配列されている経路 6 8 に接続している導電ビアによって実現されている。したがって上部電極間の接続は、その真下のウェハすなわち当該センサで達成されている。同様に、下部電極 1 0 は、アーム 5 8 をウェハ 1 8 の背面 6 6 に配置されている導電経路 7 2 に垂直に接続しているビア 7 0 によって、互いに電気接続されている。経路 6 8 および 7 2 は直線に進み、ウェハ 1 8 を貫通して、上部電極および下部電極の行を接続している。経路 6 8 および 7 2 は、少なくとも一方の端部に電気コンタクト・パッドを有している。上で説明した配列により、ウェハ 1 8 上に配列されているすべてのピクセルの同時分極を実行することができる。

【0027】

本発明によれば、ビア 6 4 または 7 0 は、ピクセルを電気分極させている間に製造するウェハを保護するための抵抗器を形成している。ここで示す実施形態では、ビア 7 0 が電気保護抵抗器を形成している。分極ステップが終了すると、ウェット・エッチングまたはドライ・エッチング・ステップによって、あるいは化学機械研磨 (CMP) によって、もし

10

20

30

40

50

くはレーザ切断によって経路72を除去し、それにより下部電極間の電気接続が除去されることが好ましいが、センサの上部電極を同じ電位に設定するためには、経路68を維持しておくことが有利である。基本電気ピクセル信号を収集するために、電極10と抵抗器70の間に配置されたコンタクト・パッド78が設けられているが、これらのパッド78をウェハの背面66に設けることも可能であり、例えば前記背面上へ開口しているビア70の端部に設けることができる。したがってビアを使用することにより、必要な電気接続とリンクした空間要求事項の問題を解決することができ、かつ、保護抵抗器をビアに有利に配列することができる。

【0028】

当分野の技術者であれば、本発明の範囲を逸脱することなく、他の変形態様を工夫することができよう。具体的には、下部電極のための電気接続をウェハの背面に設け、かつ、上部電極のための電気接続を、本発明の第1の実施形態で説明したように、前面16側つまり層60、具体的にはピロ電気薄膜上に設けることができる。このような混成実施形態の場合、上部電極のビアまたは金属化レベルのいずれかに、抵抗器を配列することができる。

【0029】

また、ウェハの背面66に電気抵抗器を配列することができることに言及しておく。

【図面の簡単な説明】

【図1】

本発明による方法の第1の実施形態モードに従って製造されるピロ電気センサ・ウェハの上面の部分略図である。

【図2】

図1の線I-Iに沿った横断面図である。

【図3】

本発明による方法の第2の実施形態モードに従って製造されるピロ電気センサ・ウェハの部分略上面図である。

【図4】

それぞれ図3の線I-V-I-Vに沿った横断面図である。

【図5】

それぞれ図3の線V-Vに沿った横断面図である。

10

20

30

【国際公開パンフレット】

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
14 février 2002 (14.02.2002)

PCT

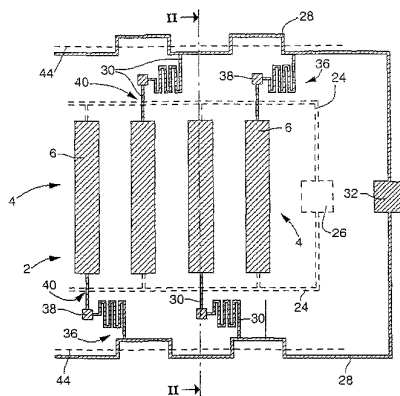
(10) Numéro de publication internationale
WO 02/13283 A1

- (51) Classification internationale des brevets⁷: **H01L 37/02** (71) Déposant (pour tous les États désignés sauf US): **ECOLE POLYTECHNIQUE FEDERALE DE LAUSANNE (EPFL)** [CH/CH], SRI-EPFL, CH-1015 Lausanne (CH).
- (21) Numéro de la demande internationale : PCT/EP01/07836 (72) Inventeurs: et (75) Inventeurs/Déposants (pour US seulement): **WILLING, Bert** [DE/CH], Chemin de Rueyres 1, CH-1092 Belmont (CH). **MURALI, Paul** [CH/CH], Chemin du Record 18, CH-1315 La Sarraz (CH).
- (22) Date de dépôt international : 6 juillet 2001 (06.07.2001)
- (25) Langue de dépôt : français (74) Mandataire : **I C B Ingénieurs Conseils en Brevets sa**, Rue des Sors 7, CH-2074 Marin (CH).
- (26) Langue de publication : français
- (30) Données relatives à la priorité : 00116868.1 4 août 2000 (04.08.2000) EP (81) États désignés (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CR, CU, CZ, DE,

[Suite sur la page suivante]

(54) Title: METHOD FOR MAKING PYROELECTRIC SENSORS COMPRISING A THIN PYROELECTRIC FILM REQUIRING ELECTRIC POLARISATION

(54) Titre : FABRICATION DE CAPTEURS PYROELECTRIQUES COMPRENANT UNE COUCHE PYROELECTRIQUE MISE NECESSITANT UNE POLARISATION ELECTRIQUE



the electrodes (6, 10) and the respective resistors (36).

(57) Abstract: The invention concerns a method for making a plurality of pyroelectric sensors by forming a thin pyroelectric film (8) at the surface of a silicon (18) wafer wherein is provided an electric polarisation of said film between lower (10) and upper (6) electrodes defining pixels (4) forming said sensors. In order to protect the wafer in case of short circuit between the two electrodes of a pixel, resistors (36) are arranged in series with the lower or upper electrodes by interconnecting said electrodes at least with subassemblies to provide electric polarisation. Once said polarisation has been produced, the electrical connections (28) connecting the upper or lower electrodes are removed, to enable each pixel to supply an elementary electric signal when the sensor is operating. So as to minimise the risks of short circuit and to reduce the stray capacity of the electrodes, the upper and lower electrodes of the pixels are structured. In case of crossover of connection tracks projecting in the wafer general plane, said crossovers (40) are provided preferably between

[Suite sur la page suivante]

WO 02/13283 A1

WO 02/13283 A1



DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW.

Publiée :

- avec rapport de recherche internationale
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues

(84) États désignés (régional) : brevet ARIPO (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), brevet eurasiatique (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), brevet OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) **Abstré :** Procédé de fabrication d'une pluralité de capteurs pyroélectriques par formation d'une couche pyroélectrique mince (8) à une face d'une plaquette en silicium (18) où il est prévu une polarisation électrique de cette couche entre des électrodes inférieures (10) et supérieures (6) définissant des pixels (4) formant ces capteurs. Afin de protéger la plaquette en cas de court-circuit entre deux électrodes d'un pixel, il est prévu d'agencer des résistances (36) en série avec les électrodes inférieures ou supérieures en reliant ces électrodes entre elles au moins par sous-ensembles pour effectuer la polarisation électrique. Une fois cette polarisation effectuée, les liaisons électriques (28) reliant les électrodes supérieures ou inférieures sont enlevées, pour permettre à chaque pixel de fournir un signal électrique élémentaire lors du fonctionnement du capteur. Afin de minimiser les risques de court-circuit et pour diminuer la capacité parasite des électrodes, il est prévu de structurer les électrodes supérieures et inférieures des pixels. En cas de croisement des pistes de liaison en projection dans le plan générale de la plaquette, ces croisements (40) sont prévus de préférence entre les électrodes (6, 10) et les résistances (36) respectives.

WO 02/13283

PCT/EP01/07836

FABRICATION DE CAPTEURS PYROELECTRIQUES COMPRENANT
UNE COUCHE PYROELECTRIQUE MINCE NECESSITANT
UNE POLARISATION ELECTRIQUE

La présente invention concerne la fabrication de capteurs pyroélectriques par formation d'une couche pyroélectrique mince à une face d'une même plaquette, notamment en silicium. Chaque capteur est formé de plusieurs pixels définis chacun par une première électrode propre située à une face de la couche pyroélectrique et

5 une seconde électrode située à l'autre face de cette couche.

De tels capteurs pyroélectriques présentent plusieurs utilisations, notamment pour la spectrométrie des gaz et l'imagerie thermique. Ils sont relativement peu onéreux. Cependant pour le bon fonctionnement de la couche pyroélectrique, il est généralement nécessaire qu'elle subisse une polarisation électrique; c'est-à-dire

10 l'application d'un champ électrique entre deux électrodes qui a pour effet d'orienter les dipôles de la couche pyroélectrique au moins entre les premières et secondes électrodes des pixels. A titre d'exemple, on applique un champ électrique d'environ 30 V entre les premières et deuxième électrodes des pixels avec une température de la couche pyroélectrique située entre 110 à 170° C, pendant environ 10 minutes. Une

15 pluralité de capteurs sont fabriqués en lot avec une technologie similaire à celle de la fabrication des circuits intégrés. Une plaque de silicium d'un diamètre de 10 cm peut contenir plusieurs centaines de capteurs formés soit des réseaux linéaires de pixels ou de réseaux bidimensionnels sous forme de matrice de pixels.

Un procédé de fabrication de tels capteurs doit permettre de polariser au moins des sous-ensembles de pixels de manière simultanée; une polarisation pixel par pixel devant être écartée pour des raisons évidentes. De préférence, il est prévu de polariser tous les pixels d'une même plaquette simultanément de manière à réduire les coûts et le temps de fabrication des capteurs. Pour polariser au moins un sous-ensemble de pixels, on prévoit de relier électriquement entre elles d'une part leurs

25 électrodes supérieures et d'autre part leurs électrodes inférieures. Généralement, soit les électrodes supérieures, soit les électrodes inférieures sont reliées électriquement entre elles de façon permanente de manière à être mises lors du fonctionnement du capteur à un potentiel commun. Par contre, les autres électrodes doivent être isolées électriquement entre elles de manière à fournir des signaux électriques élémentaires.

30 En général, l'homme du métier prévoit de former les électrodes inférieures par une couche métallique définissant une électrode commune pour l'ensemble des pixels. Ceci permet d'économiser des étapes de fabrication. Ainsi, la plaquette de silicium présente une couche métallique traversante sur laquelle est déposé la couche

WO 02/13283

PCT/EP01/07836

- 2 -

pyroélectrique mince. Sur cette couche sont déposées les électrodes supérieures qui définissent géométriquement les pixels.

Dans l'exemple susmentionné, les électrodes supérieures du capteur doivent être isolées entre elles avant son utilisation, comme mentionné ci-avant. Cependant, pour polariser simultanément au moins un sous-ensemble de pixels, il est prévu de former des liaisons électriques temporaires entre les électrodes supérieures. En d'autres termes, il est prévu de relier électriquement pour effectuer la polarisation électrique également les électrodes prévues pour fournir les signaux électriques élémentaires des pixels. Ainsi, de préférence, on reliera l'ensemble de ces électrodes au moins par sous-ensembles reliés à un moins une plage de contact électrique prévue pour effectuer la polarisation.

Toutefois, un tel procédé présente un inconvénient majeur étant donné que tout court-circuit accidentel entre les électrodes d'un pixel entraînera une chute de tension pour tous les pixels du sous-ensemble concerné. La polarisation électrique devient ainsi impossible et une plaquette entière peut être perdue. Etant donné le nombre de capteurs fabriqués sur une même plaquette, un tel événement entraîne des pertes considérables, ce qui augmente de manière significative le prix de revient de tels capteurs dans une production industrielle.

Le but de la présente invention est de pallier l'inconvénient susmentionné tout en permettant une polarisation électrique simultanée pour au moins des sous-ensembles de pixels d'une plaque de capteurs en fabrication.

Ce but est atteint par l'objet de l'invention tel que défini à la revendication 1 qui concerne un procédé de fabrication d'une pluralité de capteurs pyroélectriques dans lequel il est prévu une étape où des liaisons électriques sont formées entre au moins un sous-ensemble de premières électrodes formant chacune une propre électrode d'un pixel et où il est également prévu de former des résistances électriques agencées de manière que chaque électrode dudit sous-ensemble soit reliée en série avec une de ces résistances.

Grâce à l'agencement des résistances électriques susmentionnées, un court-circuit au niveau d'un pixel n'entraîne plus un abaissement critique de la tension de polarisation appliquée lors d'une étape de polarisation ultérieure à l'étape susmentionnée. Ainsi, il est possible de polariser correctement les capteurs d'une plaquette même en présence d'un ou plusieurs court-circuits au niveau de certains pixels. Les pixels court-circuités sont bien évidemment inopérant dans le fonctionnement des capteurs fabriqués, mais ce problème reste localisé au seul pixel qui en subit un court-circuit accidentel.

WO 02/13283

PCT/EP01/07836

- 3 -

- De manière à diminuer encore les risques de court-circuits et de détériorations de capteurs, il est prévu dans le cadre de la présente invention selon un mode de réalisation préféré, de structurer également les électrodes destinées à être reliées entre elles à un potentiel de référence. Ainsi, les pixels sont définis par des électrodes inférieures et supérieures propres aux pixels. Ceci permet de réduire les capacités parasites formées par les électrodes. Ces secondes électrodes sont reliées au moins partiellement entre elles par des deuxième liaisons électriques, c'est-à-dire qu'elles sont reliées électriquement au moins par sous-ensembles correspondant de préférence aux sous-ensembles mentionnés précédemment.
- Selon une variante de fabrication des capteurs, les premières et deuxième liaisons électriques reliant respectivement des électrodes supérieures et des électrodes inférieures présentent des croisements en projection dans le plan général de la plaquette. Pour éviter qu'un court-circuit entre ces première et deuxième liaisons électriques au niveau des croisements engendre une détérioration d'une partie des capteurs ou de l'ensemble par une chute de la tension de polarisation, les premières et deuxième liaisons sont agencées de manière que ces croisements soient situés entre les résistances et les électrodes auxquelles elles sont reliées.
- Selon un mode de réalisation particulièrement avantageux, et bien adapté pour les réseaux linéaires de pixels ou pour les matrices à deux lignes de pixels, il est prévu que les liaisons entre les électrodes associées aux résistances de protection soient rompues automatiquement lors du sciage des capteurs.
- D'autres modes et variantes de mise en oeuvre du procédé selon l'invention, ainsi que des avantages particuliers de l'invention seront décrits ci-après à l'aide de la description suivante, faite à l'aide du dessin ci-joint donné à titre d'exemples non limitatifs et dans lequel:
- la figure 1 montre partiellement et de manière schématique une vue de dessus d'une plaquette de capteurs pyroélectriques en fabrication selon un premier mode de mise en oeuvre du procédé selon l'invention;
 - la figure 2 est une coupe selon le trait II - II de la figure 1;
 - la figure 3 est une vue de dessus partielle et schématique d'une plaquette de capteurs pyroélectriques en fabrication selon un deuxième mode de mise en oeuvre du procédé selon l'invention.
 - les figures 4 et 5 sont des coupes respectivement selon les traits IV - IV et V - V de la figure 3.
- On décrira ci-après un premier mode de mise en oeuvre du procédé de fabrication selon l'invention à l'aide des figures 1 et 2. Sur la figure 1 est représenté partiellement un capteur 2 formé d'un réseau linéaire de pixels 4. Chaque pixel est

WO 02/13283

PCT/EP01/07836

- 4 -

- défini par la géométrie d'une électrode supérieure 6 qui lui est propre. Chacun de ces pixels est formé d'une couche mince pyroélectrique 8 à la face supérieure de laquelle est formé l'électrode 6 et à la face inférieure de laquelle est prévue une électrode inférieure 10 formée sur une membrane 12. Sous la membrane 12, formée
- 5 notamment en SiO_2 et /ou Si_3N_4 est prévu une cavité 14 pour isoler thermiquement chaque pixel.
- Les capteurs sont formés à une face supérieure 16 d'une plaque en silicium 18. Sur cette plaquette peut être fabriqué des milliers de capteurs pyroélectriques. Lors de la fabrication de tels capteurs, il est possible de prévoir une électrode
- 10 inférieure commune à l'ensemble des pixels d'un capteur, voire commune à l'ensemble des capteurs et formant une couche métallique traversant la plaquette. De même, la couche pyroélectrique 8 peut être commune aux pixels d'un capteur, voire à l'ensemble des capteurs d'une même plaquette. Par contre, dans le but d'isoler thermiquement les pixels entre elles, la couche 8 est généralement structurée au
- 15 moins partiellement. Dans le cas de la figure 1, la couche 8 sera éliminée notamment dans les régions situées entre les électrodes 6. Finalement, une couche d'absorption 20, par exemple du platine noir, (non représentée à la figure 1) est déposée sur les électrodes supérieures.
- Pour polariser électriquement la couche 8 entre les électrodes 6 et 10 de chaque
- 20 pixel, les électrodes inférieures 10 sont reliées entre elles par des liaisons électriques 24 aboutissant à au moins une plage de contact électrique 26. De même, les électrodes supérieures sont reliées entre elles par des liaisons électriques temporaires formées de pistes principales 28 et de pistes secondaires 30 reliant chaque électrode 6 à une piste principale. Ces liaisons électriques sont donc formées
- 25 selon le procédé de l'invention pour permettre de polariser simultanément au moins un sous-ensemble de pixels. Pour ce faire, les pistes principales 28 sont reliées à au moins une plage de contact électrique 32. On notera que pour une plaquette, il est prévu généralement plusieurs plages de contact 26 et/ou 32 reliant chacun un sous-ensemble d'électrodes inférieures et/ou d'électrodes supérieures des capteurs en
- 30 fabrication.
- Selon l'invention, il est prévu de former une résistance 36 pour chaque pixel 4, relié en série avec l'électrode supérieure ou inférieure de ce pixel. Dans l'exemple décrit ici, les résistances 36 sont reliées en série avec les électrodes 6 et situées le long des pistes secondaires 30. Les liaisons électriques des électrodes 6 à la plage
- 35 32 est prévue premièrement pour permettre d'effectuer une étape de polarisation électrique de la couche pyroélectrique 8 par application d'une tension entre les électrodes inférieures et supérieures, par l'intermédiaire des plages de contact 26 et

32. Deuxièmement, elles sont prévues pour le dépôt de la couche d'absorption 20 par un procédé électrochimique. A titre d'exemple, la résistance 36 a une valeur de l'ordre de 10 k Ω .

Comme cela a déjà été mentionné dans la partie introductive de la présente description, la résistance 36 sert premièrement à protéger la plaquette de capteurs et fabrication lors de l'étape de polarisation électrique. En effet, dans le cas où un court-circuit intervient dans un pixel entre les électrodes 4 et 6, la résistance 36 limite fortement le courant de fuite et empêche que la tension de polarisation chute; ce qui entraînerait autrement la perte d'au moins une partie de la plaquette et donc de millions de capteurs. L'homme du métier saura sélectionner la plage de valeurs adéquates pour la résistance 36. Deuxièmement, ces résistances 36 servent à définir une impédance sensiblement égale pour chaque électrode supérieure 6, ce qui est avantageux pour permettre le dépôt de la couche d'absorption 20 de manière uniforme sur l'ensemble des électrodes supérieures.

15 Il est prévu une plage de contact individuelle 38 pour chaque pixel agencée entre l'électrode supérieure et la résistance.

Afin de réduire les risques de court-circuit entre les métallisations inférieures et supérieures relativement à la couche 8, il a été prévu dans le cas de la présente invention de structurer également l'électrode inférieure 10 et de relier ces électrodes par les pistes de liaison 24. Dans le but de protéger la pluralité de capteurs en cas de court-circuit entre les liaisons électriques inférieures et supérieures, il est prévu de préférence que les croisements de ces liaisons en projection dans le plan général 42 de la plaquette interviennent entre les électrodes 6 et les résistances 38 respectives. Ainsi, si un court-circuit accidentel intervient entre les liaisons 24 et 30, les résistances 36 protègent le reste des pixels et en particulier les capteurs non concernés par cette détérioration localisée.

Les pistes principales 28 sont réalisées en créneau et il est prévu, lors de la séparation d'un capteur de la plaquette, de scier cette plaquette selon les traits interrompus 44. Ainsi, lors du sciage, les liaisons électriques entre les électrodes supérieures sont automatiquement coupées de sorte que ces électrodes sont alors isolées électriquement les unes des autres. Les plages 38 servent à recevoir des signaux élémentaires des pixels et on remarquera que la résistance 36 est située de l'autre côté de l'électrode 6 relativement à la plage 38 de sorte qu'elle est inactive lors du fonctionnement du capteur.

35 On notera que les résistances 36 sont réalisées ici en couche(s) mince(s) essentiellement horizontale(s) et sont situées du côté de la face supérieure 16 de la

plaquette 18. Ces résistances peuvent être agencées dans une ou plusieurs couches selon des techniques connues.

Dans le cas de capteurs matriciels formés de deux lignes de pixels, il est possible d'agencer les divers éléments de manière similaire à la figure 1, chacune des
5 lignes de pixels ayant ses résistances agencées du côté opposé à l'autre ligne, alors qu'à la figure 1 les résistances sont agencées alternativement d'un côté et de l'autre des pixels. Dans le cas de matrice de pixel présentant plus de deux lignes, il est possible de prévoir des liaisons électriques temporaires agencées partiellement entre les pixels, notamment pour atteindre les électrodes non périphériques. Pour gagner
10 de la place et conserver une haute densité de pixels par unité de surface, il est possible pour de grandes matrices de pixels d'agencer ces liaisons électriques dans une structure multicouche où différents niveaux de métallisation sont isolés les uns des autres selon des techniques de métallisation connues du domaine des semi-conducteurs. Une telle réalisation permet d'assurer un micro-usinage seulement du
15 côté de la face supérieure 16 de la plaquette 18. Par contre, les étapes de fabrication sont augmentées et l'isolation thermique des pixels peut être diminuée dans ce cas s'il n'est pas prévu d'enlever entre les pixels les liaisons électriques et leurs couches d'isolation. Une solution avantageuse pour les liaisons électriques nécessaires à la polarisation de capteurs bidimensionnels relativement étendus est donnée ci-après.

20 A l'aide des figures 3 et 4, on décrira ci-après un deuxième mode de mise en oeuvre du procédé selon invention. A la figure 3 est représenté partiellement un agencement de pixels sous forme matricielle. Seuls 4 pixels 54 sont représentés; mais un capteur peut être formé d'une matrice présentant plusieurs lignes et colonnes de pixels. Le procédé décrit ici peut s'appliquer sans autre à des capteurs formés d'un
25 grand nombre de pixels. Les références déjà décrites précédemment ne le sont pas à nouveau ici.

Les pixels 54 sont formées d'électrodes inférieures 6 et supérieures 10 situées de chaque côté d'une couche pyroélectrique 8 structurée. Afin de protéger la couche
30 12 lors du micro-usinage de l'électrode 10 et de son bras de connexion 58 par une attaque sèche, il est prévu une couche tampon ou couche d'arrêt 60 au-dessus de la couche 12. La couche 60 est relativement épaisse et forme aussi une barrière empêchant des interdiffusions entre la couche pyroélectrique et la membrane 12. De plus, elle agit comme couche d'adhésion pour l'électrode inférieure. Elle peut être constituée notamment de ZrO_2 , TiO_2 ou autres oxydes similaires, résistant à
35 l'oxydation et aux réactions avec la couche pyroélectrique.

Les liaisons électriques entre les électrodes supérieures sont effectuées au moyen de vias conducteurs 64 reliant les bras de connexion 56 agencés sur la

WO 02/13283

PCT/EP01/07836

- 7 -

- couche 8 à des pistes 68 agencées à la face inférieures 66 de la plaquette 18. Les liaisons entre les électrodes supérieures sont donc effectuées par le dessous de la plaquette ou du capteur considéré. De même, les électrodes inférieures 10 sont reliées électriquement entre elles au moyen de vias 70 reliant verticalement les
- 5 bras 58 à des pistes conductrices 72 situées sur la face arrière 66 de la plaquette 18. Les pistes 68 et 72 sont rectilignes et traversent la plaquette 18 pour connecter des rangées d'électrodes supérieures et inférieures. Elles présentent à au moins une extrémité une plage de contact électrique. L'agencement décrit ci-dessus permet d'effectuer une polarisation simultanée de l'ensemble des pixels agencés sur la
- 10 plaque 18.
- Selon l'invention, il est prévu que les vias 64 ou 70 forment des résistances de protection de la plaquette en fabrication lors de la polarisation électrique des pixels. A l'exemple donnée ici, ce sont les vias 70 qui forment les résistances électriques de protection. Après l'étape de polarisation, il est prévu de préférence d'éliminer les
- 15 liaisons électriques entre les électrodes inférieures en enlevant les pistes 72 par une attaque chimique ou sèche, par un polissage mécanique chimique (CMP) ou encore par des sectionnements au laser. Par contre, il peut être avantageux de conserver les pistes 68 de manière à pouvoir mettre les électrodes supérieures d'un capteur à un même potentiel électrique. Afin de récolter les signaux électriques élémentaires des
- 20 pixels, il est prévu des plages de contact 78 situées entre l'électrode 10 et la résistance 70. Cependant, il est aussi possible de prévoir ces plages 78 sur la face arrière 66 de la plaquette, par exemple aux extrémités des vias 70 débouchant sur cette face arrière. L'utilisation de vias permet donc de résoudre le problème d'encombrement lié aux liaisons électriques nécessaires et permet d'agencer
- 25 avantageusement les résistances de protection au niveau des vias.
- D'autres variantes peuvent être également conçues par l'homme du métier sans sortir du cadre de la présente invention. En particulier, il est possible de prévoir des liaisons électriques par la face arrière de la plaquette pour les électrodes inférieures mais de prévoir les liaisons électriques pour les électrodes supérieures du
- 30 côté de la face avant 16, c'est-à-dire au-dessus de la couche 60 et en particulier au-dessus de la couche pyroélectrique, comme exposé dans le premier mode de mise en oeuvre de l'invention. Dans une telle réalisation mixte, les résistances peuvent être agencées soit au niveau des vias ou au niveau de la métallisation des électrodes supérieures.
- 35 On notera aussi qu'il peut être prévu d'agencer des résistances électriques sur la face arrière 66 de la plaquette.

REVENDICATIONS

1. Procédé de fabrication d'une pluralité de capteurs pyroélectriques par formation d'une couche pyroélectrique mince (8) à une face d'une même plaquette (18), notamment en silicium, définissant un plan général (42), chaque capteur étant formé de plusieurs pixels (4; 54) définis chacun par une première
5 électrode propre (6) située à une face de ladite couche pyroélectrique et une seconde électrode située (10) à l'autre face de cette couche, ce procédé étant caractérisé en ce qu'il est prévu au moins les étapes successives suivantes:
 - A) Formation de premières liaisons électriques (28; 30; 72) entre au moins un sous-ensemble de premières électrodes de ladite pluralité de capteurs reliant ces
10 premières électrodes à au moins une plage de contact électrique (32) et formation de résistances électriques (38; 70) agencées de manière que chaque première électrode dudit au moins un sous-ensemble soit reliée en série avec une de ces résistances;
 - B) Polarisation électrique de ladite couche pyroélectrique entre les
15 premières et secondes électrodes par application d'une tension électrique entre ladite au moins une plage de contact électrique et lesdites secondes électrodes des pixels correspondant audit au moins un sous-ensemble de premières électrodes;
 - C) Isolation électrique desdites premières et/ou secondes électrodes d'au moins un capteur les unes des autres.
2. Procédé selon la revendication 1, caractérisé en ce que lesdites
20 secondes électrodes des pixels sont formées également par des électrodes propres qui sont situées respectivement en regard desdites premières électrodes et reliées au moins partiellement entre elles par des deuxièmes liaisons électriques (24; 68).
3. Procédé selon la revendication 2, caractérisé en ce que lesdites
25 premières et deuxièmes liaisons électriques présentent des croisements en projection dans le plan général de ladite plaquette, lesdites deuxièmes liaisons étant agencées de manière à ce que ces croisements interviennent entre lesdites premières électrodes et lesdites résistances respectives.
4. Procédé selon l'une des revendications 1 à 3, caractérisé en ce que
30 lesdites premières liaisons (28) d'un même capteur sont agencées de manière à ce qu'elles soient coupées lors du sciage de ce capteur et que ses premières électrodes soient alors isolées électriquement les unes des autres.
5. Procédé selon l'une des revendications précédentes, caractérisé en ce que lesdites résistances (38) et lesdites premières liaisons électriques sont agencées

WO 02/13283

PCT/EP01/07836

- 9 -

en couche(s) mince(s) essentiellement horizontalement du côté de la face supérieure (16) de ladite plaquette.

6. Procédé selon l'une des revendications 1 à 4, caractérisé en ce que lesdites premières liaisons électriques sont formées au moins partiellement de
5 pistes (72) situées à la face inférieure (66) de ladite plaquette et de vias (70) traversant la plaquette.

7. Procédé selon la revendication 6, caractérisé en ce que lesdites résistances sont toutes agencées au moins partiellement au niveau des dits vias.

8. Procédé selon la revendication 6 ou 7, caractérisé en ce que lesdits
10 capteurs sont formés chacun d'une matrice bidimensionnelle de pixels.

9. Procédé selon l'une des revendications précédentes, caractérisé en ce que des plages de contacts électriques (38; 78) pour connecter lesdites premières électrodes sont formées entre celles-ci et les résistances respectives et en ce que, lors de ladite étape C, lesdites premières électrodes sont isolées entre elles.

15 10. Procédé selon l'une des revendications précédentes, caractérisé en ce que les valeurs desdites résistances sont prévues sensiblement égales, pour définir une impédance sensiblement égale des pixels, permettant de déposer uniformément une couche d'absorption (20) sur ces pixels par un procédé électrochimique.

WO 02/13283

PCT/EP01/07836

1/2

Fig. 1

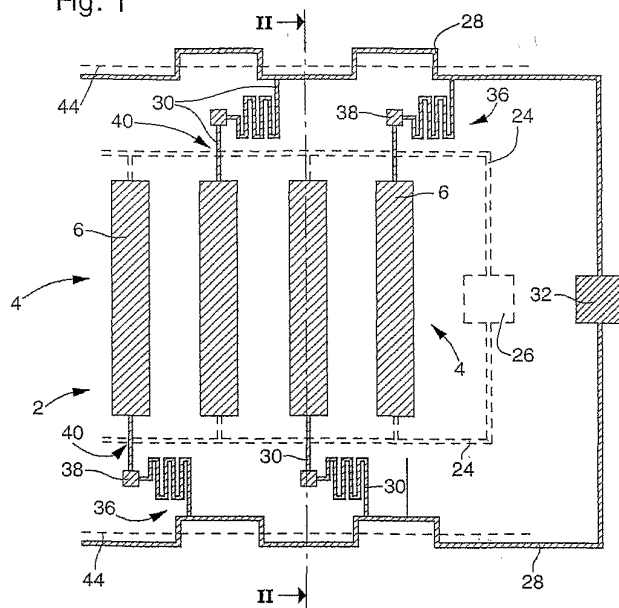
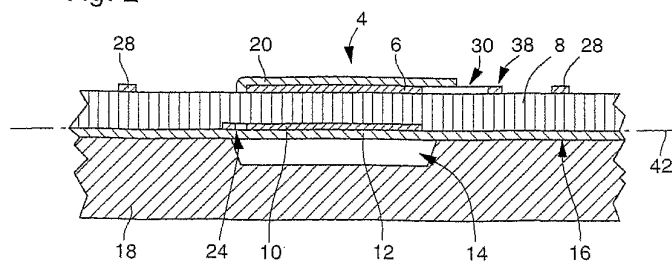


Fig. 2



WO 02/13283

2/2

PCT/EP01/07836

Fig. 3

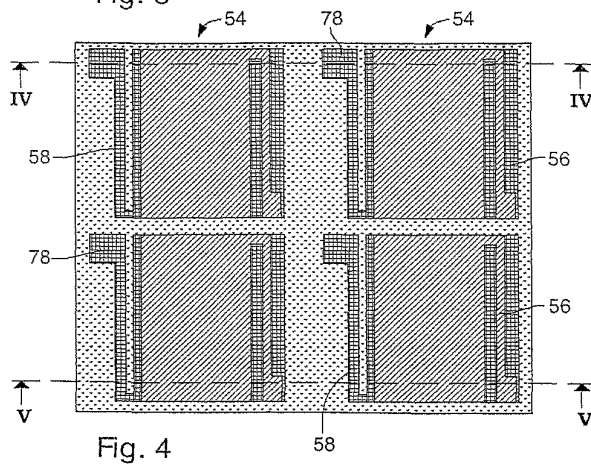


Fig. 4

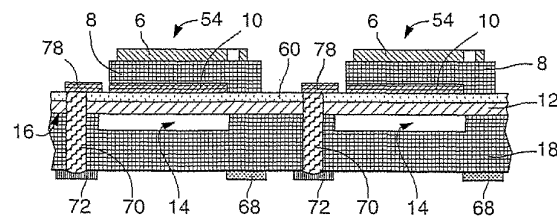
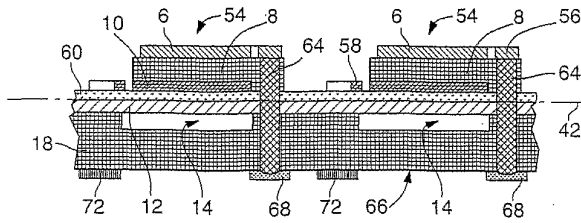


Fig. 5



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International Application No. PCT/EP 01/07836
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L37/02		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L 6013		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ, NPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	PATENT ABSTRACTS OF JAPAN vol. 018, no. 064 (P-1685), 2 February 1994 (1994-02-02) & JP 05 281034 A (HORIBA LTD), 29 October 1993 (1993-10-29), abstract - & JP 05 281034 A (HORIBA LTD) 29 October 1993 (1993-10-29) paragraph '0014! - paragraph '0023!; figures	1, 4
A	EP 0 491 596 A (THOMSON COMPOSANTS MILITAIRES ET SPATIAUX) 24 June 1992 (1992-06-24) column 5, line 33 - column 6, line 5 column 10, line 24 - column 11, line 9; figure 4	1
☐ Further documents are listed in the continuation of box C. ☒ Patent family members are listed in annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, each combination being obvious to a person skilled in the art. "S" document member of the same patent family		
Date of the actual completion of the international search 21 January 2002		Date of mailing of the international search report 28/01/2002
Name and mailing address of the ISA European Patent Office, P.B. 5918 Patentlaan 2 NL - 2220 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax. (+31-70) 340-3016		Authorized officer Köpf, C

INTERNATIONAL SEARCH REPORT				International Application No.	
information on patent family members				PCT/EP 01/07836	
Patent document cited in search report		Publication date	Patent family member(s)		Publication date
JP 05281034	A	29-10-1993	JP	2987476 B2	06-12-1999
EP 0491596	A	24-06-1992	FR	2670325 A1	12-06-1992
			DE	69127176 D1	11-09-1997
			DE	69127176 T2	15-01-1998
			EP	0491596 A1	24-06-1992
			US	5283438 A	01-02-1994

RAPPORT DE RECHERCHE INTERNATIONALE		Dern. Internationale No PCT/EP 01/07836
A. CLASSEMENT DE L'OBJET DE LA DEMANDE CIB 7 H01L37/02		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE		
Documentation minimale consultée (système de classification suivi des symboles de classement) CIB 7 H01L 601J		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés) EPO-Internal, PAJ, WPI Data		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	PATENT ABSTRACTS OF JAPAN vol. 018, no. 064 (P-1685), 2 février 1994 (1994-02-02) & JP 05 281034 A (HORIBA LTD), 29 octobre 1993 (1993-10-29) abrégé -& JP 05 281034 A (HORIBA LTD) 29 octobre 1993 (1993-10-29) alinéa '0014! - alinéa '0023!; figures	1, 4
A	EP 0 491 596 A (THOMSON COMPOSANTS MILITAIRES ET SPATIAUX) 24 juin 1992 (1992-06-24) colonne 5, ligne 33 -colonne 6, ligne 5 colonne 10, ligne 24 -colonne 11, ligne 9; figure 4	1
☐ Voir la suite du cadre C pour la fin de la liste des documents ☒ Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités: *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent *E* document antérieur, mais publié à la date de dépôt international ou après cette date *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (elle qu'indiquée) *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention *X* document particulièrement pertinent; l'inven non revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément *Y* document particulièrement pertinent; l'inven non revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier *Z* document qui fait partie de la même famille de brevets		
Date à laquelle la recherche internationale a été effectivement achevée 21 janvier 2002		Date d'expédition du présent rapport de recherche internationale 28/01/2002
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5816 Palantian 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3016		Fonctionnaire autorisé Köpf, C

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Den Internationale No
PCT/EP 01/07836

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
JP 05281034	A	29-10-1993	JP 2987476 B2	06-12-1999
EP 0491596	A	24-06-1992	FR 2670325 A1	12-06-1992
			DE 69127176 D1	11-09-1997
			DE 69127176 T2	15-01-1998
			EP 0491596 A1	24-06-1992
			US 5283438 A	01-02-1994

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CR,CU,CZ,DE,DK,DM,DZ,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NO,NZ,PL,PT,RO,RU,SD,SE,S