

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3606597号
(P3606597)

(45) 発行日 平成17年1月5日(2005.1.5)

(24) 登録日 平成16年10月15日(2004.10.15)

(51) Int. Cl.⁷

H04N 7/32

F I

H04N 7/137

Z

請求項の数 1 (全 6 頁)

<p>(21) 出願番号 特願平6-22223 (22) 出願日 平成6年1月21日(1994.1.21) (65) 公開番号 特開平7-212765 (43) 公開日 平成7年8月11日(1995.8.11) 審査請求日 平成12年4月7日(2000.4.7) 審査番号 不服2002-21825 (P2002-21825/J1) 審査請求日 平成14年11月11日(2002.11.11)</p>	<p>(73) 特許権者 000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号 (74) 代理人 100082762 弁理士 杉浦 正知 (72) 発明者 小倉 英史 東京都品川区北品川6丁目7番35号 ソニー株式会社内 合議体 審判長 藤内 光武 審判官 小松 正 審判官 橋爪 正樹 (56) 参考文献 特開平5-236455 (JP, A) 特開平4-328690 (JP, A)</p>
--	--

(54) 【発明の名称】 動きベクトル検出装置

(57) 【特許請求の範囲】

【請求項1】

画像データの基準フレームに基準ブロックを設定し、上記基準ブロックと連続する検索フレームに候補ブロックを設定し、上記候補ブロックを所定の探査範囲で動かし、上記基準ブロックと上記候補ブロックとの残差を求め、上記残差が最小となる候補ブロックから動きベクトルを求めるようにした動きベクトル検出装置において、

上記基準ブロック及び上記候補ブロックを構成する各画素間の残差を演算する演算ユニットからなり、

上記演算ユニットは、上記基準ブロックの各画素の上位の所定数のビットと上記候補ブロックの各画素の上位の所定数のビットとの差分の絶対値和を1クロック毎にパイプライン演算するように配置され、

上記各演算ユニットに、次段の演算ユニットに送られる上記絶対値和が所定値を越えないように制限するリミッタを設けたことを特徴とする動きベクトル検出装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

この発明は、特に、画像の予測符号化方式に用いて好適な動きベクトル検出装置に関する。

【0002】

【従来の技術】

フレーム間予測符号化処理では、動きベクトルに基づいて動き補償された参照フレームと、現フレームとの差分データが符号化される。このようなフレーム間予測符号化処理において用いられる動きベクトル検出方法として、ブロックマッチング法が知られている。

【0003】

図6は、このようなブロックマッチング法を説明するためのものである。図6において、101は基準フレームを示し、102は、基準フレームと連続する検索フレームを示している。基準フレーム101には基準ブロック103が設定され、検索フレーム101に候補ブロック104が設定される。検索フレーム102の候補ブロック104は、所定の探査範囲内を移動される。そして、基準フレーム101の基準ブロック103と、検索フレーム102の候補ブロック104との残差が求められる。この残差が最小となる候補ブロックがマッチングブロックとされ、このマッチングブロックから動きベクトルが求められる。

10

【0004】

このようなブロックマッチング法で動きベクトルを求める動きベクトル検出装置として、基準ブロックの各画素と候補ブロックの各画素との残差をパイプライン演算で求め、この残差から基準ブロックに最も合致した候補ブロックを検出して動きベクトルを求めるようなものが提案されている。残差をパイプライン演算により求めるようにすると、候補ブロックを探査範囲で1ステップずつ動かしたときの候補ブロックと基準ブロックとの残差を、1クロック毎に求めることができ、処理の高速化が図れる。

【0005】

【発明が解決しようとする課題】

パイプライン処理では、各演算ユニットで求められた残差が加算されていくので、残差が大きいと、パイプラインのビット数が増大する。このため、回路規模が大きくなるという問題が生じる。

20

【0006】

したがって、この発明の目的は、回路規模の縮小を図ることができる動きベクトル検出装置を提供することにある。

【0007】

【課題を解決するための手段】

この発明は、画像データの基準フレームに基準ブロックを設定し、基準ブロックと連続する検索フレームに候補ブロックを設定し、候補ブロックを所定の探査範囲で動かし、基準ブロックと候補ブロックとの残差を求め、残差が最小となる候補ブロックから動きベクトルを求めるようにした動きベクトル検出装置において、基準ブロック及び候補ブロックを構成する各画素間の残差を演算する演算ユニットからなり、

30

演算ユニットは、基準ブロックの各画素の上位の所定数のビットと候補ブロックの各画素の上位の所定数のビットとの差分の絶対値和を1クロック毎にパイプライン演算するように配置され、

各演算ユニットに、次段の演算ユニットに送られる絶対値和が所定値を越えないように制限するリミッタを設けたことを特徴とする動きベクトル検出装置である。

40

【0008】

【作用】

パイプライン演算を行うための各演算ユニットにリミッタを設けているので、パイプラインのビット数が削減でき、回路規模が縮小できる。

【0009】

【実施例】

以下、この発明の一実施例について図面を参照して説明する。図1は、この発明の一実施例を示すものである。図1において、1及び2は、入力端子である。入力端子1には、基準ブロックの画素が順に供給される。入力端子2には、候補ブロックの画素が順に供給される。

50

【 0 0 1 0 】

3 - 1、3 - 2、3 - 3、...は、演算ユニットである。演算ユニット3 - 1、3 - 2、3 - 3、...は、基準ブロックの各画素と、候補ブロックの各画素との差分の絶対値和を、パイプライン演算により求めるものである。基準ブロック及び候補ブロックのブロックサイズが(16 × 16)の場合には、演算ユニット3 - 1、3 - 2、3 - 3、...は、256個配設される。

【 0 0 1 1 】

4は、最小値検出回路である。演算ユニット3 - 1、3 - 2、3 - 3、...でパイプライン演算により求められた基準ブロックの各画素と候補ブロックの各画素との差分の絶対値和から、基準ブロックと候補ブロックとの残差が得られる。この残差が最小値検出回路4に供給される。最小値検出回路4により、残差が最小になる候補ブロックが検出される。この候補ブロックがマッチングブロックとされ、このマッチングブロックから、動きベクトルが求められる。求められた動きベクトルは、出力端子5から出力される。

10

【 0 0 1 2 】

図2は、演算ユニット1の詳細な構成を示すものである。演算ユニット1は、基準ブロックの画素データを保持するレジスタ11と、基準ブロックの画素データと候補ブロックの画素データとの差分の絶対値を求める減算回路12及び絶対値回路13と、パイプライン演算を行うためのレジスタ14及び加算回路15とから構成される。更に、演算ユニット1には、次段の演算ユニットに送られるデータのビット数を制限するためのリミッタ16が設けられる。

20

【 0 0 1 3 】

入力端子21には、基準ブロックの画素データが供給される。この基準ブロックの画素データは、例えば8ビットとされる。この基準ブロックの画素データは、レジスタ11に保持される。そして、レジスタ11の出力が減算回路12に供給される。

【 0 0 1 4 】

入力端子22には、候補ブロックの画素データが供給される。この候補ブロックの画素データは、例えば8ビットである。入力端子22からの画素データは、減算回路12に供給される。減算回路12で、レジスタ11からの基準ブロックの画素データと、入力端子22からの候補ブロックの画素データとが減算される。この減算回路12の出力が絶対値回路13に供給される。絶対値回路13により、基準ブロックの画素データと候補ブロックの画素データとの差分の絶対値が求められる。絶対値回路13の出力が加算回路15に供給される。

30

【 0 0 1 5 】

入力端子23には、前段の演算ユニット1の出力が供給される。入力端子23からのデータは、パイプラインレジスタ14で1クロック遅延されて、加算回路15に供給される。加算回路15の出力は、リミッタ16に供給される。リミッタ16で、ビット数が例えば12ビットとなるように、制限される。リミッタ16の出力が出力端子24から出力される。

【 0 0 1 6 】

図1において、入力端子1には、図3に示すような、基準ブロック31の画素データA1、A2、A3、...が順に供給される。この画素データA1、A2、A3、...は、それぞれ、演算ユニット3 - 1、3 - 2、3 - 3、...のレジスタ11 - 1、11 - 2、11 - 3、...に順に取り込まれる。

40

【 0 0 1 7 】

入力端子2には、図4に示すような、探査範囲33の画素データB1、B2、B3、...が順に供給される。演算ユニット3 - 1には、画素データB1、B2、B3、...が順に供給されていく。演算ユニット3 - 2には、画素データB2、B3、B4...が順に供給されていく。演算ユニット3 - 3には、画素データB3、B4、B5...が順に供給されていく。

【 0 0 1 8 】

演算ユニット3 - 1、3 - 2、3 - 3、...の出力は、レジスタ14 - 1、14 - 2、14

50

- 3、...、加算回路15-2、15-3、15-4、...によりパイプライン演算で加算され、候補ブロック32の各画素と基準ブロック31の各画素との差分の絶対値和が求められる。このようなパイプライン演算により、候補ブロック32を探索範囲33で1ステップずつ動かしたときの、候補ブロック32の各画素と基準ブロック31の各画素との差分の絶対値和が1クロック毎に求められる。

【0019】

候補ブロック32を探索範囲33で動かしたていったときに、候補ブロック32の各画素と基準ブロック31の各画素との差分の絶対値和が最小になる候補ブロックは、最小値検出回路4で検出される。この候補ブロックがマッチングブロックとされ、このマッチングブロックから、動きベクトルが求められる。

10

【0020】

このように、この発明の一実施例では、候補ブロック32と基準ブロック31との残差を、パイプライン演算により求めている。これにより、候補ブロック32を探索範囲33で1ステップずつ動かしたときの、候補ブロック32と基準ブロック31との残差を、1クロック毎に求めることができる。

【0021】

このようなパイプラインでは、各演算ユニット3の出力が加算されていくので、残差が大きいと、ビット数が増大する。このため、回路規模が増大する。この発明の一実施例では、各演算ユニット3には、リミッタ回路16が設けられている。このようなりミッタ回路16が設けられているので、パイプラインのビット数を例えば12ビットに抑えることができ、回路規模が増大しない。

20

【0022】

図5は、フレーム間予測符号化処理を行うビデオ信号の高エネルギー符号化装置の一例である。この発明は、このような高エネルギー符号化装置における動き検出回路62に利用できる。

【0023】

図5において、入力端子51に現フレームのデジタルビデオ信号が供給される。この入力デジタルビデオ信号は、例えば8ビットである。入力端子51からのビデオ信号は、減算回路52に供給される。減算回路52には、動き補償回路61を介して動き補償された参照フレームのビデオ信号が供給される。減算回路52で、現フレームと、この現フレームと時間的に連続する参照フレームとの差分が求められる。

30

【0024】

減算回路52の出力がDCT変換回路53に供給される。DCT変換回路53により、現フレームと参照フレームとの差分がDCT変換される。DCT変換回路53の出力が量子化回路54に供給される。量子化回路54で、DCT変換回路53の出力が量子化される。量子化回路54の出力が可変長符号化回路55に供給される。可変長符号化回路55で、量子化回路54の出力が可変長符号化される。このようにして高エネルギー符号化された出力が出力端子56から出力される。

【0025】

また、量子化回路54の出力は、逆量子化回路57に供給される。逆量子化回路57の出力が逆DCT変換回路58に供給される。逆量子化回路57、逆DCT変換回路58により、現フレームと参照フレームとの差分データが得られる。逆DCT回路58の出力が加算回路59に供給される。

40

【0026】

加算回路59には、動き補償回路61から、動き補償された参照フレームのデータが供給される。加算回路59で、この動き補償された参照フレームのデータと、現フレームと参照フレームとの差分データとが加算され、現フレームのデータが求められる。このようにして求められた現フレームのデータは、次の参照フレームのデータとしてフレームメモリ60に貯えられる。

【0027】

フレームメモリ60に貯えられている参照フレームが動き検出回路62に供給される。動

50

き検出回路62で、連続するフレーム間の動きベクトルが求められる。この動きベクトルが動き補償回路61に供給される。

【0028】

このビデオ信号の高能率符号化装置では、フレームメモリ60に貯えられた符号化画像データを使って、動きベクトルの検出を行っている。このような方式では、フレームメモリ60に貯えられたデータ中には、量子化、逆量子化によるひずみが含まれている。このため、フレームメモリ60の出力中の下位ビットはノイズ成分であり、このようなノイズ成分を含むデータから動き検出を行うと、信頼性が良くない。そこで、動き検出回路62には、フレームメモリ60の8ビットの出力中の例えば上位6ビットが供給される。これにより、動きベクトル検出の信頼性が向上されると共に、回路規模の削減が図れる。

10

【0029】

【発明の効果】

この発明によれば、パイプライン演算を行う演算ユニットにリミッタを設けているので、パイプラインのビット数が削減でき、回路規模が縮小できる。フレーム間予測符号化処理では、基準ブロックと候補ブロックとの相関が少なく残差が所定値以上の場合には、その動きベクトルを用いる動き補償は行わず、フレーム内符号化を行っている。このため、このようリミッタを設けても、画質は劣化しない。また、この発明は、各画素の上位の所定数のビットを使用して残差を演算するので、下位ビットの変化としてのノイズの影響を少なくでき、動きベクトルの検出の信頼性を向上することができる。

【図面の簡単な説明】

20

【図1】この発明の一実施例のブロック図である。

【図2】この発明の一実施例における演算ユニットの一例のブロック図である。

【図3】この発明の一実施例の説明に用いる略線図である。

【図4】この発明の一実施例の説明に用いる略線図である。

【図5】フレーム間予測符号化装置の一例のブロック図である。

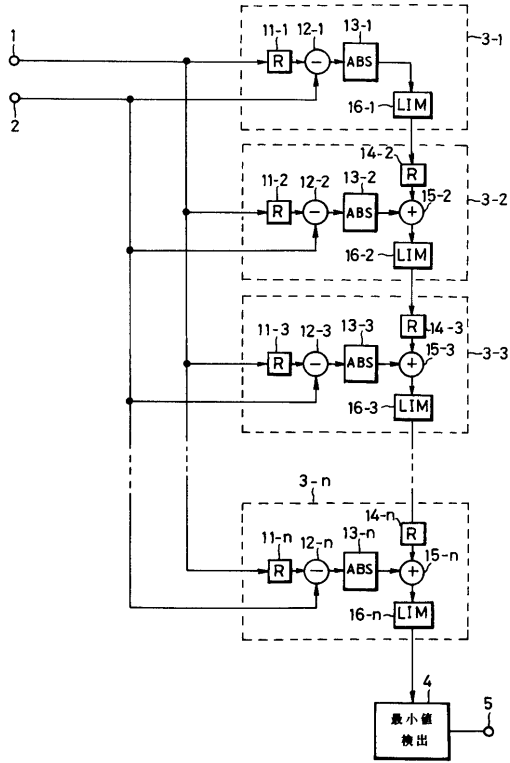
【図6】従来の動きベクトル検出方法の説明に用いる略線図である。

【符号の説明】

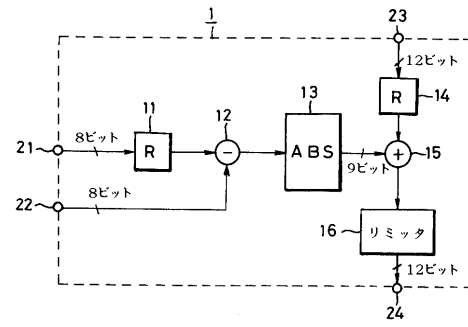
- 1：基準ブロックの画素の入力端子
- 2：候補ブロックの画素の入力端子
- 3：演算ユニット
- 14：パイプラインレジスタ
- 16：リミッタ

30

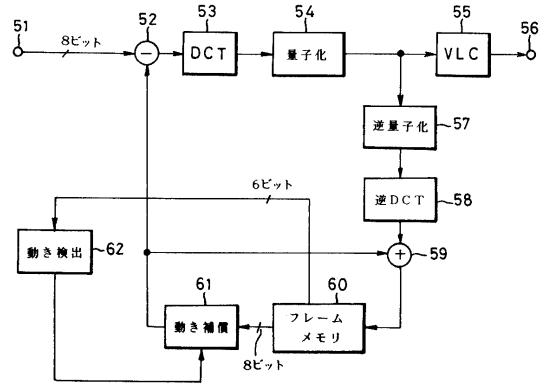
【図1】



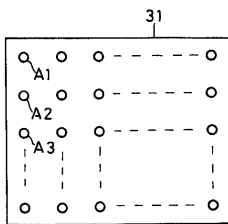
【図2】



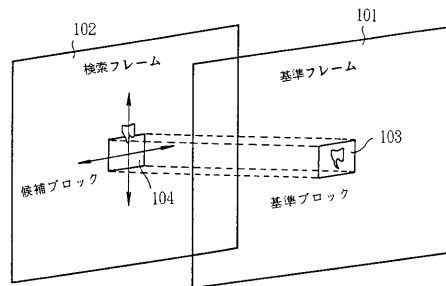
【図5】



【図3】



【図6】



【図4】

