

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4806464号
(P4806464)

(45) 発行日 平成23年11月2日 (2011. 11. 2)

(24) 登録日 平成23年8月19日 (2011. 8. 19)

(51) Int. Cl.		F I	
HO 4 N	7/30	(2006. 01)	HO 4 N 7/133 Z
HO 4 N	7/32	(2006. 01)	HO 4 N 7/137 Z

請求項の数 5 (全 15 頁)

(21) 出願番号	特願2009-507274 (P2009-507274)	(73) 特許権者	000005223
(86) (22) 出願日	平成19年3月29日 (2007. 3. 29)		富士通株式会社
(86) 国際出願番号	PCT/JP2007/000336		神奈川県川崎市中原区上小田中4丁目1番1号
(87) 国際公開番号	W02008/120279	(74) 代理人	100074099
(87) 国際公開日	平成20年10月9日 (2008. 10. 9)		弁理士 大菅 義之
審査請求日	平成21年6月3日 (2009. 6. 3)	(74) 代理人	100133570
			弁理士 ▲徳▼永 民雄
		(72) 発明者	吉田 茂
			愛知県蒲郡市宝町6-14 ハイツ共福302号
		審査官	矢野 光治

最終頁に続く

(54) 【発明の名称】 画像圧縮装置、画像圧縮方法、画像復元装置、及びプログラム

(57) 【特許請求の範囲】

【請求項 1】

画素毎に画素データを有する画像データを圧縮する画像圧縮装置において、
画像を分割するブロック内に存在する複数の画素分の第1の画素データ群を分割して複数の第2の画素データ群を生成するデータ生成部と、

前記データ生成部が生成した前記第2の画素データ群毎に直交変換を行い、周波数成分を示す複数の係数を出力する第1の変換部と、

前記第1の変換部が複数の前記第2の画素データ群に対して前記直交変換をそれぞれ行って得られる複数の係数のうち、最低周波数側から所定数の係数を用いて直交変換を行う第2の変換部と、

前記第2の変換部が出力する係数、及び前記第1の変換部が出力する係数のなかで該第2の変換部が前記直交変換に用いない係数から圧縮データを生成する符号化部と、

を具備することを特徴とする画像圧縮装置。

【請求項 2】

前記第2の変換部は、前記直交変換を2階層以上に分け、各階層の直交変換の点数を異なる数とし、且つ該各階層の直交変換に用いる係数を最低周波数側から所定数に制限して、該各階層の直交変換を行う、

ことを特徴とする請求項1記載の画像圧縮装置。

【請求項 3】

画素毎に画素データを有する画像データを圧縮するための画像圧縮方法において、

10

20

画像を分割するブロック内に存在する複数の画素分の第1の画素データ群を分割して複数の第2の画素データ群を生成し、

該生成した第2の画素データ群毎に直交変換を行い、

前記第2の画素データ群に対し、前記直交変換により得られた係数のうち、最低周波数側から所定数に制限した係数を用いた直交変換を複数階層化して行い、

最上位階層での直交変換により得られた係数のなかで最低周波数側から予め定めた個数の係数、及び該最上位階層以外の階層で得られた該直交変換に用いていない係数を符号化して圧縮データを生成する、

ことを特徴とする画像圧縮方法。

【請求項4】

請求項1記載の画像圧縮装置により符号化された画像データを復元する装置であって、前記圧縮データから、前記第2の変換部が出力した係数、及び前記第1の変換部が出力した係数のなかで該第2の変換部が前記直交変換に用いない係数を復元する第1の復元部と、

前記第1の復元部が復元した前記第2の変換部の係数を用いて逆直交変換を行う第1の逆変換部と、

前記第1の逆変換部が出力する係数のなかで最低周波数側から所定数の係数、及び前記第1の復元部が復元した前記第1の変換部の係数を用いて逆直交変換を行い、前記第2の画素データ群を復元する第2の逆変換部と、

を具備することを特徴とする画像復元装置。

【請求項5】

画素毎に画素データを有する画像データを圧縮する画像圧縮装置として用いることが可能なコンピュータに、

画像を分割するブロック内に存在する複数の画素分の第1の画素データ群を分割して複数の第2の画素データ群を生成するデータ生成機能と、

前記データ生成機能により生成した前記第2の画素データ群毎に直交変換を行い、周波数成分を示す複数の係数を出力する第1の変換機能と、

前記第1の変換機能により複数の前記第2の画素データ群に対して前記直交変換をそれぞれ行って得られる複数の係数のうち、最低周波数側から所定数の係数を用いて直交変換を行う第2の変換機能と、

前記第2の変換機能により出力する係数、及び前記第1の変換機能により出力する係数のなかで該第2の変換機能が前記直交変換に用いない係数から圧縮データを生成する符号化機能と、

を実現させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、空間領域のデータを周波数領域のデータに変換する直交変換を用いて画像データを圧縮するための技術に関する。

【背景技術】

【0002】

画像圧縮には既に様々な技術が存在する。その技術の一つとして、空間領域のデータを周波数領域（空間周波数領域）のデータに変換する直交変換を用いたものがある。その直交変換を用いた画像圧縮技術では、比較的の高い圧縮率を得ることができる。

【0003】

上記直交変換には、多くの計算を行う必要がある。このため、その直交変換を用いて画像圧縮を行う画像圧縮装置を実現させるハードウェアの規模は大きくなる。画像圧縮技術は今後、より広い範囲で採用されると予想されている。このこともあり、画像圧縮装置は、高い圧縮率は維持しつつ、より小さい規模のハードウェアで実現できるようにすることが重要と考えられる。これは、圧縮された画像を復元する画像復元装置も同様である。

【0004】

例えば自動車では、近年、複数の監視用カメラを設置してその映像を運転席で確認したり、DVDやカーナビゲーションの映像を後部座席で楽しむといったように、映像を多チャンネルで利用するニーズが高くなっている。チャンネルが多数になることに伴う配線の煩雑化を回避するため、自動車内にLANを敷設し、そのLAN（車載LAN）を用いて多チャンネルのデータ伝送を行うことが考えられている。

【0005】

その車載LANの性能要件は、（１）軽量（低コスト）、（２）自然画とCG（Computer Graphics）画像の両方の高画質、（３）低遅延、である。（３）低遅延は、安全向けに車載カメラの映像を伝送するために必要となる。映像（画像）はデータ量が大きいこと

10

【特許文献１】特開2006-054846号公報

【非特許文献１】Z-X Hou, H Chen, X-L Li, “Fast Slant Transform with Sequency Increment and Its Application in Image Compression”, Proc. of 3rd International Conference on Machine Learning and Cybernetics, Shanghai, pp.4085-4089, 26-29, Aug. 2004

【非特許文献２】W.K. Pratt, W-H. Chen, L.R. Welch, “Slant Transform Image Coding”, IEEE Trans. on Communications, Vol. COM-22, No.8, pp. 1075-1093, Aug. 1974

20

【非特許文献３】貴家仁志、“サブバンド符号化とウェーブレット変換（DCTなどの圧縮技法と信号処理の融合”、インターフェース、pp.147-169、1992. 08

【発明の開示】

【0006】

本発明は、高い圧縮率を維持しつつ、より小さい規模のハードウェアで実現できる画像圧縮装置を提供すると共に、圧縮された画像を復元する画像復元装置を提供することを目的とする。

【0007】

本発明の画像圧縮装置は、画素毎に画素データを有する画像データを圧縮することを前提とし、画像を分割するブロック内に存在する複数の画素分の第１の画素データ群を分割して複数の第２の画素データ群を生成するデータ生成部と、データ生成部が生成した第２の画素データ群毎に直交変換を行い、周波数成分を示す複数の係数を出力する第１の変換部と、第１の変換部が複数の第２の画素データ群に対して直交変換をそれぞれ行って得られる複数の係数のうち、最低周波数側から所定数の係数を用いて直交変換を行う第２の変換部と、第２の変換部が出力する係数、及び第１の変換部が出力する係数のなかで該第２の変換部が直交変換に用いない係数から圧縮データを生成する符号化部と、を具備する。

30

【0008】

本発明の画像圧縮方法は、画素毎に画素データを有する画像データを圧縮するための方法であって、画像を分割するブロック内に存在する複数の画素分の第１の画素データ群を分割して複数の第２の画素データ群を生成し、該生成した第２の画素データ群毎に直交変換を行い、第２の画素データ群に対し、直交変換により得られた係数のうち、最低周波数側から所定数に制限した係数を用いた直交変換を複数階層化して行い、最上位階層での直交変換により得られた係数のなかで最低周波数側から予め定めた個数の係数、及び該最上位階層以外の階層で得られた該直交変換に用いていない係数を符号化して圧縮データを生成する。

40

【0009】

本発明の画像復元装置は、上記画像圧縮装置により符号化された画像データを復元することを前提とし、圧縮データから、第２の変換部が出力した係数、及び第１の変換部が出力した係数のなかで該第２の変換部が直交変換に用いない係数を復元する第１の復元部と、第１の復元部が復元した第２の変換部の係数を用いて逆直交変換を行う第１の逆変換部

50

と、第1の逆変換部が出力する係数のなかで最低周波数側から所定数の係数、及び第1の復元部が復元した第1の変換部の係数を用いて逆直交変換を行い、第2の画素データ群を復元する第2の逆変換部と、を具備する。

【0010】

本発明では、画像を分割するブロック内に存在する複数の画素分の第1の画素データ群を分割して複数の第2の画素データ群を生成し、第2の画素データ群に対し、直交変換により得られた係数のうち、最低周波数側から所定数に制限した係数を用いた直交変換を複数階層化して行い、最上位階層（最後の階層）での直交変換により得られた係数のなかで最低周波数側から予め定めた個数の係数、及びその最上位階層以外の階層で得られた他の階層での直交変換に用いていない係数を符号化して圧縮データを生成する。

10

【0011】

直交変換により得られた係数を最低周波数側から所定数に制限して、それよりも後段の階層での直交変換に用いることにより、直交変換全体で必要な計算量をより少なくすることができる。それにより、より大きなブロックの直交変換をより少ない計算量で実現できることになる。この結果、回路規模はより抑えることができ、リアルタイム性もより容易に実現できることとなる。

【0012】

符号化は、最上位階層での直交変換により得られた係数のなかで最低周波数側から予め定めた個数の係数、及び他の階層で得られた直交変換に用いていない係数を対象に行う。それにより、低周波成分はブロック全体、高周波成分は階層化によりそのブロックより小さいブロックのものを符号化する。そのようにして周波数によって異なる長さの基底関数を用いるため、高い圧縮率、高い画質を実現することができる。

20

【図面の簡単な説明】

【0013】

【図1】本発明の実施形態による画像圧縮装置の構成を示すブロック図である。

【図2】本実施形態で階層化して行われる直交変換を示す図である。

【図3】16点のスラント変換の基底関数を示す図である。

【図4A】4点のスラント変換で行われる演算を示す図である。

【図4B】4点のスラント変換を用いた8点のスラント変換で行われる演算を示す図である。

30

【図4C】8点のスラント変換を用いた16点のスラント変換で行われる演算を示す図である。

【図5】4点のスラント変換を用いた8点のスラント変換で実際に行われる演算を示す図である。

【図6】8点のスラント変換を用いた16点のスラント変換で実際に行われる演算を示す図である。

【図7】本実施形態による画像復元装置の構成を示すブロック図である。

【図8】本実施形態で階層化して行われる逆直交変換を示す図である。

【図9】画像圧縮装置、或いは画像復元装置を実現できるコンピュータのハードウェア構成の一例を示す図である。

40

【図10A】空間領域での各画素の表記を示す図である。

【図10B】横方向に4画素ブロックの直交変換を行って得られる係数を示す図である。

【図10C】横方向の4画素ブロックの直交変換に続けて縦方向の4画素ブロックの直交変換を行って得られる係数を示す図である。

【図10D】縦方向の4画素ブロックの直交変換の次に係数の並び替えを行った状態を示す図である。

【図10E】並び替えの後に横方向と縦方向のそれぞれで8画素ブロックの直交変換を行って得られる係数を示す図である。

【図11】横方向に4画素ブロック、8画素ブロックの直交変換を行って得られる係数を示す図である。

50

【発明を実施するための最良の形態】

【0014】

以下、本発明の実施形態について、図面を参照しながら詳細に説明する。

図1は、本発明の実施形態による画像圧縮装置の構成を示すブロック図である。

その画像圧縮装置は、例えば自動車の車載LANを想定したものであり、図1に示すように、1ラインメモリ101、16個のレジスタを備えたレジスタ群102、2個のレジスタを備えた10個のレジスタ群161～170、4個のレジスタ171～174、2個の係数メモリ103及び104、4個のマルチプレクサ(MPX)111～114、3個の直交変換器121～123、2個の係数差分器131及び132、2個の係数加算器135及び136、3個の量子化器141～143、2個の逆量子化器151及び152、可変長符号器181、及び順序制御回路182を備えた構成となっている。

10

【0015】

以上の構成において動作を説明する。

1ラインメモリ101は、1ライン分の画像データを保持することが可能なメモリである。レジスタ群102には、そのメモリ101に格納された画像データのなかから1ブロック分の画素データ（ここではライン上連続する16画素分の画素データ）が読み出されて格納される。それにより、画像データの圧縮はブロック単位で行うようになっている。レジスタ群102への画素データの読み出しを含む全体的な制御は、順序制御回路182によって行われる。

20

【0016】

順序制御回路182は、レジスタ群102に16画素分の画素データを格納させると、その画素データのなかからマルチプレクサ111により4画素分、選択させて4点の直交変換器121に出力される。それにより直交変換器121は、4画素分の画素データの直交変換を行う。順序制御回路182は、その直交変換により得られた最低周波数側から2個の係数をレジスタ群161に格納させる。残り2個の係数は例えばレジスタ群167に格納させる。

【0017】

その格納が終了すると、順序制御回路182はマルチプレクサ111により次の4画素分の画素データを選択させて直交変換器121に出力させる。それにより直交変換器121が直交変換を行って得られる係数は、最低周波数側から2個の係数はレジスタ群162に格納させ、残り2個の係数はレジスタ群168に格納させる。

30

【0018】

上記のようにして計8画素分の画素データを2回に分けて直交変換を行わせると、順序制御回路182は次に、レジスタ群161及び162にそれぞれ格納された2個の係数を用いた8点の直交変換を直交変換器122に行わせる。その直交変換により得られた最低周波数側から2個の係数は例えばレジスタ群163に格納させ、その次に周波数の低い2個の係数（最低周波数側から3番目、及び4番目の係数）は例えばレジスタ群165に格納させる。

【0019】

このようにして8点の直交変換を行わせた後は、順序制御回路182はマルチプレクサ111により4画素分の画素データを選択させて、同様に2回の直交変換を直交変換部121に行わせる。その2回の直交変換を行わせることにより、レジスタ群161及び162にはそれぞれ最低周波数側から2個の係数が格納され、レジスタ群169及び170にはそれぞれ残り2個の係数が格納される。

40

【0020】

16画素分の画素データをレジスタ群102に格納させた後の直交変換部122による2回目の直交変換は、その状態で行われる。直交変換器122に直交変換を行わせる。その直交変換により得られた最低周波数側から2個の係数は例えばレジスタ群164に格納させ、その次に周波数の低い2個の係数は例えばレジスタ群166に格納させる。

【0021】

50

直交変換器 1 2 3 は 1 6 点の直交変換を行うものである。順序制御回路 1 8 2 は、2 回目の 8 点の直交変換を行わせた後、レジスタ群 1 6 3 及び 1 6 4 にそれぞれ格納された 2 個の係数を用いたその 1 6 点の直交変換を直交変換器 1 2 3 に行わせる。その直交変換により得られた最低周波数側から 4 個の係数はそれぞれレジスタ 1 7 1 ~ 1 7 4 に格納させる。図 1 に表記の DC は直流成分の係数を表し、AC 1 ~ AC 3 は交流 (AC) 成分の係数を表している。「AC」に付した「1」~「3」の数字は AC 成分の周波数の高さを表している。

【0 0 2 2】

このようにして本実施形態では、1 ブロック分の画素データを 4 つに分け、4 点、8 点、及び 1 6 点の直交変換をそれぞれ第 1 ~ 第 3 階層として行うようにしている。それにより、図 2 に示すように、2 回の 4 点の直交変換に対し 1 回の 8 点の直交変換を行い、2 回の 8 点の直交変換に対し 1 回の 1 6 点の直交変換を行うようにしている。そのために直交変換としてはスラント変換を採用している。これは、図 4 A ~ 図 4 C に示すように、小さいブロックサイズの係数から大きいブロックサイズの係数を求めることができる性質をスラント変換が持っているためである (非特許文献 1)。その性質を持つ直交変換であれば、別のものを採用しても良い。そのスラント変換には、点数が異なっても同様な回路構成で計算を行えるため、LSI に実装しやすいという利点もある。

【0 0 2 3】

図 2 において、「X (0)」~「X (3 1)」は画素データを表し、係数は $Y_i(j)_k$ (i は階層の番号、 j は変換係数の番号、 k はブロックの番号) で表している。それにより例えば「Y 2 (0) ₁」は、第 2 階層でブロック番号が 1 のブロック (1 回目の直交変換を行うブロック) の直交変換を行うことで得られる DC 成分であることを表している。また、「1 / 4」「1 / 8」及び「1 / 1 6」は乗数を表している。図 4 A ~ 図 4 C において、「X (0)」~「X (3 1)」は図 2 と同様に画素データを表し、「Y (0)」~「Y (1 5)」は係数を表している。「- 1」「1 / 4」「1 / 8」「a」「b」「a₈」「b₈」「a_{1 6}」及び「b_{1 6}」等は同様に乗数を表している。1 の乗数は省略している。「a」「b」「a₈」「b₈」「a_{1 6}」及び「b_{1 6}」の具体的な値は、 $a = 3 / 5^{1/2}$ 、 $b = 1 / 5^{1/2}$ 、 $a_8 = 4 / 2^{1/2}$ 、 $b_8 = (5 / 2)^{1/2}$ 、 $a_{16} = 8 / 5^{1/2}$ 、 $b_{16} = (2 / 5)^{1/2}$ である。1 6 点のスラント変換の基底関数を図 3 に示す。

【0 0 2 4】

本実施形態では、8 点のスラント変換を行って得られる係数のなかで 4 個の係数のみを用いている。このため、第 2 階層の直交変換器 1 2 2 は、2 回の 4 点の直交変換により得られる計 4 個の係数を用いて図 5 に示す演算を行い、4 個の係数のみを算出するようになっている。第 3 階層の直交変換器 1 2 3 も同様に、2 回の 4 点の直交変換により得られる計 4 個の係数を用いて図 6 に示す演算を行い、4 個の係数のみを算出するようになっている。図 5、及び図 6 では、正変換の計算の節点 (ノード) を白丸で示すと共に、逆変換の計算の節点を黒丸で示している。

【0 0 2 5】

1 6 点のスラント変換を普通に行う場合、加算は 4 8 回、乗算は 2 0 回、それぞれ行う必要がある。しかし、図 5 及び図 6 に示すように必要な係数を得るための計算のみを行う場合、加算は 2 8 回、乗算は 1 7 回、それぞれ行えば済むようになる。このため、計算量が大幅に削減される。その削減により、回路規模はより抑えることができ、画像圧縮はより高速に行えるようになる。

【0 0 2 6】

本実施形態では、4 点の直交変換により得られる 4 個の係数のなかで低次の 2 個の係数は 8 点の直交変換に用い、残りの 2 個の係数 (高周波成分) は符号化する。8 点の直交変換では、最低周波数側から 4 個の係数を算出し、そのなかで低次の 2 個の係数は 1 6 点の直交変換に用い、残りの 2 個の係数 (高周波成分) は符号化する。1 6 点の直交変換では、最低周波数側から 4 個の係数を算出し、その 4 個の係数を符号化する。このようにして

10

20

30

40

50

、低周波成分の係数は最上位階層で得られたものを符号化し、最上位階層以外で得られた高周波成分の係数は各低階層で符号化するようにしている。これは、以下のような理由からである。

【0027】

低周波成分は、滑らかな階調変化を表す成分であり、広い画像領域に影響を及ぼす。最上位階層（ここでは第3階層）では最も多く画素間の相関を取り込むことができる。圧縮率を上げるためには、ブロックサイズは大きいほうが望ましい。このようなことから、低周波成分は最上位階層で得られたもののみを符号化する。

【0028】

一方、高周波成分は、大きい階調変化（エッジ部分）を表す成分であり、狭い画像領域にしか影響を及ぼさない。低階層となるほど、低い周波数分解能、高い空間分解能を持つことになる。このため、高周波成分を低階層で符号化することにより、細かい空間変化を再現することができ、常に高い画質を得ることができる。

【0029】

長い基底関数の使用は、モスキート雑音を視覚的により目障りなものにすることが知られている。そのモスキート雑音を抑えるためには、高周波成分は短い基底関数を使用し、圧縮率に直接関係する低周波成分は長い基底関数を使用することが望まれる。

【0030】

複数階層化してのスラント変換（階層スラント変換）では、高周波成分は4点のスラント変換で得られたものを符号化し、低周波成分は16点のスラント変換段階で得られたものを符号化するといったように、基底関数の長さを周波数によって変えることができる。つまりオクターブ帯域分割が可能である。このため、モスキート雑音を効果的に軽減させることができる。また、量子化ノイズの広がりも効果的に軽減させることができる。このようなことから階層スラント変換を用いると、大きなブロックサイズでの符号化をより少ない計算量で行える以外に、常に高い画質を実現できるという効果が得られる。

【0031】

図1の説明に戻る。

係数メモリ103は、直前ラインの符号化により得られた各係数（復元された係数）を1ライン分、格納させるメモリである。順序制御回路182は、レジスタ171～174に各係数を格納させると、マルチプレクサ112によりその一つを選択させ、選択させたレジスタに格納されている係数を係数差分器131に出力させる。それにより係数差分器131に、マルチプレクサ112を介して入力した係数と、係数メモリ103に格納されている、1ライン前の同じ位置のブロックを符号化して得られた係数との差分値（係数差分値）を算出させる。算出された係数差分値は、量子化器141に出力されて量子化される。その係数差分値は、レジスタ171～174に格納されている係数を「現係数」、係数メモリ103に格納されている係数を「前係数」と表記すると、前係数から現係数を減算して得られる値である。

【0032】

量子化された係数差分値（以降「インデックス値」）は逆量子化器151、及び可変長符号器181に出力される。可変長符号器181に出力されたインデックス値は可変長符号化され、その符号化後のデータが圧縮データとして可変長符号器181から出力される。逆量子化器151に出力されたインデックス値は、逆量子化され、その逆量子化によって得られた係数差分値が係数加算器135に出力される。その係数加算器135は、その係数差分値を前係数に加算することにより現係数を復元し、係数メモリ103に出力する。順序制御回路182は、その復元された現係数を格納させることにより、直前ラインで得られた係数を係数メモリ103に保持させる。

【0033】

このようにして本実施形態では、第3階層のスラント変換により得られた係数は直前ラインの同じ位置のブロックで得られた係数との差分値を量子化して符号化している。それにより、圧縮データのデータ量がより小さくなるようにしている。

【0034】

上記のようにして1レジスタに格納された係数の処理が終了すると、順序制御回路182はマルチプレクサ112により別のレジスタを選択させて、同様の処理を行わせる。それにより、レジスタ171～174にそれぞれ格納された係数の差分値を算出させ、その差分値を量子化して符号化する。

【0035】

第2階層での2回のスラント変換により得られた、最低周波数側から3番目、及び4番目の係数はレジスタ群165及び166にそれぞれ格納されている。それらの係数も同様にして、差分値の算出、その差分値の量子化しての符号化が行われる。そのためにマルチプレクサ113、係数メモリ104、係数差分器132、係数加算器136、量子化器142、及び逆量子化器152は備えられている。しかし、それらの機能や接続関係等は、マルチプレクサ112、係数メモリ103、係数差分器131、係数加算器135、量子化器141、及び逆量子化器151と基本的に同じであるため、詳細な説明は省略する。

10

【0036】

第1階層での4回のスラント変換により得られた、最低周波数側から3番目、及び4番目の係数はレジスタ群167～170にそれぞれ格納されている。順序制御回路182は、それらのレジスタ群167～170に格納された係数を個別にマルチプレクサ114により選択させて量子化器143に出力させ、量子化させる。その量子化によって得られたインデックス値が可変長符号器181に出力され、可変長符号化される。それにより本実施形態では、第2及び第3階層で得られた係数は、差分値を算出し、その差分値を量子化して可変長符号化し、第1階層で得られた係数はそれを量子化して可変長符号化するようになっている。

20

【0037】

図1は、第2、第3階層は前ラインの係数との差分値を量子化・符号化し、第1階層は係数をそのまま量子化符号化する構成である。高い階層ほど前ライン係数との差分を取ったときの効果が大きくなるので、図1に示す実施形態では、効果と回路規模を天秤にかけて、最下位の第1階層では差分を取らない構成を採用しているが、本発明はこれに限るものではなく、例えば、第1階層も前ラインの係数との差分値を量子化・符号化をしても良い。前ライン係数との差分を取ることは圧縮率の向上に有効である。全階層で前ライン係数との差分を取るべきか否かは、圧縮率と回路規模によって、本実施形態の適用場面に応じて適宜決定すればよい。

30

【0038】

図9は、上記画像圧縮装置を実現できるコンピュータのハードウェア構成の一例を示す図である。そのコンピュータは、図9に示すように、CPU91、メモリ92、入力装置93、出力装置94、外部記憶装置95、媒体駆動装置96、及びネットワーク接続装置97を有し、これらがバス98によって互いに接続された構成となっている。この構成は一例であり、これに限定されるものではない。

【0039】

上記メモリ92は、プログラム実行、データ更新等の際に、外部記憶装置95（あるいは可搬型の記録媒体M）に記憶されているプログラムあるいはデータを一時的に格納するRAM等のメモリである。入力装置93は、例えば、キーボード、マウス等の入力装置と接続されたインターフェース、或いはそれらを全て有するものである。出力装置94は、例えば表示装置と接続された表示制御装置、或いはそれらを有するものである。外部記憶装置95は、例えばハードディスク装置である。記憶媒体駆動装置96は、光ディスクや光磁気ディスク等の可搬型の記録媒体Mにアクセスするものである。

40

【0040】

本実施形態による画像圧縮装置は、それに必要な機能を搭載したプログラム（以降「圧縮ソフト」と呼ぶ）をCPU91に実行させることで実現される。その圧縮ソフトが外部記憶装置95に記憶されている場合、図1に示す各部は、その外部記憶装置95、CPU91、メモリ92、及びバス98によって実現される。このことから、画像圧縮装置はコ

50

ンピュータに圧縮ソフトを実行させることで実現させても良い。その圧縮ソフトは、記録媒体Mに記録して配布しても良く、或いはネットワーク接続装置97により取得できるようにしても良い。これは圧縮データを復元する画像復元装置でも同様である。

【0041】

次に、上記画像圧縮装置により出力される圧縮データを復元する画像復元装置について詳細に説明する。

図7は、本実施形態による画像復元装置の構成を示すブロック図である。その画像復元装置は、図7に示すように、可変長復号器701、1ラインメモリ702、順序制御回路703、3個の逆量子化器711～713、2個の係数メモリ721及び722、2個の係数加算器731及び732、3個の逆直交（スラント）変換器741～743、4個のマルチプレクサ751～754、1個のデマルチプレクサ（DMPX）755、4個のレジスタ761～764、16個のレジスタを備えたレジスタ群756、及び2個のレジスタを備えた6個のレジスタ群771～776、を備えた構成である。

10

【0042】

以上の構成において動作を説明する。

可変長復号器701は、図1に示す画像圧縮装置により出力される圧縮データを復号する。その画像圧縮装置では、第2及び第3階層で得られた係数は、差分値を算出し、その差分値を量子化して可変長符号化し、第1階層で得られた係数はそれを量子化して可変長符号化するようになっている。このことから可変長復号器701は、階層毎に復号を行い、その階層に応じて逆量子化711～713の何れかに復号結果を出力する。

20

【0043】

第1階層の復号結果、つまり図1のレジスタ群167～170に格納された係数のインデックス値は逆量子化器713に出力される。その逆量子化器713は、インデックス値毎に逆量子化を行い、それによって得られる係数をレジスタ群773～776に格納する。順序制御回路703は、マルチプレクサ754によりそのなかの一つを選択させることにより、2個の係数を逆直交変換器743に出力させる。

【0044】

第2階層の復号結果、つまり図1のレジスタ群165及び166に格納されていた係数から算出された係数差分値のインデックス値は逆量子化器712に出力される。その逆量子化器712は、インデックス値毎に逆量子化を順次、行い、係数加算器732に出力する。係数メモリ722には、直前の1ライン分の復元された係数が格納されている。係数加算器732は、そのメモリ722に格納された、1ライン前の同じ位置のブロックで復元された係数に、逆量子化器712から入力した係数差分値を加算することで係数の復元を行う。そのようにして復元された係数はレジスタ群771及び772のうちの何れかに格納されると共に、係数メモリ722に格納される。それにより係数メモリ722には、直前の1ライン分の係数が保持される。

30

【0045】

レジスタ群771及び772にそれぞれ格納された2個の係数は、順序制御回路703が制御するマルチプレクサ753により選択されて逆直交変換器742に出力される。

第1階層の復号結果、つまり図1のレジスタ171～174に格納されていた係数から算出された係数差分値のインデックス値は逆量子化器711に出力される。その逆量子化器711は、インデックス値毎に逆量子化を順次、行い、係数加算器731に出力する。係数メモリ721には、直前の1ライン分の復元された係数が格納されている。係数加算器731は、そのメモリ721に格納された、1ライン前の同じ位置のブロックで復元された係数に、逆量子化器711から入力した係数差分値を加算することで係数の復元を行う。そのようにして復元された係数はレジスタ761～764のうちの何れかに格納されると共に、係数メモリ721に格納される。それにより係数メモリ721には、直前の1ライン分の係数が保持される。

40

【0046】

逆直交変換器741は、レジスタ761～764にそれぞれ格納された4個の係数を用

50

いて第3階層での16点の逆直交変換（図6）を行い、計4個の係数をマルチプレクサ751に出力する。そのマルチプレクサ751は、順序制御回路703の制御により、低次の2個の係数を選択して逆直交変換器742に出力する。逆直交変換器742は、マルチプレクサ751及び753からそれぞれ入力する2個の係数を用いて第2階層での8点の逆直交変換（図5）を行い、計4個の係数をマルチプレクサ752に出力する。

【0047】

そのマルチプレクサ752は、順序制御回路703の制御により、低次の2個の係数を選択して逆直交変換器743に出力する。逆直交変換器743は、マルチプレクサ752及び754からそれぞれ入力する2個の係数を用いて第1階層での4点の逆直交変換を行い、4画素分の画素データをデマルチプレクサ755に出力する。

10

デマルチプレクサ755は、逆直交変換器743から入力した4画素分の画素データをレジスタ群756に格納する。順序制御回路703は、1回の8点の逆直交変換を行わせる度に、マルチプレクサ754に選択させるレジスタ群を変えて、2回の4点の逆直交変換を行わせる。それにより計4回の4点の逆直交変換を逆直交変換器743に順次、行わせる。その逆直交変換を行わせる度に逆直交変換器743から出力される4画素分の画素データをデマルチプレクサ755によりレジスタ群756中の異なる場所に格納させることにより、16画素分の画素データをレジスタ群756に格納させる。そのようにして1ブロック、つまり16画素分の画素データの復元が終了すると、その画素データをレジスタ群756から1ラインメモリ702に出力させて格納させる。

【0048】

20

その1ラインメモリ702は、1ライン分の画像データを記憶可能なものである。それにより復元した画像データは、1ライン分、1ラインメモリ702に一旦、格納してから後段に渡すようにしている。

【0049】

上述したようなことから画像復元装置は、ブロック単位、ライン単位に画像データの復元を行うようになっている。ブロック単位の復元は、圧縮側と同様にして図8に示すように、1回の16点の逆直交変換に対し2回の8点の逆直交変換を行い、1回の8点の逆直交変換に対し2回の4点の逆直交変換を行う、3階層の逆直交変換により行っている。

【0050】

なお、本実施形態では、1ライン上で連続する複数の画素からなる1次元のブロックを対象に画像圧縮を行っているが、2次元のブロックを対象にしても良い。ここで、1次元の4点、及び8点の直交変換により 8×8 画素の2次元ブロックの直交変換を行う場合を例にとり、その場合の直交変換の階層化について、図10A～図10E及び図11を参照して具体的に説明する。

30

【0051】

図10Aは、空間領域での各画素の表記を示す図である。図10Aのように画素が表記された画像に対し、先ず、横（走査）方向に4画素をブロックとした直交変換を行う。図10Bは、その直交変換を行って得られる係数を示す図である。図10Bにおいて、 $Y_n(i)_j^k$ の表記は、 n は階層番号、 i は係数番号、 j はブロック番号、 k はライン番号をそれぞれ表している。

40

【0052】

横方向の4画素をブロックとした直交変換を行った後は、縦（副走査）方向に4画素（係数）をブロックとした直交変換を行う。図10Cは、その直交変換を行って得られる係数を示す図である。図10Cにおいて、 $Y_n(i, j)_k$ の表記は、 n は階層番号、 i 及び j は行列表現の係数番号、 k はブロック番号をそれぞれ表している。階層番号としては、1は第1階層の 4×4 画素ブロック、2は第2階層の 8×8 画素ブロックを示している。

【0053】

縦方向の4画素をブロックとした直交変換を行った後は、 4×4 画素ブロック毎に、最低周波数側から4個の係数（低周波成分）を集めることにより、低周波成分と高周波成分

50

とを並べ替える。その並び替えにより、図10Cに示す係数の配置は図10Dに示すように変更され、4個の4×4画素ブロックの低周波成分は、2×2の画素ブロックの形で4×4画素ブロック内に集められる。その後、4画素ブロックのときと同様に、横方向と縦方向にそれぞれ8画素ブロックの直交変換を順次、行うことにより、8×8画素ブロックの直交変換が実現される。図10Eは、その直交変換を行った後の状態を示している。

【0054】

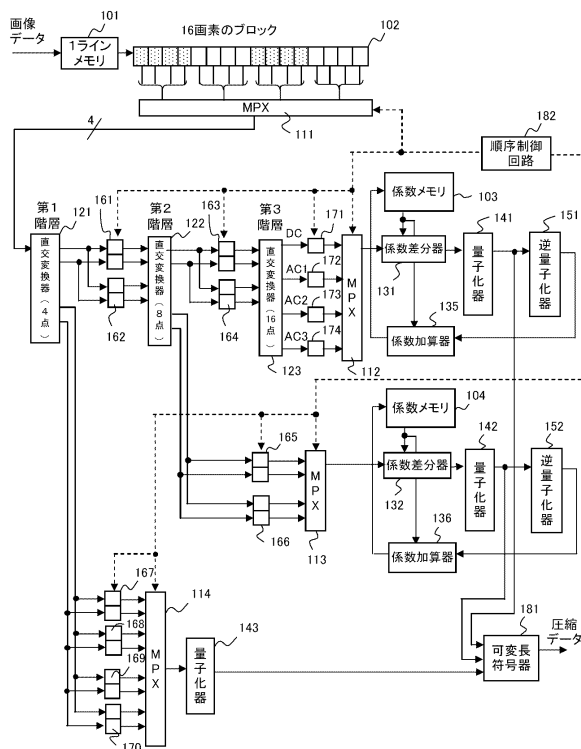
上記2次元ブロックの直交変換は、縦方向と横方向の画素ブロックの直交変換を交互に行うようにしているが、横方向に4画素ブロック、8画素ブロックの直交変換を連続して行い、その後に縦方向の直交変換を行うようにしても良い。このことから明らかなように、直交変換を行う順序は変更が可能である。図11は、横方向に4画素ブロック、8画素

10

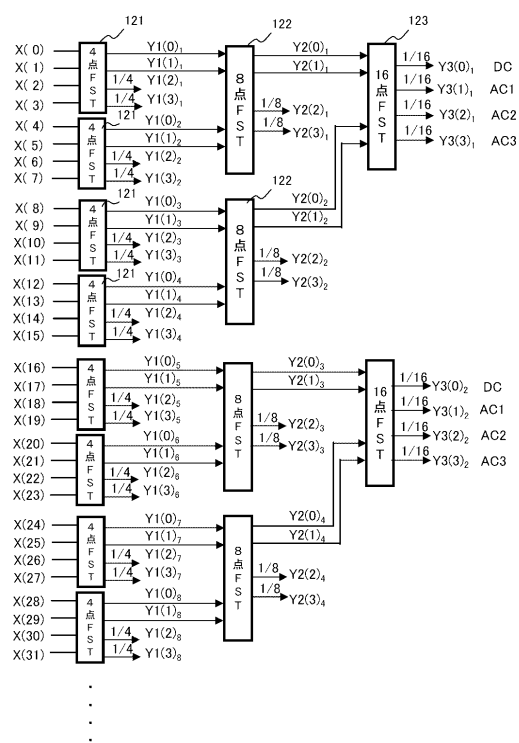
【0055】

本実施形態では、3階層の直交変換を行うようにしている。上記2次元ブロックの直交変換例は2階層の直交変換を行うものであるが、その階層数は3階層以上としても良い。それにより例えば16×16画素ブロックの直交変換を行うようにしても良い。

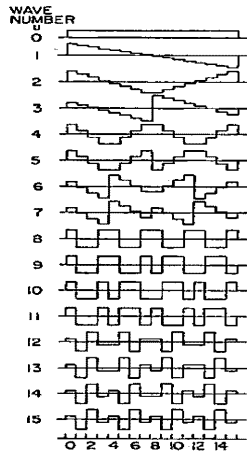
【図1】



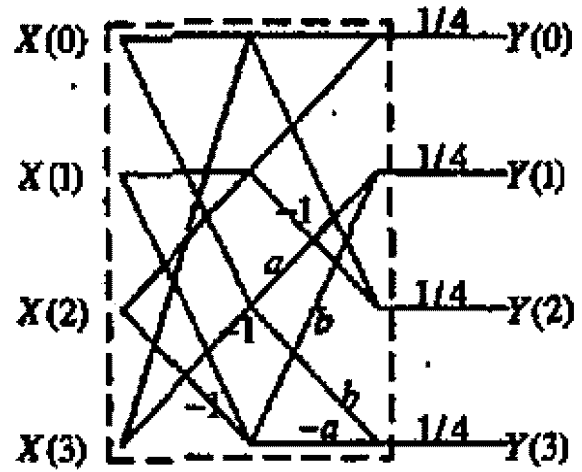
【図2】



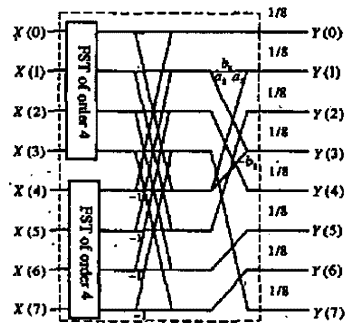
【図 3】



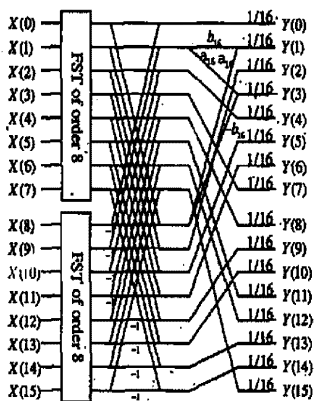
【図 4 A】



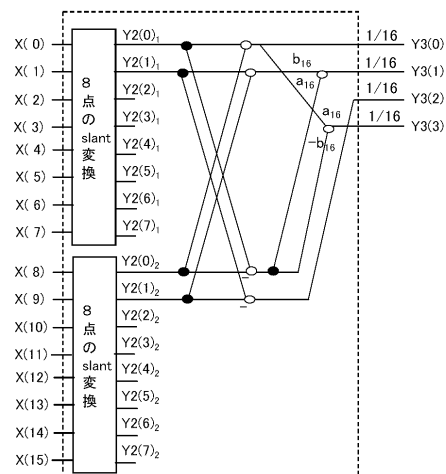
【図 4 B】



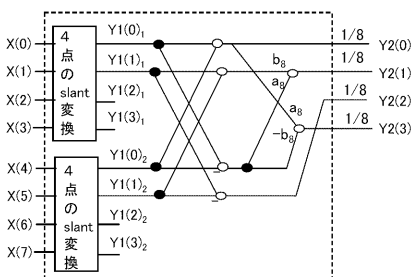
【図 4 C】



【図 6】

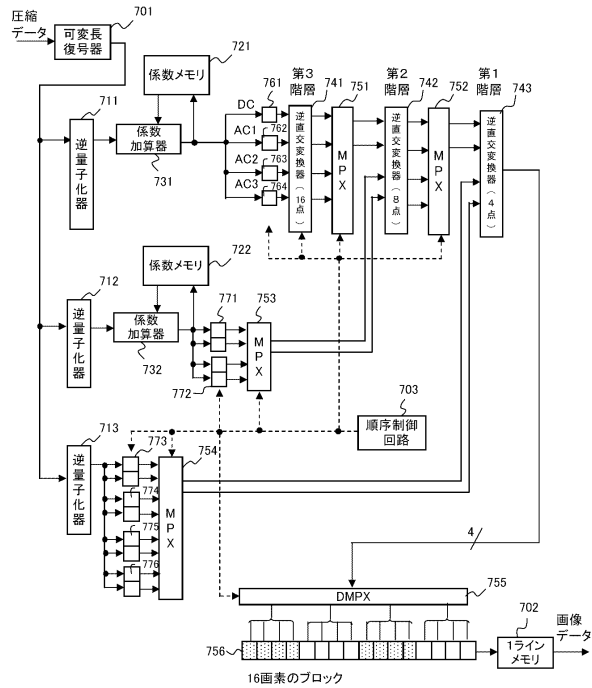


【図 5】

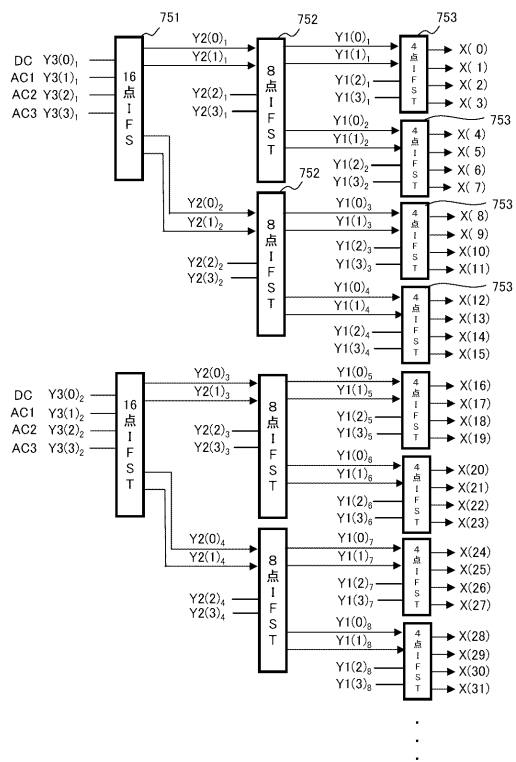


○ : 正変換の計算の節点
● : 逆変換の計算の節点

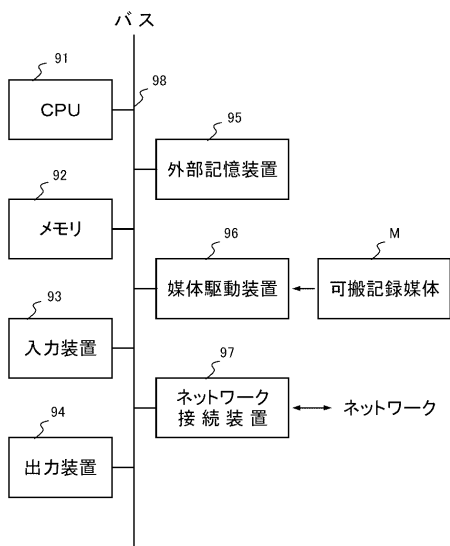
【図 7】



【図 8】



【図 9】



【図 10 A】

画素領域での各画素の表記

X(0, 0)	X(1, 0)	X(2, 0)	X(3, 0)	X(4, 0)	X(5, 0)	X(6, 0)	X(7, 0)
X(0, 1)	X(1, 1)	X(2, 1)	X(3, 1)	X(4, 1)	X(5, 1)	X(6, 1)	X(7, 1)
X(0, 2)	X(1, 2)	X(2, 2)	X(3, 2)	X(4, 2)	X(5, 2)	X(6, 2)	X(7, 2)
X(0, 3)	X(1, 3)	X(2, 3)	X(3, 3)	X(4, 3)	X(5, 3)	X(6, 3)	X(7, 3)
X(0, 4)	X(1, 4)	X(2, 4)	X(3, 4)	X(4, 4)	X(5, 4)	X(6, 4)	X(7, 4)
X(0, 5)	X(1, 5)	X(2, 5)	X(3, 5)	X(4, 5)	X(5, 5)	X(6, 5)	X(7, 5)
X(0, 6)	X(1, 6)	X(2, 6)	X(3, 6)	X(4, 6)	X(5, 6)	X(6, 6)	X(7, 6)
X(0, 7)	X(1, 7)	X(2, 7)	X(3, 7)	X(4, 7)	X(5, 7)	X(6, 7)	X(7, 7)

【図 10 B】

Y1(0) ₁ ¹	Y1(1) ₁ ¹	Y1(2) ₁ ¹	Y1(3) ₁ ¹	Y1(0) ₂ ¹	Y1(1) ₂ ¹	Y1(2) ₂ ¹	Y1(3) ₂ ¹
Y1(0) ₁ ²	Y1(1) ₁ ²	Y1(2) ₁ ²	Y1(3) ₁ ²	Y1(0) ₂ ²	Y1(1) ₂ ²	Y1(2) ₂ ²	Y1(3) ₂ ²
Y1(0) ₁ ³	Y1(1) ₁ ³	Y1(2) ₁ ³	Y1(3) ₁ ³	Y1(0) ₂ ³	Y1(1) ₂ ³	Y1(2) ₂ ³	Y1(3) ₂ ³
Y1(0) ₁ ⁴	Y1(1) ₁ ⁴	Y1(2) ₁ ⁴	Y1(3) ₁ ⁴	Y1(0) ₂ ⁴	Y1(1) ₂ ⁴	Y1(2) ₂ ⁴	Y1(3) ₂ ⁴
Y1(0) ₁ ⁵	Y1(1) ₁ ⁵	Y1(2) ₁ ⁵	Y1(3) ₁ ⁵	Y1(0) ₂ ⁵	Y1(1) ₂ ⁵	Y1(2) ₂ ⁵	Y1(3) ₂ ⁵
Y1(0) ₁ ⁶	Y1(1) ₁ ⁶	Y1(2) ₁ ⁶	Y1(3) ₁ ⁶	Y1(0) ₂ ⁶	Y1(1) ₂ ⁶	Y1(2) ₂ ⁶	Y1(3) ₂ ⁶
Y1(0) ₁ ⁷	Y1(1) ₁ ⁷	Y1(2) ₁ ⁷	Y1(3) ₁ ⁷	Y1(0) ₂ ⁷	Y1(1) ₂ ⁷	Y1(2) ₂ ⁷	Y1(3) ₂ ⁷
Y1(0) ₁ ⁸	Y1(1) ₁ ⁸	Y1(2) ₁ ⁸	Y1(3) ₁ ⁸	Y1(0) ₂ ⁸	Y1(1) ₂ ⁸	Y1(2) ₂ ⁸	Y1(3) ₂ ⁸

【図 10 C】

Y1(0, 0) ₁	Y1(1, 0) ₁	Y1(2, 0) ₁	Y1(3, 0) ₁	Y1(0, 0) ₂	Y1(1, 0) ₂	Y1(2, 0) ₂	Y1(3, 0) ₂
Y1(0, 1) ₁	Y1(1, 1) ₁	Y1(2, 1) ₁	Y1(3, 1) ₁	Y1(0, 1) ₂	Y1(1, 1) ₂	Y1(2, 1) ₂	Y1(3, 1) ₂
Y1(0, 2) ₁	Y1(1, 2) ₁	Y1(2, 2) ₁	Y1(3, 2) ₁	Y1(0, 2) ₂	Y1(1, 2) ₂	Y1(2, 2) ₂	Y1(3, 2) ₂
Y1(0, 3) ₁	Y1(1, 3) ₁	Y1(2, 3) ₁	Y1(3, 3) ₁	Y1(0, 3) ₂	Y1(1, 3) ₂	Y1(2, 3) ₂	Y1(3, 3) ₂
Y1(0, 0) ₃	Y1(1, 0) ₃	Y1(2, 0) ₃	Y1(3, 0) ₃	Y1(0, 0) ₄	Y1(1, 0) ₄	Y1(2, 0) ₄	Y1(3, 0) ₄
Y1(0, 1) ₃	Y1(1, 1) ₃	Y1(2, 1) ₃	Y1(3, 1) ₃	Y1(0, 1) ₄	Y1(1, 1) ₄	Y1(2, 1) ₄	Y1(3, 1) ₄
Y1(0, 2) ₃	Y1(1, 2) ₃	Y1(2, 2) ₃	Y1(3, 2) ₃	Y1(0, 2) ₄	Y1(1, 2) ₄	Y1(2, 2) ₄	Y1(3, 2) ₄
Y1(0, 3) ₃	Y1(1, 3) ₃	Y1(2, 3) ₃	Y1(3, 3) ₃	Y1(0, 3) ₄	Y1(1, 3) ₄	Y1(2, 3) ₄	Y1(3, 3) ₄

【図 10 D】

Y1(0, 0) ₁	Y1(1, 0) ₁	Y1(2, 0) ₁	Y1(3, 0) ₁	Y1(0, 0) ₂	Y1(1, 0) ₂	Y1(2, 0) ₂	Y1(3, 0) ₂
Y1(0, 1) ₁	Y1(1, 1) ₁	Y1(2, 1) ₁	Y1(3, 1) ₁	Y1(0, 1) ₂	Y1(1, 1) ₂	Y1(2, 1) ₂	Y1(3, 1) ₂
Y1(0, 0) ₃	Y1(1, 0) ₃	Y1(2, 0) ₃	Y1(3, 0) ₃	Y1(0, 0) ₄	Y1(1, 0) ₄	Y1(2, 0) ₄	Y1(3, 0) ₄
Y1(0, 1) ₃	Y1(1, 1) ₃	Y1(2, 1) ₃	Y1(3, 1) ₃	Y1(0, 1) ₄	Y1(1, 1) ₄	Y1(2, 1) ₄	Y1(3, 1) ₄
Y1(0, 2) ₁	Y1(1, 2) ₁	Y1(2, 2) ₁	Y1(3, 2) ₁	Y1(0, 2) ₂	Y1(1, 2) ₂	Y1(2, 2) ₂	Y1(3, 2) ₂
Y1(0, 3) ₁	Y1(1, 3) ₁	Y1(2, 3) ₁	Y1(3, 3) ₁	Y1(0, 3) ₂	Y1(1, 3) ₂	Y1(2, 3) ₂	Y1(3, 3) ₂
Y1(0, 2) ₃	Y1(1, 2) ₃	Y1(2, 2) ₃	Y1(3, 2) ₃	Y1(0, 2) ₄	Y1(1, 2) ₄	Y1(2, 2) ₄	Y1(3, 2) ₄
Y1(0, 3) ₃	Y1(1, 3) ₃	Y1(2, 3) ₃	Y1(3, 3) ₃	Y1(0, 3) ₄	Y1(1, 3) ₄	Y1(2, 3) ₄	Y1(3, 3) ₄

【図 10 E】

$Y2(0, 0)_1$	$Y2(1, 0)_1$	$Y2(2, 0)_1$	$Y2(3, 0)_1$	$Y1(2, 0)_1$	$Y1(3, 0)_1$	$Y1(3, 0)_2$	$Y1(3, 0)_2$
$Y2(0, 1)_1$	$Y2(1, 1)_1$	$Y2(2, 1)_1$	$Y2(3, 1)_1$	$Y1(2, 1)_1$	$Y1(3, 1)_1$	$Y1(3, 1)_2$	$Y1(3, 1)_2$
$Y2(0, 2)_1$	$Y2(1, 2)_1$	$Y2(2, 2)_1$	$Y2(3, 2)_1$	$Y1(2, 0)_3$	$Y1(3, 0)_3$	$Y1(2, 0)_4$	$Y1(3, 0)_4$
$Y2(0, 3)_1$	$Y2(1, 3)_1$	$Y2(2, 3)_1$	$Y2(3, 3)_1$	$Y1(2, 1)_3$	$Y1(3, 1)_3$	$Y1(2, 1)_4$	$Y1(3, 1)_4$
$Y1(0, 2)_1$	$Y1(1, 2)_1$	$Y1(0, 2)_2$	$Y1(1, 2)_2$	$Y1(2, 2)_1$	$Y1(3, 2)_1$	$Y1(2, 2)_2$	$Y1(3, 2)_2$
$Y1(0, 3)_1$	$Y1(1, 3)_1$	$Y1(0, 3)_2$	$Y1(1, 3)_2$	$Y1(2, 3)_1$	$Y1(3, 3)_1$	$Y1(2, 3)_2$	$Y1(3, 3)_2$
$Y1(0, 2)_3$	$Y1(1, 2)_3$	$Y1(0, 2)_3$	$Y1(1, 2)_3$	$Y1(2, 2)_3$	$Y1(3, 2)_3$	$Y1(2, 2)_4$	$Y1(3, 2)_4$
$Y1(0, 3)_3$	$Y1(1, 3)_3$	$Y1(0, 3)_3$	$Y1(1, 3)_3$	$Y1(2, 3)_3$	$Y1(3, 3)_3$	$Y1(2, 3)_4$	$Y1(3, 3)_4$

【図 11】

$Y2(0)_1^{-1}$	$Y2(1)_1^{-1}$	$Y2(2)_1^{-1}$	$Y2(3)_1^{-1}$	$Y1(2)_1^{-1}$	$Y1(3)_1^{-1}$	$Y1(2)_2^{-1}$	$Y1(3)_2^{-1}$
$Y2(0)_1^{-2}$	$Y2(1)_1^{-2}$	$Y2(2)_1^{-2}$	$Y2(3)_1^{-2}$	$Y1(2)_1^{-2}$	$Y1(3)_1^{-2}$	$Y1(2)_2^{-2}$	$Y1(3)_2^{-2}$
$Y2(0)_1^{-3}$	$Y2(1)_1^{-3}$	$Y2(2)_1^{-3}$	$Y2(3)_1^{-3}$	$Y1(2)_1^{-3}$	$Y1(3)_1^{-3}$	$Y1(2)_2^{-3}$	$Y1(3)_2^{-3}$
$Y2(0)_1^{-4}$	$Y2(1)_1^{-4}$	$Y2(2)_1^{-4}$	$Y2(3)_1^{-4}$	$Y1(2)_1^{-4}$	$Y1(3)_1^{-4}$	$Y1(2)_2^{-4}$	$Y1(3)_2^{-4}$
$Y2(0)_1^{-5}$	$Y2(1)_1^{-5}$	$Y2(2)_1^{-5}$	$Y2(3)_1^{-5}$	$Y1(2)_1^{-5}$	$Y1(3)_1^{-5}$	$Y1(2)_2^{-5}$	$Y1(3)_2^{-5}$
$Y2(0)_1^{-6}$	$Y2(1)_1^{-6}$	$Y2(2)_1^{-6}$	$Y2(3)_1^{-6}$	$Y1(2)_1^{-6}$	$Y1(3)_1^{-6}$	$Y1(2)_2^{-6}$	$Y1(3)_2^{-6}$
$Y2(0)_1^{-7}$	$Y2(1)_1^{-7}$	$Y2(2)_1^{-7}$	$Y2(3)_1^{-7}$	$Y1(2)_1^{-7}$	$Y1(3)_1^{-7}$	$Y1(2)_2^{-7}$	$Y1(3)_2^{-7}$
$Y2(0)_1^{-8}$	$Y2(1)_1^{-8}$	$Y2(2)_1^{-8}$	$Y2(3)_1^{-8}$	$Y1(2)_1^{-8}$	$Y1(3)_1^{-8}$	$Y1(2)_2^{-8}$	$Y1(3)_2^{-8}$

フロントページの続き

- (56)参考文献 特開2006-332836 (JP, A)
特開平06-195369 (JP, A)
特開平06-205392 (JP, A)
特開平06-178118 (JP, A)
特開平06-204888 (JP, A)
特開昭63-163675 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H04N 7/24-7/68