

(72) 발명자

미야나가 아끼하루

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키키가이샤 한도오따이 에네루기 켄큐쇼 내

사카꾸라 마사유키

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키키가이샤 한도오따이 에네루기 켄큐쇼 내

고에즈카 준이찌

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키키가이샤 한도오따이 에네루기 켄큐쇼 내

마루야마 데즈노리

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키키가이샤 한도오따이 에네루기 켄큐쇼 내

이모토 유키

일본 243-0036 가나가와켄 아쓰기시 하세 398 가부
시키키가이샤 한도오따이 에네루기 켄큐쇼 내

특허청구의 범위

청구항 1

기판 위에 게이트 전극을 형성하는 공정과;

상기 게이트 전극 위에 게이트 절연층을 형성하는 공정과;

상기 게이트 절연층 위에 산화물 반도체층을 형성하는 공정과;

상기 산화물 반도체층에 열 처리를 수행하는 공정과;

상기 산화물 반도체층 위에 상기 산화물 반도체층과 접촉하는 소스 전극 및 드레인 전극을 형성하는 공정과;

상기 산화물 반도체층 중 상기 소스 전극 및 상기 드레인 전극과 중첩하지 않은 영역에 접촉하는 산화물 절연층을 형성하는 공정을 갖는 반도체 소자의 제작 방법으로서,

상기 산화물 반도체층의 형성 전에 상기 기판의 온도를 실온 이상 600℃ 이하로 하는 공정과;

상기 기판이 유지된 처리실 내의 수분을 배출하여 상기 기판의 온도를 100℃ 이상 600℃ 이하로 하고 금속 산화물을 타겟으로 이용하여 상기 산화물 반도체층을 형성하는 공정을 갖는 것을 특징으로 하는 반도체 소자의 제작 방법.

청구항 2

제 1 항에 있어서,

상기 수분의 배출은 크라이오펌프를 이용하여 수행하는 것을 특징으로 하는 반도체 소자의 제작 방법.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 산화물 반도체층은 인듐, 갈륨, 및 아연을 갖는 것을 특징으로 하는 반도체 소자의 제작 방법.

명세서

기술분야

[0001] 본 발명은 반도체 소자 및 반도체 소자의 제조 방법에 관한 것이다. 구체적으로는, 본 발명은 산화물 반도체를 포함한 반도체 소자, 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 통상 액정 표시 장치에 사용되는, 유리 기판 등의 평판 위에 형성되는 박막 트랜지스터(TFT: Thin Film Transistor)는 일반적으로, 아몰퍼스(amorphous) 실리콘 또는 다결정 실리콘 등의 반도체 재료를 이용하여 형성된다. 아몰퍼스 실리콘을 이용한 TFT는 전계 효과 이동도가 낮지만, 유리 기판의 크기 증가에 대응할 수 있다. 반면, 다결정 실리콘을 이용한 TFT는 전계 효과 이동도가 높지만, 레이저 어닐링 등의 결정화 단계가 필요하고 유리 기판의 크기 증가에 항상 적응가능한 것은 아니다.

[0003] 대조적으로, 반도체 재료로서 산화물 반도체를 이용하여 TFT를 형성하고, 해당 TFT를 전자 장치나 광학 장치에 응용하는 기술이 주목받고 있다. 예를 들어, 반도체 재료로서 산화 아연 또는 In-Ga-Zn-O계 산화물 반도체를 이용하여 TFT를 형성하고 화상 표시 장치의 스위칭 소자 등에 이용하는 기술이 특허 문헌 1 및 특허 문헌 2에 개시되어 있다.

[0004] 산화물 반도체에 채널 형성 영역(채널 영역이라고도 함)이 설치된 TFT는, 아몰퍼스 실리콘을 이용한 TFT보다 높은 전계 효과 이동도를 가질 수 있다. 산화물 반도체층은 스퍼터링법 등에 의해 300℃ 이하의 온도에서 형성될 수 있고, 산화물 반도체층을 이용하는 TFT의 제조 공정은 다결정 실리콘을 이용하는 TFT의 제조 공정보다 간단하다.

[0005] 이러한 산화물 반도체를 이용하여 유리 기판, 플라스틱 기판 등 위에 형성되는 TFT는, 액정 디스플레이, 전계발광 디스플레이(EL 디스플레이라고도 함), 및 전자 페이퍼 등의 표시 장치에의 응용이 기대되고 있다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 일본 공개 특허 출원 제2007-123861
(특허문헌 0002) 일본 공개 특허 출원 제2007-096055

발명의 내용

해결하려는 과제

[0007] 그러나, 산화물 반도체를 포함하는 반도체 소자는 훌륭한 특성을 아직 갖지 못하고 있다. 예를 들어, 산화물 반도체층을 포함하는 박막 트랜지스터에 대해서는, 제어된 임계 전압, 빠른 동작 속도, 비교적 용이한 제조 공정, 및 충분한 신뢰성이 요구되고 있다. 본 발명은 전술된 기술적 배경에 비추어 이루어진 것이다.

과제의 해결 수단

[0008] 따라서, 본 발명의 한 실시예의 목적은 산화물 반도체층을 포함하는 반도체 소자의 신뢰성을 향상시키는 것이다. 구체적으로는, 임계 전압이 제어된 산화물 반도체를 포함하는 박막 트랜지스터를 제공하는 것이 목적이다. 또 다른 목적은, 동작 속도가 빠르고, 제조 공정이 비교적 용이하며, 충분한 신뢰성을 갖는 산화물 반도체를 포함한 박막 트랜지스터를 제공하는 것이다.

[0009] 또 다른 목적은, 임계 전압이 제어되고, 동작 속도가 빠르며, 제조 공정이 비교적 용이하고, 충분한 신뢰성을 갖는 산화물 반도체를 포함하는 박막 트랜지스터의 제조 방법을 제공하는 것이다.

[0010] 산화물 반도체층의 캐리어 농도는 산화물 반도체를 포함하는 박막 트랜지스터의 임계 전압에 영향을 미친다. 산화물 반도체층의 캐리어는 산화물 반도체층에 포함된 불순물 때문에 발생된다. 예를 들어, 형성된 산화물 반도체층에 포함되는 수소 원자, H₂O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물은 산화물 반도체층의 캐리어 농도를 증가시킨다.

[0011] 그 결과, 수소 원자, H₂O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물을 포함하는 산화물 반도체층을 포함하는 박막 트랜지스터의 임계 전압을 제어하는 것은 어렵다.

[0012] 상기 목적을 달성하기 위해서, 산화물 반도체층에 포함되는 캐리어 농도에 영향을 주는 불순물, 예를 들어, 수소 원자, H₂O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물을 제거할 수 있다. 구체적으로는, 반도체 소자에 포함된 산화물 반도체층의 수소 농도를 $1 \times 10^{18} \text{ cm}^{-3}$ 내지 $2 \times 10^{20} \text{ cm}^{-3}$ 로 할 수도 있다.

[0013] 또한, 불포화 결합(dangling bond) 등의 결함을 많이 포함한 산화물 절연층을 산화물 반도체층에 접하도록 형성하여, 산화물 반도체층에 포함된 수소 원자나, H₂O 등의 수소 원자를 포함한 화합물을 산화물 절연층 내에 확산시켜 산화물 반도체층 내의 불순물 농도를 저감할 수 있다.

[0014] 또한, 산화물 반도체층 또는 산화물 반도체층에 접하는 산화물 절연층을, 크라이오펌프(cryopump)를 이용한 배기에 의해 불순물 농도를 저감시킨 성막 챔버에서 형성할 수 있다.

[0015] 즉, 본 발명의 한 실시예는 산화물 반도체 소자 제조 방법으로서, 상기 기판 위에 게이트 전극을 형성하는 단계, 상기 게이트 전극 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막을 중간에 개재하여 게이트 전극 위에 산화물 반도체층을 형성하는 단계, 상기 산화물 반도체층과 접하고 단부들이 상기 게이트 전극과 중첩하는 소스 전극 및 드레인 전극을 형성하는 단계; 상기 소스 전극과 상기 드레인 전극 사이의 상기 산화물 반도체층을 덮는 산화물 절연층을 형성하는 단계를 포함하는 산화물 반도체 소자의 제조 방법이다. 감압 상태로 유지된 반응 챔버 내에 기판을 보관하고, 그 기판을 실온 또는 600℃ 미만의 온도로 가열하고, 반응 챔버 내의 잔류 수분을 제거한 상태에서 수소 및 수분이 제거된 스퍼터링 가스를 도입하고 반응 챔버 내에 제공된 타겟을

이용해 기판 위에 게이트 절연막을 형성한다. 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 반응 챔버 내에 제공된 금속 산화물을 타겟으로 이용하여 게이트 절연막 위에 산화물 반도체층을 형성한다.

- [0016] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 산화물 반도체층의 성막에 이용되는 스퍼터링 가스의 순도를 99.9999% 이상으로 하는 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0017] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 크라이오펌프를 이용한 배기에 의해 잔류 수분이 제거되는 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0018] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 금속 산화물 타겟이 산화 아연을 주성분으로서 함유하는 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0019] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 금속 산화물 타겟이 인듐, 갈륨, 및 아연을 함유하는 금속 산화물인 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0020] 본 발명의 또 다른 실시예는, 기판 위에 게이트 전극을 형성하는 단계, 상기 게이트 전극 위에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막을 개재하여 상기 게이트 전극 위에 산화물 반도체층을 형성하는 단계, 상기 산화물 반도체층과 접하고 단부들이 상기 게이트 전극과 중첩하는 소스 전극 및 드레인 전극을 형성하는 단계; 상기 소스 전극과 상기 드레인 전극 사이의 상기 산화물 반도체층을 덮는 산화물 절연층을 형성하는 단계를 포함하는 산화물 반도체 소자의 제조 방법이다. 게이트 절연막이 형성된 기판을 감압 상태로 유지된 가열 챔버 내에 보관하고, 가열 챔버 내의 잔류 수분을 제거한 상태에서 기판을 400℃ 미만의 온도로 예비가열하고, 감압 상태로 유지된 반응 챔버 내에 기판을 보관하고, 기판을 600℃ 미만의 온도로 가열하여, 반응 챔버 내에 제공된 금속 산화물을 타겟으로 이용하여 게이트 절연막 위에 산화물 반도체층을 형성한다는 점에 유의한다.
- [0021] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 크라이오펌프를 이용한 배기에 의해 잔류 수분이 제거되는 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0022] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 금속 산화물 타겟이 산화 아연을 주성분으로서 함유하는 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0023] 산화물 반도체 소자를 제조하기 위한 상기 방법에서, 본 발명의 또 다른 실시예는, 금속 산화물 타겟이 인듐, 갈륨, 및 아연을 함유하는 금속 산화물인 산화물 반도체 소자를 제조하기 위한 방법이다.
- [0024] 본 발명의 또 다른 실시예는, 기판 위의 게이트 전극, 상기 게이트 전극 위의 게이트 절연막, 상기 게이트 절연막이 개재되어 있는 상기 게이트 전극 위의 산화물 반도체층, 상기 산화물 반도체층과 접하고 단부들이 상기 게이트 전극과 중첩하도록 형성된 소스 전극 및 드레인 전극, 상기 소스 전극과 상기 드레인 전극 사이에 형성된 상기 산화물 반도체층을 덮는 산화물 절연층을 포함하는 박막 트랜지스터이다. 상기 박막 트랜지스터에서, 산화물 반도체층과 산화물 절연층 사이의 계면의 수소 농도는 $5 \times 10^{19} \text{ cm}^{-3}$ 이상, $1 \times 10^{22} \text{ cm}^{-3}$ 이하임에 유의한다.
- [0025] 본 발명의 또 다른 실시예는, 기판 위의 게이트 전극, 상기 게이트 전극 위의 게이트 절연막, 상기 게이트 절연막이 중간에 개재되어 있는 상기 게이트 전극 위의 산화물 반도체층, 산화물 반도체층과 접하고 단부들이 게이트 전극과 중첩하도록 형성된, 소스 전극 및 드레인 전극, 상기 소스 전극과 상기 드레인 전극 사이에 형성된 상기 산화물 반도체층을 덮는 산화물 절연층을 포함하는 박막 트랜지스터이다. 상기 박막 트랜지스터에서, 산화물 반도체층과 산화물 절연층 사이의 계면의 수소 농도는, 계면으로부터 30 nm 떨어진 상기 산화물 절연층의 일부의 수소 농도의 5배 이상 100배 이하인 점에 유의한다.
- [0026] 본 발명의 또 다른 실시예는, 기판 위의 게이트 전극, 상기 게이트 전극 위의 게이트 절연막, 상기 게이트 절연막이 중간에 개재되어 있는 상기 게이트 전극 위의 산화물 반도체층, 상기 산화물 반도체층과 접하고 단부들이 상기 게이트 전극과 중첩하도록 형성된, 소스 전극 및 드레인 전극, 상기 소스 전극과 상기 드레인 전극 사이에 형성된 상기 산화물 반도체층을 덮는 산화물 절연층을 포함하는 박막 트랜지스터이다. 상기 박막 트랜지스터에서, 산화물 반도체층의 수소 농도는 $1 \times 10^{18} \text{ cm}^{-3}$ 이상, $2 \times 10^{20} \text{ cm}^{-3}$ 이하임에 유의한다.
- [0027] 본 명세서에서 "A 위에 B가 형성된다" 또는 "A 위에 B가 형성된다"라는 표현은 반드시 B가 A와 직접 접하여 형성되는 것을 의미하는 것은 아님에 유의한다. 이 표현은, A와 B가 직접 접하지 않는 경우, 즉, A와 B 사이에 다른 물체가 개재되는 경우도 포함한다. 여기서, A와 B 양쪽 모두는 물체(예를 들어, 장치, 소자, 회로, 배선, 전극, 단자, 막, 또는 층)에 대응한다.
- [0028] 따라서, 예를 들어 "층 B가 층 A 위에 형성된다" 또는 "층 B가 층 A 위에 형성된다"라고 표현될 때, 이 표현은

층 B가 층 A와 직접 접하여 형성되는 경우와, 또 다른 층(예를 들어, 층 C 또는 층 D)이 층 A와 직접 접하고 층 B는 층 C 또는 층 D와 직접 접하는 경우, 양쪽 모두를 포함한다. 상기 또 다른 층(예를 들어, 층 C 또는 층 D)은 단층이거나 복수의 층일 수 있다는 점에 유의한다.

[0029] 본 명세서에서, 용어 "연속 성막"이란, 제1 성막 단계로부터 제2 성막 단계까지의 일련의 공정 동안에 피처리 기판이 놓여져 있는 분위기가 대기 등의 오염 분위기에 노출되지 않고 항상 진공 또는 불활성 가스 분위기(질소 분위기 또는 희가스 분위기)이도록 제어되도록 실행되는 공정을 의미한다. 연속 성막에 의해, 세정된 피처리 기판에 수분 등이 재부착되는 것을 방지하면서 막이 형성될 수 있다.

[0030] 본 명세서에서, 표시 장치란, 화상 표시 장치, 발광 장치, 또는 광원(조명 장치 포함)을 말한다는 점에 유의한다. 또한, 발광 장치는 그 범주 내에 다음과 같은 모듈들을 포함한다: FPC(flexible printed circuit) 또는 TAB(tape automated bonding) 테이프 또는 TCP(tape carrier package) 등의 커넥터가 부착되어 있는 모듈; TAB 테이프나 TCP의 끝에 인쇄 배선판이 제공된 모듈; 또는 발광 소자가 형성되어 있는 기판 위에 COG(Chip On Glass) 방식에 의해 집적 회로(IC)가 직접 탑재된 모듈.

발명의 효과

[0031] 본 발명에 의해, 산화물 반도체층을 포함하는 신뢰성이 높은 반도체 소자가 제공될 수 있다. 구체적으로는, 제어된 임계 전압을 갖는 산화물 반도체를 포함하는 박막 트랜지스터가 제공될 수 있다. 또한, 동작 속도가 빠르고, 제조 공정이 비교적 용이하며, 충분한 신뢰성을 갖는, 산화물 반도체를 포함한 박막 트랜지스터를 제공할 수 있다.

[0032] 또한, 임계 전압이 제어되고, 동작 속도가 빠르며, 제조 공정이 비교적 용이하고, 충분한 신뢰성을 갖는, 산화물 반도체를 포함하는 박막 트랜지스터의 제조 방법을 제공할 수 있다.

도면의 간단한 설명

[0033] 도 1은 실시예에 따른 반도체 소자를 나타내는 도면.

도 2의 (a) 내지 (d)는 실시예에 따른 반도체 소자의 제조 공정을 나타내는 도면.

도 3은 실시예에 따른 성막 장치를 나타내는 도면.

도 4는 실시예에 따른 성막 장치를 나타내는 도면.

도 5는 실시예에 따른 성막 장치를 나타내는 도면.

도 6a 및 도 6b는 예 1에 따른 SIMS 분석 결과를 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

[0034] 첨부된 도면들을 참조하여 실시예들이 상세히 설명된다. 본 발명은 이하의 설명에 제한되는 것은 아니며, 본 발명의 사상과 범위로부터 벗어나지 않고 다양한 변경과 수정이 이루어질 수 있다는 것을 당업자라면 용이하게 이해할 것이라는 점에 유의한다. 따라서, 본 발명은 이하의 실시예들의 설명에 제한되는 것으로 해석되어서는 안 된다. 이하에서 설명되는 본 발명의 구조들에서, 동일한 부분 또는 유사한 기능을 갖는 부분은 상이한 도면들에서 동일한 참조 번호들로 표기되며, 이러한 부분의 설명은 반복하지 않는다는 점에 유의한다.

[0035] (실시예 1)

[0036] 본 실시예에서, 반도체 소자 제조 방법이 설명된다. 본 실시예에서, 도 1에 나타난 박막 트랜지스터의 구조와 그 제조 방법이 예로서 설명된다.

[0037] 도 1은 본 실시예의 박막 트랜지스터(151)를 나타내는 단면도이다. 박막 트랜지스터(151)에서, 기판(100) 위에 게이트 전극(111a) 및 게이트 배선층(111b)을 포함하는 제1 배선층이 형성되고, 게이트 전극(111a) 및 게이트 배선층(111b) 위에 게이트 절연층(102)이 형성된다. 게이트 절연층(102)은 제1 게이트 절연층(102a) 및 제2 게이트 절연층(102b)의 적층이다. 게이트 전극(111a) 위에 산화물 반도체층(123)이 형성되고 이들 사이에 게이트 절연층(102)이 개재된다. 소스 전극층 및 드레인 전극층(115a 및 115b로 표기)의 단부들이 게이트 전극(111a)과 중첩하도록 소스 전극층 및 드레인 전극층이 형성된다. 게이트 전극(111a) 위의 소스 전극층 및 드레인 전극층(115a 및 115b) 사이에 개재된 산화물 반도체층(123)에 접하도록 산화물 절연층(107)이 형성된다. 산화물

절연층(107) 위에 보호 절연층(108)이 형성된다.

- [0038] 게이트 배선층(111b)에 도달하는 콘택트 홀(128)이 게이트 절연층(102)에 형성된다. 콘택트 홀(128)을 통해 게이트 배선층(111b)과 제2 배선층(115c)이 서로 접속된다.
- [0039] 본 실시예의 박막 트랜지스터(151)의 제조 방법을 도 2의 (a) 내지 (d)를 참조하여 설명한다. 도 2의 (a) 내지 (d)는 본 실시예의 박막 트랜지스터의 제조 방법을 나타내는 단면도이다.
- [0040] 우선, 이후의 열 처리의 온도가 높은 경우에는, 변형점이 730℃ 이상인 유리 기판을 기판(100)으로서 이용하는 것이 바람직하다. 유리 기판으로서, 예를 들어, 알루미노실리케이트 유리(aluminosilicate glass), 알루미노boro실리케이트 유리, 또는 바륨 보로실리케이트 유리 등의 유리 재료가 이용된다. 일반적으로, 산화 붕소(B_2O_3)보다 산화 바륨(BaO)을 더 많이 포함하는 유리 기판이 내열 유리 기판으로서 더 실용적이다. 따라서, B_2O_3 보다 BaO 를 더 많이 포함한 유리 기판을 이용하는 것이 바람직하다.
- [0041] 상기의 유리 기판에 대신에, 세라믹 기판, 석영 기판, 사파이어 기판 등의 절연체로 형성된 기판을 이용할 수도 있다는 점에 유의한다. 결정화된 유리 등을 이용할 수도 있다.
- [0042] 기판(100)과, 게이트 전극(111a)과 게이트 배선층(111b) 사이에 기초막 기능을 하는 절연막이 형성될 수도 있으며, 이하에서 설명한다. 기초막은 기판(100)으로부터의 불순물 원소의 확산을 방지하는 기능을 갖고 있고, 질화 규소막, 산화 규소막, 질화 산화 규소막, 및 산화 질화 규소막 중 하나 이상의 단층 구조 또는 적층 구조를 갖도록 형성될 수 있다.
- [0043] 절연 표면을 갖는 기판(100) 위에 도전막을 형성한 후, 제1 포토리소그래피 공정을 통해 게이트 전극(111a) 및 게이트 배선층(111b)을 포함한 제1 배선층을 형성한다. 형성된 게이트 전극의 단부는 테이퍼(tapered) 형상인 것이 바람직하다.
- [0044] 레지스트 마스크는 잉크젯법으로 형성될 수 있다는 점에 유의한다. 레지스트 마스크를 잉크젯법으로 형성하는 것은 포토마스크를 필요로 하지 않는다; 따라서, 제조 비용이 저감될 수 있다.
- [0045] 게이트 전극(111a) 및 게이트 배선층(111b)을 형성하기 위한 도전막으로서, Al, Cr, Ta, Ti, Mo, W로부터 선택된 원소, 상기 원소들 중 임의의 원소를 주성분으로서 포함하는 합금, 상기 원소들 중 임의의 원소의 조합을 포함하는 합금 등을 이용할 수 있다. 도전막은, 구리, 네오디뮴, 또는 스칸듐 등의 금속 원소, 또는 상기 금속 외에도 이들 재료들 중 임의의 것을 주성분으로서 포함하는 합금 재료를 이용하여 형성된 단층 또는 적층일 수 있다. 투광성 도전막은 게이트 전극을 형성하는 데에 사용될 수도 있다. 투광성 도전막의 예는 투명 도전성 산화물막 등이다.
- [0046] 후속해서, 게이트 절연층(102)과 산화물 반도체층(103)을 연속 성막을 통해 형성한다. 본 실시예에서는, 스퍼터링에 의해 게이트 절연층(102)과 산화물 반도체층(103)을 연속 형성한다. 여기서는, 피처리 기판의 예비가열 챔버와, 규소 또는 산화 규소(인공 석영) 타겟과 산화물 반도체층 형성용의 타겟을 갖춘 멀티-챔버 스퍼터링 장치를 이용한다.
- [0047] 우선, 게이트 전극(111a) 및 게이트 배선층(111b)이 형성된 기판(100)을 예비가열 챔버에서 200℃ 이상의 온도에서 예비가열하여, 기판(100)에 부착된 불순물을 제거한다. 불순물의 예는 수분이다.
- [0048] 본 실시예에서는, 감압 분위기에서 기판의 예비가열을 수행하고, 기판의 최대 온도는 200℃이다.
- [0049] 그 다음, 게이트 절연층(102)이 되는 절연막을 게이트 전극(111a) 및 게이트 배선층(111b)을 덮도록 형성한다.
- [0050] 게이트 절연층(102)은, 적어도, 산화물 반도체층과 접하는 산화물 절연층을 포함한다. 예를 들어, 게이트 절연층(102)은 산화 규소층의 단층일 수 있다. 게이트 절연층(102)은, 산화물 반도체층과 접하는 산화 규소층과, 질화 규소층, 산화 질화 규소층 또는 질화 산화 규소층의 적층일 수도 있다. 이들 층들은 인(P) 또는 붕소(B)로 도핑될 수도 있다는 점에 유의한다.
- [0051] 본 실시예에서는, 게이트 절연층(102)은, 스퍼터링에 의해 제1 게이트 절연층(102a)으로서 형성되는 질화 규소층(SiN_y ($y>0$))과, 스퍼터링에 의해 제1 게이트 절연층(102a) 위에 제2 게이트 절연층(102b)으로서 형성되는 산화 규소층(SiO_x ($x>0$))의 100 nm 두께의 적층을 이용하여 형성된다.
- [0052] 그 다음, 게이트 절연층(102) 위에 산화물 반도체층이 형성된다.

- [0053] 우선, 산화물 반도체층(103)을 형성한다. 산화물 반도체층(103)은, In-Ga-Zn-O계의 산화물 반도체층, In-Sn-Zn-O계의 산화물 반도체층, In-Al-Zn-O계의 산화물 반도체층, Sn-Ga-Zn-O계의 산화물 반도체층, Al-Ga-Zn-O계의 산화물 반도체층, Sn-Al-Zn-O계의 산화물 반도체층, In-Zn-O계의 산화물 반도체층, In-Ga-O-계의 산화물 반도체층, Sn-Zn-O계의 산화물 반도체층, Al-Zn-O계의 산화물 반도체층, In-O계의 산화물 반도체층, Sn-O계의 산화물 반도체층, 또는 Zn-O계의 산화물 반도체층을 이용하여 형성된다. 또한, 산화물 반도체층은, 희가스(대표적으로는, 아르곤) 분위기하, 산소 분위기하, 또는 희가스(대표적으로는, 아르곤) 및 산소를 포함하는 분위기하에서, 스퍼터링법에 의해 형성될 수 있다. 스퍼터링법이 이용될 때, 2 중량% 내지 10 중량%의 SiO₂를 포함한 타겟을 이용해 성막을 수행하고, 결정화를 저해하는 SiO_x (X>0)를 산화물 반도체층에 포함시켜, 후속 공정에서의 탈수화 또는 탈수소화를 위한 열 처리 동안에 산화물 반도체층이 결정화되는 것을 방지하는 것이 바람직하다.
- [0054] 본 실시예에서는, In, Ga, 및 Zn을 포함한 금속 산화물 타겟(조성비로서 In₂O₃:Ga₂O₃:ZnO =1:1:1[mol %] 또는 In:Ga:Zn=1:1:0.5[at. %])을 이용하고, 기판과 타겟 사이의 거리를 100 mm, 압력을 0.6Pa, 직류(DC) 전원을 0.5kW, 산소(산소 유량 비율 100%) 분위기하에서 성막을 수행한다. 펄스 직류(DC) 전원을 이용하면, 먼지를 경감할 수 있고 막 두께를 균일하게 할 수 있기 때문에 바람직하다는 점에 유의한다. 본 실시예에서는, 산화물 반도체층(103)으로서, In-Ga-Zn-O계 금속 산화물 타겟을 이용하여 스퍼터링법에 의해 In-Ga-Zn-O계 막을 형성한다.
- [0055] 금속 산화물 타겟의 상대 밀도는 90% 내지 100%이며, 바람직하게는, 95% 내지 99.9%이다. 상대 밀도가 높은 금속 산화물 타겟을 이용함으로써, 치밀한 산화물 반도체층이 형성된다.
- [0056] 산화물 반도체층을 형성할 때 도입되는 산소 가스, 질소 가스, 및 헬륨, 네온, 아르곤 등의 희가스에 물, 수소 등이 포함되지 않는 것이 바람직하다는 점에 유의한다. 또한, 산소 가스, 질소 가스, 및 헬륨, 네온, 아르곤 등의 희가스의 순도를, 6N(99.9999%) 이상, 바람직하게는 7N(99.99999%) 이상(즉, 불순물 농도를 1 ppm 이하, 바람직하게는 0.1 ppm 이하)으로 설정하는 것이 바람직하다.
- [0057] 산화물 반도체층(103)의 두께는 바람직하게는 5 nm 내지 30 nm이다. 사용되는 산화물 반도체 재료에 따라 적절한 두께가 달라지므로, 재료에 따라 두께를 적절히 결정할 수 있다.
- [0058] 본 실시예에서, 게이트 절연층(102) 위에 산화물 반도체층(103)이 연속 형성된다. 여기서 이용되는 멀티-챔버 스퍼터링 장치에는, 규소 또는 산화 규소(인공 석영) 타겟과 산화물 반도체층 형성용의 타겟이 제공되고 있다. 산화물 반도체층 형성용의 타겟이 제공된 성막 챔버에는, 배기 수단으로서 적어도 크라이오펌프(cryopump)가 제공되고 있다. 배기 수단은 콜드 트랩(cold trap)을 구비한 터보 펌프(turbo pump)일 수도 있다.
- [0059] 크라이오펌프를 이용해 배기되는 성막 챔버에서, 수소 원자, H₂O 등 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물 등이 제거되어, 성막 챔버에서 형성된 산화물 반도체층의 불순물 농도가 저감될 수 있다.
- [0060] 특히, 본 발명의 한 실시예의 반도체 소자에 대해 바람직한 산화물 반도체층은, 2차 이온 질량 분석(SIMS:secondary ion mass spectrometry)에 따른 수소 농도의 정량 결과가 $1 \times 10^{18} \text{ cm}^{-3}$ 내지 $2 \times 10^{20} \text{ cm}^{-3}$, 바람직하게는, $2 \times 10^{18} \text{ cm}^{-3}$ 내지 $5 \times 10^{19} \text{ cm}^{-3}$ 으로 억제된 산화물 반도체층이다.
- [0061] 산화물 반도체층(103)은 기판이 가열된 상태에서 형성된다. 본 실시예에서, 기판은 100℃ 내지 600℃ 이하, 바람직하게는 200℃ 내지 400℃ 이하로 가열된다. 성막 동안에 기판을 가열함으로써, 형성된 산화물 반도체층의 불순물 농도를 저감할 수 있다. 또한, 스퍼터링에 의한 손상이 저감될 수 있다.
- [0062] 스퍼터링법의 예로서, 스퍼터링용 전원으로서는 고주파 전원을 이용하는 RF 스퍼터링법과, DC 스퍼터링법, 바이어스가 펄스화된 방식으로 인가되는 펄스 DC 스퍼터링법이 포함된다. RF 스퍼터링법은 주로 절연막을 형성하는 경우에 이용되고, DC 스퍼터링법은 주로 금속 도전막을 형성하는 경우에 이용된다.
- [0063] 또한, 상이한 재료의 복수개 타겟이 셋팅될 수 있는 멀티-소스 스퍼터링 장치도 있다. 멀티-소스 스퍼터링 장치를 이용하여, 동일한 챔버에서 상이한 재료의 막을 적층하여 형성하거나, 동일한 챔버에서 전기 방전에 의해 동시에 복수 종류의 재료의 막을 형성할 수도 있다.
- [0064] 또한, 챔버 내부에 자석 시스템을 갖추고 마그네트론 스퍼터링에 이용되는 스퍼터링 장치와, 글로우 방전(glow discharge)을 사용하지 않고 마이크로파를 이용해 발생시킨 플라스마를 이용하는 ECR 스퍼터링에 이용되는 스퍼

터링 장치가 있다.

- [0065] 또한, 스퍼터링에 의한 성막 방법으로서, 성막 동안에 타겟 물질과 스퍼터링 가스 성분을 서로 화학 반응시켜 그 화합물 박막을 형성하는 반응성 스퍼터링법과, 성막 동안에 기관에도 전압을 인가하는 바이어스 스퍼터링법도 있다.
- [0066] 산화물 반도체층(103)을 스퍼터링법에 의해 형성하기 전에, 아르곤 가스를 도입해 플라스마를 발생시키는 역스퍼터링에 의해, 게이트 절연층(102) 표면에 부착된 먼지를 제거하는 것이 바람직하다는 점에 유의한다. 역스퍼터링이란, RF 전원을 이용해 아르곤 분위기에서 기관측에 전압을 인가하여 플라스마를 생성하여 표면을 개질시키는 방법을 말한다. 아르곤 분위기 대신에, 질소 분위기, 헬륨 분위기, 산소 분위기 등을 이용할 수도 있다는 점에 유의한다. 도 2의 (a)는 이 단계에서의 단면도이다.
- [0067] 그 다음, 산화물 반도체층(103)을 제2 포토리소그래피 공정을 통해 섬 형상으로 가공하고, 이에 의해 산화물 반도체층(113)을 형성한다.
- [0068] 섬 형상의 산화물 반도체층(113)을 형성하기 위한 레지스트 마스크를 잉크젯법으로 형성할 수도 있다는 점에 유의한다. 레지스트 마스크를 잉크젯법으로 형성하면 포토마스크가 필요하지 않다; 따라서, 제조 비용이 저감될 수 있다.
- [0069] 그 다음, 제3 포토리소그래피 공정을 통해 컨택트 홀(128)을 게이트 절연층(102)에 형성한다. 후속 공정에서 도전막을 형성하기 전에 역스퍼터링을 수행하여, 산화물 반도체층(113) 및 게이트 절연층(102)의 표면에 부착된 레지스트 잔여물을 제거하는 것이 바람직하다는 점에 유의한다. 도 2의 (b)는 이 단계에서의 단면도이다.
- [0070] 본 실시예에서는 제3 포토리소그래피 공정을 통해 게이트 절연층을 선택적으로 에칭하여 게이트 배선층(111b)에 도달하는 컨택트 홀(128)을 형성하지만, 이 방법에 한정되는 것은 아니다. 산화물 반도체층(103)을 형성한 후, 산화물 반도체층(103) 위에 레지스트 마스크를 형성하고 게이트 전극(111a)에 도달하는 컨택트 홀을 형성하고, 컨택트 홀을 형성한 후, 레지스트 마스크를 제거하고 또 다른 포토마스크를 이용해 산화물 반도체층(103) 위에 레지스트 마스크를 형성하여, 산화물 반도체층(103)을 선택적으로 에칭하여 섬 형상의 산화물 반도체층(113)으로 가공하는 방법을 이용할 수도 있다.
- [0071] 그 다음, 박막 트랜지스터의 소스 전극층 및 드레인 전극층이 되는 도전막을, 게이트 절연층(102), 산화물 반도체층(113), 및 컨택트 홀(128)을 통해 게이트 배선층(111b) 위에 형성한다.
- [0072] 도전막으로서, Ti, Mo, W, Al, Cr, Cu, 또는 Ta로부터 선택된 원소, 또는 상기 원소들 중 임의의 원소를 주성분으로서 포함하는 합금, 상기 원소들 중 임의의 원소의 조합을 포함하는 합금 등을 이용할 수 있다. 도전막은 전술한 원소를 포함한 단층에 한정되지 않고 2층 이상의 적층일 수 있다. 본 실시예에서는, 티타늄막(두께 100 nm), 알루미늄막(두께 200 nm) 및 티타늄막(두께 100 nm)이 적층된 3층 도전막을 형성한다. Ti막 대신에, 질화 티타늄막을 이용할 수도 있다.
- [0073] 200℃ 내지 600℃의 열처리를 수행하는 경우, 도전막은 이 열처리를 견딜 수 있는 내열성을 갖는 것이 바람직하다. 예를 들어, 힐록(hillock)을 방지하는 원소가 첨가된 알루미늄 합금이나 내열성 도전막과 적층한 도전막을 이용하는 것이 바람직하다. 도전막은, 스퍼터링법, 진공 증착법(예를 들어, 전자빔 증착법), 아크 방전 이온 도금법, 또는 스프레이법을 이용하여 형성된다. 도전막은, 스크린 인쇄법, 잉크젯법 등에 의해 은, 금, 구리 등의 도전성 나노페이스트를 토출하고 나노페이스트를 고온에서 소성함으로써 형성될 수 있다.
- [0074] 그 다음, 제4 포토리소그래피 공정을 통해, 레지스트 마스크를 형성하고 도전막을 선택적으로 에칭하여, 소스 전극층 및 드레인 전극층을 포함한 제2 배선층(115a, 115b, 및 115c로 표기)을 형성한다(도 2의 (c) 참조). 도 2의 (c)에 도시된 바와 같이, 제2 배선층(115c)은 컨택트 홀(128)을 통해 게이트 배선층(111b)에 직접 접속된다.
- [0075] 제4 포토리소그래피 공정에서, 산화물 반도체층에 접하는 도전막의 부분만을 선택적으로 제거한다. 산화물 반도체층에 접하는 도전막의 부분들만을 선택적으로 제거하기 위해, 알칼리성 에칭제로서 암모니아과수(조성의 중량비로서 과산화수소:암모니아:물 = 5:2:2) 등을 이용하는 경우, 금속 도전막을 선택적으로 제거할 수 있으므로, In-Ga-Zn-O계 산화물 반도체를 포함하는 산화물 반도체층을 잔존시킬 수 있다.
- [0076] 에칭 조건에 따라, 산화물 반도체층(113)의 노출된 영역이 제4 포토리소그래피 공정을 통해 에칭되는 경우가 있다. 그 경우, 소스 전극층과 드레인 전극층 사이에 개재된 영역(참조번호 115a와 115b 사이에 개재된 영역)에서의 산화물 반도체층(113)의 두께는, 게이트 전극(111a) 위의 소스 전극층과 중첩하는 영역에서의 산화물 반도체

체층(113)의 두께, 또는 게이트 전극(111a) 위의 드레인 전극층과 중첩하는 영역에서의 산화물 반도체층(113)의 두께보다 얇다(도 2의 (c) 참조).

[0077] 소스 전극층 및 드레인 전극층을 포함한 제2 배선층(115a, 115b, 및 115c로 표기)을 형성하기 위한 레지스트 마스크를 잉크젯법으로 형성할 수도 있다. 레지스트 마스크를 잉크젯법으로 형성하면 포토마스크가 필요하지 않다; 따라서, 제조 비용이 저감될 수 있다.

[0078] 그 다음, 게이트 절연층(102), 산화물 반도체층(113), 및 제2 배선층 위에, 산화물 절연층(107)을 형성한다. 이 단계에서, 산화물 반도체층(113)과 산화물 절연층(107)이 서로 접하는 영역이 형성된다. 게이트 전극(111a) 위에서, 산화물 절연층인 게이트 절연층(102)과 산화물 절연층(107) 사이에 개재되어 접하는 산화물 반도체층(113)의 영역이 채널 형성 영역이다.

[0079] 산화물 반도체층에 접하는 산화물 절연층은, 수분, 수소 이온, OH^- 등의 불순물을 포함하지 않고, 이것들이 외부로부터 침입하는 것을 방지하는 무기 절연층을 이용하여 형성된다. 통상적으로는, 산화 규소막, 질화 산화 규소막, 산화 알루미늄막, 또는 산화 질화 알루미늄막 등을 이용한다. 또, 산화물 절연층(107)은, 산화물 절연층에 물, 수소 등의 불순물을 혼입시키지 않는 적절한 방법, 예를 들어, 스퍼터링법에 의해 1 nm 이상의 두께로 형성될 수 있다.

[0080] 본 실시예에서는, 스퍼터링법에 의해 산화물 절연층으로서 산화 규소막이 형성된다. 성막 시 기판 온도는 300 °C 이하일 수 있으며, 본 실시예에서는 100 °C이다. 산화 규소막의 스퍼터링법에 의한 형성은, 회가스(대표적으로는, 아르곤) 분위기, 산소 분위기, 또는 회가스(대표적으로는, 아르곤) 및 산소를 포함하는 분위기에서 수행될 수 있다. 스퍼터링에 의해 형성된 산화물 절연층은 특히 조밀하므로, 그것이 단층이더라도, 접하는 층 내로의 불순물의 확산을 억제하는 보호막으로서 기능할 수 있다. 인(P)이나 붕소(B)를 도핑한 타겟을 이용함으로써 산화물 절연층이 인(P)이나 붕소(B)를 함유할 수도 있다는 점에 유의한다.

[0081] 타겟으로서, 산화 규소 타겟 또는 규소 타겟을 이용할 수가 있고, 특히 규소 타겟이 바람직하다. 규소 타겟을 이용하여 산소 및 회가스 분위기하에서 스퍼터링에 의해 형성된 산화 규소막은, 규소 원자 또는 산소 원자의 불포화 결합을 많이 포함하고 있다.

[0082] 산화물 절연층(107)은 불포화 결합을 많이 포함하기 때문에, 산화물 반도체층(113)에 포함된 불순물은 산화물 반도체층(113)과 산화물 절연층(107) 사이의 계면을 통해 산화물 절연층(107) 내로 쉽게 확산된다. 구체적으로는, 산화물 반도체층(113)에 포함된 수소 원자, H_2O 등의 수소 원자를 포함한 화합물이 산화물 절연층(107) 내로 쉽게 확산된다.

[0083] 수소가 산화물 반도체층(113)과 산화물 절연층(107) 사이의 계면으로 이동하고 계면에서의 수소 농도가 $1 \times 10^{19} \text{ cm}^{-3}$ 내지 $5 \times 10^{22} \text{ cm}^{-3}$, 바람직하게는 $5 \times 10^{19} \text{ cm}^{-3}$ 내지 $1 \times 10^{22} \text{ cm}^{-3}$ 일 때, 산화물 반도체층의 수소 농도가 저감된다. 저감된 수소 농도를 갖는 산화물 반도체층을 포함하는 반도체 소자는 훌륭한 신뢰성을 가진다.

[0084] 산화물 반도체층(113)과 산화물 절연층(107) 사이의 계면에서의 수소 농도는 그 계면으로부터 30 nm 떨어진 산화물 절연층 일부의 수소 농도보다 5배 내지 100배(바람직하게는 5배 내지 10배) 높을 때, 계면을 통해 산화물 반도체층(113)으로부터 산화물 절연층(107)으로의 수소의 이동이 촉진된다.

[0085] 본 실시예에서는, 순도가 6N이고 기둥모양의 다결정 붕소 도핑된 규소 타겟(저항값 0.01 Ωcm)을 이용하여, 기판과 타겟 사이의 거리(T-S간 거리)를 89mm, 압력을 0.4 Pa, 직류(DC) 전원을 6kW, 산소(산소 유량 비율 100%) 분위기하에서 펄스 DC 스퍼터링법에 의해 성막을 수행한다. 두께는 300 nm이다.

[0086] 산화물 절연층(107)은 산화물 반도체층(113)의 채널 형성 영역 위에 접하여 제공되며 채널 보호층으로서 기능한다.

[0087] 그 다음, 산화물 절연층(107) 위에 보호 절연층(108)이 형성된다(도 2의 (d) 참조). 보호 절연층(108)으로서, 질화 규소막, 질화 산화 규소막, 질화 알루미늄 등을 이용한다. 본 실시예에서는, RF 스퍼터링에 의해 보호 절연층(108)으로서 질화 규소막이 형성된다.

[0088] 이상의 공정들을 통해, 박막 트랜지스터(151)를 제조할 수 있다.

[0089] 본 실시예에서는 게이트 절연층(102)과 산화물 반도체층(103)을 연속 형성하지만, 게이트 절연층(102)을 대기 노출한 다음, 산화물 반도체층(103)을 형성할 수도 있다. 그 경우는, 게이트 절연층(102)을 불활성 가스 분위

기(질소, 헬륨, 네온, 아르곤 등)에서 (400℃ 이상 기관의 변형점 미만의 온도에서) 열 처리하는 것이 바람직하다. 이 열 처리를 통해, 산화물 반도체층(103)의 형성전에 게이트 절연층(102) 내에 포함된 수소나 물 등의 불순물을 제거할 수 있다.

[0090] 산화 규소층, 질화 규소층, 산화 질화 규소층, 또는 질화 산화 규소층은, 스퍼터링법 대신에 플라즈마 CVD법에 의해 형성될 수도 있다. 예를 들어, 성막 가스로서 SiH_4 , 산소, 및 질소를 이용하는 플라즈마 CVD법에 의해 산화 질화 규소층을 형성할 수 있다. 게이트 절연층(102)의 두께는 100 nm 내지 500 nm이다. 적층을 이용하는 경우, 예를 들어, 이 적층은, 두께 50 nm 내지 200 nm의 제1 게이트 절연층(102a)과, 제1 게이트 절연층(102a) 위에 두께 5 nm 내지 300 nm의 제2 게이트 절연층(102b)을 포함한다. 플라즈마 CVD법 등에 의해 형성된 막이 수소 또는 물 등의 불순물을 포함하는 경우, 상기의 열 처리를 수행하여 불순물을 제거한 다음, 산화물 반도체층을 형성하는 것이 바람직하다.

[0091] 본 실시예에서는 제3 포토리소그래피 공정을 통해 게이트 절연층(102)을 선택적으로 에칭하여 게이트 배선층(111b)에 도달하는 콘택트 홀(128)을 형성하지만, 이 방법에 한정되는 것은 아니다. 예를 들어, 게이트 절연층(102)을 형성한 후, 게이트 절연층 위에 레지스트 마스크를 형성하고 게이트 배선층(111b)에 도달하는 콘택트 홀을 형성할 수도 있다.

[0092] 산화물 반도체층을 형성한 후, 산화물 반도체층의 탈수화 또는 탈수소화를 행할 수도 있다.

[0093] 탈수화 또는 탈수소화를 행하는 제1 열 처리의 온도는, 400℃ 이상 750℃ 미만, 바람직하게는 425℃ 이상이다. 온도가 425℃ 이상인 경우, 열 처리 시간은 1시간 이하일 수 있지만, 온도가 425℃ 미만인 경우, 열 처리 시간은 1시간보다 길다는 점에 유의한다. 제1 열 처리에서는, 열 처리 장치의 하나인 전기로에 기관을 도입하고, 질소 분위기에서 산화물 반도체층에 열 처리를 행한다. 그 후, 산화물 반도체층은 대기에 노출되지 않고, 산화물 반도체층 내로의 물과 수소의 재혼입을 방지하여, 수소 농도가 감소된 산화물 반도체층을 얻는다. 산화물 반도체층에 대해 탈수화 또는 탈수소화를 행하는 가열 온도 T로부터, 다시 물이 포함되지 않는 온도까지, 구체적으로는, 가열 온도 T보다 100℃ 이상 낮은 온도까지, 동일한 로에서 질소 분위기하에서 서냉한다. 질소 분위기에 한정되지 않고, 헬륨, 네온, 아르곤 등에서 탈수화 또는 탈수소화를 행한다.

[0094] 열 처리 장치는 전기로에 한정되지 않고, 예를 들어, GRTA(gas rapid thermal annealing) 장치 또는 LRTA(lamp rapid thermal annealing) 장치 등의 RTA(rapid thermal annealing) 장치를 이용할 수가 있다. LRTA 장치는, 할로겐 램프, 메탈 할라이드 램프, 크세논 아크 램프, 카본 아크 램프, 고압 나트륨 램프, 고압 수은 램프 등의 램프로부터 방출되는 광(전자기파)의 복사에 의해 피처리물을 가열하는 장치이다. GRTA 장치는, 전술된 램프로부터 방출된 광을 이용하는 열 복사와, 램프로부터 방출된 광에 의해 가열된 가스로부터의 열의 전도에 의해, 피처리물을 가열하는 장치이다. 가스로서는, 아르곤 등의 회가스 또는 질소 등의, 열 처리에 의해 피처리물과 반응하지 않는 불활성 가스가 이용된다. 또한, LRTA 장치 또는 GRTA 장치는, 램프 뿐만이 아니라, 저항 발열체 등의 발열체로부터의 열 전도 또는 열 복사에 의해 피처리물을 가열하는 장치를 가질 수도 있다.

[0095] 제1 열 처리에 있어서, 질소, 또는 헬륨, 네온, 아르곤 등의 회가스에, 물, 수소 등이 포함되지 않는 것이 바람직하다. 또한, 열 처리 장치에 도입되는 질소 또는 헬륨, 네온, 아르곤 등의 회가스의 순도를, 6N(99.9999%) 이상, 바람직하게는 7N(99.99999%) 이상(즉, 불순물 농도를 1 ppm 이하, 바람직하게는 0.1 ppm 이하)으로 하는 것이 바람직하다.

[0096] 제1 열 처리의 조건 또는 산화물 반도체층의 재료에 따라, 산화물 반도체층이 결정화되어, 미정질막 또는 다결정막이 되는 경우도 있다. 예를 들어, 산화물 반도체층은 결정화 정도가 90% 이상 또는 80% 이상인 미정질 반도체층이 되는 경우가 있다. 또한, 제1 열 처리의 조건 및 산화물 반도체층의 재료에 따라, 산화물 반도체층은 결정 성분을 포함하지 않는 아몰퍼스 산화물 반도체층이 되는 경우도 있다.

[0097] 제1 열 처리 후에, 산화물 반도체층은 산소 결핍형 산화물 반도체가 된다, 즉, 저항이 낮아진다. 제1 열 처리 후의 산화물 반도체층의 캐리어 농도는 성막 직후의 산화물 반도체층의 캐리어 농도보다 높아진다; 산화물 반도체층은 바람직하게는 $1 \times 10^{18} \text{ cm}^{-3}$ 이상의 캐리어 농도를 갖는 것이 바람직하다.

[0098] 제1 열 처리의 조건 또는 게이트 전극(111a) 및 게이트 배선층(111b)의 재료에 따라, 산화물 반도체층이 결정화되어 미정질막 또는 다결정막이 되는 경우도 있다. 예를 들어, 게이트 전극(111a) 및 게이트 배선층(111b)으로서 산화 인듐 및 산화 주석의 합금막을 이용하는 경우, 산화물 반도체층은 450℃에서 1시간 동안의 제1 열 처리에 의해 결정화된다. 대조적으로, 게이트 전극(111a) 및 게이트 배선층(111b)으로서 산화 규소를 포함하는 산

화 인듐 및 산화 주석의 합금막을 이용하는 경우, 산화물 반도체층은 결정화되지 않는다.

- [0099] 섬 형상의 산화물 반도체층(113)으로 가공하기 이전에 산화물 반도체층(103)에 제1 열 처리를 수행할 수도 있다. 그 경우, 제1 열처리 후에 가열 장치로부터 기판을 꺼낸 다음, 포토리소그래피 공정을 수행한다.
- [0100] 산화물 절연층(107)의 형성 후, 제2 열 처리(바람직하게는 200℃ 내지 400℃ 이하, 예를 들어 250℃ 내지 350℃ 이하)를 불활성 가스 분위기 또는 질소 가스 분위기에서 수행할 수도 있다.
- [0101] 예를 들어, 질소 분위기에서 250℃, 1시간의 제2 열 처리를 수행한다. 제2 열 처리시에, 산화물 반도체층(113)의 일부가 산화물 절연층(107)에 접한 상태로 가열되고, 산화물 반도체층(113)의 다른 일부가 제2 배선층(115a 및 115b로 표기)과 접한 상태로 가열된다.
- [0102] 제1 열 처리를 통해 저항이 낮아진 산화물 반도체층(113)이 산화물 절연층(107)에 접한 상태로 제2 열 처리가 수행되면, 산화물 절연층(107)에 접한 산화물 반도체층(113)의 영역 부근이 산소 과잉 산화물 반도체가 된다. 따라서, 산화물 절연층(107)에 접하는 산화물 반도체층(113)의 영역으로부터 산화물 반도체층(113)의 바닥을 향하는 방향으로 저항이 더 높아진다(산화물 반도체층의 영역 부근이 I형 산화물 반도체가 된다).
- [0103] 구체적으로는, 산화물 반도체층(113)과 산화물 절연층(107) 사이의 계면으로부터 게이트 절연층(102)을 향하여 저항이 증가되는 영역을 갖는 산화물 반도체층(123)(I형 산화물 반도체)이 형성된다.
- [0104] 저항이 증가된 산화물 반도체층(I형 산화물 반도체)이 박막 트랜지스터(151)의 채널 형성 영역에 형성되기 때문에, 임계 전압은 양의 값이고 박막 트랜지스터(151)는 강화형 박막 트랜지스터로서 행동한다.
- [0105] 금속 도전막을 이용하여 형성된 제2 배선층(115a 및 115b로 표기)과 산화물 반도체층(113)이 접하는 영역 부근에 제2 열 처리를 행함으로써, 금속 도전막으로 산소가 이동하기 쉬워지고 산화물 반도체층의 상기 영역의 저항이 더욱 낮아진다(N형 산화물 반도체).
- [0106] 제2 열 처리의 타이밍은, 산화물 절연층(107)의 형성 이후라면 특별히 제한은 없다.
- [0107] 본 실시예에서 설명된 방법에 의해 불순물의 농도가 억제된 산화물 반도체층을 이용함으로써, 신뢰성이 높은 반도체 소자를 제공할 수 있다. 구체적으로는, 제어된 임계 전압을 갖는 산화물 반도체를 포함하는 박막 트랜지스터가 제공될 수 있다. 또한, 동작 속도가 빠르고, 제조 공정이 비교적 용이하며, 충분한 신뢰성을 갖는, 산화물 반도체를 포함하는 박막 트랜지스터를 제공할 수 있다.
- [0108] 또한, 본 실시예에 의해, 임계 전압이 제어되고, 동작 속도가 빠르며, 제조 공정이 비교적 용이하고, 충분한 신뢰성을 갖는 산화물 반도체를 포함하는 박막 트랜지스터의 제조 방법을 제공할 수 있다.
- [0109] 또한, BT 스트레스 시험(바이어스-온도 스트레스 시험)을 행했을 때의 임계 전압의 변화량을 저감할 수 있어서, 신뢰성이 높은 박막 트랜지스터를 제공할 수 있다. 본 명세서에서, BT 스트레스 시험(바이어스-온도 스트레스 시험)이란, 고온 분위기에서 박막 트랜지스터에 높은 게이트 전압을 인가하는 시험을 말한다.
- [0110] 본 실시예는 본 명세서의 다른 실시예와 적절히 조합될 수 있다.
- [0111] (실시예 2)
- [0112] 본 실시예에서는, 본 발명의 한 실시예의 반도체 소자의 제조에 이용되는 연속 성막 장치 및 이 장치를 이용한 성막 방법을 설명한다. 본 실시예에서는, 연속 성막 공정을 설명하고, 그 외의 공정은 박막 트랜지스터를 제조하기 위해 실시예 1에 따라 행해질 수 있다는 점에 유의한다.
- [0113] 본 실시예에서 이용되는 연속 성막 장치(1000)를 도 3에 나타낸다. 연속 성막 장치(1000)는 로드 챔버(load chamber)(1110)와 언로드 챔버(unload chamber)(1120)를 포함한다. 로드 챔버(1110)와 언로드 챔버(1120)에는 각각, 처리 전의 기판을 수납하는 카세트(1111)와 처리 후의 기판을 수납하는 카세트(1121)가 제공된다. 로드 챔버(1110)와 언로드 챔버(1120) 사이에는 제1 반송 챔버(1100)가 제공되고, 기판을 반송하는 반송 수단(1101)이 제공되어 있다.
- [0114] 또한, 연속 성막 장치(1000)는 제2 반송 챔버(1200)를 포함한다. 제2 반송 챔버(1200)에는 반송 수단(1201)이 제공된다. 4개의 처리 챔버(제1 처리 챔버(1210), 제2 처리 챔버(1220), 제3 처리 챔버(1230), 및 제4 처리 챔버(1240))가 게이트 밸브를 통해 제2 반송 챔버(1200)에 접속되며, 제2 반송 챔버(1200) 주변에 배치된다. 제1 처리 챔버(1210)의 한편은 게이트 밸브를 통해 제1 반송 챔버(1100)에 접속되고, 제1 처리 챔버(1210)의 다른 한편은 게이트 밸브를 통해 제2 반송 챔버(1200)에 접속된다는 점에 유의한다.

- [0115] 제1 반송 챔버(1100), 로드 챔버(1110), 및 언로드 챔버(1120) 내의 압력은 대기압임에 유의한다. 제2 반송 챔버(1200), 제1 처리 챔버(1210), 제2 처리 챔버(1220), 제3 처리 챔버(1230), 및 제4 처리 챔버(1240)에는, 각각, 배기 수단(1205), 배기 수단(1215), 배기 수단(1225), 배기 수단(1235), 및 배기 수단(1245)이 제공되고 있어, 감압 상태를 실현할 수 있다. 각 처리 챔버의 사용 용도에 따라 배기 수단을 선택할 수도 있지만, 크라이오펌프 등의 배기 수단이 특히 바람직하다. 대안으로서, 콜드 트랩(cold trap)을 갖춘 터보 펌프가 이용될 수도 있다.
- [0116] 산화물 반도체층을 형성하는 경우, 산화물 반도체층을 형성하기 위한 처리 챔버는 물론이거니와, 산화물 반도체층에 접하는 막의 형성 공정, 및 산화물 반도체층의 형성 전후의 공정에서 불순물이 혼입하지 않도록 하기 위해, 크라이오펌프 등의 배기 수단을 이용하는 것이 바람직하다.
- [0117] 제1 처리 챔버(1210)에는 기관 가열 수단(1211)이 제공된다. 기관 가열 수단으로서, 핫 플레이트, RTA 등을 이용할 수 있다. 제1 처리 챔버(1210)는, 대기압 상태의 제1 반송 챔버(1100)로부터 감압 상태의 제2 반송 챔버(1200)로 기관을 반송하는 전달 챔버(delivery chamber)로서 기능한다. 전달 챔버를 제공함으로써, 제2 반송 챔버(1200)가 대기에 의해 오염되는 것을 방지할 수 있다.
- [0118] 제2 처리 챔버(1220), 제3 처리 챔버(1230), 및 제4 처리 챔버(1240)에는, 각각 스퍼터링 장치와 기관 가열 수단이 제공된다. 기관 가열 수단으로서, 핫 플레이트, RTA 등을 이용할 수 있다.
- [0119] 연속 성막 장치(1000)의 동작예가 설명된다. 여기서는, 게이트 전극이 형성된 기관 위에 게이트 절연막과 산화물 반도체층을 연속 형성하는 방법을 설명한다. 연속 성막 방법은, 예로서 실시예 1에 설명된 박막 트랜지스터의 제조 공정에 적용될 수 있다는 점에 유의한다.
- [0120] 우선, 반송 수단(1101)이, 게이트 전극이 형성된 기관(100)을, 카세트(1111)로부터 대기압 상태의 제1 처리 챔버(1210)로 반송한다. 그 다음, 게이트 밸브를 닫고, 제1 처리 챔버(1210)를 배기한다. 제1 처리 챔버(1210)에서 기관(100)을 예비가열하여, 기관에 부착된 불순물을 제거하고 배기한다. 불순물의 예로서는, 수소 원자, H₂O 등의 수소 원자를 포함한 화합물, 탄소 원자를 포함한 화합물 등이 있다. 예비가열의 온도는, 600℃ 이하, 바람직하게는 100℃ 이상 400℃ 이하임에 유의한다.
- [0121] 그 다음, 기관(100)을 제2 처리 챔버(1220) 내로 반송하여 질화 규소막을 형성한다. 그 다음, 기관(100)을 제2 반송 챔버(1200)를 거쳐 제3 처리 챔버(1230)로 반송하고, 질화 규소막 위에 산화 규소막을 형성하여 적층한다. 제2 처리 챔버(1220) 및 제3 처리 챔버(1230)는 크라이오펌프 등을 이용하여 배기되어, 처리 챔버 내의 불순물 농도가 저감된다. 불순물 농도가 저감된 처리 챔버에 적층된 질화 규소막과 산화 규소막은, 불순물 농도가 저감된 게이트 절연막으로서 기능한다.
- [0122] 게이트 전극 위에 질화 규소막과 산화 규소막이 연속 형성된 기관(100)을 제4 처리 챔버(1240)로 반송한다. 제4 처리 챔버(1240)에는 산화물 반도체층 형성용의 타겟과, 배기 수단으로서 크라이오펌프가 제공된다.
- [0123] 그 다음, 기관(100) 위의 산화 규소막 위에 산화물 반도체층을 형성한다. 불순물이 저감된 처리 챔버에서 형성된 산화물 반도체층에서, 불순물 농도가 억제된다. 구체적으로는, 산화물 반도체층의 수소 농도를 저감할 수 있다. 또한, 산화물 반도체층은 기관이 가열된 상태에서 형성된다. 본 실시예에서, 기관 온도는 100℃ 내지 600℃, 바람직하게는 200℃ 내지 400℃이다. 기관이 가열된 상태에서 산화물 반도체층을 형성함으로써, 형성된 산화물 반도체층의 불순물 농도가 저감될 수 있다.
- [0124] 금속 산화물 타겟의 상대 밀도는 90% 내지 100%이며, 바람직하게는, 95% 내지 99.9%이다. 상대 밀도가 높은 금속 산화물 타겟을 이용함으로써, 치밀한 산화물 반도체층이 형성된다.
- [0125] 산화물 반도체층을 형성할 때 도입되는 산소 가스, 질소 가스, 및 헬륨, 네온, 아르곤 등의 희가스에 물, 수소 등이 포함되지 않는 것이 바람직하다는 점에 유의한다. 또한, 산소 가스, 질소 가스, 및 헬륨, 네온, 아르곤 등의 희가스의 순도를, 6N(99.9999%) 이상, 바람직하게는 7N(99.99999%) 이상(즉, 불순물 농도를 1 ppm 이하, 바람직하게는 0.1 ppm 이하)으로 설정하는 것이 바람직하다.
- [0126] 이상과 같이, 크라이오펌프로 배기되어 불순물이 저감된 처리 챔버에서의 연속 성막에 의해, 반도체 소자에 포함된 층들의 불순물 농도를 억제할 수 있다.
- [0127] 크라이오펌프 등의 배기 수단을 적용한 연속 성막 장치를 이용하여, 처리 챔버 내의 불순물을 저감할 수 있다. 처리 챔버의 내벽에 부착된 불순물이 제거되고, 성막 동안 기관 및 막 내로의 불순물 혼입을 저감할 수 있다.

- [0128] 본 실시예에서 설명하는 연속 성막 장치를 이용하여 형성된 산화물 반도체층에서는 불순물의 혼입이 억제된다. 따라서, 산화물 반도체층을 이용하여, 신뢰성이 높은 반도체 소자를 제공할 수 있다. 구체적으로는, 임계 전압이 제어된 산화물 반도체를 포함하는 박막 트랜지스터가 제공될 수 있다. 또한, 동작 속도가 빠르고, 제조 공정이 비교적 용이하며, 충분한 신뢰성을 갖는 산화물 반도체를 포함한 박막 트랜지스터를 제공할 수 있다.
- [0129] 또한, 본 실시예에서 설명된 연속 성막 장치를 이용하여, 임계 전압이 제어되고, 동작 속도가 빠르며, 제조 공정이 비교적 용이하고, 충분한 신뢰성을 갖는 산화물 반도체층을 포함하는 박막 트랜지스터의 제조 방법을 제공할 수 있다.
- [0130] 또한, BT 스트레스 시험(바이어스-온도 스트레스 시험)을 행했을 때의 임계 전압의 변화량을 저감할 수 있어서, 신뢰성이 높은 박막 트랜지스터를 제공할 수 있다.
- [0131] 본 실시예에서는, 3개 이상의 처리 챔버가 반송 챔버를 통해 접속되는 구조가 이용된다; 그러나, 이 구조에 한정되는 것은 아니다. 예를 들어, 기관의 반입구와 반출구가 제공되고 처리 챔버들이 서로 접속되는, 소위, 인라인(in-line) 구조가 이용될 수도 있다.
- [0132] 본 실시예는 본 명세서의 다른 실시예와 적절히 조합될 수 있다.
- [0133] (실시예 3)
- [0134] 본 실시예에서는, 산화물 반도체층의 형성 장치 및 이 장치를 이용하는 산화물 반도체층의 형성 방법을 설명한다. 본 실시예에서는, 산화물 반도체층의 형성 공정을 설명하고, 그 외의 공정은 박막 트랜지스터를 제조하기 위해 실시예 1에 따라 행해질 수 있다는 점에 유의한다.
- [0135] 본 실시예에서 이용되는 성막 장치(2000)를 도 4에 나타낸다. 성막 장치(2000)는 로드 챔버(2110)와 언로드 챔버(2120)를 포함한다. 로드 챔버(2110)와 언로드 챔버(2120)에는 각각, 처리 전의 기관을 수납하는 카세트(2111)와 처리 후의 기관을 수납하는 카세트(2121)가 제공된다. 로드 챔버(2110)와 언로드 챔버(2120) 사이에는 제1 반송 챔버(2100)가 제공되고, 기관을 반송하는 반송 수단(2101)이 제공되어 있다.
- [0136] 또한, 성막 장치(2000)는 제2 반송 챔버(2200)를 포함한다. 제2 반송 챔버(2200)에는 반송 수단(2201)이 제공된다. 4개의 처리 챔버(제1 처리 챔버(2210), 제2 처리 챔버(2220), 제3 처리 챔버(2230), 및 제4 처리 챔버(2240))가 게이트 밸브를 통해 제2 반송 챔버(2200)에 접속되며, 제2 반송 챔버(2200) 주변에 배치된다. 제1 처리 챔버(2210)의 한편은 게이트 밸브를 통해 제1 반송 챔버(2100)에 접속되고, 제1 처리 챔버(2210)의 다른 한편은 게이트 밸브를 통해 제2 반송 챔버(2200)에 접속된다는 점에 유의한다.
- [0137] 제1 반송 챔버(2100), 로드 챔버(2110), 및 언로드 챔버(2120) 내의 압력은 대기압에 유의한다. 제2 반송 챔버(2200), 제1 처리 챔버(2210), 제2 처리 챔버(2220), 제3 처리 챔버(2230), 및 제4 처리 챔버(2240)에는, 각각, 배기 수단(2205), 배기 수단(2215), 배기 수단(2225), 배기 수단(2235), 및 배기 수단(2245)이 제공되고 있어, 감압 상태를 실현할 수 있다. 각 처리 챔버의 사용 용도에 따라 배기 수단을 선택할 수도 있지만, 크라이오펌프 등의 배기 수단이 특히 바람직하다. 대안으로서, 콜드 트랩을 갖춘 터보 펌프가 이용될 수도 있다.
- [0138] 산화물 반도체층을 형성하기 위한 처리 챔버는 물론이거니와, 산화물 반도체층의 형성 전후의 공정들에서 불순물이 혼입되지 않도록 하기 위해 크라이오펌프 등의 배기 수단을 이용하는 것이 바람직하다.
- [0139] 제1 처리 챔버(2210)는, 대기압 상태의 제1 반송 챔버(2100)로부터 감압 상태의 제2 반송 챔버(2200)로 기관을 반송하는 전달 챔버로서 기능한다. 전달 챔버를 제공함으로써, 제2 반송 챔버(2200)가 대기에 의해 오염되는 것을 방지할 수 있다.
- [0140] 제2 처리 챔버(2220)에는 기관 가열 수단(2221)이 제공된다. 기관 가열 수단으로서, 핫 플레이트, RTA 등을 이용할 수 있다. 제3 처리 챔버(2230)에는 스퍼터링 장치와 기관 가열 수단이 제공된다. 기관 가열 수단으로서, 핫 플레이트, RTA 등을 이용할 수 있다. 또한, 제4 처리 챔버(2240)에는 냉각 수단(2241)이 제공된다.
- [0141] 산화물 반도체층의 형성을 위한 성막 장치(2000)를 이용한 산화물 반도체층의 형성 방법을 설명한다. 여기서는, 게이트 전극과 게이트 전극 위에 게이트 절연막이 미리 형성되어 있는 기관 위에 산화물 반도체층을 형성하는 방법을 설명한다. 성막 방법은, 예로서 실시예 1에 설명된 박막 트랜지스터의 제조 공정에 적용될 수 있다는 점에 유의한다.
- [0142] 우선, 반송 수단(2101)이, 게이트 전극 위에 게이트 절연막이 형성된 기관(100)을, 카세트(2111)로부터 대기압 상태의 제1 처리 챔버(2210)로 반송한다. 그 다음, 게이트 밸브를 닫고, 제1 처리 챔버(2210)를 배기한다. 제

1 처리 챔버(2210)의 압력과 제2 반송 챔버(2200)의 압력이 실질적으로 동일할 때, 게이트 밸브를 개방하고 제2 반송 챔버(2200)를 거쳐 제1 처리 챔버(2210)로부터 제2 처리 챔버(2220)로 기관(100)을 반송한다.

[0143] 그 다음, 제2 처리 챔버(2220)에서 기관 가열 수단(2221)에 의해 기관(100)을 예비가열하여, 기관에 부착된 불순물을 제거하고 배기한다. 불순물의 예로서는, 수소 원자, H_2O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물 등이 있다. 예비가열의 온도는, $600^{\circ}C$ 이하, 바람직하게는 $100^{\circ}C$ 이상 $400^{\circ}C$ 이하임에 유의한다. 제2 처리 챔버(2220)에 제공되는 배기 수단으로서, 크라이오펌프를 사용하는 것이 바람직하다. 기관(100)에 부착된 불순물이 예비가열에 의해 제거되어 제2 처리 챔버(2220) 내로 확산하기 때문에, 크라이오펌프를 이용해 그 불순물을 제2 처리 챔버(2220)로부터 배출해야 한다.

[0144] 그 다음, 기관(100)을 제3 처리 챔버(2230) 내로 반송하여 산화물 반도체층을 형성한다. 제3 처리 챔버(2230)는 크라이오펌프 등을 이용하여 배기되어, 처리 챔버 내의 불순물 농도가 저감된다. 불순물이 저감된 처리 챔버에서 형성된 산화물 반도체층에서, 불순물 농도가 억제된다. 구체적으로는, 산화물 반도체층의 수소 농도를 저감할 수 있다. 또한, 산화물 반도체층은 기관이 가열된 상태에서 형성된다. 본 실시예에서, 기관 온도는 $100^{\circ}C$ 내지 $600^{\circ}C$, 바람직하게는 $200^{\circ}C$ 내지 $400^{\circ}C$ 이다. 기관이 가열된 상태에서 산화물 반도체층을 형성함으로써, 형성된 산화물 반도체층의 불순물 농도가 저감될 수 있다.

[0145] 금속 산화물 타겟의 상대 밀도는 90% 내지 100%이며, 바람직하게는, 95% 내지 99.9%이다. 상대 밀도가 높은 금속 산화물 타겟을 이용함으로써, 치밀한 산화물 반도체층이 형성된다.

[0146] 그 후, 기관(100)은 제4 처리 챔버(2240)로 반송된다. 성막 후 열 처리시의 기관 온도 T로부터 물 등의 불순물의 재혼입이 억제되는 온도까지 기관(100)을 서냉한다. 구체적으로는, 기관 온도 T보다 $100^{\circ}C$ 이상 낮을 때까지 서냉한다. 제4 처리 챔버(2240) 내에 헬륨, 네온, 아르곤 등을 도입하여 서냉할 수도 있다. 냉각에 이용되는 질소, 또는 헬륨, 네온, 아르곤 등의 회가스에 물, 수소 등이 포함되지 않는 것이 바람직하다는 점에 유의한다. 질소, 또는 헬륨, 네온, 아르곤 등의 회가스의 순도를, 6N(99.9999%) 이상, 바람직하게는 7N(99.99999%) 이상(즉, 불순물 농도를 1 ppm 이하, 바람직하게는 0.1 ppm 이하)으로 하는 것이 바람직하다.

[0147] 이상과 같이, 크라이오펌프를 사용하여 배기되고 불순물이 저감된 처리 챔버에서의 성막에 의해, 산화물 반도체층은 대기에 노출되지 않고, 이는 산화물 반도체층으로의 물이나 수소의 재혼입을 방지하여, 불순물 농도가 억제된 산화물 반도체층을 얻을 수 있다.

[0148] 크라이오펌프 등의 배기 수단을 적용한 성막 장치를 이용하여, 처리 챔버 내의 불순물을 저감할 수 있다. 처리 챔버의 내벽에 부착된 불순물이 제거되고, 성막 동안 기관 및 막 내로의 불순물 혼입을 저감할 수 있다. 또한, 예비가열 동안 분위기로부터 제거된 불순물이 배기되어, 불순물이 기관에 재부착되는 것을 방지할 수 있다.

[0149] 본 실시예에서 설명되는 성막 장치를 이용해 형성된 산화물 반도체층에서는 불순물의 혼입이 억제된다. 따라서, 산화물 반도체층을 이용함으로써, 신뢰성이 높은 반도체 소자를 제공할 수 있다. 구체적으로는, 임계 전압이 제어된 산화물 반도체를 포함하는 박막 트랜지스터가 제공될 수 있다. 또한, 동작 속도가 빠르고, 제조 공정이 비교적 용이하며, 충분한 신뢰성을 갖는 산화물 반도체를 포함한 박막 트랜지스터를 제공할 수 있다.

[0150] 또한, 본 실시예에서 설명된 연속 성막 장치를 이용하여, 임계 전압이 제어되고, 동작 속도가 빠르며, 제조 공정이 비교적 용이하고, 충분한 신뢰성을 갖는 산화물 반도체층을 포함하는 박막 트랜지스터의 제조 방법을 제공할 수 있다.

[0151] 또한, BT 스트레스 시험(바이어스-온도 스트레스 시험)을 행했을 때의 임계 전압의 변화량을 저감할 수 있어서, 신뢰성이 높은 박막 트랜지스터를 제공할 수 있다.

[0152] 본 실시예에서는, 3개 이상의 처리 챔버가 반송 챔버를 통해 접속되는 구조가 이용된다; 그러나, 이 구조에 한정되는 것은 아니다. 예를 들어, 기관의 반입구와 반출구가 제공되고, 처리 챔버들이 서로 접속되는, 소위 인라인 구조가 이용될 수도 있다.

[0153] 본 실시예는 본 명세서의 다른 실시예와 적절히 조합될 수 있다.

[0154] (실시예 4)

[0155] 본 실시예에서는, 산화물 반도체층 위에 산화물 절연층 및 보호막을 연속 성막하기 위한 장치 및 이 장치를 이용한 산화물 절연층 및 보호막의 연속 성막 방법을 설명한다. 본 실시예에서는, 산화물 반도체층의 형성 공정을 설명하고, 그 외의 공정은 박막 트랜지스터를 제조하기 위해 실시예 1에 따라 행해질 수 있다는 점에 유의한다.

다.

- [0156] 본 실시예에서 이용되는 연속 성막 장치(3000)를 도 5에 나타낸다. 연속 성막 장치(3000)는 로드 챔버(3110)와 언로드 챔버(3120)를 포함한다. 로드 챔버(3110)와 언로드 챔버(3120)에는 각각, 처리 전의 기판을 수납하는 카세트(3111)와 처리 후의 기판을 수납하는 카세트(3121)가 제공된다.
- [0157] 또한, 연속 성막 장치(3000)는 제1 반송 챔버(3100)를 포함한다. 제1 반송 챔버(3100)에는 반송 수단(3101)이 제공된다. 5개의 처리 챔버(제1 처리 챔버(3210), 제2 처리 챔버(3220), 제3 처리 챔버(3230), 제4 처리 챔버(3240), 및 제5 처리 챔버(3250))가 게이트 밸브를 통해 제1 반송 챔버(3100)에 접속되며, 제1 반송 챔버(3100) 주변에 배열된다.
- [0158] 로드 챔버(3110), 언로드 챔버(3120), 제1 반송 챔버(3100), 제1 처리 챔버(3210), 제2 처리 챔버(3220), 제3 처리 챔버(3230), 제4 처리 챔버(3240), 및 제5 처리 챔버(3250)에는, 각각 배기 수단(3115), 배기 수단(3125), 배기 수단(3105), 배기 수단(3215), 배기 수단(3225), 배기 수단(3235), 배기 수단(3245), 및 배기 수단(3255)이 제공되고 있어, 감압 상태를 실현할 수 있다. 각 처리 챔버의 사용 용도에 따라 배기 수단을 선택할 수도 있지만, 크라이오펌프 등의 배기 수단이 특히 바람직하다. 대안으로서, 콜드 트랩을 갖춘 터보 펌프가 이용될 수도 있다.
- [0159] 산화물 반도체층의 형성 전후의 공정들에서 불순물이 혼입되지 않도록 하기 위해 크라이오펌프 등의 배기 수단을 이용하는 것이 바람직하다.
- [0160] 로드 챔버(3110) 및 언로드 챔버(3120)는 대기압 상태의 실내로부터 감압 상태의 제1 반송 챔버(3100) 내로 기판을 반송하는 전달 챔버로서 기능한다. 전달 챔버를 제공함으로써, 제1 반송 챔버(3100)가 대기에 의해 오염되는 것을 방지할 수 있다.
- [0161] 제1 처리 챔버(3210) 및 제4 처리 챔버(3240)에는, 각각 기관 가열 수단(3211) 및 기관 가열 수단(3241)이 제공된다. 기관 가열 수단으로서, 핫 플레이트, RTA 등을 이용할 수 있다. 제2 처리 챔버(3220) 및 제3 처리 챔버(3230)에는, 각각 스퍼터링 장치와 기관 가열 수단이 제공된다. 기관 가열 수단으로서, 핫 플레이트, RTA 등을 이용할 수 있다. 또한, 제5 처리 챔버(3250)에는 냉각 수단(3251)이 제공된다.
- [0162] 그 다음, 연속 성막 장치(3000)의 동작예가 설명된다. 게이트 전극 위에 게이트 절연막이 형성되고, 게이트 절연막을 개재하여 게이트 전극 위에 산화물 반도체층이 형성되고, 소스 전극 및 드레인 전극의 단부가 게이트 전극과 중첩하도록 소스 전극 및 드레인 전극이 형성된 기관 위에 산화물 반도체층과 접하는 산화물 절연층을 형성하고, 보호막을 연속 형성하기 위한 방법이 설명된다. 연속 성막 방법은, 예로서 실시예 1에 설명된 박막 트랜지스터의 제조 공정에 적용될 수 있다는 점에 유의한다.
- [0163] 먼저, 로드 챔버(3110)를 배기하여, 로드 챔버(3110)가 제1 반송 챔버(3100)의 압력과 실질적으로 동일해진 다음, 게이트 밸브를 개방하여 제1 반송 챔버(3100)을 통해 로드 챔버(3110)로부터 제1 처리 챔버(3210) 내로 기관(100)을 반송한다.
- [0164] 그 다음, 제1 처리 챔버(3210)에서 기관 가열 수단(3211)으로 기관(100)을 예비가열하여, 기관에 부착된 불순물을 제거하고 배기한다. 불순물의 예로서는, 수소 원자, H_2O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물이 있다. 예비가열의 온도는, $600^{\circ}C$ 이하, 바람직하게는 $100^{\circ}C$ 이상 $400^{\circ}C$ 이하임에 유의한다. 제1 처리 챔버(3210)에 제공되는 배기 수단으로서, 크라이오펌프를 사용하는 것이 바람직하다. 기관(100)에 부착된 불순물이 예비가열에 의해 제거되어 제1 처리 챔버(3210) 내로 확산하기 때문에, 크라이오펌프를 이용해 그 불순물을 제1 처리 챔버(3210)로부터 배출해야 한다.
- [0165] 그 다음, 기관(100)을 제2 처리 챔버(3220) 내에 반송하여 산화 절연층을 형성한다. 제2 처리 챔버(3220)는 크라이오펌프 등을 이용하여 배기되어, 처리 챔버 내의 불순물 농도가 저감된다. 불순물이 저감된 처리 챔버에서 형성된 산화물 절연층에서, 불순물 농도가 억제된다. 구체적으로는, 산화물 절연층의 수소 농도를 저감할 수 있다. 또한, 산화물 절연층은 기관이 가열된 상태에서 형성된다. 본 실시예에서, 기관 온도는 $100^{\circ}C$ 내지 $600^{\circ}C$, 바람직하게는 $200^{\circ}C$ 내지 $400^{\circ}C$, 더욱 바람직하게는 $250^{\circ}C$ 내지 $300^{\circ}C$ 이다. 기관이 가열된 상태에서 산화물 절연층을 형성함으로써, 형성된 산화물 절연층 내의 불포화 결합의 농도가 증가될 수 있다.
- [0166] 스퍼터링 장치를 이용하여 산화물 절연층으로서 산화 규소를 성막하는 경우, 타겟으로서 산화 규소 타겟 또는 규소 타겟을 이용할 수 있다. 특히, 규소 타겟을 이용하는 것이 바람직하다. 규소 타겟을 이용하여 산소 및 희가스를 포함하는 분위기하에서 스퍼터링에 의해 형성된 산화 규소막은, 규소 원자 또는 산소 원자의 불포화

결합을 많이 포함하고 있다.

- [0167] 불포화 결합을 많이 포함한 산화물 절연층을 산화물 반도체층에 접하게 제공함으로써, 산화물 반도체층 내의 불순물은 산화물 반도체층과 산화물 절연층 사이의 계면을 통해 산화물 절연층으로 확산하기 쉬워진다. 구체적으로는, 산화물 반도체층에 포함된 수소 원자나, H_2O 등의 수소 원자를 포함한 화합물이 산화물 절연층으로 확산하기 쉬워진다. 그 결과, 산화물 반도체층의 불순물 농도가 저감되고, 불순물로 인한 캐리어 농도 증가가 억제된다.
- [0168] 그 다음, 기판(100)을 제3 처리 챔버(3230) 내로 반송하여, 산화물 반도체층 위에 보호 절연층을 형성한다. 보호 절연층으로서, 불순물 원소의 확산을 방지하는 기능을 갖는 막이 이용된다; 예를 들어, 질화 규소막, 질화 산화 규소막, 또는 산화 질화 규소막으로부터 선택된 하나 이상의 막의 단층 또는 적층 구조 등을 이용할 수 있다. 제3 처리 챔버(3230)는 크라이오펌프 등을 이용하여 배기되어, 처리 챔버 내의 불순물 농도가 저감될 수 있다.
- [0169] 보호 절연층은 산화물 반도체층의 외부 대기로부터의 불순물의 확산 및 침입을 방지한다. 불순물의 예로서는, 수소나 H_2O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물 등이 있다.
- [0170] 스퍼터링 장치를 이용하여 보호 절연층으로서 질화 규소막을 형성하는 경우, 규소 타겟을 이용하고, 제3 처리 챔버(3230)에 질소와 아르곤의 혼합 가스를 도입하여 반응성 스퍼터링을 행하는 방식으로 보호 절연층을 형성할 수 있다. 기판 온도를 200℃ 이상 400℃ 이하, 예를 들어 200℃ 이상 350℃ 이하로 설정한다. 고온에서의 성막을 통해, 수소 원자를 포함한 불순물을 확산시켜, 산화 규소층 등의 산화물 절연층 내에 포함시킬 수 있다. 특히, 기판 온도는, 수소 원자의 확산이 촉진될 수 있는 200℃ 이상 350℃ 이하인 것이 바람직하다.
- [0171] 그 다음, 기판(100)을 제4 처리 챔버(3240) 내로 반송하여, 성막 후 열 처리를 행한다. 성막 후의 열 처리 시의 기판 온도는 100℃ 이상 600℃ 이하이다. 열 처리를 통해, 산화물 반도체층에 포함된 불순물이 산화물 반도체층과 산화물 절연층 사이의 계면을 통해 산화물 절연층으로 확산하기 쉬워진다. 구체적으로는, 산화물 반도체층에 포함된 수소 원자, H_2O 등의 수소 원자를 포함한 화합물, 또는 탄소 원자를 포함한 화합물이 산화물 절연층으로 확산하기 쉬워진다. 그 결과, 산화물 반도체층의 불순물 농도가 저감되고, 불순물로 인한 캐리어 농도 증가가 억제된다.
- [0172] 그 후, 기판(100)은 제5 처리 챔버(3250)로 반송된다. 성막 후 열 처리시의 기판 온도 T로부터 물 등의 불순물의 재혼입이 억제되는 온도까지 기판(100)을 서냉한다. 구체적으로는, 기판 온도 T보다 100℃ 이상 낮을 때까지 서냉한다. 제5 처리 챔버(3250) 내에 헬륨, 네온, 아르곤 등을 도입하여 서냉할 수도 있다. 냉각에 이용되는 질소, 또는 헬륨, 네온, 아르곤 등의 회가스에 물, 수소 등이 포함되지 않는 것이 바람직하다는 점에 유의한다. 질소, 또는 헬륨, 네온, 아르곤 등의 회가스의 순도를, 6N(99.9999%) 이상, 바람직하게는 7N(99.99999%) 이상(즉, 불순물 농도를 1 ppm 이하, 바람직하게는 0.1 ppm 이하)으로 하는 것이 바람직하다.
- [0173] 크라이오펌프 등의 배기 수단을 적용한 성막 장치를 이용하여, 처리 챔버 내의 불순물을 저감할 수 있다. 처리 챔버의 내벽에 부착된 불순물이 제거되고, 성막 동안 기판 및 막 내로의 불순물 혼입을 저감할 수 있다. 또한, 예비가열 동안 분위기로부터 제거된 불순물이 배기되어, 불순물이 기판에 재부착되는 것을 방지할 수 있다.
- [0174] 본 실시예에 설명된 성막 장치를 이용하여 형성된 산화물 절연층은 불포화 결합을 많이 포함한다. 성막 장치를 이용하여 산화물 반도체층에 접하도록 산화물 절연층을 형성함으로써, 산화물 반도체층에 포함된 불순물, 구체적으로는 수소 원자와 H_2O 등의 수소 원자를 포함한 화합물이 산화물 반도체층으로부터 산화물 절연층으로 확산 또는 이동한다. 그 결과, 산화물 반도체층의 불순물 농도를 저감할 수 있다. 불순물 농도가 저감된 산화물 반도체층에서, 불순물로 인한 캐리어 농도 증가가 억제된다.
- [0175] 예를 들어, 본 실시예에서 설명되는 성막 장치를 이용해 형성된 산화물 절연층에 접하는 산화물 반도체층을 채널 형성 영역으로서 이용하는 박막 트랜지스터에서, 게이트 전극에 전압을 인가하지 않는 상태, 즉, 오프 상태에서 채널 형성 영역의 캐리어 농도가 저감된다; 따라서, 박막 트랜지스터는 오프 전류가 적고, 양호한 특성을 가진다.
- [0176] 또한, BT 스트레스 시험(바이어스-온도 스트레스 시험)을 행했을 때의 임계 전압의 변화량을 저감할 수 있어서, 신뢰성이 높은 박막 트랜지스터를 제공할 수 있다.
- [0177] 본 실시예에서는, 3개 이상의 처리 챔버가 반송 챔버를 통해 접속되는 구조가 이용된다; 그러나, 이 구조에 한

정되는 것은 아니다. 예를 들어, 기관의 반입구와 반출구가 제공되고, 처리 챔버들이 서로 접속되는, 소위 인라인 구조가 이용될 수도 있다.

[0178] 본 실시예는 본 명세서의 다른 실시예와 적절히 조합될 수 있다.

[0179] [예 1]

[0180] 예 1에서는, 산화물 반도체층을 절연층들 사이에 개재시킨 적층 구조의 두께 방향의 수소 농도 분포의 분석 결과를 도 6a 및 6b를 참조하여 설명한다. 도 6a는 본 분석에서 이용되는 샘플의 단면 구조를 나타내는 개략도이다. 샘플은 실시예 1에서 설명된 제조 방법에 따라 형성되었다. 유리 기관(400) 위에 플라즈마 CVD법으로 산화 질화 절연층(401)을 형성하고, 산화 질화 절연층(401) 위에 In-Ga-Zn-O계 산화물 반도체층(402)을 형성하고, 스퍼터링법에 의해 산화물 반도체층(402) 위에 산화 규소 절연층(403)을 형성했다.

[0181] 이 샘플 내의 수소 농도의 분포는 2차 이온 질량분석법(SIMS)에 의해 분석되었다. 도 6b는 이 샘플의 두께 방향의 수소 농도 분포에 대한 SIMS 분석 결과이다. 가로축은 샘플 표면으로부터의 깊이를 나타내고, 좌단의 깊이 0 nm는 샘플 표면(산화 규소 절연층(403))에 해당한다. 도 6a의 분석 방향(404)은 SIMS 분석이 행해진 방향을 나타내고 있다. 분석은 산화 규소 절연층(403)으로부터 유리 기관(400)으로 향하는 방향으로 행해졌다. 즉, 도 6b의 가로축의 좌단으로부터 우단의 방향으로 분석이 행해졌다.

[0182] 도 6b의 세로축은, 샘플의 특정 깊이에서의 수소 농도와 규소의 이온 강도를 나타내는 대수축이다. 도 6b에서, 수소 농도 프로파일(422)은 샘플의 수소 농도 프로파일을 나타내고 있다. 규소 이온 강도 프로파일(421)은 수소 농도 프로파일(422)의 측정시에 얻어진 규소의 이온 강도를 나타내고 있다. 규소 이온 강도 프로파일(421)에서의 변화로부터, 도 6b의 깊이 0 nm 내지 44 nm의 범위가 산화 규소 절연층(403)에 해당되고, 깊이 44 nm 내지 73 nm의 범위가 산화물 반도체층(402)에 해당되며, 깊이 73 nm 이후의 범위가 산화 질화 절연층(401)에 해당된다는 것을 알 수 있다.

[0183] 산화물 반도체층(402)의 수소 농도는, 샘플과 동일한 산화물 반도체로 제조된 표준 샘플을 이용하여 정량하였고, 산화 규소 절연층(403) 및 산화 질화 절연층(401)의 수소 농도는, 산화 규소로 제조한 표준 샘플을 이용해 정량하였다.

[0184] 수소 농도 프로파일(422)로부터, 산화 규소 절연층(403)의 수소 농도가 약 7×10^{20} atoms/cm³인 것을 알 수 있다. 또, 산화물 반도체층(402)의 수소 농도가 약 1×10^{19} atoms/cm³ 이상인 것을 알 수 있다. 또, 산화 질화 절연층(401)의 수소 농도가 약 2×10^{21} atoms/cm³인 것을 알 수 있다. 또한, 산화 규소 절연층(403)과 산화물 반도체층(402) 사이의 계면(410) 부근에서, 약 4×10^{21} atoms/cm³의 수소 농도 피크가 존재한다.

[0185] 수소 농도 피크는 산화물 반도체층(402)의 수소 농도의 약 100배(이 비율을 수소 농도비(411)라고 부름)이며, 수소 농도 피크는 산화 규소 절연층(403)의 수소 농도비의 5 내지 6배(이 비율을 수소 농도비(412)라고 부름)이다. 예 2에 도시된 바와 같이, 결합을 포함하는 산화 규소 절연층은 산화물 반도체층의 수소 원자의 속박 에너지보다 큰 속박 에너지를 가진다; 따라서, 산화물 반도체층(402)의 수소는 산화 규소 절연층(403)으로 이동하여 계면(410) 부근에 모인다. 반면, 산화물 반도체층(402)에 포함된 수소의 양은 성막 공정에서 제어된다. 따라서, 계면(410) 부근에 모이는 수소의 농도에는 상한이 존재하고, 계면(410)의 수소 농도는 산화 규소 절연층(403)의 적어도 5 내지 10배인 것으로 생각될 수 있다.

[0186] 이것은, 산화물 반도체층(402)의 수소가 계면(410) 부근에 모인 다음, 산화 규소층(403) 내로 확산하기 때문인 것으로 생각된다. 따라서, 산화 규소 절연층(403)에 원래 존재하고 있는 수소 농도를 저감시킴으로써, 계면(410) 부근의 수소 농도 피크를 저감할 수 있고 산화물 반도체층(402)의 수소 농도가 더욱 저감될 수 있다.

[0187] [예 2]

[0188] 아몰퍼스 IGZO TFT의 TFT 특성은 게이트 길이에 의존한다. 게이트 길이가 약 10 μm 이하일 때, V_{th}는 음으로 되기 쉽다. 그 대책으로서 150° C에서 10시간 동안 어닐링을 행함으로써, 이러한 변화가 억제될 수 있다. 어닐링의 결과, IGZO의 수소는 SiO₂ 내로 이동한 것으로 간주된다. 아몰퍼스 IGZO와 아몰퍼스(amorphous) SiO_x 중 어느 쪽에 수소 원자가 존재하기 쉬운지를 알기 위해 계산이 수행되었다.

[0189] 환경에서 수소 원자의 안정성을 평가하기 위해서 수소 원자의 속박 에너지 E_{bind}를 이하와 같이 정의해 평가를

수행했다.

[0190] $E_{\text{bind}} = \{E(\text{원래 구조}) + E(\text{H})\} - E(\text{H를 부가한 구조})$

[0191] 이 속박 에너지 E_{bind} 가 클수록, 수소 원자는 존재하기 쉽다. $E(\text{원래 구조})$, $E(\text{H})$, $E(\text{H를 부가한 구조})$ 는 각각, 원래 구조의 에너지, 수소 원자의 에너지, 수소를 부가한 구조의 에너지를 나타낸다. 4개 샘플의 속박 에너지가 계산되었다: 아몰퍼스 IGZO, 불포화 결합(이하, DB라고 약칭함)이 없는 아몰퍼스 SiO_2 , DB가 있는 2종류의 아몰퍼스 SiO_x .

[0192] 계산 시, 밀도 함수 이론용 프로그램인 CASTEP을 이용했다. 밀도 함수 이론용 방법으로서, 평면파 기저 의사포텐셜법(plan wave basis pseudopotential method)을 이용하였다. 함수로서, LDA가 이용되었다. 컷-오프 에너지는 300 eV였다. K-포인트는 $2 \times 2 \times 2$ 의 그리드를 이용했다.

[0193] 계산된 구조가 이하에서 설명된다. 우선, 원래 구조가 설명된다. 아몰퍼스 IGZO의 단위 셀은 총 84개 원자를 포함한다: 12개의 In 원자, 12개의 Ga 원자, 12개의 Zn 원자, 48개의 O 원자. DB가 없는 아몰퍼스 SiO_2 의 단위 셀은 총 48개 원자를 포함한다: 16개의 Si 원자와 32개의 O 원자. DB가 있는 아몰퍼스 SiO_x (1)는, DB가 없는 아몰퍼스 SiO_2 로부터 O 원자를 제거하고 O 원자에 결합되어 있던 Si 중 1개 원자에 H를 결합시킨 구조이다; 즉, 총 48개 원자를 포함한다: 16개의 Si 원자, 31개의 O 원자, 및 1개의 H 원자. DB가 있는 아몰퍼스 SiO_x (2)는, DB가 없는 아몰퍼스 SiO_2 로부터 Si 원자를 제거하고 Si 원자에 결합되어 있던 3개의 O 원자들에 H를 결합시킨 구조이다; 즉, 총 50개 원자를 포함한다: 15개의 Si 원자, 32개의 O 원자, 및 3개의 H 원자. H를 부가한 구조는 상기의 4개의 구조 각각에 H를 부가한 구조이다. H는, 아몰퍼스 IGZO에서는 O원자에, DB가 없는 아몰퍼스 SiO_2 에서는 Si에, DB가 있는 아몰퍼스 SiO_x 에서는 DB를 갖는 원자에 부가되었음에 유의한다. H가 계산된 구조는 단위 셀내에 1개의 H 원자를 포함한다. 각 구조의 셀 크기가 표 1에 도시되어 있음에 유의한다.

표 1

구조	셀 크기 (nm) 각도
아몰퍼스 IGZO	$1.0197 \times 1.0197 \times 1.0197$ $\alpha = \beta = \gamma = 90^\circ$
DB없는 아몰퍼스 SiO_2 DB있는 아몰퍼스 SiO_x (1) DB있는 아몰퍼스 SiO_x (2)	$0.9127 \times 0.9127 \times 0.9127$ $\alpha = \beta = \gamma = 90^\circ$
수소 원자	$1.0000 \times 1.0000 \times 1.0000$ $\alpha = \beta = \gamma = 90^\circ$

[0194]

[0195] 계산 결과는 표 2에 도시되어 있다.

표 2

	H가 부가된 구조의 에너지 (eV)	원래 구조의 에너지 (eV)	수소 원자의 에너지 (eV)	속박 에너지 (eV)
아몰퍼스 IGZO	-84951.3359	-84935.6442	-13.0015	2.69
DB없는 아몰퍼스 SiO ₂	-15783.8101	-15770.6279	-13.0015	0.18
DB있는 아몰퍼스 SiO _x (1)	-15722.2053	-15702.5905	-13.0015	6.61
DB있는 아몰퍼스 SiO _x (2)	-15363.1459	-15345.6884	-13.0015	4.46

[0196]

[0197]

이상으로부터, 산소가 DB를 갖는 아몰퍼스 SiO_x가 가장 큰 속박 에너지를 가지며, 그 다음이, Si가 DB를 갖는 아몰퍼스 SiO_x, 아몰퍼스 IGZO, DB가 없는 아몰퍼스 SiO₂가 가장 작은 속박 에너지를 가진다. 따라서, 수소는 아몰퍼스 SiO_x의 DB에 결합하는 경우에 가장 안정적으로 된다.

[0198]

그 결과, 이하와 같은 과정이 예상된다. 아몰퍼스 SiO_x에는 다량의 DB가 존재한다. 아몰퍼스 IGZO와 아몰퍼스 SiO_x 사이의 계면에서 확산하는 수소 원자는 아몰퍼스 SiO_x내의 DB에 결합됨으로써 가장 안정적으로 된다. 따라서, 아몰퍼스 IGZO 내의 수소 원자는 아몰퍼스 SiO_x 내의 DB로 이동한다.

[0199]

본 출원은 2009년 9월 24일 일본 특허청에 출원된 일본 특허 출원 제2009-219558호에 기초하며, 그 전체 내용은 참조로서 본 명세서에 인용된다.

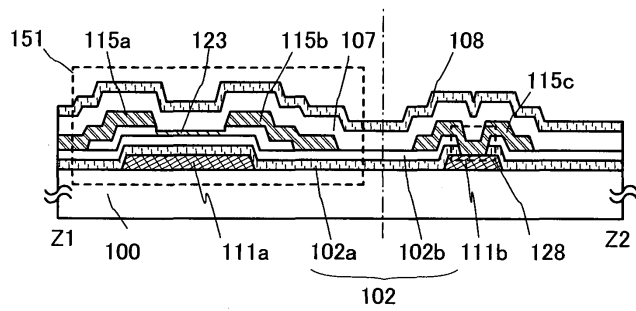
부호의 설명

[0200]

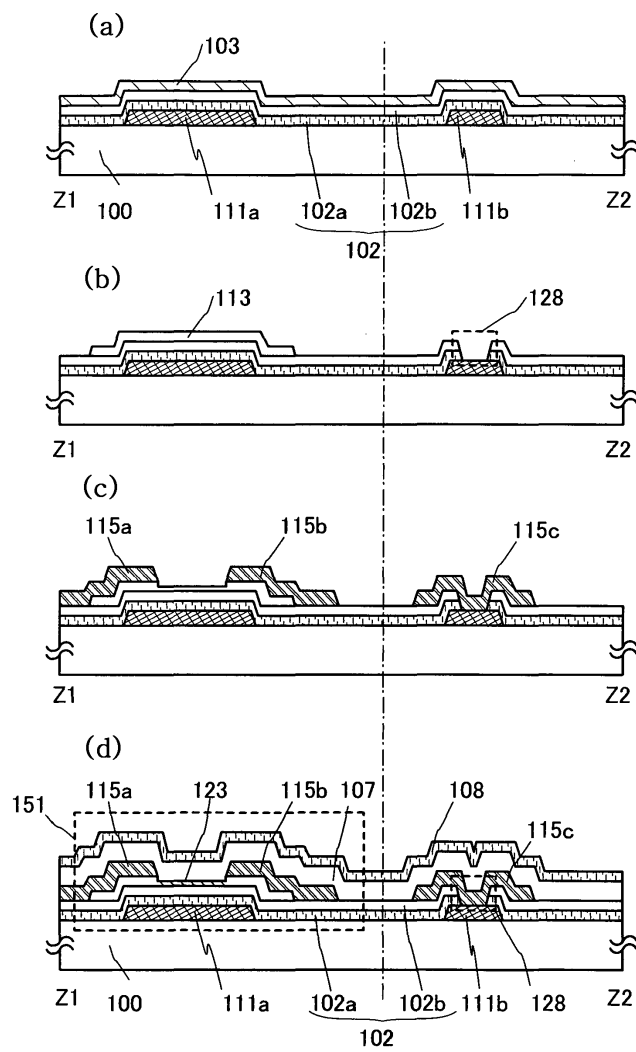
100: 기관, 102: 게이트 절연층, 102a: 게이트 절연층, 102b: 게이트 절연층, 103: 산화물 반도체층, 107: 산화물 절연층, 108: 보호 절연층, 111a: 게이트 전극, 111b: 게이트 배선층, 113: 산화물 반도체층, 115b: 배선층, 123: 산화물 반도체층, 128: 콘택트 홀, 151: 박막 트랜지스터, 401: 산화 질화 절연층, 402: 산화물 반도체층, 403: 산화 규소 절연층, 410: 계면, 411: 수소 농도비, 412: 수소 농도비, 421: 규소 이온 강도 프로파일, 422: 수소 농도 프로파일, 1000: 연속 성막 장치, 1100: 반송 챔버, 1101: 반송 수단, 1110: 로드 챔버, 1111: 카세트, 1120: 언로드 챔버, 1121: 카세트, 1200: 반송 챔버, 1201: 반송 수단, 1205: 배기 수단, 1210: 처리 챔버, 1211: 기관-가열 수단, 1215: 배기 수단, 1220: 처리 챔버, 1225: 배기 수단, 1230: 처리 챔버, 1235: 배기 수단, 1240: 처리 챔버, 1245: 배기 수단, 2000: 연속 성막 장치, 2100: 반송 챔버, 2101: 반송 수단, 2110: 로드 챔버, 2111: 카세트, 2120: 언로드 챔버, 2121: 카세트, 2200: 반송 챔버, 2201: 반송 수단, 2205: 배기 수단, 2210: 처리 챔버, 2215: 배기 수단, 2220: 처리 챔버, 2221: 기관-가열 수단, 2225: 배기 수단, 2230: 처리 챔버, 2235: 배기 수단, 2240: 처리 챔버, 2241: 냉각 수단, 2245: 배기 수단, 3000: 연속 성막 장치, 3100: 반송 챔버, 3101: 반송 수단, 3105: 배기 수단, 3110: 로드 챔버, 3111: 카세트, 3115: 배기 수단, 3120: 언로드 챔버, 3121: 카세트, 3125: 배기 수단, 3210: 처리 챔버, 3211: 기관-가열 수단, 3215: 배기 수단, 3220: 처리 챔버, 3225: 배기 수단, 3230: 처리 챔버, 3235: 배기 수단, 3240: 처리 챔버, 3241: 기관-가열 수단, 3245: 배기 수단, 3250: 처리 챔버, 3251: 냉각 수단, 3255: 배기 수단

도면

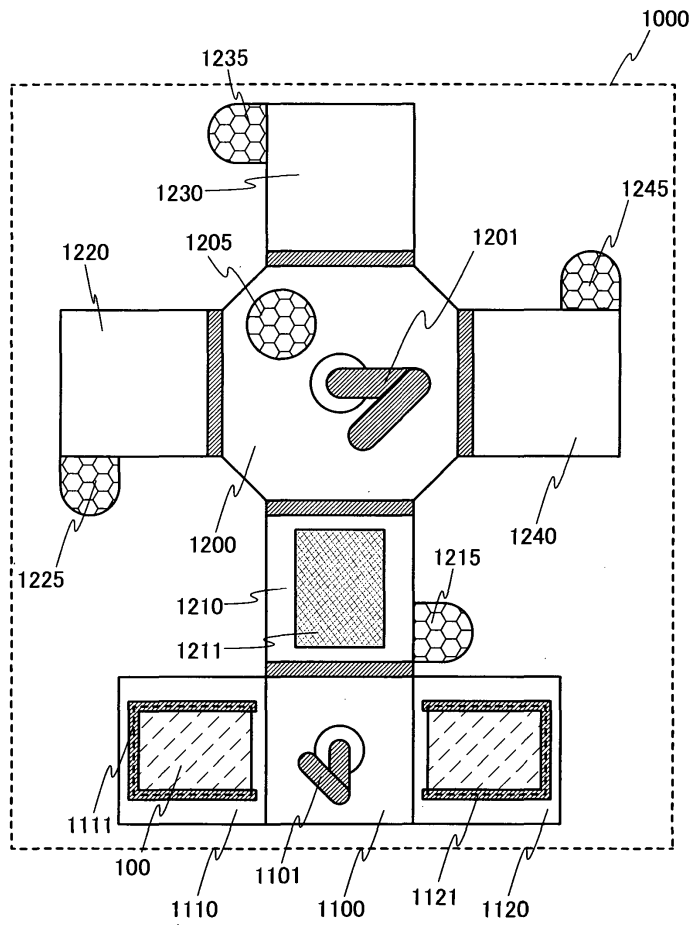
도면1



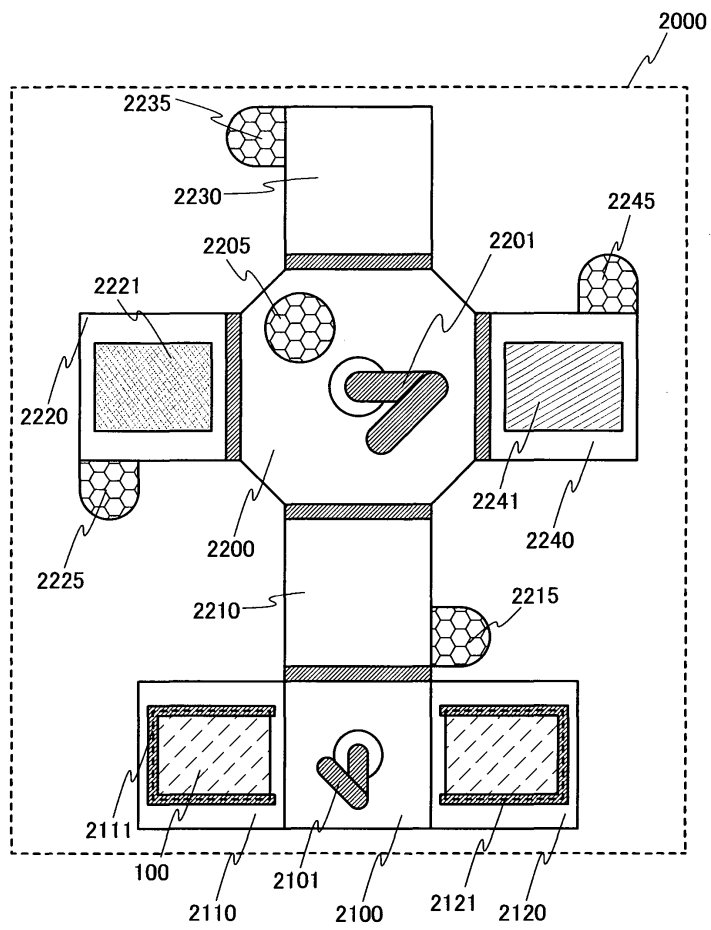
도면2



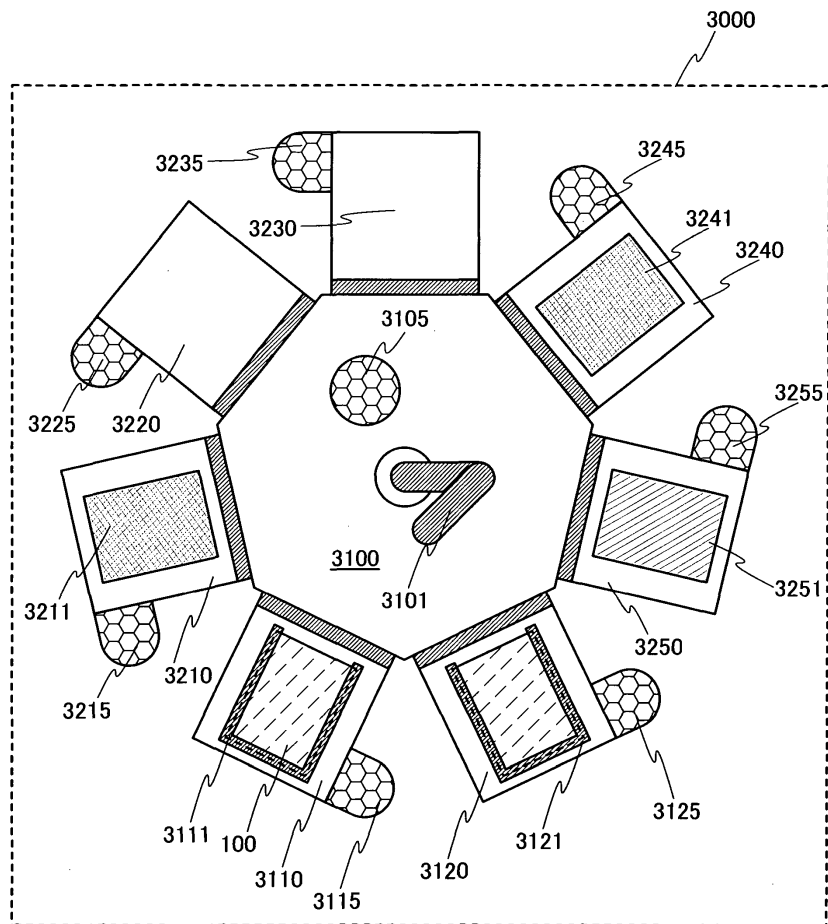
도면3



도면4



도면5



도면6

