

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年3月29日(29.03.2018)



(10) 国際公開番号

WO 2018/056306 A1

- (51) 国際特許分類:
H02P 5/46 (2006.01) *H02M 7/493* (2007.01)
B41J 29/38 (2006.01) *H02P 8/12* (2006.01)
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2017/033903
- (22) 国際出願日: 2017年9月20日(20.09.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-182634 2016年9月20日(20.09.2016) JP
- (71) 出願人: キヤノン株式会社 (CANON KABUSHIKI KAISHA) [JP/JP]; 〒1468501 東京都大田区下丸子3丁目30番2号 Tokyo (JP).
- (72) 発明者: 山▲崎▼克之(YAMAZAKI Katsuyuki); 〒1468501 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内 Tokyo (JP).
- (74) 代理人: 鈴木 正剛(SUZUKI Seigoh); 〒1080014 東京都港区芝4-5-10階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) Title: MOTOR CONTROL DEVICE

(54) 発明の名称: モータ制御装置

[図15]

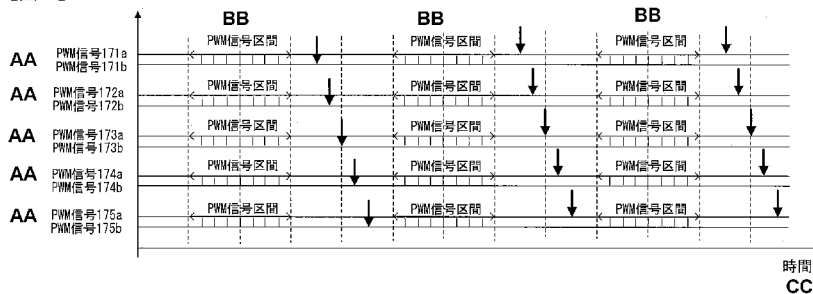


FIG. 15:
AA PWM signal
BB PWM signal section
CC Time

(57) **Abstract:** [Problem] To provide a motor control device that can suppress degradation of reciprocal AD conversion precision even when an A/D converter is shared with a plurality of motors. [Solution] A motor control device provided to an image formation device 301 has: a plurality of motors 167a-e that have two or more phase windings 401a-d; PWM function units 506a-e that control driving of each motor; motor drive control units 157a-c; and shared A/D converters 153 a, b that individually detect the electric current flowing in the windings of at least two phases among the phase windings of the motors, the electric current of the plurality of phases of the motors being detected with time division. Said device also has a CPU 151a for adjusting the detection timing of the electric current detection and adjusting the transition timing at which respective PWM signals 171a to 175b are generated, in order to apply the desired drive voltage to each respective winding of the motors.

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：【課題】 A/D変換器を複数のモータにおいて共有する場合であっても相互のA/Dコンバート精度の劣化を抑制することができるモータ制御装置を提供する。【解決手段】画像形成装置301が有するモータ制御装置は、2つ以上の相巻線401a～dを有する複数のモータ167a～e、各モータの駆動を制御するPWM機能部506a～e、モータ駆動制御部157a～c、モータの相巻線のうち、少なくとも2相の巻線に流れる電流をそれぞれ検出し、当該モータの複数の相の電流検出を時分割で行う共有のA/D変換器153a、bを有する。また、モータそれぞれの各巻線に所望の駆動電圧を印可するための、PWM信号171a～175bそれぞれを発生する遷移タイミングと、電流検出の検出タイミングを調整するCPU151aを有する。

明 細 書

発明の名称： モータ制御装置

技術分野

[0001] 本発明は、複数のモータのPWM信号を生成するとともに、複数のモータの駆動電流をデジタル値に変換するモータ制御装置に関する。

背景技術

[0002] 複写機・プリンタ等の電子写真方式の画像形成装置では、複写画像を記録するための記録材（例えば、用紙）を搬送する駆動源としてステッピングモータが用いられている。

ステッピングモータは、速度や位置を検出する手段がなくてもモータに与えるパルス周期を制御することで容易に速度制御が可能である。ステッピングモータは、また、パルス数を制御することで容易に位置制御も行える、などの利点がある。

[0003] ステッピングモータは一方、モータが出力可能なトルク範囲をオーバーした場合、入力パルスと同期せずに制御不能の脱調状態に陥ることがある。そのため、取扱いには十分に注意を払う必要がある。

例えば、脱調を回避するためには、装置で必要となる負荷トルクに対して、各種バラツキによる負荷側のトルク変化に対応可能なモータ出力トルクが採れるように、所定マージンを設けることが必要になる。その結果、必要以上に電力を消費してしまい、加えて余剰トルク分が振動・騒音を引き起こしてしまう、という問題がある。

[0004] この問題を解決するひとつの方法として、ベクトル制御（あるいはFOC：Field Oriented Control）と呼ばれる方法が提案されている（例えば、特許文献1、2）。

先行技術文献

特許文献

[0005] 特許文献1：特開2003-284389号公報

特許文献2：特開平6－225595号公報

発明の概要

発明が解決しようとする課題

[0006] 上述したベクトル制御は、回転子の磁束方向成分をd軸、これに直交する方向をq軸と定義した回転座標系において、最大のトルクを発生するように電流の位相と振幅を制御する方法である。なお、回転座標系においては、トルクを生成する電流成分がq軸電流、磁束を生成する電流成分がd軸電流となる。

[0007] また、ステッピングモータのように回転子に永久磁石を用いるものは、界磁が永久磁石で作られるためd軸電流は必要なくなり、q軸電流の制御のみでモータのトルク制御が可能となる。結果として、静止座標系におけるモータの駆動電流は、理想的な正弦波電流波形となり、最も電力効率の良い制御が可能となるだけでなく、トルク余りによる振動・騒音が抑制される。

[0008] また、ベクトル制御で必要となる、ロータの回転速度及び位置を検出する方法としては、ロータリーエンコーダを用いた方法が一般的である。ところが、従来のステッピングモータ制御では不要であるロータリーエンコーダを新たに追加することで、コストアップ、配置スペースの拡大が必要になる。

これらの問題の解決には、例えばモータの駆動電流を検出し、電圧方程式に基づいて推定されたA相とB相における誘起電圧比の逆正接をとることでロータ位置を推定する方法がある。なお、ロータ回転速度は、推定した位置結果を時間微分することにより求めることができる。

[0009] ここで、ステッピングモータの駆動ドライバにFET (Field Effect Transistor) のフルブリッジ回路を用いて、当該FETをPWM (Pulse Width Modulation) 信号により励磁制御することによりモータに駆動電流を流すものとする。このような場合、駆動電流を検出する方法としては、ブリッジ回路のグラウンド側にシャント抵抗を配置し、抵抗に掛かる電圧をオペアンプで増幅してA/D変換器を用いて検出する構成が一般的である。

[0010] しかしながら従来の方式では、A/D変換器は電流電圧の1 [%] 以上の

高分解能な高精度のアナログ回路を2つ実装することが必要になる。これらは、24[V]電源電力のFETの構成を、PWM駆動するフルブリッジのモータドライバとのアナログ分離をする構成にする必要がある。

例えば、隣接する2つのモータの駆動状態とDC電源リップルや電磁波などの周期的なインパルスノイズによって、相互のAD変換精度（ADコンバート精度）を劣化させる場合がある。また、A/D変換器はモータ数とその2相の全てに必要なため、A/D変換器の追加は、装置全体では大きなコストアップになる、という課題が残る。

[0011] 本発明は、A/D変換器を複数のモータにおいて共有する場合であっても相互のADコンバート精度の劣化を抑制することができるようにすることを目的とする。

課題を解決するための手段

[0012] 本発明のモータ制御装置は、複数のモータを制御するモータ制御装置であって、前記複数のモータに対応させて複数のPWM信号を生成する生成手段と、前記生成された複数のPWM信号に基づき、前記複数のモータに対応する複数の駆動電流を出力するモータ駆動制御部と、前記複数の駆動電流をデジタル値に変換するA/D変換手段と、前記複数のPWM信号の複数のPWM周期は同一であり、前記複数のPWM信号は、前記PWM周期毎にPWM信号のハイ領域の幅と該PWM信号のロー領域の幅とにおける短い方の幅が、該PWM周期における所定位相範囲に存在し、前記A/D変換器は、前記PWM周期における前記所定位相範囲外において、前記複数のモータに対応する複数の駆動電流を異なるタイミングでデジタル値に変換することを特徴とする。

発明の効果

[0013] 本発明によれば、A/D変換器を複数のモータにおいて共有する場合であっても相互のADコンバート精度の劣化を抑制することができる。

図面の簡単な説明

[0014] [図1]本実施形態に係る画像形成システムの構成の一例を示す図。

[図2]画像形成装置が有するシステムコントローラの機能構成の一例を説明するためのブロック図。

[図3]システムコントローラが有する割込コントローラ I R Q C の機能構成を説明するための図。

[図4]ステッピングモータの構成の一例を示す模式図。

[図5A]モータの位置指令パルスとタイマの割込タイミングの一例を説明するための図。

[図5B]ステッピングモータの回転速度制御の一例を説明するための図。

[図6]ステッピングモータの A 相の PWM 信号の出力の一例を示すタイミングチャート。

[図7]各タイマの割込による A / D 変換器の検知タイミングの一例を示すタイミングチャート。

[図8]割込コントローラ I R Q C のタイマ割込制御の一例を示すフローチャート。

[図9]図 8 中に示すステップ S 8 3 0 の処理手順の一例を示すフローチャート。

[図10]図 9 に示すステップ S 5 6 0 (ベクトル演算モード)における PWM データ演算処理の一例を示すフローチャート。

[図11]図 9 に示すステップ S 5 7 0 (オープン演算モード)における PWM データ演算処理の一例を示すフローチャート。

[図12A] PWM 機能部のフルブリッジ回路の一例を説明するための図。

[図12B] PWM 機能部のフルブリッジ回路の一例を説明するための図。

[図12C] PWM 機能部のフルブリッジ回路の一例を説明するための図。

[図13]位相に基づく 4 回の PWM 信号と 3 回の A D コンバートについて、PWM 幅を段階的に並列記載した場合の PWM 発生区間、A D コンバートタイミングの関係例を示すグラフ。

[図14]従来例の 2 つのモータに対する PWM 信号の PWM 幅を並列記載した場合の、PWM 発生区間、A D コンバートタイミングの関係例を示すグラフ

。

[図15]システムコントローラによるタイミング制御により5つのモータ制御した場合のPWM発生区間、ADコンバートタイミングの関係例を示すグラフ。

発明を実施するための形態

[0015] 以下、本発明を適用したモータ制御装置を有する画像形成装置を例に挙げて説明する。

[0016] [実施形態例]

図1は、本実施形態に係る画像形成システムの構成の一例を示す図である。

。

図1に示す画像形成システム10は、原稿自動送り装置（ADF：Auto Document Feeder）201、読取装置202、画像形成装置301を含んで構成される。

[0017] 原稿自動送り装置201の原稿載置部203に置かれた原稿は、給紙ローラ204によって1枚ずつ給紙され、搬送ガイド206を経由して読取装置202の原稿ガラス台214に搬送される。更に、原稿は、搬送ベルト208によって一定速度で搬送され、排紙ローラ205によって機外に排紙される。

この間、読取装置202の読取位置で、照明系209で照明された原稿画像の反射光は、反射ミラー210、211、212からなる光学系によって画像読取部101で画像信号に変換される。画像読取部101は、レンズ、光電変換素子であるCCD（Charge Coupled Device）、CCDの駆動回路等からなる。

[0018] 画像形成装置301は、原稿の読み取りモードとして、例えば流し読みモードと固定モードを有する。流し読みモードでは、照明系209及び光学系を停止した状態で原稿を一定速度で搬送しつつ原稿画像を読み取る。

また、固定モードでは、読取装置202の原稿ガラス台214上に原稿を載置して照明系209及び光学系を一定速度で移動させながら、原稿ガラス

台 2 1 4 上に載置された原稿を読み取る。なお、通常はシート状の原稿は流し読みモードで読み取りを行い、綴じられた原稿は固定モードで読み取りを行う。

[0019] 画像読取部 1 0 1 で変換された画像信号（読取データ）は、ページ単位で画像形成装置 3 0 1 により記録材（例えば、用紙）上に形成される。

画像信号は、半導体レーザー（図示せず）等によってレーザ光の信号に変調される。変調されたレーザ光の信号は、ポリゴンミラーによる光走査装置 3 1 1、ミラー 3 1 2、3 1 3 を経由して、帯電器 3 1 0 によって表面を一樣に帯電された感光ドラム 3 0 9 上に露光され、静電潜像を形成する。

静電潜像は、現像器 3 1 4 のトナーによって現像され、転写分離器 3 1 5 によってトナー像が記録材に転写される。

[0020] 記録材は、紙カセット 3 0 2 及び 3 0 4 に収納されている。本実施形態においては、紙カセット 3 0 2 には標準の記録材が、紙カセット 3 0 4 にはタブ紙が収納されている。

紙カセット 3 0 2 の記録材は、給紙ローラ 3 0 3、搬送ローラ 3 0 6 によって搬送され、レジストローラ 3 0 8 によって形成画像との時刻を調整して、感光ドラム 3 0 9 の転写位置に搬送される。

[0021] 一方、紙カセット 3 0 4 の記録材は、給紙ローラ 3 0 5、搬送ローラ 3 0 6、3 0 7 によって搬送され、レジストローラ 3 0 8 によって形成画像との時刻を調整して、感光ドラム 3 0 9 の転写位置に搬送される。トナー像が転写された記録材は、搬送ベルト 3 1 7 で定着器 3 1 8 に搬送され、記録材上のトナーが定着される。

[0022] 例えば、画像形成装置 3 0 1 のモードが片面印刷モードである場合、定着器 3 1 8 からの記録材は、定着排紙ローラ 3 1 9 及び排紙ローラ 3 2 4 によって機外に排紙される。また、両面印刷モードである場合、記録材は、定着排紙ローラ 3 1 9 から搬送ローラ 3 2 0 を経由して反転ローラ 3 2 1 によって反転パス 3 2 5 へ搬送される。

更に、記録材の後端が両面パス 3 2 6 との合流ポイントを通過した直後に

反転ローラ 3 2 1 の回転を反転することで、記録材は反転し両面パス 3 2 6 へと搬送される。

[0023] 両面パスに搬送された記録材は、搬送ローラ 3 2 2、3 2 3 によって搬送され、再び搬送ローラ 3 0 6 を経由してレジストローラ 3 0 8 で裏面画像との時刻調整された後、転写、定着され機外に排紙される。

また、定着器 3 1 8 からの記録材を表裏反転して機外に排紙する場合には、記録材をいったん搬送ローラ 3 2 0 へ搬送し、記録材の後端が搬送ローラ 3 2 0 を通過する直前に搬送ローラ 3 2 0 の回転を反転して、排紙ローラ 3 2 4 によって機外に排紙される。

[0024] 画像形成装置 3 0 1 内に設けられた搬送ローラ 3 0 6、3 0 7、定着排紙ローラ 3 1 9、反転ローラ 3 2 1、搬送ローラ 3 2 2、3 2 3、排紙ローラ 3 2 4 などは、後述する図 2 に示すシステムコントローラ 1 5 1 により駆動制御される。

[0025] 図 2 は、画像形成装置 3 0 1 が有するシステムコントローラ 1 5 1 の機能構成の一例を説明するためのブロック図である。

また、図 3 は、システムコントローラ 1 5 1 が有する割込コントローラ I R Q C 1 8 0 の機能構成を説明するための図である。なお、割込コントローラ I R Q C 1 8 0 は、タイマ 1 8 1 ~ 1 8 5 (図中に示す timer 1 8 1 ~ 1 8 5)、タイマ 1 9 6 (図中に示す timergcnt196)、タイマ 1 9 7 (図中に示す timer scnt197) を含んで構成される。

[0026] また、図 4 は、ステッピングモータ 1 6 7 a の構成の一例を示す模式図である。例えば、ステッピングモータ 1 6 7 a は、図 4 に示すように、A 相 (巻線 4 0 1 a、4 0 1 c)、B 相 (巻線 4 0 1 b、4 0 1 d) の 2 つの相巻線を有する 2 相ステッピングモータである。

[0027] 図 2 に示すシステムコントローラ 1 5 1 は、CPU (Central Processing Unit) 1 5 1 a、ROM (Read Only Memory) 1 5 1 b、RAM (Random Access Memory) 1 5 1 c、操作部 1 5 2、A/D 変換器 1 5 3 a、b を有する。A/D 変換器 1 5 3 a、b は、アナログデジタル変換式の電流検出器の一

例である。

システムコントローラ 151 は、また、DC 負荷制御部 158 a、AC ドライバ 160、GPIO (General Purpose Input Output) 170、割込コントローラ IRQC 180、PWM (Pulse Width Modulation) 機能部 (図中 PWM 506 a ~ 506 e) を有する。

なお、システムコントローラ 151 は、画像形成装置 301 が有する各機能部と情報の授受が可能に構成される。例えば、システムコントローラ 151 は、バス 151 d を介して画像処理部 102 と接続される。

[0028] システムコントローラ 151 は、DC 負荷制御部 158 a を介して、画像形成装置 301 が有する各負荷の駆動を制御する。システムコントローラ 151 は、また、センサ類 159 a からの出力を受け付け、受け付けた情報を解析する。また、システムコントローラ 151 は操作部 152 を介して、ユーザインターフェースとのデータの交換などを制御する。このように、システムコントローラ 151 は、画像形成装置 301 の各種動作を統括的に制御する。

[0029] CPU 151 a は、ROM 151 b に格納されたプログラムを読み出して実行することにより、予め決められた画像形成シーケンスに係わる様々なシーケンスを実行する。CPU 151 a は、バス 151 d を介して、システムコントローラ 151 内の各モジュールと通信可能に構成される。

[0030] RAM 151 c は、各種データを一次的又は恒久的に格納する。RAM 151 c には、例えば高圧制御部 155 に対する高圧設定値、各種データ、操作部 152 を介して受け付けた画像形成指令情報などが格納される。

[0031] システムコントローラ 151 は、また、画像処理部 102 に対して画像処理に必要な各種データを送信する。さらに、システムコントローラ 151 は、GPIO 170 を介して、例えば原稿画像の濃度信号 (センサ類 159 a からの信号) を受信する。

システムコントローラ 151 は、受信した信号に基づいて、最適な画像形成を行うために高圧制御部 155 の設定値を変更したり、高圧ユニット 15

6（帯電器310、現像器314、転写分離器315を制御するユニット）の出力電圧を制御したりする。

[0032] システムコントローラ151は、画像処理部102の設定変更を行う。また、A/D変換器153bによってデジタル信号に変換されたサーミスタ154の検出信号をシステムコントローラ151に取り込み、この信号に基づいてACドライバ160を制御する。

このようにしてシステムコントローラ151は、定着ヒータ161が所望の温度となるように制御する。

[0033] システムコントローラ151は、操作部152を介して、ユーザにより設定された複写倍率、濃度設定値などの画像形成に係る各種情報を取得する。

また、システムコントローラ151は、操作部152を介して、画像形成装置301の状態、例えば画像形成枚数や画像形成中か否かに係る情報、ジャミングの発生やその発生箇所などの各種情報をユーザに提供する。

また、システムコントローラ151と操作部152の間では、タブ紙に対する各種設定、タブ紙に対する警告表示を行うための各種情報の授受が行われる。

[0034] このように画像形成装置301における動作シーケンスは、システムコントローラ151のCPU151aにより実行される。また、画像形成の際には、記録媒体を搬送するための各搬送ローラなどを駆動するための駆動源（例えば、ステッピングモータ167a～167e）の動作も制御する。

例えば、システムコントローラ151は、ステッピングモータ167a～167eに対応する各モータ駆動制御部157a～157cに対して、PWM信号171a～175bを所定の時間周期で出力する。これにより、各駆動源における回転位置、回転速度などの制御を行う。

なお、図2ではステッピングモータ167aに対応したモータ駆動制御部157a、ステッピングモータ167b、cに対応したモータ駆動制御部157b、ステッピングモータ167d、eに対応したモータ駆動制御部157cを一例として示している。

このように、システムコントローラ 151、モータ駆動制御部 157a～157c、ステッピングモータ 167a～167e は、画像形成装置 301 におけるモータ制御装置として機能する。

[0035] A/D変換器 153a、153b は、それぞれ 8 チャンネルのアナログセレクタと 1 つの A/D 変換器を内蔵する 8 c h A/D 変換モジュールであり、0 番から 7 番の端子を時分割で順に A/D コンバートして巡回するように機能する。

なお、A/D 変換器 153a、153b の 2 モジュールを合わせると 16 c h になるが、A/D コンバート機能のための専用付属回路は 2 c h 分のみが内蔵される。そのため、1 c h の A/D コンバート機能を 16 c h 並列した場合と比較して、8 分の 1 程度の回路規模で済んでいる。

[0036] モータ相電流検知信号 168a は、ステッピングモータ 167a～167e の A 相の電流検知信号であり、A/D 変換器 153a の 0 番～4 番の端子に接続される。

モータ相電流検知信号 168b は、ステッピングモータ 167a～167e の B 相の電流検知信号であり、A/D 変換器 153b の 0 番～4 番の端子に接続される。

なお、モータ相電流検知信号 168a と 168b は、バスのように略記しているが 5 モータ 2 相ずつの 10 本の個別の信号である。

A/D 変換器 153a の 6 番は、装置内の温度を測定するサーミスタ 154 の検知信号が接続される端子である。

A/D 変換器 153b の 5 番と 6 番は、高圧制御部 155 の電流検知信号が接続される端子である。このように、A/D 変換器 153a の 6 番端子、A/D 変換器 153b の 5 番と 6 番端子は、モータ制御とは直接関連しない用途で用いられる。

A/D 変換器 153a および 153b の各 7 番は、利用されないため入力が接地処理されている。

[0037] システムコントローラ 151 (CPU 151a) は、図 3 に示す割込コン

トローラ I R Q C 1 8 0 が有する複数のカウンタタイマ機能、各タイマ割込指示 1 8 0 a の組み合わせにより 5 つのモータの駆動制御を行う。

[0038] [位置指令パルス]

割込コントローラ I R Q C 1 8 0 が有するタイマ 1 8 1 ~ 1 8 5 は、5 つの各モータの加速、減速、及び、回転の停止を制御するための位置指令パルス (θ_ref) 発生用のタイマである。

以下、タイマ 1 8 1 の割込タイミングについて図 5 A 及び図 5 B を用いて説明する。

[0039] 図 5 A は、モータの位置指令パルス (θ_ref) とタイマ 1 8 1 の割込タイミング、図 5 B は、ステッピングモータ 1 6 7 a の回転速度制御 (b) の一例を説明するための図である。図 5 A のタイミングチャートは、縦軸を位置指令パルスとし、横軸を時間としている。また、図 5 B のグラフは、縦軸を位置指令パルス周波数値とし、横軸を時間としている。

図 5 A に示すように、第 1 ステッピングモータ (例えば、ステッピングモータ 1 6 7 a) 用のタイマ 1 8 1 は、ステップパルスの 8 倍高速な位置指令パルス θ_ref を周期的に発生する。8 倍とは、2 相ステッピングモータの 8 マイクロステップ制御における 8 パルスに相当する。なお、位置指令パルス情報 θ_ref は、以降の割込制御におけるタイミング差を表す情報に相当する。

[0040] 図 5 B に示すグラフは、ステッピングモータ 1 6 7 a の駆動開始から駆動停止までにおける位置指令パルス周波数値を示している。なお、ステッピングモータ 1 6 7 a が駆動停止中にはタイマ 1 8 1 は停止している。

ステッピングモータ 1 6 7 a の駆動開始時では、自起動パルス幅での周期発生を開始し、タイマ 1 8 1 の周期を段階的に短くしてモータを加速し、所望の目標一定速度 V_1 になると、この間タイマ 1 8 1 の周期は一定となる。ステッピングモータ 1 6 7 a を止めるステップでは、一定速度 V_1 から、タイマ 1 8 1 の周期を段階的に長くして減速し、タイマ 1 8 1 を停止する。

[0041] [PWMパルス]

図6は、ステッピングモータ167aのA相のPWM信号171aの出力値の一例を示すタイミングチャートである。図6のタイミングチャートは、縦軸を電圧とし、横軸を時間としている。

タイマ196は、図6に示すように、複数のステッピングモータに対する同一かつ共通のPWM周期タイミング（タイミングS520）を発生する。また、タイマ196は、PWM周期タイミング（タイミングS520）を256[μsec]周期で発生する。

このようにタイマ196は、A相とB相共通の励磁PWM調整用の共通PWM周期gcnt発生用として用いられる。

[0042] システムコントローラ151が有するPWM機能部は、クロックカウンタロジックで各モータの励磁PWM調整用のPWMパルス幅発生用の機能部である。

例えば、ステッピングモータ167aの駆動制御のためのA相PWM信号171a、B相PWM信号171bを生成する。同様にして、他のステッピングモータに対しても、それぞれに対応するPWM機能部によりモータのA相、B相に対するPWM信号がPWM信号172a～175aと172b～175bとして生成される。

[0043] 例えば、PWM信号171aは、図6に示すように、共通タイミング（S520）より4分の3周期（3/4周期）192[μsec]後を中心とした前後の時間（va/2）内にPWMエッジ（信号幅の外端）が発生するように生成される。

なお、PWM信号のHi幅は256[μsec]以下であり、電気角と電流検知結果、及び、駆動アルゴリズムの計算結果に基づいて変調される。

[0044] [ADコンバート周期]

図7は、タイマ196（gcnt196）とタイマ197（scnt197）の割込によるA/D変換器153a、153bの検知タイミングの一例を示すタイミングチャートである。なお、図中タイマ196（gcnt196）における数値は、直前にA/D変換器153a、153bの2データを読み取る入力端子番号に

対応している。

図6に示すように、PWM信号171は、共通タイミング(S520)より4分の3周期192 [μ sec]後を中心に前後の時間($va/2$)にPWMエッジ(信号幅の外端)が発生するように生成される。つまり、共通タイミング(S520)から2分の1周期までの間は、PWMのエッジが発生しない。そこで、共通タイミング(S520)から2分の1周期までの間に、A/D変換器153aおよびbの8入力のそれぞれについてAD変換できるように、タイマ196(gcnt196)を用いてAD変換タイミングを設定する。

つまりA/D変換器は、PWM周期における所定位相範囲外において、複数のモータに対応する複数の駆動電流を異なるタイミングでデジタル値に変換することができる。

[0045] 図8は、割込コントローラIRQC180のタイマ割込制御の一例を示すフローチャートである。

図8は、割込コントローラIRQC180におけるタイマ196およびタイマ197の割込タスク内の処理手順例であり、割込コントローラIRQC180内の各タイマの制御は、CPU151aの指示に基づいて行われる。

なお、制御対象のモータをステッピングモータ167aとする場合を例に挙げて説明する。

[0046] タイマ196の割込タスクが開始されると、CPU151aは、タイマ196を動かし始める(S810)。このタイマ196を動かし始めるタイミングが図6のPWM周期タイミングS520に対応する。さらに、CPU151aは、タイマ197を動かし始める(S820)。本実施形態では、CPU151aは、タイマ196の1動作の間に、タイマ197を8回連続して動作させる(図7に示す0~7に対応する)。

次に、CPU151aは、AD変換の繰り返し回数に対応するモータに対応する電流値のAD変換を行わせ、ADコンバート値を取得する。さらに、タイマの繰り返し回数に対応するモータのPWMデータを演算する(S830)。

[0047] CPU 151aは、タイマ197の開始（S820）およびPWMデータの演算（S830）を連続して8回繰り返す（S840）。

CPU 151aは、タイマ196が所定値までカウントすると、再度、図8に示すタイマ196の割込タスクの処理を開始する。つまり、図6および図7に示すように、タイミングS520を起点にした処理が繰り返される。

[0048] 本実施形態では、タイマ196は256 [μ sec] 周期でPWM周期タイミングを発生し、タイマ197は16 [μ sec] 周期でADコンバートタイミング（図7：タイミングS523～S527）を発生させる。

そして、PWM機能部は、図6に示すように、PWM周期タイミングS520に同期して、PWM周期（256 [μ sec]）のPWM信号を生成する。

[0049] このように、CPU 151aは、割込コントローラIRQC180内の7つのカウンタタイマ機能、及び、各タイマ割込指示180aの組み合わせにより、システムコントローラ151が有するPWM機能部を介してA/D変換器を共用可能に制御する。

このようにしてCPU 151aは、A相とB相の2つのPWMによるステッピングモータ167aを含む5つのモータの駆動制御を行う。

以下、ADコンバート値に基づいてPWM信号のパルス幅を決定する逐次演算について説明する。

[0050] 図9は、図8中に示すステップS830の処理、つまりADコンバート値の取得およびPWMデータの演算処理の一例を示すフローチャートである。なお、制御対象のモータをステッピングモータ167aとする場合を例に挙げて説明する。また、図7に示す各処理は、CPU 151aにより制御される。

[0051] CPU 151aは、AD変換の繰り返し回数に対応するモータに対応する電流値のAD変換を行わせ、ADコンバート値を取得する（S510）。なお、取得したADコンバート値は、例えばRAM 151cに格納される。

[0052] CPU 151aは、位置指令パルス（ θ_ref ）から現在の電流検知割込

までの時間値である位置指令パルス (θ_ref) カウント値を取得する (S553)。なお、取得した位置指令パルス (θ_ref) カウント値は、例えばRAM151cに格納される。

[0053] CPU151aは、取得した位置指令パルス (θ_ref) カウント値と、前回割込時の位置指令パルス (θ_ref) カウント値との差分（電気角 θ の時間変化）に基づいて、現在の位置指令パルスの周期情報である指令速度値 ω を導出する (S514)。

CPU151aは、導出した指令速度 ω が閾値速度 ω_{th} よりも大きいかな否かを判別する (S515)。このように、ステップS515の処理において安定速度を超過しているか否かが判別される。

[0054] CPU151aは、指令速度 ω が一定速度値 (ω_{th}) よりも大きい場合 (S515: Yes)、ベクトル演算モードに移行する (S560)。また、そうでない場合 (S515: No)、オープン演算モードに移行する (S570)。

このようにして、安定速度を超過しているか否かに応じて、ステッピングモータ167aを制御するためのモータ制御方式が特定される。

[0055] [ベクトルモード演算]

ここで、ベクトルモード演算について説明する。本方式は、基本的な構成はブラシレスDCモータ、ACサーボモータ等で利用されている座標変換を用いたインバータ制御である。

具体的には、ステッピングモータ167aのA相、B相に流れる通常の電流ベクトルを表す静止座標系が、図4に示すような、回転子の磁極方向をd軸、さらに90度進んだ方向をq軸と定義される回転座標系に変換される。なお、このインバータ制御は大きく分けて、位置PID制御と電流PID制御の二つの制御演算ループとして構成される。

[0056] 比例、積分補償ステップから構成される位置PID制御では、検出したステッピングモータ167aの出力軸の電気角 θ と、位置指令パルス (θ_ref) カウント値とに基づいて、これらの偏差が小さくなるように電流指令値

i_{q_ref} 、 i_{d_ref} を導出する。

[0057] なお、ベクトル制御では、位置PID制御を行うためにステッピングモータ167aの位置情報を位置制御にフィードバックする必要がある。

通常、これらの情報を検出するために、ステッピングモータにロータリーエンコーダを取り付けて、ロータリーエンコーの出力パルス数に基づいて位置情報を取得する。そして、取得した位置情報における出力パルス周期に基づいて速度情報を取得する。

ところが、本来ステッピングモータの駆動に不要であるロータリーエンコーダを付加することにより、機器製造コストの上昇、配置スペースが必要になるなど問題が生じる。そこで、エンコーダを用いずにステッピングモータ167aの位置、及び速度情報を推定するセンサレス制御が提案されている。

[0058] ただし、上記説明したセンサレス制御の誘起電圧成分検知によるベクトル制御では、一定速度(ω_{th})以上の回転が必要とされる。

そのため、ステッピングモータの起動や停止時の速度が極めて遅い限られた制御状態においては、前述したオープン演算モード（オープン制御：各相の電流検知にもとづいて、各相の励磁PWM周期を決定する）に切り替えるように構成する。このようにして、ステッピングモータを駆動制御するように構成しても良い。

[0059] 図10は、図9に示すステップS560（ベクトル演算モード）におけるPWMデータ演算処理の一例を示すフローチャートである。

CPU151aは、誘起電圧演算を行う（S512a）。

具体的には、CPU151aは、交流電流 i_α 、 i_β 、及び、ステッピングモータ167aの駆動電圧 v_α 、 v_β を導出する。交流電流 i_α はA/D変換器153aから取得したADコンバート値に対応し、交流電流 i_β はA/D変換器153bから取得したADコンバート値に対応する。

そして、CPU151aは、入力された電流値と出力する電圧値に基づいて、モータ等価回路における以下の電圧方程式に基づいてステッピングモータ

タ 1 6 7 a の誘起電圧 E_{α} 、 E_{β} を推定する。なお、誘起電圧 E_{α} 、 E_{β} は、下記式 (1)、(2) を用いて導出することができる。

$$[0060] \quad E_{\alpha} = V_{\alpha} - R * i_{\alpha} - L * di_{\alpha} / dt \cdots (1)$$

$$E_{\beta} = V_{\beta} - R * i_{\beta} - L * di_{\beta} / dt \cdots (2)$$

[0061] なお、 R ：巻線レジスタンス、 L ：巻線リアクタンスであり、 R と L の値は予めROM 1 5 1 b に記憶されているものとする。

[0062] CPU 1 5 1 a は、位置演算を行いステッピングモータ 1 6 7 a の電気角 θ を導出する (S 5 1 3)。なお、電気角 θ は、下記式 (3) を用いて導出することができる。

$$[0063] \quad \theta = \text{ATAN}(-E_{\beta} / E_{\alpha}) \cdots (3)$$

[0064] なお、導出した電気角 θ は上述した位置PID制御 (S 5 0 2) にフィードバックされる。また、導出した電気角 θ は、座標変換処理 (S 5 0 5) においても使用されることになる。

[0065] [電流制御]

モータの各相に流れる電流値は、電流検知信号 1 6 8 a、1 6 8 b としてA/D変換器 1 5 3 a、1 5 3 b により検知され、電流検知の処理 (図 9：ステップ S 5 1 0) においてCPU 5 1 6 a が取得した状態になる。

CPU 1 5 1 a は、位置PID制御を行う (S 5 0 2)。具体的には、CPU 1 5 1 a は、位置指令パルス (θ_{ref}) に基づいて電流指令値 $i_{q_{ref}}$ 、 $i_{d_{ref}}$ を導出する。電流指令値 $i_{q_{ref}}$ 、 $i_{d_{ref}}$ は、 $\alpha\beta$ 軸から dq 軸へと変換演算された後の電流指令値である。

[0066] CPU 1 5 1 a は、座標変換処理を行う (S 5 0 3)。具体的には、CPU 1 5 1 a は、静止座標系でステッピングモータ 1 6 7 a に流れる電流を $i_{\alpha} = I * \cos \theta$ 、 $i_{\beta} = I * \sin \theta$ とし、 θ を静止座標系の α 軸と回転子磁束のなす相対角 (電気角) とする。この場合、回転座標系における電流値は、 $i_d = \cos \theta * i_{\alpha} + \sin \theta * i_{\beta}$ 、 $i_q = -\sin \theta * i_{\alpha} + \cos \theta * i_{\beta}$ と表わすことができる。

[0067] この変換によって、A相B相に流れる交流電流 i_{α} 、 i_{β} や電流指令値 i

q_ref 、 i_d_ref は、直流電流で表現することができる。ここで、 d 軸電流は磁束量を制御可能な成分であり、トルクには寄与しない。他方、 q 軸電流はステッピングモータ167aの発生トルクを支配する成分である。

[0068] このように座標変換処理（S503）により $d-q$ 変換が行われ、 q 軸電流 i_q 、及び d 軸電流 i_d が得られる。得られた q 軸電流・ d 軸電流と、上述した位置PID制御（S502）から出力された電流指令値 i_q_ref 、 i_d_ref との偏差が電流PID制御（S504）に用いられる。通常のベクトル制御では、トルクに寄与しない i_d 成分が0となるように d 軸電流は制御される。

[0069] CPU151aは、電流PID制御を行う（S504）。具体的には、CPU151aは、位置PID制御（S502）と同様に比例、積分補償器を介して電流偏差量を増幅した後に座標変換処理を行う。このようにして、CPU151aは、電流値 i_q 、 i_d を静止座標系の電流量 i_α 、 i_β へと逆変換する。また、逆変換は下記式（3）、（4）を用いて行うことができる。

[0070]
$$i_\alpha = \cos \theta * i_q - \sin \theta * i_d \cdots (3)$$

$$i_\beta = \sin \theta * i_q + \cos \theta * i_d \cdots (4)$$

[0071] CPU151aは、変換後の電流値 i_α 、 i_β に基づいて駆動電圧 v_α 、 v_β を導出する（S505）。

CPU151aは、PWM信号の反転タイミングの予約設定を行う（S506）。具体的には、CPU151aは、駆動電圧 v_α 、 v_β に基づいて、PWM信号171a、171bが機能するようにレジスタに予約設定する。このようにして、1モータ当りのタイマ197による割込タスクを終了する。なお、PWM信号の発生パターンは、図6に示すタイミングチャートのようになる。

このようなフィードバック系を構築することで、ベクトル制御では、負荷に応じた必要最低限の駆動電流を常時モータに印加することになり、省電力かつ低騒音のモータ駆動を実現することができる。

[0072] 図11は、図9に示すステップS570（オープン演算モード）におけるPWMデータ演算処理の一例を示すフローチャートである。

CPU151aは、誘起電圧演算を行う（S512b）。具体的には、CPU151aは、A/D変換器153a、153bによってデジタル値に変換された交流電流 i_α 、 i_β 、及び、ステッピングモータ167aの駆動電圧 v_α 、 v_β を導出する。

そして、CPU151aは、入力された電流値と出力する電圧値に基づいて、モータ等価回路における以下の電圧方程式に基づいてステッピングモータ167aの誘起電圧 E_α 、 E_β を推定する。

[0073] CPU151aは、目標電流（ i_{a_ref} 、 i_{b_ref} ）を設定する（S517）。

CPU151aは、電流PID制御を行う（S518）。具体的には、CPU151aは、位置PID制御（図8に示すステップS502の処理）と同様に比例、積分補償器を介して電流偏差量を増幅した後に座標変換処理を行う。

CPU151aは、PWM信号の反転タイミングの予約設定を行う（S519）。

[0074] 図12A、図12B、及び図12Cは、PWM機能部のフルブリッジ回路の一例を説明するための図である。

また、図12Aに示すように、システムコントローラ151が有するPWM機能部（例えば、PWM506a）は、FETを用いたフルブリッジ回路で構成され、2相ステッピングモータの場合ではA相PWMとB相PWMの2つのフルブリッジ回路を有する。

また、図12BはPWM信号がHiのときのモータ巻線に流れる駆動電流の向きを表し、図12CはPWM信号がLowのときのモータ巻線に流れる駆動電流の向きを表している。

[0075] フルブリッジ回路は、電源電圧に近いハイサイド（ハイ領域）側の左右FETとローサイド側の左右FETの4つのFETを有する。ハイサイド左側

とローサイド（ロー領域）右側FETのゲート信号に駆動電圧を示すPWM信号を接続し、それ以外のハイサイド右側とローサイド左側にPWM信号の反転信号を接続する。これにより、PWM制御周期におけるPWM信号のHi幅の比率（以下、PWM信号正デューティ）を調整して、所望の駆動電圧をモータ巻線両端に与えモータ巻線に駆動電流を流すことができる。

[0076] モータの各相に流れる駆動電流はフルブリッジ回路グラウンド側に配置する電流検出抵抗507、508に印可される電圧を図示しないオペアンプで増幅し、A/D変換器によりデジタル信号に変換しCPU151aが取得する。

このとき、PWM信号はFETのスイッチ（スイッチング素子）をON/OFFしてモータ巻線に所望の駆動電圧を印可するのでHi/Lowを繰り返すことになる。Hi/Low切り替わり時にはFETのスイッチングノイズが発生するので電流検出時刻（所定時刻）はPWM信号のHi幅、Low幅それぞれの中央部分が望ましい。

このように、三角波をキャリアとしてモータ駆動電圧を変調波とする三角波比較方式のデジタル演算を行う場合において、変調波の変化時刻を三角波の山と谷のどちらかの時刻に同期させることになる。

[0077] また、駆動電流を検出する方法としては、ブリッジ回路のグラウンド側にシャント抵抗を配置し、抵抗に掛かる電圧をオペアンプで増幅してA/D変換器を用いて検出する構成としたとする。この場合、図12B、図12Cに示すように、モータに流れる駆動電流の向きは一定であっても、シャント抵抗に流れる検出電流の向きはPWM信号がHiの時と、Lowの時で異なる現象が発生する。

そこで検出電流の向きをそろえるために、CPU151aは、PWM信号がHiかLowのどちらの時刻で検出するかに応じて検出電流値の符号を反転する。なお、駆動電圧データの正負に応じてPWM信号のHi幅とLow幅のどちらが相対的に長いかが決まる。

[0078] [タイミング制御]

このように、システムコントローラ151（CPU151a）は、電流検出を行う位相をPWM周期タイミング（図6：タイミングS520）より、4分の3（3／4）周期遅れた位相192〔μsec〕のタイミングを中心にした極性制御を行う。

[0079] 図13は、位相に基づく4回のPWM信号171aと3回のADコンバートについて、PWM幅を段階的（各％）に並列記載した場合のPWM発生区間（PWM信号区間）、ADコンバートタイミング（図中矢印のタイミング）の関係例を示すグラフである。なお、図13のグラフは、縦軸をPWM信号171aのPWM幅を表し、横軸を時間としている。

同様にして、他のステッピングモータに対しても、それぞれに対応するPWM機能部によりモータのA相、B相に対するPWM信号がPWM信号172a～175aと172b～175bとして生成される。

[0080] 図13に示すように、CPU151aは、PWM周期毎（PWM出力周期毎）にPWM信号のHi幅とLow幅とにおいて、幅が短い方の中心位置（短い方の幅の中心値）が4分の3（3／4）周期遅れた位相になるようにPWM信号を制御する。幅が短い方の中心位置がPWM周期における所定位相範囲内に存在することになる。この極性制御によりPWM信号のエッジは、タイミングS520のPWM周期の後半の半位相にしか現れないことになる。

例えば、図6に示すPWM周期タイミングS520aでは、Hi幅の中心が4分の3周期遅れた位相S521aを中心に、Hi、Lowの順序で遷移する。また、PWM周期タイミングS520bでは、Low幅の中心が4分の3周期遅れた位相S521bを中心に、Low、Hiの順序で遷移する。

[0081] また、図14は、従来例の2つのモータ1、2に対するPWM信号のPWM幅を並列記載した場合の、PWM発生区間（PWM信号区間）、ADコンバートタイミング（図中矢印のタイミング）の関係例を示すグラフである。

図14のグラフは、縦軸をモータ1、2とし、横軸を時間としている。従来は、共通のPWM周期タイミング（タイミングS520）がないので、各

モータのPWM周期の位相がずれる。

[0082] 図14では各モータにおけるADコンバートタイミングにおいて、相互のPWMエッジが干渉する場合が混在していることが見て取れる。

図14に示すような従来方式では、このときFETのスイッチングノイズは、24[V]電源リップルや電磁波の影響が大きいため、複数の相でA/D変換器を共用する構成において相互に他の相のADコンバート精度へも悪影響を及ぼす場合がある。

このため、ノイズフィルタ部品の追加や、シールド線を配置したり、A/D変換器の共用を断念してアナログ分離をするなどのコストアップが生じてしまうことになる。

[0083] しかしながら、本実施例のモータ制御装置の制御では、電流検知兼励磁PWMタイミング制御を共通のタイマ197で行って位相調整する。

これにより、図6に示すタイミングS520における前半128[μ sec]の間に、共通のA/D変換器153a、153bにおいて全てのADコンバートタイミング（図7：タイミングS521～S528）を集中させることができる。

さらに、CPU151aにおいて全てのモータの2相の逐次ベクトル演算が行われ、後半128[μ sec]の間に全てのPWM遷移を集中させることができる。このように、遷移タイミングが特定位相範囲内に収まるように調整される。また、電流検出タイミングは、遷移タイミングの範囲外のタイミングになる。

[0084] 図15は、システムコントローラ151（CPU151a）によるタイミング制御により5つのモータ制御した場合のPWM発生区間（PWM信号区間）、ADコンバートタイミング（図中矢印のタイミング）の関係例を示すグラフである。

図15に示すように、システムコントローラ151（CPU151a）によるタイミング制御により、各モータ相互にADコンバート精度が劣化することが少ないように調整されることが見て取れる。

- [0085] このように、本実施形態に係る画像形成装置 301 では、A/D 変換器を複数のモータにおいて共有する場合であっても、モータ励磁 PWM エッジによる FET スwitchングノイズによって相互に A/D コンバート精度の劣化を防ぐように制御することができる。
- [0086] このとき、複数のモータは、A/D 変換器を共用していても PWM の位相を揃えているのみであるから、起動や停止や回転速度は個別に自由に構成可能であり駆動に対する制約は無い。また、装置内の各所の複数のモータ配置から、各々のアナログ電流検知信号を共通の A/D 変換器まで束線で伝送される場合であっても、過度なシールド線や束線分離を行うことなく A/D 変換精度に悪影響しない、ローコストな回路実装が可能になる。
- [0087] また、検出時刻の切り替わりがなく常に一定検出間隔にできるので、より低速の電流検出器を用いた電流検知回路の共用が可能になる。これにより、ローコストな低速 A/D 変換器の選定が可能になり、より少ない A/D 変換器数でより多くのモータをベクトル制御で駆動することができる。
- [0088] また、常に一定検出間隔にできるので、より低速の推定電気角の算出演算回路部分も共用が可能となり、ローコストな低速 CPU などの低速演算回路の選定が可能になり、少ない演算回路規模でより多くのモータをベクトル制御で駆動することができる。
- [0089] また、1つの A/D 変換器を共用する構成も可能であるが、2つの A/D 変換器で 2 相ステッピングモータの電流検知を構成する場合には、電流検出時刻を複数のモータの複数相間で常に同時刻で順序良く揃えることができる。そのため、時間的にずれのない正確な電流検知が可能となり、モータ駆動回転むらや振動が発生しない安定したモータ駆動をすることができるためコストパフォーマンスの向上を図ることができる。
- [0090] 本実施形態に係る画像形成装置 301 では、また、時分割で A/D 変換器の共用する場合の、複数モータの複数の電流検知タイミングの位相関係を固定できるようにするため、PWM の周期を共通化と位相関係を調整することができる。

また、出力する駆動電圧に基づいて、PWM信号の生成方法を変更し、H i 幅とL o w幅の割合（デューティー比）は変えずに、常にPWM信号のパルス遷移時刻が一定位相に現れるように複数のモータのPWM信号を生成することが可能になる。

[0091] なお、共通のPWM周期タイマ196及びADコンバート間隔タイマ197により位相調整するように構成することもできる。この場合、ADコンバートタイミングを所定の位相に集中させて共用しつつ、所定の非検知時間を設けたり、あるいはモータ毎の配置や特性に合わせて検知順を変えることも可能である。

[0092] 例えば、モータやモータドライバの配置や応答遅延特性が入力PWM波形に対して、出力値が50[μsec]遅れるような場合があるとする。この場合、それに合わせて共通のPWM周期タイマ196およびADコンバート間隔タイマ197で、50[μsec]遅らせるように調整する。これにより、よりノイズの少ない所定の位相へ調整して高精度にすることも可能である。

[0093] 上記説明した実施形態は、本発明をより具体的に説明するためのものであり、本発明の範囲が、これらの例に限定されるものではない。

請求の範囲

- [請求項1] 複数のモータを制御するモータ制御装置であって、
前記複数のモータに対応させて複数のPWM信号を生成する生成手段と、
前記生成された複数のPWM信号に基づき、前記複数のモータに対応する複数の駆動電流を出力するモータ駆動制御部と、
前記複数の駆動電流をデジタル値に変換するA/D変換手段と、
前記複数のPWM信号の複数のPWM周期は同一であり、
前記複数のPWM信号は、前記PWM周期毎にPWM信号のハイ領域の幅と該PWM信号のロー領域の幅とにおける短い方の幅が、該PWM周期における所定位相範囲内に存在し、
前記A/D変換器は、前記PWM周期における前記所定位相範囲外において、前記複数のモータに対応する複数の駆動電流を異なるタイミングでデジタル値に変換することを特徴とする。
モータ制御装置。
- [請求項2] 前記A/D変換手段は、第1A/D変換器と第2A/D変換器を有し、
前記第1A/D変換器は前記複数のモータの第1相の駆動電流をデジタル値に変換し、
前記第2A/D変換器は前記複数のモータの第2相の駆動電流をデジタル値に変換することを特徴とする、
請求項1記載のモータ制御装置。
- [請求項3] 前記生成手段は、前記デジタル値に基づき前記PWM信号を生成することを特徴とする、
請求項2記載のモータ制御装置。
- [請求項4] さらに、第1タイマおよび第2タイマを有し、
前記第1タイマの出力値に基づき前記PWM周期を制御し、
前記第2タイマを用いて、前記A/D変換器が前記複数の駆動電流

を前記デジタル値に変換する前記タイミングを制御し、

前記第2タイマは前記第1タイマの出力値に同期してカウントを開始する

ことを特徴とする、

請求項1記載のモータ制御装置。

[請求項5] 前記PWM周期毎にPWM信号のハイ領域の幅と該PWM信号のロー領域の幅とにおける短い方の幅の中心値が、前記PWM周期の開始から3/4周期の位置であることを特徴とする、

請求項1記載のモータ制御装置。

[請求項6] 2つ以上の相巻線を有する複数のモータと、
前記複数のモータそれぞれの駆動を制御する複数の駆動制御手段と、

前記モータの相巻線のうち、少なくとも2相の巻線に流れる電流をそれぞれ検出し、当該モータの複数の相の電流検出を時分割で行う共有の電流検出手段と、

前記駆動制御手段が前記複数のモータそれぞれの各巻線に所望の駆動電圧を印可するための、三角波をキャリアとしてモータ駆動電圧を変調波とする三角波比較方式による2つ以上の相のPWM信号それぞれを発生する遷移タイミングと、前記電流検出手段の検出タイミングとを調整するタイミング制御手段と、を有することを特徴とする、

モータ制御装置。

[請求項7] 前記複数の駆動制御手段それぞれは、前記モータを駆動するフルブリッジ回路として構成されることを特徴とする、

請求項6に記載のモータ制御装置。

[請求項8] 前記モータは、ステッピングモータであることを特徴とする、

請求項6に記載のモータ制御装置。

[請求項9] 前記電流検出手段は、前記モータの複数の相の電流検出を時分割で行う共有のアナログデジタル変換式の電流検出器であることを特徴と

する、

請求項 6 に記載のモータ制御装置。

[請求項10] 前記タイミング制御手段は、前記複数のモータにおける PWM 信号は同一かつ共通の周期であり、これらの PWM 信号のデューティ比に応じて信号幅の外端が特定位相範囲に収まるように調整し、前記電流検出のタイミングは、前記遷移タイミングの範囲外となるように調整することを特徴とする、

請求項 6 に記載のモータ制御装置。

[請求項11] 前記タイミング制御手段は、前記電流検出手段が検出した電流値に基づいて、前記モータの相巻線に発生する誘起電圧をそれぞれ推定し、

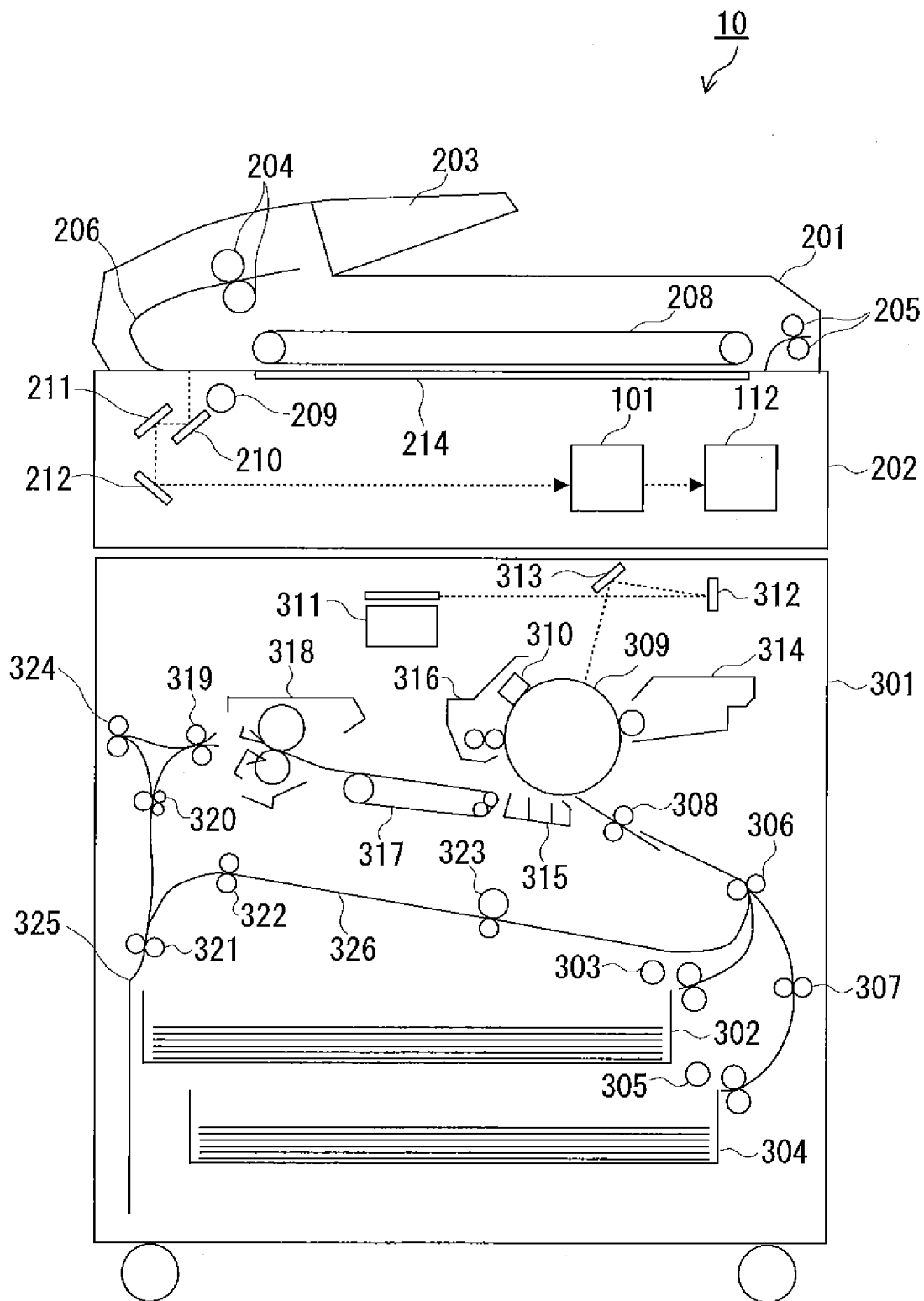
前記推定した相巻線の誘起電圧に基づいて前記モータのロータと前記相巻線とのなす相対角である電気角を導出し、

前記導出した電気角の時間変化に基づいて前記モータの回転速度を導出し、

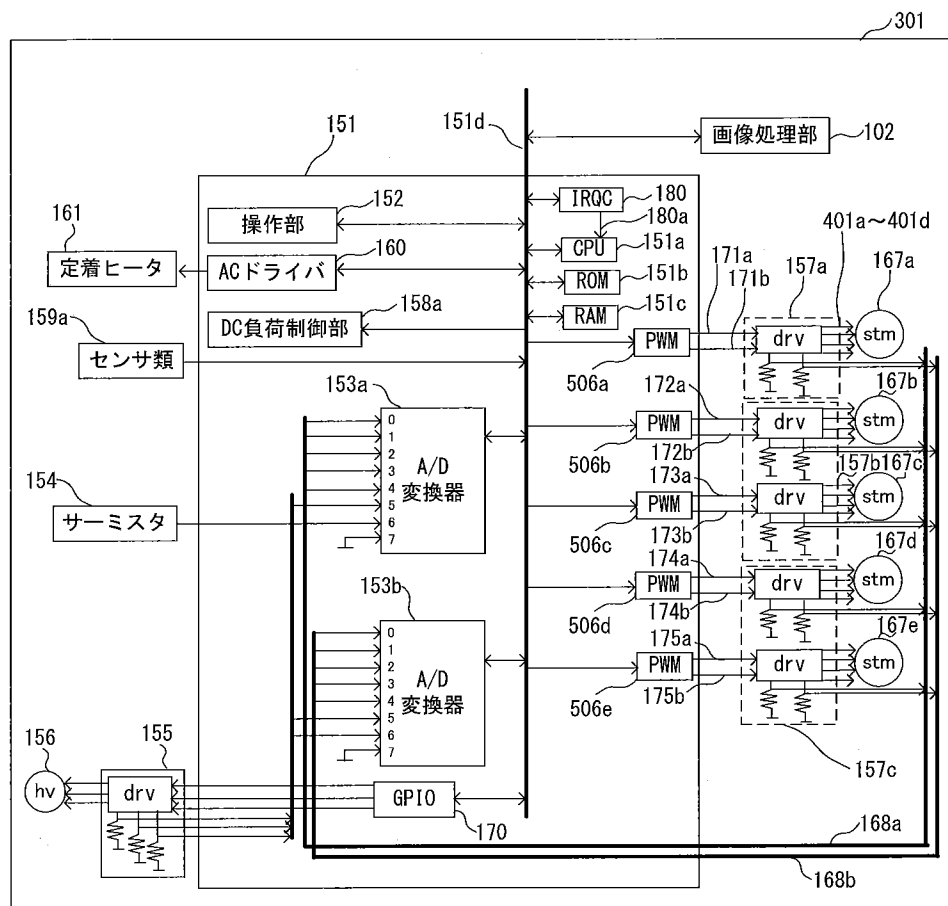
前記電流値と、前記電気角又は前記回転速度とに基づくベクトル制御を時分割で行うことを特徴とする、

請求項 6 に記載のモータ制御装置。

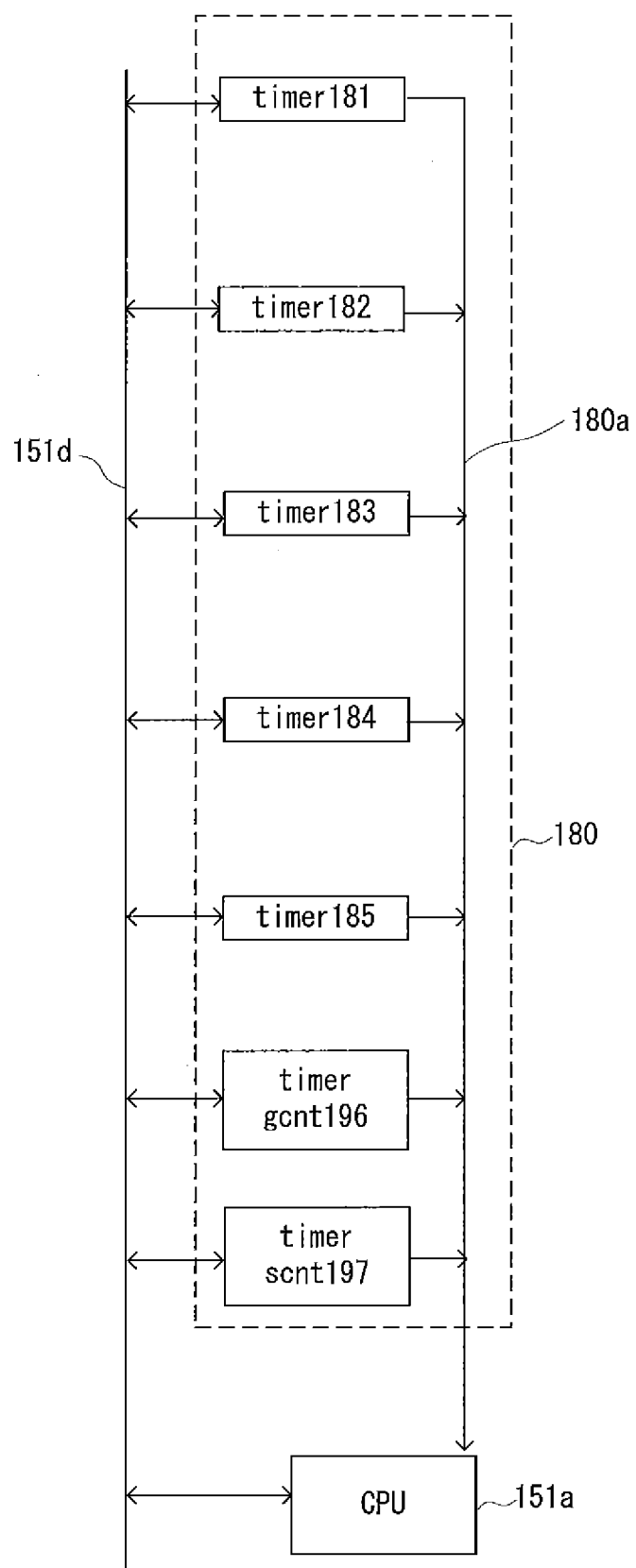
[図1]



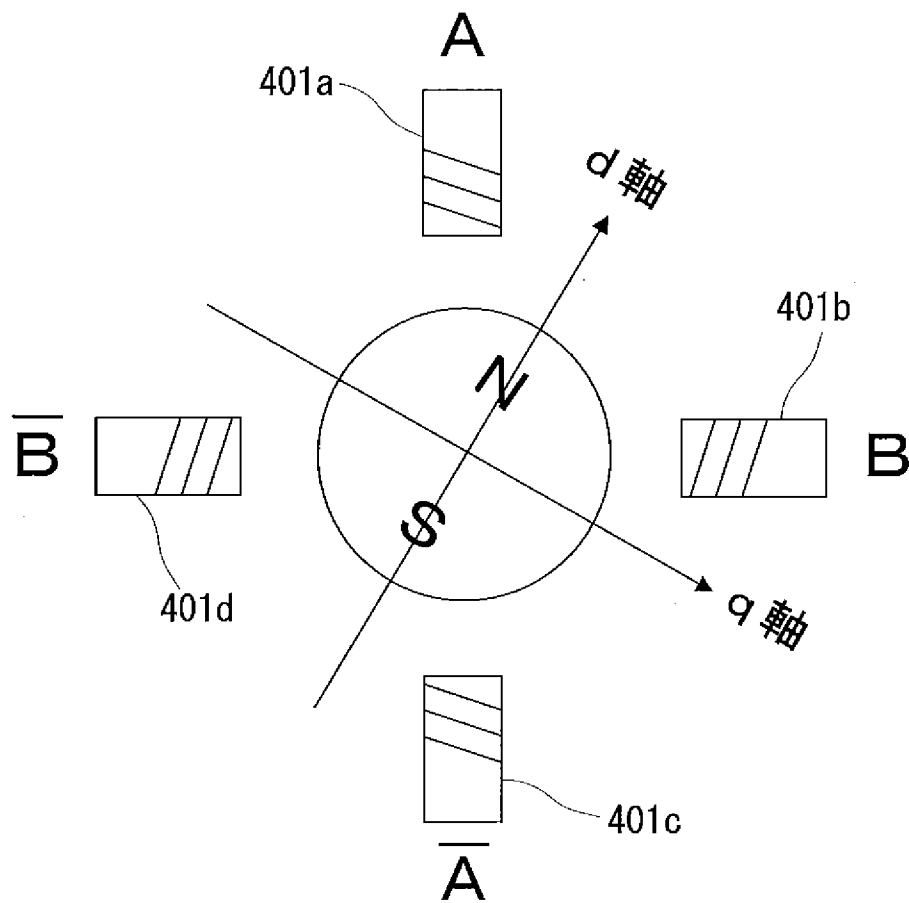
[図2]



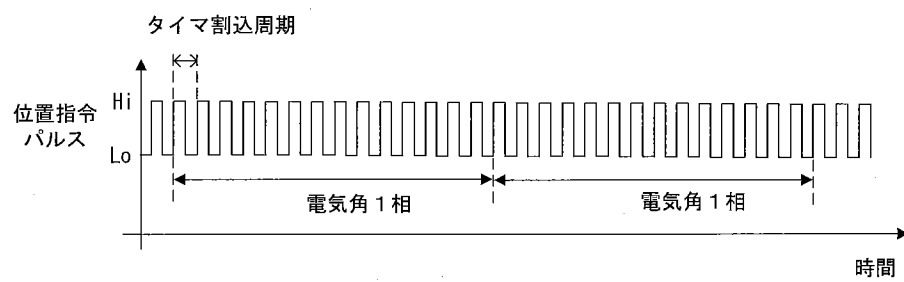
[図3]



[図4]

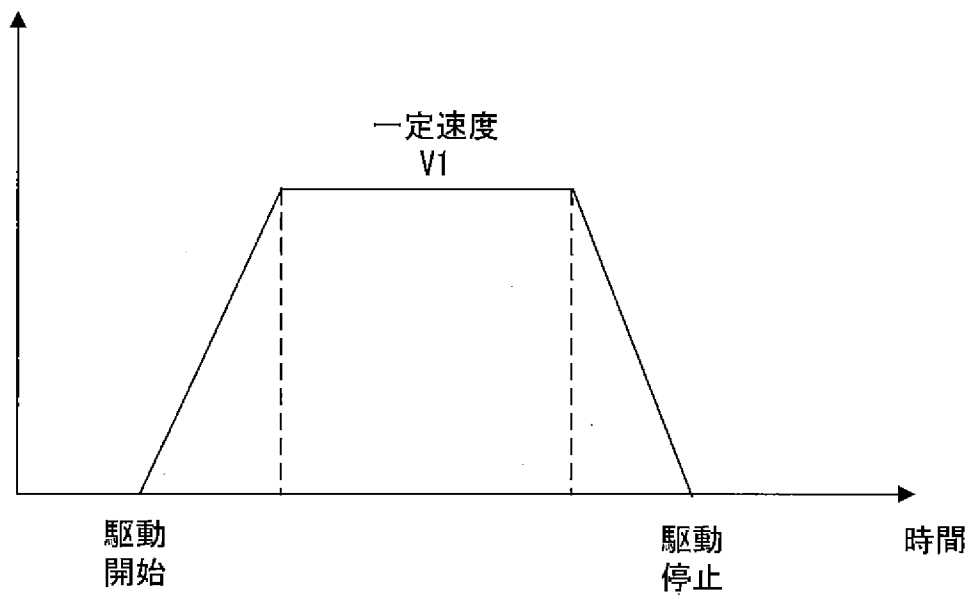


[図5A]

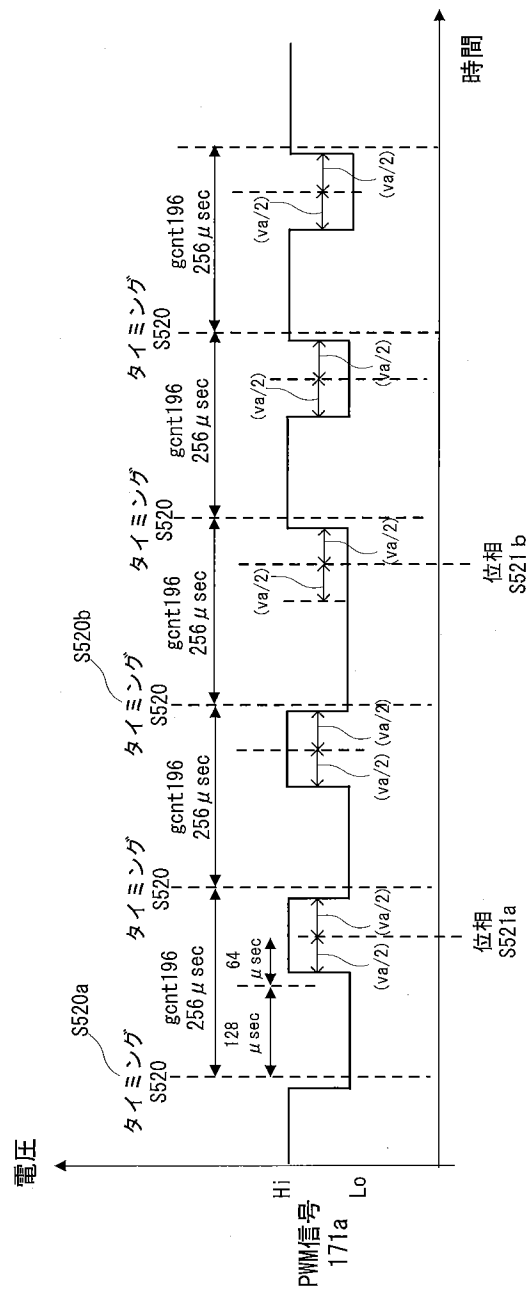


[図5B]

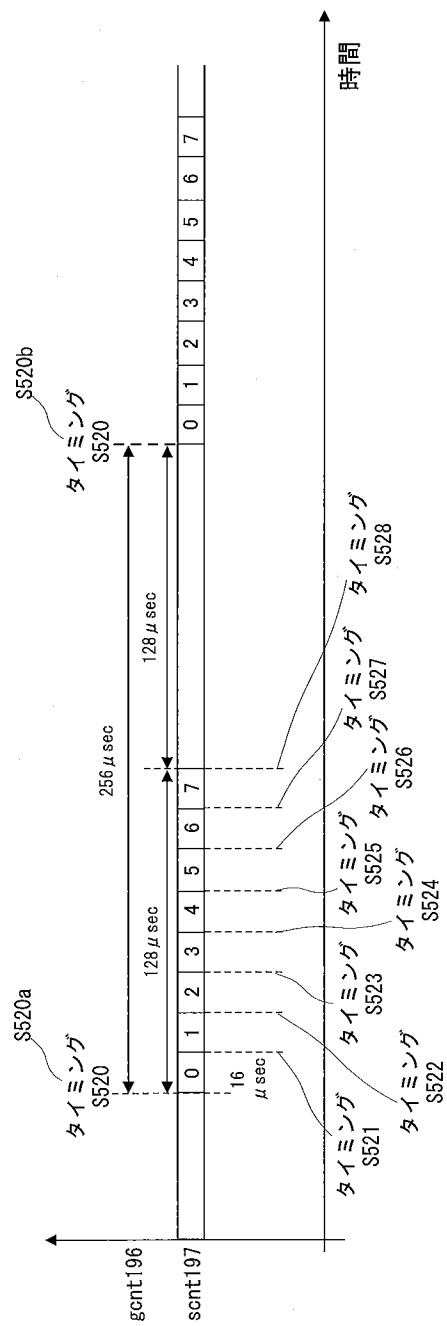
位置指令パルス
周波数値



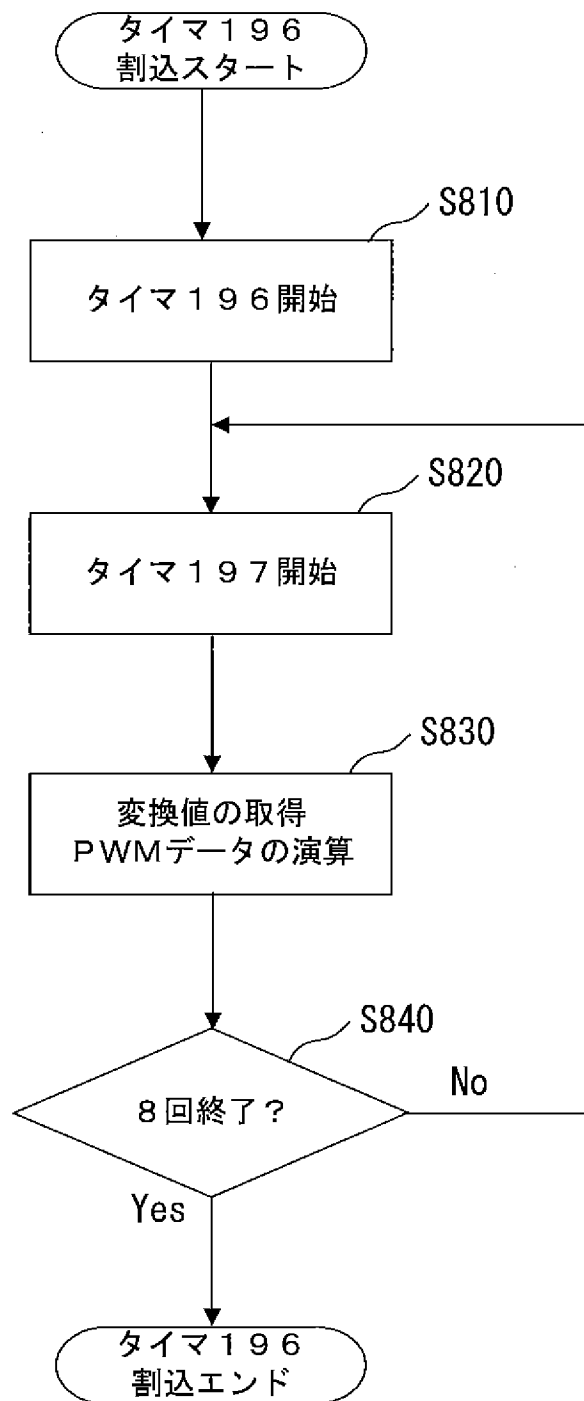
[図6]



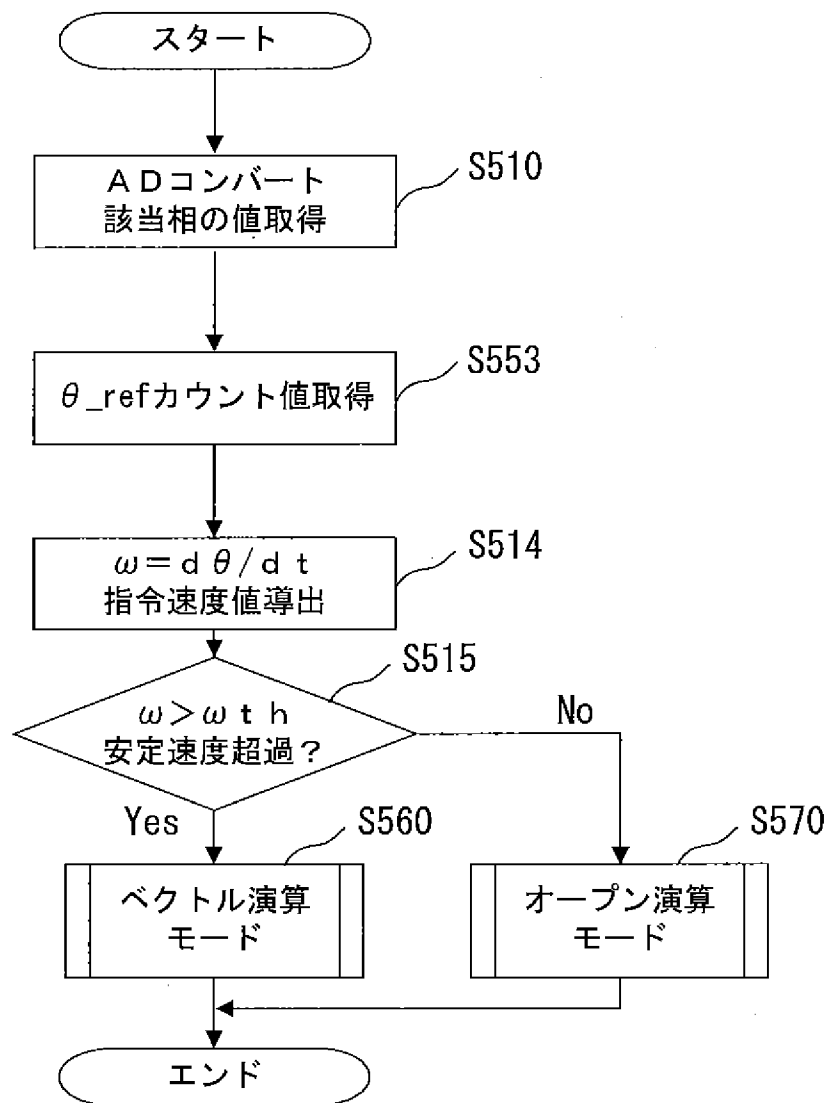
[図7]



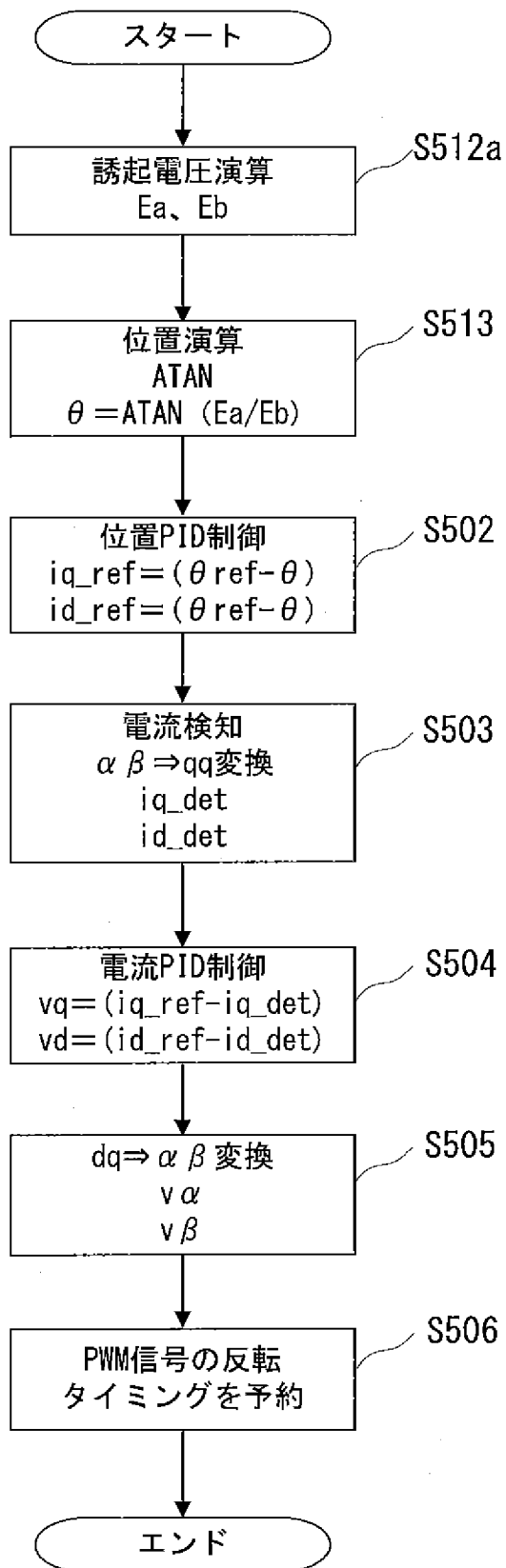
[図8]



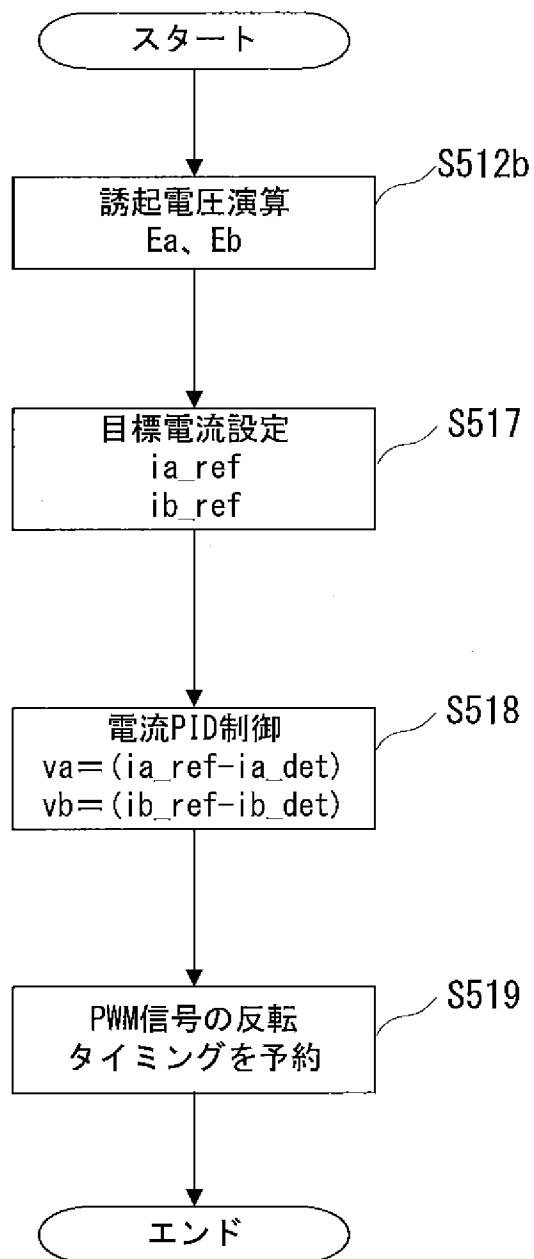
[図9]



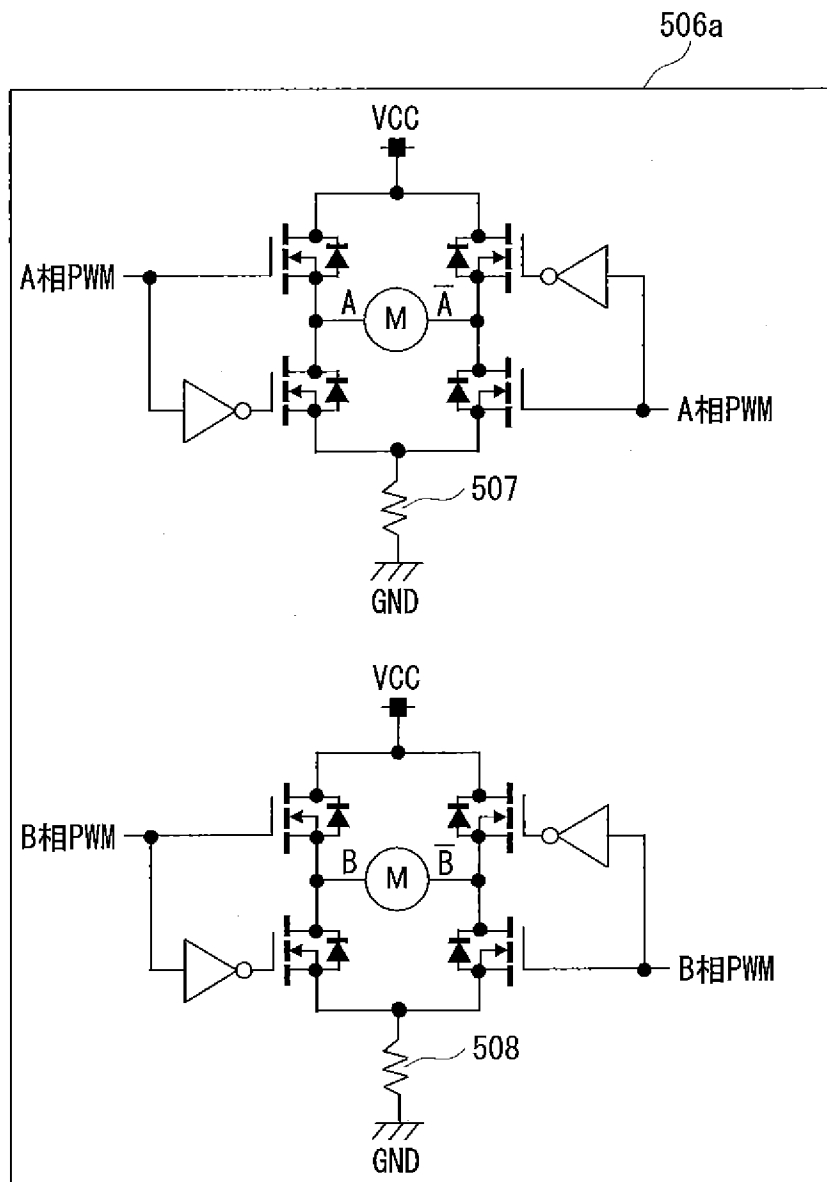
[図10]



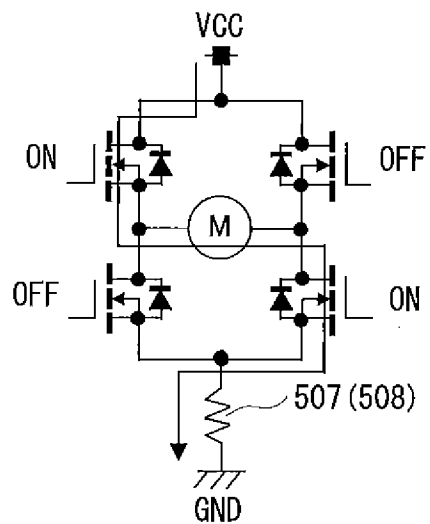
[図11]



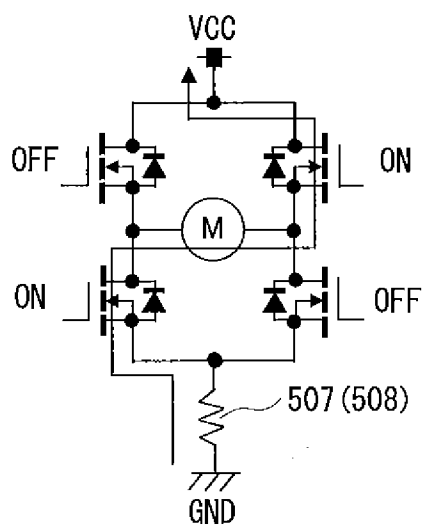
[図12A]



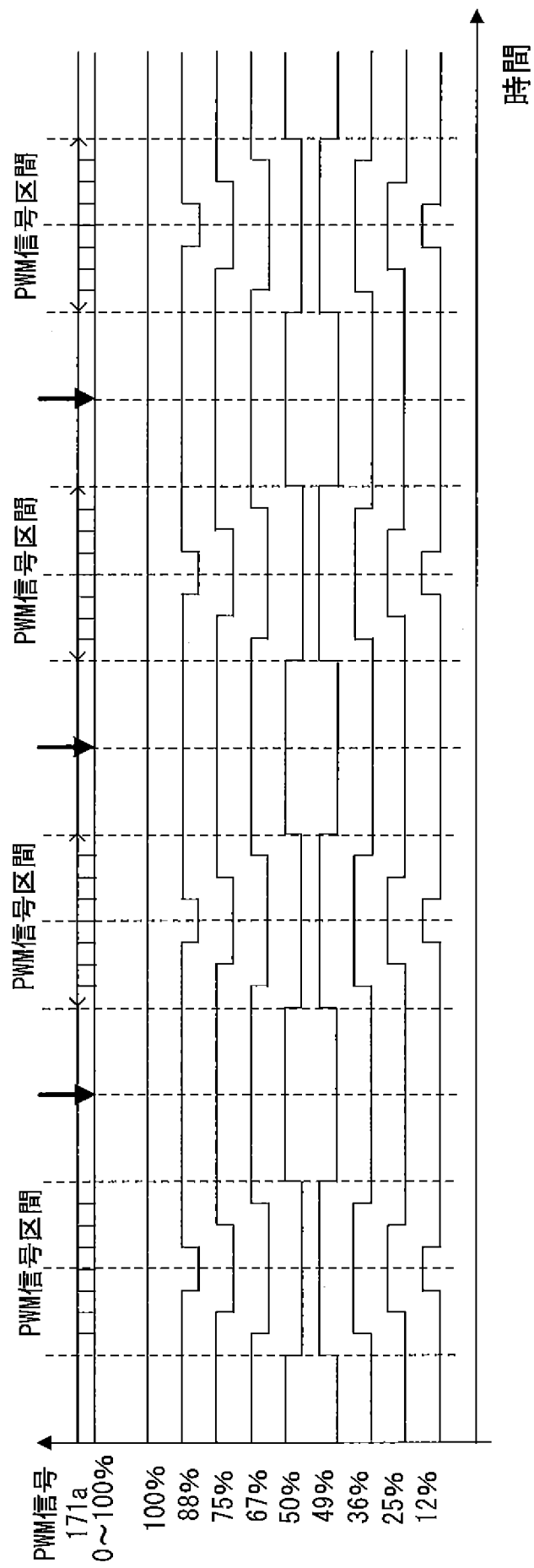
[図12B]



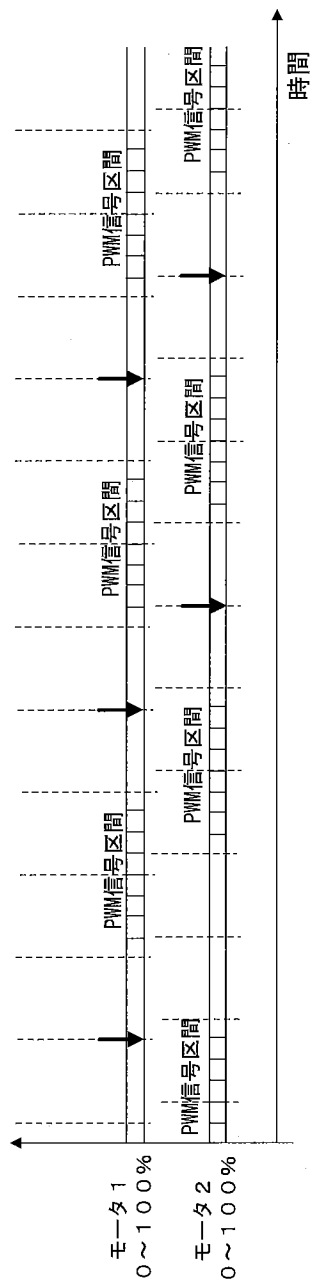
[図12C]



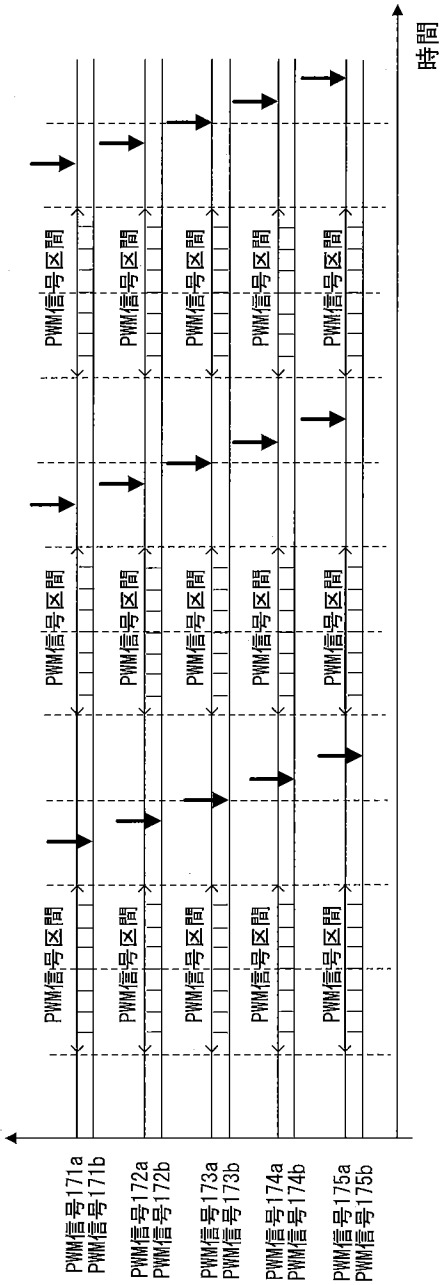
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/033903

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02P5/46 (2006.01) i, B41J29/38 (2006.01) i, H02M7/48 (2007.01) i,
H02M7/493 (2007.01) i, H02P8/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02P5/46, B41J29/38, H02M7/48, H02M7/493, H02P8/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2017
Registered utility model specifications of Japan	1996-2017
Published registered utility model applications of Japan	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-272184 A (NISSAN MOTOR CO., LTD.) 20 September 2002, paragraphs [0016]-[0026] (Family: none)	1-4
Y		5
Y	JP 2007-252138 A (NISSAN MOTOR CO., LTD.) 27 September 2007, paragraphs [0017]-[0033] (Family: none)	5
A	JP 2013-90466 A (CALSONIC KANSEI CORPORATION) 13 May 2013, paragraphs [0010]-[0021] (Family: none)	1-5
A	JP 2000-287476 A (SUMITOMO HEAVY INDUSTRIES, LTD.) 13 October 2000, paragraphs [0017]-[0021] (Family: none)	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13 December 2017 (13.12.2017)

Date of mailing of the international search report
26 December 2017 (26.12.2017)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/033903

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1 – 5

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/033903

Document 3: JP 2013-90466 A (CALSONIC KANSEI CORPORATION) 13 May 2013, paragraphs [0010]-[0021] (Family: none)

Document 4: JP 2000-287476 A (SUMITOMO HEAVY INDUSTRIES, LTD.) 13 October 2000, paragraphs [0017]-[0021] (Family: none)

The claims are classified as the following two inventions.

(Invention 1) Claims 1-5

Claims 1-5 have a special technical feature in which "in each PWM period, the shorter width among a high region width and a low region width of each of a plurality of PWM signals is within a prescribed phase range of the PWM period, and for the range outside the prescribed phase range of the PWM period, an A/D converter converts a plurality of driving currents corresponding to a plurality of motors into digital values at different timings", and are thus classified as invention 1.

(Invention 2) Claims 6-11

Claims 6-11 share a common technical feature of a motor control device for controlling a plurality of motors on the basis of a PWM signal with claim 1 classified as invention 1. However, this technical feature is not considered to be a special technical feature, since this technical feature does not make a contribution over the prior art in light of the disclosure of documents 3 and 4. Furthermore, there are no other identical or corresponding special technical features between these inventions.

Moreover, claims 6-11 are not dependent on claim 1. Furthermore, claims 6-11 are not substantially identical or equivalent to any of the claims classified as invention 1.

Claims 6-11 have a specific technical feature of having a "timing control unit which adjusts a detection timing of a current detection means and a transition timing for generating the respective PWM signals of two or more phases by means of a triangular wave comparison method in which a triangular wave is used as a carrier and a motor driving voltage is used as a modulation wave for a driving control means to apply a desired driving voltage to the respective windings of each of a plurality of motors", and is thus classified as invention 2.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02P5/46(2006.01)i, B41J29/38(2006.01)i, H02M7/48(2007.01)i, H02M7/493(2007.01)i, H02P8/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02P5/46, B41J29/38, H02M7/48, H02M7/493, H02P8/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2002-272184 A（日産自動車株式会社）2002. 09. 20, 段落[0016]－[0026]（ファミリーなし）	1-4 5
Y	JP 2007-252138 A（日産自動車株式会社）2007. 09. 27, 段落[0017]－[0033]（ファミリーなし）	5
A	JP 2013-90466 A（カルソニックカンセイ株式会社）2013. 05. 13, 段落[0010]－[0021]（ファミリーなし）	1-5

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

13. 12. 2017

国際調査報告の発送日

26. 12. 2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

尾家 英樹

3 V

9335

電話番号 03-3581-1101 内線 3357

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2000-287476 A (住友重機械工業株式会社) 2000. 10. 13, 段落[0017]-[0021] (ファミリーなし)	1-5

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

特別ページ参照

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

請求項 1 - 5

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

文献3:JP 2013-90466 A (カルソニックカンセイ株式会社) 2013. 05. 13,
段落[0010]－[0021] (ファミリーなし)

文献4:JP 2000-287476 A (住友重機械工業株式会社) 2000. 10. 13,
段落[0017]－[0021] (ファミリーなし)

請求の範囲は、以下の2つの発明に区分される。

(発明1)請求項1－5

請求項1－5は、「前記複数のPWM信号は、前記PWM周期毎にPWM信号のハイ領域の幅と該PWM信号のロー領域の幅とにおける短い方の幅が、該PWM周期における所定位相範囲内に存在し、前記A/D変換器は、前記PWM周期における前記所定位相範囲外において、前記複数のモータに対応する複数の駆動電流を異なるタイミングでデジタル値に変換する」という特別な技術的特徴を有しているので、発明1に区分する。

(発明2)請求項6－11

請求項6－11は、発明1に区分された請求項1と、複数のモータをPWM信号に基づいて制御するモータ制御装置という共通の技術的特徴を有している。しかしながら、当該技術的特徴は、文献3－4の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、当該技術的特徴は、特別な技術的特徴であるとはいえない。また、これらの発明の間には、他に同一の又は対応する特別な技術的特徴は存在しない。

さらに、請求項6－11は、請求項1の従属請求項ではない。また、請求項6－11は、発明1に区分されたいずれの請求項に対しても実質同一又はそれに準ずる関係にはない。

したがって、請求項6－11は発明1に区分できない。

そして、請求項6－11は、「前記駆動制御手段が前記複数のモータそれぞれの各巻線に所望の駆動電圧を印可するための、三角波をキャリアとしてモータ駆動電圧を変調波とする三角波比較方式による2つ以上の相のPWM信号それぞれを発生する遷移タイミングと、前記電流検出手段の検出タイミングとを調整するタイミング制御手段」を有するという特別な技術的特徴を有しているので、発明2に区分する。