

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
【部門区分】 第 7 部門第 3 区分
【発行日】 令和 7 年 5 月 13 日 (2025.5.13)

【国際公開番号】 WO2024/247464
【出願番号】 特願 2024-560307 (P2024-560307)

【国際特許分類】

H 0 4 N 1/028(2006.01)

H 0 4 N 23/54(2023.01)

H 0 5 K 1/18(2006.01)

H 0 3 K 19/173(2006.01)

【F I】

H 0 4 N 1/028 Z

H 0 4 N 23/54

H 0 5 K 1/18 Z

H 0 3 K 19/173 1 3 0

【手続補正書】

【提出日】 令和 6 年 10 月 10 日 (2024.10.10)

【手続補正 1】

【補正対象書類名】 明細書

【補正対象項目名】 0009

【補正方法】 変更

【補正の内容】

【0009】

上記目的を達成するため、本開示の回路基板は、第 1 ピンから第 8 ピンの 8 の選択ピンを含む物理スイッチと、選択ピンのうち予め定めた 1 の選択ピンのみから ON 信号が入力され、その他全ての選択ピンから OFF 信号が入力されたときに、互いに独立の 8 の出力端子より選択された 1 の出力端子から ON 信号を出力する論理回路と、論理回路の出力に基づいて、有効と無効とを切り替える電気部品と、を備え、論理回路は、互いに離隔した第 1 ピンと第 5 ピン、第 2 ピンと第 6 ピン、第 3 ピンと第 7 ピン、第 4 ピンと第 8 ピンそれぞれの組合せの少なくともいずれか一方のみから ON 信号が入力されたときに、ON 信号を出力する第 1 論理回路と、一方の選択ピンからの入力と他方の選択ピンからの入力との排他的論理和を求めることで、2 以上の選択ピンに ON 信号が入力された場合は無効にする第 2 論理回路と、第 1 論理回路の出力と第 2 論理回路の出力との論理和を求める第 3 論理回路と、8 の選択ピンのそれぞれからの入力と第 3 論理回路の出力との論理和を求める第 4 論理回路とを含む。

【手続補正 2】

【補正対象書類名】 特許請求の範囲

【補正対象項目名】 全文

【補正方法】 変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 ピンから第 8 ピンの 8 の選択ピンを含む物理スイッチと、

前記選択ピンのうち予め定めた 1 の前記選択ピンのみから ON 信号が入力され、その他全ての前記選択ピンから OFF 信号が入力されたときに、互いに独立の 8 の出力端子より選択された 1 の出力端子から ON 信号を出力する論理回路と、

前記論理回路の出力に基づいて、有効と無効とを切り替える電気部品と、

を備え、

10

20

30

40

50

前記論理回路は、互いに離隔した前記第 1 ピンと第 5 ピン、第 2 ピンと第 6 ピン、第 3 ピンと第 7 ピン、第 4 ピンと前記第 8 ピンそれぞれの組合せの少なくともいずれか一方のみから ON 信号が入力されたときに、ON 信号を出力する第 1 論理回路と、一方の前記選択ピンからの入力と他方の前記選択ピンからの入力との排他的論理和を求めることで、2 以上の前記選択ピンに ON 信号が入力された場合は無効にする第 2 論理回路と、前記第 1 論理回路の出力と前記第 2 論理回路の出力との論理和を求める第 3 論理回路と、前記 8 の選択ピンのそれぞれからの入力と前記第 3 論理回路の出力との論理和を求める第 4 論理回路とを含む、

回路基板。

【請求項 2】

前記論理回路は、選択された前記 1 の出力端子以外の全ての出力端子からの出力の論理積を出力する全論理積回路を含み、

前記電気部品の少なくとも 1 つは、前記全論理積回路の出力に基づいて、有効と無効とを切り替える、

請求項 1 に記載の回路基板。

【請求項 3】

前記電気部品は、クロック又はバッファである、

請求項 1 に記載の回路基板。

【請求項 4】

請求項 1 から 3 のいずれか 1 項に記載の回路基板を複数備えるイメージセンサであって、

各回路基板の前記スイッチの前記選択ピンの選択により有効にした前記電気部品を用いて、センサ IC の出力信号に対して画像処理を実行する、

イメージセンサ。

【請求項 5】

センサ IC が固定されたフレームに対して、第 1 ピンから第 8 ピンの 8 の選択ピンを含む物理スイッチと、前記選択ピンからの入力に対して論理演算を行う論理回路と、前記論理回路の出力に基づいて有効と無効とを切り替える電気部品と、が実装された画像処理用の複数の基板を、前記センサ IC の配列方向に沿って固定する基板固定ステップと、

前記選択ピンのうち予め定めた 1 の前記選択ピンのみを ON に設定し、その他全ての前記選択ピンを OFF に設定することにより、前記論理回路の互いに独立の 8 の出力端子より選択された 1 の出力端子から、前記電気部品を有効にする信号を出力させるスイッチ設定ステップと、を有し、

前記論理回路は、互いに離隔した前記第 1 ピンと第 5 ピン、第 2 ピンと第 6 ピン、第 3 ピンと第 7 ピン、第 4 ピンと前記第 8 ピンそれぞれの組合せの少なくともいずれか一方のみから ON 信号が入力されたときに、ON 信号を出力する第 1 論理回路と、一方の前記選択ピンからの入力と他方の前記選択ピンからの入力との排他的論理和を求めることで、2 つ以上の前記選択ピンに ON 信号が入力された場合は無効にする第 2 論理回路と、前記第 1 論理回路の出力と前記第 2 論理回路の出力との論理和を求める第 3 論理回路と、前記 8 の選択ピンのそれぞれからの入力と前記第 3 論理回路の出力との論理和を求める第 4 論理回路とを含む、

イメージセンサの製造方法。

10

20

30

40

50