



(12) 发明专利

(10) 授权公告号 CN 103715141 B

(45) 授权公告日 2015.02.18

(21) 申请号 201310741939.9

H01L 23/538 (2006.01)

(22) 申请日 2013.12.27

(56) 对比文件

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

CN 1560901 A, 2005.01.05,
CN 101154346 A, 2008.04.02,
CN 102651401 A, 2012.08.29,

(72) 发明人 李延钊 王刚 王东方 刘威
方金钢

审查员 王晓峰

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51) Int. Cl.

H01L 21/82 (2006.01)

H01L 21/336 (2006.01)

H01L 21/768 (2006.01)

H01L 21/027 (2006.01)

H01L 27/02 (2006.01)

H01L 29/786 (2006.01)

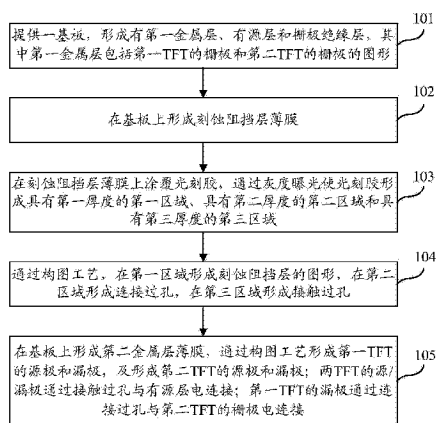
权利要求书1页 说明书7页 附图4页

(54) 发明名称

一种阵列基板及其制备方法

(57) 摘要

本发明公开了阵列基板及其制备方法,方法包括:提供一基板,形成有包括第一、二 TFT 的栅极的图形的第一金属层、有源层和栅极绝缘层;在形成的刻蚀阻挡层薄膜上涂覆光刻胶,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域;通过构图工艺,在第一区域形成刻蚀阻挡层的图形,在第二区域形成连接过孔,在第三区域形成接触过孔;形成第二金属层薄膜,通过构图工艺形成第一、二 TFT 的源/漏极,两 TFT 的源/漏极通过接触过孔与有源层电连接;第一 TFT 的漏极通过连接过孔与第二 TFT 的栅极电连接。根据刻蚀深度不同设置不同厚度的光刻胶,避免较浅过孔的过刻。



1. 一种阵列基板的制备方法,其特征在于,包括:

提供一基板,该基板上形成有第一金属层、栅极绝缘层和有源层,其中第一金属层包括第一薄膜晶体管 TFT 的栅极和第二 TFT 的栅极的图形,所述第一 TFT 为开关晶体管,所述第二 TFT 为驱动晶体管;

在所述基板上形成刻蚀阻挡层薄膜;

在所述刻蚀阻挡层薄膜上涂覆光刻胶,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域;其中,所述第一厚度、所述第二厚度和所述第三厚度均不相等,所述第一厚度大于所述第二厚度和所述第三厚度;

通过构图工艺,在所述第一区域形成刻蚀阻挡层的图形,在所述第二区域形成用于连接第一 TFT 漏极和第二 TFT 栅极的连接过孔,在所述第三区域形成用于连接源/漏极与有源层的接触过孔;

在完成上述步骤的基板上形成第二金属层薄膜,通过构图工艺形成所述第一 TFT 的源极和漏极,及形成第二 TFT 的源极和漏极;两 TFT 的源极和漏极分别通过所述接触过孔与所述有源层电连接;所述第一 TFT 的漏极通过所述连接过孔与所述第二 TFT 的栅极电连接。

2. 根据权利要求 1 所述的方法,其特征在于,所述第一 TFT 和所述第二 TFT 为底栅型结构,所述第三厚度大于所述第二厚度。

3. 根据权利要求 2 所述的方法,其特征在于,所述形成包括第一金属层、栅极绝缘层和有源层的图形,包括:

在提供的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形;

在完成上述步骤的基板上形成栅极绝缘层;

在完成上述步骤的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形。

4. 根据权利要求 2 所述的方法,其特征在于,所述第二厚度为 0。

5. 根据权利要求 1 所述的方法,其特征在于,所述第一 TFT 和所述第二 TFT 为顶栅型结构,所述第二厚度大于所述第三厚度。

6. 根据权利要求 5 所述的方法,其特征在于,所述形成包括第一金属层、有源层和栅极绝缘层的图形,包括:

在提供的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形;

在完成上述步骤的基板上形成栅极绝缘层;

在完成上述步骤的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形。

7. 根据权利要求 5 所述的方法,其特征在于,所述第三厚度为 0。

8. 根据权利要求 1 所述的方法,其特征在于,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域,包括:

采用灰度曝光光源、不同曝光强度的光源或不同掩模版使所述光刻胶形成所述第一区域、所述第二区域和所述第三区域。

一种阵列基板及其制备方法

技术领域

[0001] 本发明涉及显示器制造领域,尤其涉及一种 AMOLED 阵列基板及其制备方法。

背景技术

[0002] 有源阵列有机发光显示器(Active Matrix Organic Light Emitting Diode, AMOLED)具有自发光、广视角、高对比度、薄型化和低功耗等优点,是目前广受关注的平板显示技术之一。通常 AMOLED 阵列基板采用 2T1C(2 个薄膜晶体管 TFT 和 1 个电容)结构或带有补偿结构的 6T2C(6 个 TFT 和 2 个电容)结构,其中 TFT 的有源层可以采用非晶硅、低温多晶硅和氧化物半导体材料,氧化物半导体材料如 IGZO。以 2T1C 结构为例,在同一个像素单元中,一个 TFT 作为开关管,另一个 TFT 作为驱动管,开关管的漏极与驱动管的栅极须通过接触过孔进行电连接,通过控制驱动管的栅极电压(即开关管的漏极电压)来调整流过驱动管的电流大小,进而控制每个像素单元对应的有机发光层的发光量。但是,在上述 AMOLED 器件的制作过程中,技术人员发现 AMOLED 背板(阵列基板)上经常出现漏电现象,严重影响产品的良品率,而且该问题一直无法得到解决。

发明内容

[0003] 本发明的目的是提供一种阵列基板及其制备方法,以解决 AMOLED 背板漏电导致良品率低的问题。

[0004] 本发明的目的是通过以下技术方案实现的:

[0005] 第一方面,提供一种阵列基板的制备方法,包括:

[0006] 提供一基板,该基板上形成有第一金属层、栅极绝缘层和有源层,其中第一金属层包括第一薄膜晶体管 TFT 的栅极和第二 TFT 的栅极的图形;

[0007] 在所述基板上形成刻蚀阻挡层薄膜;

[0008] 在所述刻蚀阻挡层薄膜上涂覆光刻胶,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域;其中,所述第一厚度、所述第二厚度和所述第三厚度均不相等,所述第一厚度大于所述第二厚度和所述第三厚度;

[0009] 通过构图工艺,在所述第一区域形成刻蚀阻挡层的图形,在所述第二区域形成用于连接第一 TFT 源极和第二 TFT 栅极的连接过孔,在所述第三区域形成用于连接源/漏极与有源层的接触过孔;

[0010] 在完成上述步骤的基板上形成第二金属层薄膜,通过构图工艺形成所述第一 TFT 的源极和漏极,及形成第二 TFT 的源极和漏极;两 TFT 的源极和漏极分别通过所述接触过孔与所述有源层电连接;所述第一 TFT 的漏极通过所述连接过孔与所述第二 TFT 的栅极电连接。

[0011] 优选的,所述第一 TFT 和所述第二 TFT 为底栅型结构,所述第三厚度大于所述第二厚度。

- [0012] 优选的,所述形成包括第一金属层、有源层和栅极绝缘层的图形,包括:
- [0013] 在提供的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形;
- [0014] 在完成上述步骤的基板上形成栅极绝缘层;
- [0015] 在完成上述步骤的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形。
- [0016] 优选的,所述第二厚度为 0。
- [0017] 优选的,所述第一 TFT 和所述第二 TFT 为顶栅型结构,所述第二厚度大于所述第三厚度。
- [0018] 优选的,所述形成包括第一金属层、有源层和栅极绝缘层的图形,包括:
- [0019] 在提供的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形;
- [0020] 在完成上述步骤的基板上形成栅极绝缘层;
- [0021] 在完成上述步骤的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形。
- [0022] 优选的,所述第三厚度为 0。
- [0023] 优选的,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域,包括:
- [0024] 采用灰度曝光光源、不同曝光强度的光源或不同掩模版使所述光刻胶形成所述第一区域、所述第二区域和所述第三区域。
- [0025] 本发明实施例有益效果如下:在 TFT 制备过程中,根据要刻蚀开关管漏极和驱动管栅极的连接过孔、与 TFT 的源/漏极金属和有源层的接触过孔的刻蚀深度的不同,在不同过孔对应的位置设置不同厚度的光刻胶,避免深度较浅过孔的过刻现象,解决由于过刻引起的有源层和栅极绝缘层的断裂所造成的源/漏极金属与栅极金属电连接引起的漏电现象,提高 TFT 制备的良品率。
- [0026] 第二方面,提供一种阵列基板,采用如上所述方法制备。
- [0027] 本发明实施例有益效果如下:深度较浅过孔的不会出现过刻现象,解决由于过刻引起的有源层和栅极绝缘层的断裂所造成的源/漏极金属与栅极金属电连接引起的漏电现象,提高 TFT 制备的良品率。

附图说明

- [0028] 图 1 为本发明实施例所述 AMOLED 阵列基板 TFT 的制备方法的流程图;
- [0029] 图 2 为本发明实施例底栅型 TFT 的制备方法的流程图;
- [0030] 图 3A 和图 3B 为本发明实施例底栅型 TFT 的剖视图;
- [0031] 图 4A 和图 4B 为本发明实施例顶栅型 TFT 的剖视图;
- [0032] 图 5 为本发明实施例提供的如图 3A 所示的底栅型 TFT 在未形成源/漏极时的剖视图。

具体实施方式

- [0033] 在采用底栅型 TFT 的 AMOLED 显示装置中,以采用 2T1C 为例,在同一个像素单元

中,一个 TFT 作为开关管,另一个 TFT 作为驱动管,开关管的漏极与驱动管的栅极需通过接触过孔进行电连接。针对现有 AMOLED 显示装置中 AMOLED 背板(阵列基板)出现漏电的问题,本发明的发明人发现:通常情况下用以连接开关管漏极和驱动管栅极的连接过孔,与两个 TFT 的源/漏极金属和各自有源层的接触过孔是同时进行刻蚀的,由于驱动管栅极上方的连接过孔的刻蚀深度(至少为刻蚀阻挡层和栅绝缘层的厚度和)远大于源/漏极金属和有源层的接触过孔的刻蚀深度;因此在保证连接过孔的刻蚀深度符合要求的情况下,则可能单个 TFT 内源/漏极金属和有源层的接触过孔的刻蚀时间过长而造成过刻,从而使有源层和栅极绝缘层击穿断裂,在过孔刻蚀完成后沉积源/漏极金属薄膜时,源/漏极金属与栅极金属在有源层和栅极绝缘层的断裂处形成电连接,最终造成阵列基板的严重漏电甚至报废,降低了良品率。

[0034] 下面结合说明书附图对本发明实施例的实现过程进行详细说明。需要注意的是,自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的,仅用于解释本发明,而不能理解为对本发明的限制。

[0035] 下面结合说明书附图对本发明实施例的实现过程进行详细说明。

[0036] 参见图 1,本发明实施例提供一种 AMOLED 阵列基板的制备方法,包括:

[0037] 101,提供一基板,形成有第一金属层、有源层和栅极绝缘层,其中第一金属层包括第一 TFT 的栅极和第二 TFT 的栅极的图形。

[0038] 102,在基板上形成刻蚀阻挡层薄膜。

[0039] 103,在刻蚀阻挡层薄膜上涂覆光刻胶,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域。

[0040] 其中,所述第一厚度、所述第二厚度和所述第三厚度均不相等,所述第一厚度大于所述第二厚度和所述第三厚度;所述第二厚度根据所述连接过孔需刻蚀的深度设置,与所述连接过孔需刻蚀的深度成反比;所述第三厚度根据所述接触过孔需刻蚀的深度设置,与所述接触过孔需刻蚀的深度成反比。这也意味着,连接过孔或接触过孔的刻蚀的深度越深,相对应的第二厚度或第三厚度越薄。本领域技术人员应当理解的是,第一区域形成的光刻胶的第一厚度是最厚的,因此在第一区域的刻蚀深度也是最浅的。

[0041] 需要说明的是,本实施例中的接触过孔为制备过程中在刻蚀阻挡层所形成的用于第一 TFT、第二 TFT 的源/漏极与各自的有源层接触的过程,本领域技术人员应该了解,第一 TFT、第二 TFT 在制备完成后,各自的源/漏极和各自的有源层实际为直接接触。在通常情况下,可以仅在源极和漏极上方的刻蚀阻挡层薄膜上制作接触过孔,也可以是仅将有源层上方的刻蚀阻挡层薄膜保留而将其他区域的刻蚀阻挡层薄膜去除以形成接触过孔。图 3A 中所示的方案倾向于前者,图 3B 中所示的方案更倾向于后者;不过,本发明实施例提供的方案可以适用于但不限于这两种实现方式。需要说明的是,图 3B 所示的底栅型 TFT 结构中,制备完成后的 TFT 结构并不能明显的示出 TFT 的源/漏极与有源层的接触过孔。

[0042] 104,通过构图工艺,在第一区域形成刻蚀阻挡层的图形,在第二区域形成连接过孔,在第三区域形成接触过孔。

[0043] 105,在完成上述步骤的基板上形成第二金属层薄膜,通过构图工艺形成第一 TFT 的源极和漏极,及形成第二 TFT 的源极和漏极;两 TFT 的源极和漏极通过接触过孔与有源层电连接;第一 TFT 的漏极通过连接过孔与第二 TFT 的栅极电连接。

- [0044] 优选的,第一 TFT 和第二 TFT 为底栅型结构,第三厚度大于第二厚度。
- [0045] 优选的,底栅型结构的第一 TFT 和第二 TFT 制备过程中,形成包括第一金属层、有源层和栅极绝缘层的图形,包括:
- [0046] 在提供的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形;
- [0047] 在完成上述步骤的基板上形成栅极绝缘层;
- [0048] 在完成上述步骤的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形。
- [0049] 优选的,底栅型结构的第一 TFT 和第二 TFT 制备过程中,第二厚度为 0。
- [0050] 优选的,第一 TFT 和第二 TFT 为顶栅型结构,第二厚度大于第三厚度。
- [0051] 优选的,顶栅型结构的第一 TFT 和第二 TFT 制备过程中,形成包括第一金属层、有源层和栅极绝缘层的图形,包括:
- [0052] 在提供的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形;
- [0053] 在完成上述步骤的基板上形成栅极绝缘层;
- [0054] 在完成上述步骤的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形。
- [0055] 优选的,顶栅型结构的第一 TFT 和第二 TFT 制备过程中,第三厚度为 0。
- [0056] 优选的,通过灰度曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域,包括:
- [0057] 采用灰度曝光光源、不同曝光强度的光源或不同掩模版使光刻胶形成第一区域、第二区域和第三区域。
- [0058] 本发明实施例有益效果如下:在阵列基板制备过程中,根据要刻蚀开关管漏极和驱动管栅极的连接过孔、与 TFT 的源/漏极金属和有源层的接触过孔的刻蚀深度的不同,在不同过孔对应的位置设置不同厚度的光刻胶,避免深度较浅过孔的过刻现象,解决由于过刻引起的有源层和栅极绝缘层的断裂所造成的源/漏极金属与栅极金属电连接引起的漏电现象,提高 TFT 制备的良品率。
- [0059] 参见图 2,本发明实施例提供一种较具体的制备 AMOLED 阵列基板的方法,步骤如下:
- [0060] 201,在提供的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 栅极的第一金属层的图形。
- [0061] 202,在完成上述步骤的基板上形成栅极绝缘层。
- [0062] 203,在完成上述步骤的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形。
- [0063] 204,在完成上述步骤的基板上形成刻蚀阻挡层薄膜。
- [0064] 205,在完成上述步骤的基板上涂覆光刻胶,通过曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域;其中,第一区域与第一 TFT 的栅极位置对应,第二区域与第二 TFT 的栅极位置对应,第一厚度大于第三厚度,第三厚度大于第二厚度。
- [0065] 优选的,第二厚度可以为 0,即在第二区域的光刻胶被完全去除。

[0066] 206,通过刻蚀工艺在完成上述步骤的基板的第一区域形成刻蚀阻挡层,在第二区域形成连接过孔,在第三区域形成至少一个接触过孔。

[0067] 207、在完成上述步骤的基板上形成第二金属层薄膜,通过构图工艺形成第二金属层,第二金属层包括第一 TFT 的源极、第一 TFT 的漏极、第二 TFT 的源极和第二 TFT 的漏极的图形,第一 TFT、第二 TFT 的源 / 漏极均与有源层电连接,第一 TFT 的漏极与第二 TFT 的栅极通过连接过孔连接,从而形成第一 TFT 和第二 TFT。

[0068] 需要注意的是,第一 TFT 和第二 TFT 可以为 2T1C (2 个 TFT 和 1 个电容)结构中的两 TFT,也可以为 6T2C (6 个 TFT 和 2 个电容)结构中的指定的两 TFT,本领域技术人员根据本发明的容易得到,在此不再对 6T2C 结构进行说明。

[0069] 可选的,步骤 201 包括:在提供的基板上通过溅射的沉积的方法形成第一金属薄膜,通过光刻形成包括第一 TFT 的栅极和第二 TFT 的栅极的第一金属层的图形。

[0070] 可选的,步骤 202 包括:在上述步骤的基板上,通过 CVD 沉积的方法形成栅极绝缘层。优选的,栅极绝缘层的材料可以为 SiO_2 或 SiN_x ,厚度可以为 1 到 300 纳米。

[0071] 可选的,步骤 203 包括:在上述步骤的基板上,通过磁控溅射的方法沉积 IGZO 薄膜,通过光刻形成包括有源层的图形,有源层的厚度可以为 5 到 200 纳米。

[0072] 可选的,步骤 204 包括:在上述步骤的基板上,通过 CVD 溅射的方法沉积刻蚀阻挡层薄膜。优选的,刻蚀阻挡层薄膜的材料可以为 SiO_2 或 SiN_x ,厚度可以为 5 到 500 纳米。

[0073] 可选的,步骤 205 包括:在上述步骤的基板上,涂覆光刻胶,采用灰度曝光光源、不同曝光强度的光源或掩模版使光刻胶形成第一区域、第二区域和第三区域。

[0074] 可选的,步骤 206 包括:在完成上述步骤的基板上,通过干刻的方法在第一区域形成刻蚀阻挡层,在第二区域形成连接过孔,在第三区域形成至少一个接触过孔。

[0075] 可选的,步骤 207 包括:在完成上述步骤的基板上,通过溅射的方法形成第二金属层薄膜,通过光刻形成包括第一 TFT 的源极、第二 TFT 的源极、第一 TFT 的漏极和第二 TFT 的漏极的源漏金属层的图形,第一 TFT 的漏极与第二 TFT 的栅极通过连接过孔连接,从而形成第一 TFT 和第二 TFT。

[0076] 可选的,本实施例中的第一金属层和第二金属层的材料为 Mo、Al、Cr、Au 或 Ti 中的一种或两种以上材料组合而成的复合金属层,厚度为 1 至 500 纳米。

[0077] 根据本实施例制备的 2T1C 结构的第一 TFT 和第二 TFT 为底栅型 TFT,参见图 3A 和图 3B,示出了该 2T1C 结构 TFT 不同方向的剖视图。包括基板 20,第一 TFT 的栅极 21、漏极 22 和源极 23,第二 TFT 的栅极 24、漏极 25 和源极 26,在第二 TFT 的栅极 24 (或者栅极 24 的延伸部)上方形成有过孔 30;第一 TFT 的漏极 22 与第二 TFT 的栅极 24 通过连接过孔 30 电连接,漏极 22、源极 23、漏极 25 和源极 26 均与有源层 27 电连接,还包括栅绝缘层 28 和刻蚀阻挡层 29。

[0078] 通过 3A 和图 3B 可知,第一 TFT 的漏极 22 与第二 TFT 的栅极 24 电连接处的连接过孔 30 的刻蚀深度最深,在制备方法中该处曝光后的光刻胶厚度为第二厚度;其次为漏极 22、源极 23、漏极 25 和源极 26 与有源层 27 的电连接处(即与有源层 27 直接接触的位置),参见图 5,图 5 是图 3A 所示的 2T1C 结构 TFT 未形成漏极 22、源极 23、漏极 25 和源极 26 时的剖视图,其中,包括接触过孔 31,接触过孔的刻蚀深度相比连接过孔 30 处的刻蚀深度较浅,在制备方法中该处曝光后的光刻胶厚度为第三厚度;栅极 21 对应位置处、及其他不需

要过孔的位置,曝光后的光刻胶厚度为第一厚度。

[0079] 由于在阵列基板制备过程中,根据要刻蚀的第一 TFT (开关管漏极)和第二 TFT (驱动管栅极)的接触过孔、与 TFT 的源 / 漏极金属和有源层的接触过孔的刻蚀深度的不同,在不同过孔对应位置设置不同厚度的光刻胶,在刻蚀时可避免深度较浅过孔的过刻现象,解决由于过刻引起的有源层和栅极绝缘层的断裂所造成的源 / 漏极金属与栅极金属电连接引起的漏电现象,提高 TFT 制备的良品率。

[0080] 本发明实施例,提供另一种较具体的制备 AMOLED 阵列基板的方法,以 2T1C 结构中顶栅型 TFT 为例进行说明,步骤如下:

[0081] 步骤一,在提供的基板上形成有源层薄膜,通过构图工艺形成包括有源层的图形。

[0082] 步骤二,在完成上述步骤的基板上形成栅极绝缘层。

[0083] 步骤三,在完成上述步骤的基板上形成第一金属薄膜,通过构图工艺形成包括第一 TFT 的栅极和第二 TFT 的栅极的栅极金属层的图形。

[0084] 步骤四,在完成上述步骤的基板上形成刻蚀阻挡层薄膜。

[0085] 步骤五,在完成上述步骤的基板上涂覆光刻胶,通过曝光使光刻胶形成具有第一厚度的第一区域、具有第二厚度的第二区域和具有第三厚度的第三区域;其中,第一区域与第一 TFT 的栅极位置对应,第二区域与第二 TFT 的栅极位置对应,第三区域与第一 TFT 和第二 TFT 的源极、漏极位置对应;第一厚度大于第二厚度,第二厚度大于第三厚度。

[0086] 优选的,第三厚度可以为 0,即在第三区域的光刻胶被完全去除。

[0087] 步骤六,通过刻蚀工艺在完成上述步骤的基板上,在第一区域形成刻蚀阻挡层,在第二区域形成连接过孔,在第三区域形成至少一个接触过孔。

[0088] 步骤七、在完成上述步骤的基板上形成第二金属层薄膜,通过构图工艺形成第二金属层,第二金属层包括第一 TFT 的源极、第一 TFT 的漏极、第二 TFT 的源极和第二 TFT 的漏极的图形,第一 TFT、第二 TFT 的源 / 漏极均通过接触过孔与有源层电连接,第一 TFT 的漏极与第二 TFT 的栅极通过连接过孔连接,从而形成第一 TFT 和第二 TFT。

[0089] 优选的,在步骤一之前还包括在提供的基板形成缓冲层的步骤,所述缓冲层的材料为 SiO_2 或 SiN_x ,厚度为 1 到 200 纳米。

[0090] 本实施例各层的材料与厚度参考底栅型结构各层的材料与厚度,在此不再赘述。

[0091] 根据本实施例制备的 2T1C 结构的第一 TFT 和第二 TFT 为顶栅型 TFT,参见图 4A 和图 4B,示出了该 2T1C 结构 TFT 不同方向的剖视图。包括基板 20,缓冲层 32,第一 TFT 的栅极 21、漏极 22 和源极 23,第二 TFT 的栅极 24、漏极 25 和源极 26,第一 TFT 的漏极 22 与第二 TFT 的栅极 24 电连接,漏极 22、源极 23、漏极 25 和源极 26 均与有源层 27 电连接,还包括栅极绝缘层 28 和刻蚀阻挡层 29。通过图 4A 和图 4B 可知,最深的刻蚀深度为第一 TFT 和漏极 22 和源极 23、第二 TFT 漏极 25 和源极 26 与有源层 27 的电连接处的过孔 31 的刻蚀深度,在制备方法中该处曝光后的光刻胶厚度为第三厚度,即为 0;其次的刻蚀深度为第一 TFT 的漏极与第二 TFT 的栅极电连接处的过孔 30 的刻蚀深度,在制备方法中该处曝光后的光刻胶厚度为第二厚度;栅极 21 对应位置处、及其他不需要过孔的位置处,曝光后的光刻胶厚度为第一厚度。

[0092] 对于该顶栅型结构 2T1C 的 TFT,根据要刻蚀的第一 TFT (开关管漏极)和第二 TFT (驱动管栅极)的接触过孔、与 TFT 的源 / 漏极金属和有源层的接触过孔的刻蚀深度的不同,

在不同过孔对应位置设置不同厚度的光刻胶,在刻蚀时可避免深度较浅过孔的过刻现象,解决由于过刻引起的有源层和栅极绝缘层的断裂所造成的源 / 漏极金属与栅极金属电连接引起的漏电现象,提高 TFT 制备的良品率。

[0093] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

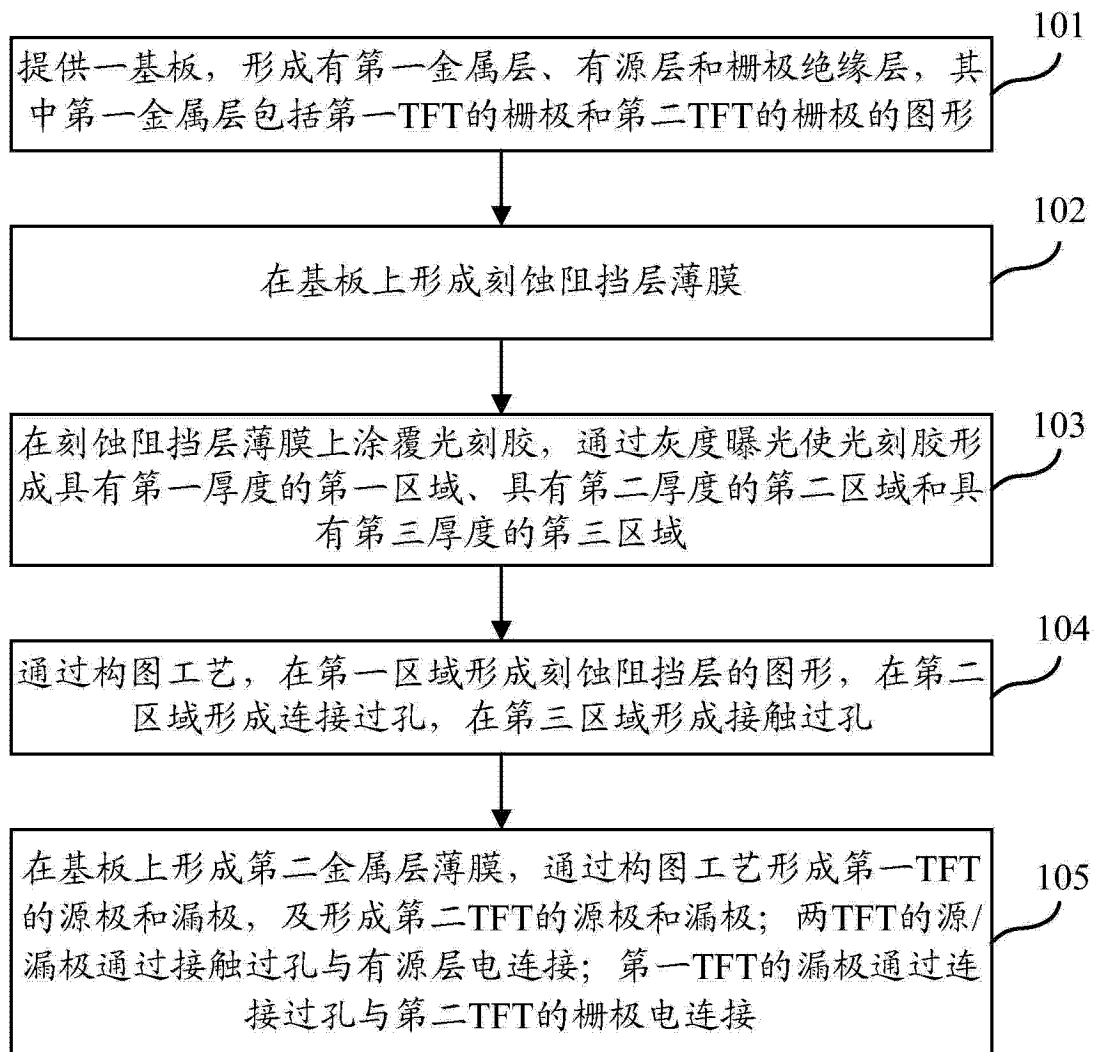


图 1

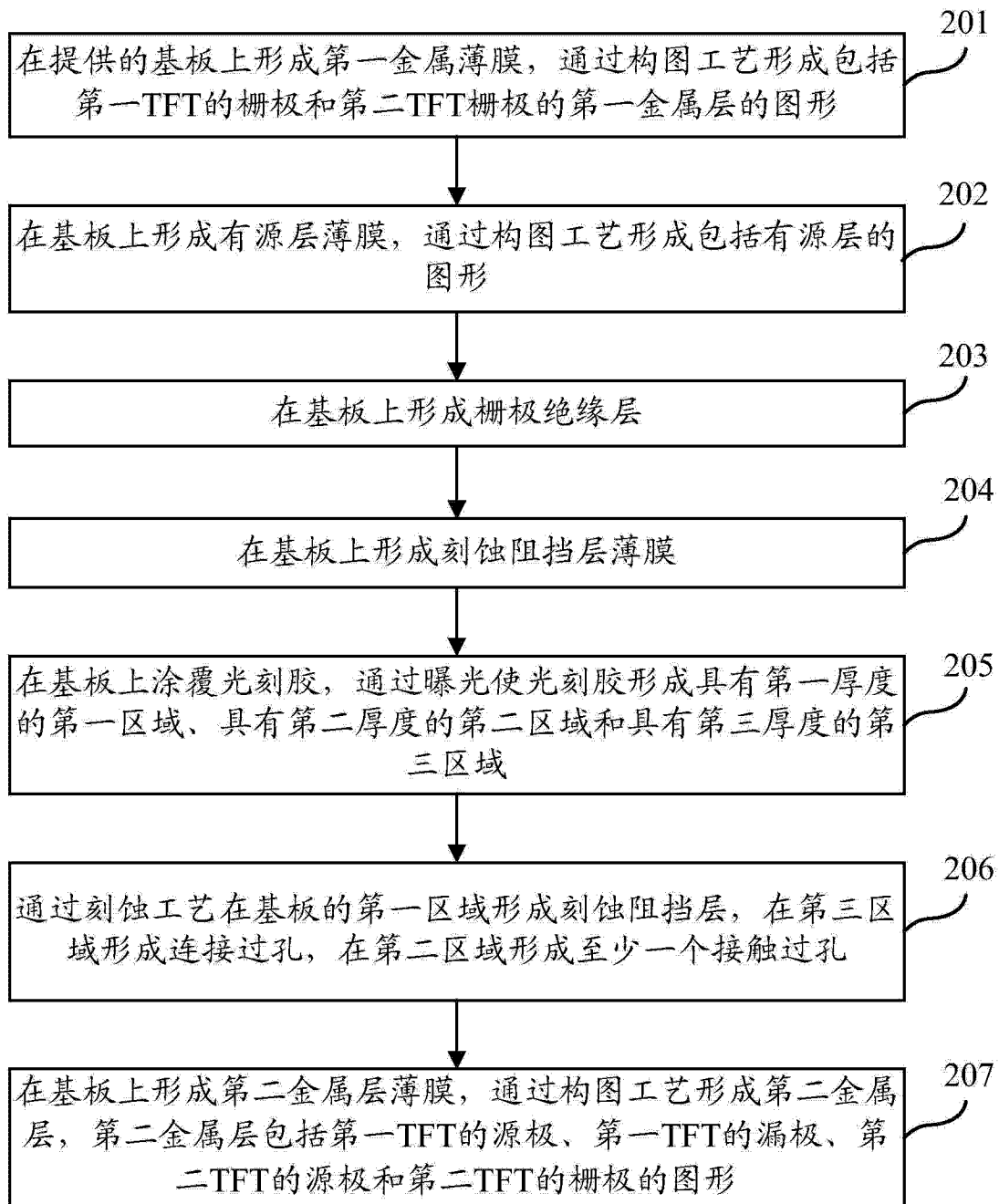


图 2

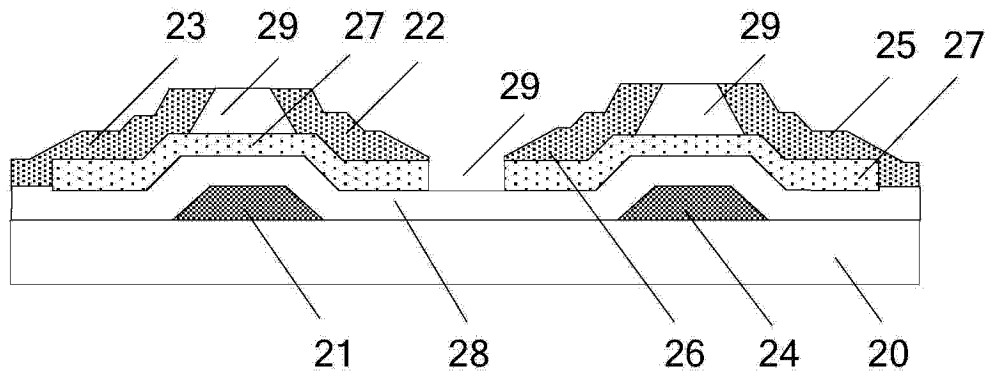


图 3A

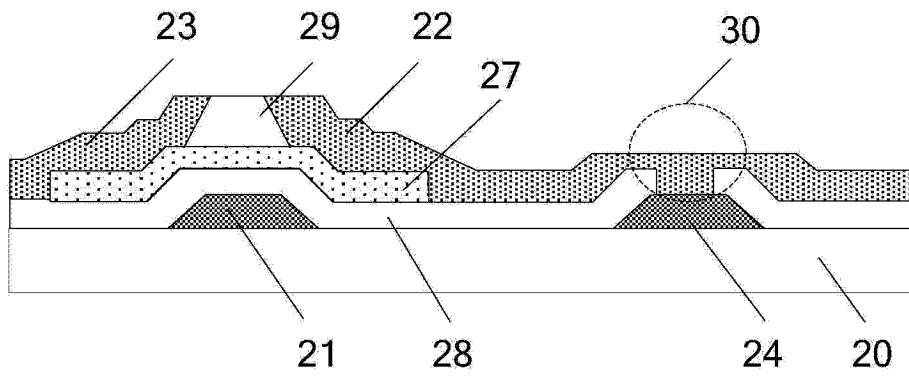


图 3B

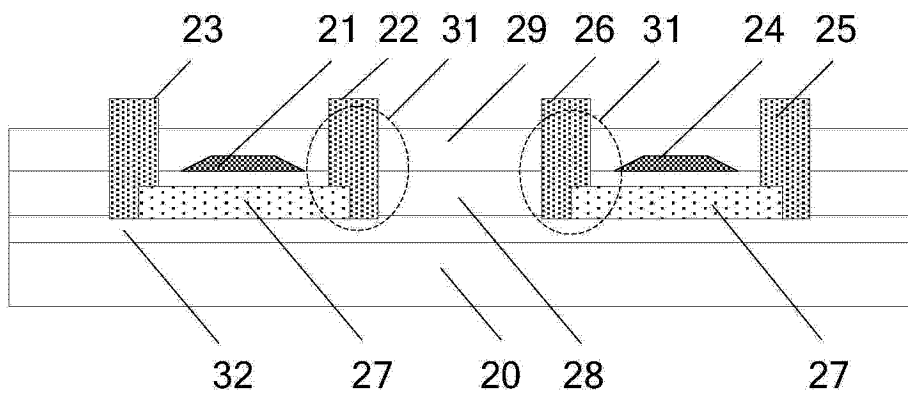


图 4A

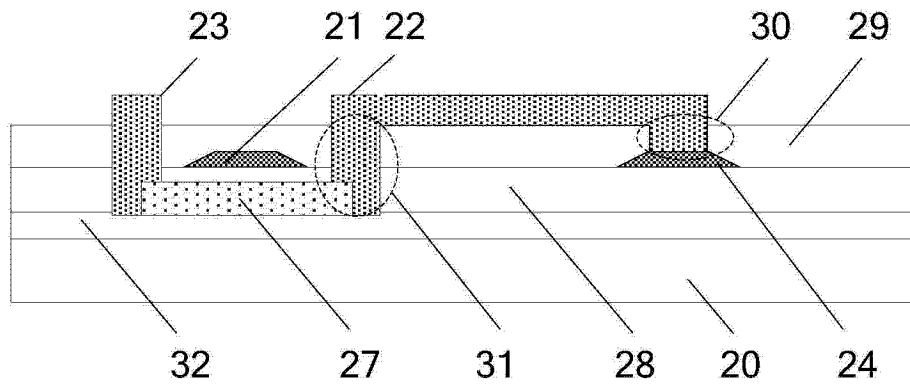


图 4B

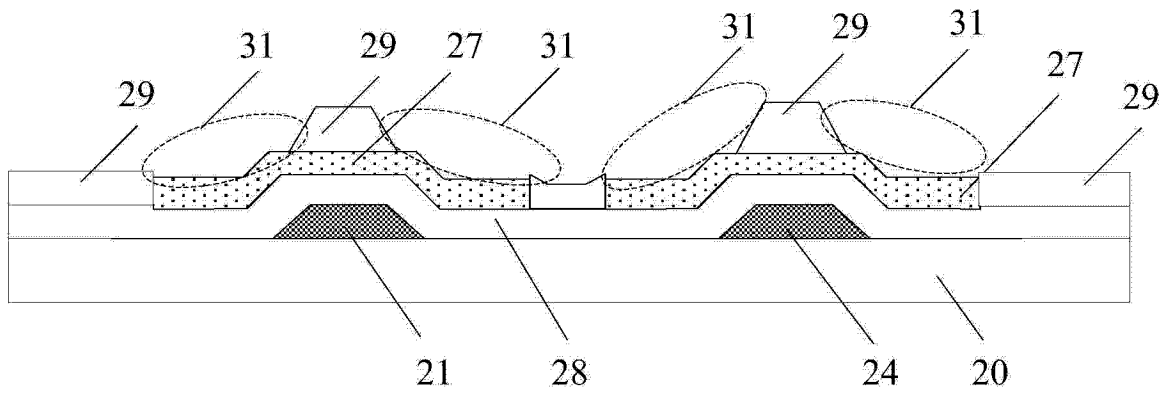


图 5