

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7646397号
(P7646397)

(45)発行日 令和7年3月17日(2025.3.17)

(24)登録日 令和7年3月7日(2025.3.7)

(51)国際特許分類		F I	
H 1 0 K	59/122 (2023.01)	H 1 0 K	59/122
H 1 0 K	59/121 (2023.01)	H 1 0 K	59/121
H 1 0 K	59/173 (2023.01)	H 1 0 K	59/173
H 1 0 K	59/35 (2023.01)	H 1 0 K	59/35 5 5 3
H 1 0 K	50/842 (2023.01)	H 1 0 K	50/842 4 2 8
請求項の数 21 (全26頁) 最終頁に続く			
(21)出願番号	特願2021-36692(P2021-36692)	(73)特許権者	512187343
(22)出願日	令和3年3月8日(2021.3.8)		三星ディスプレイ株式会社
(65)公開番号	特開2021-141067(P2021-141067 A)		S a m s u n g D i s p l a y C o . , L t d .
(43)公開日	令和3年9月16日(2021.9.16)		大韓民国京畿道龍仁市器興区三星路 1
審査請求日	令和6年1月12日(2024.1.12)		1, S a m s u n g - r o , G i h e u n g - g u , Y o n g i n - s i , G y e o n g g i - d o , R e p u b l i c o f K o r e a
(31)優先権主張番号	10-2020-0029158	(74)代理人	110002619
(32)優先日	令和2年3月9日(2020.3.9)		弁理士法人P O R T
(33)優先権主張国・地域又は機関	韓国(KR)	(72)発明者	ハン ビュングク
			大韓民国 京畿道 龍仁市 器興区 三星路 1 三星ディスプレイ株式会社内
		(72)発明者	ユ チュンギ
			最終頁に続く

(54)【発明の名称】 ディスプレイ装置

(57)【特許請求の範囲】

【請求項1】
基板上に互いに離隔して配置され、互いに異なる色を発光する、第1画素、第2画素、及び第3画素と、
前記第1画素、前記第2画素、及び前記第3画素のそれぞれに対応する開口を含んで発光領域を定義する画素定義膜と、
前記第1画素と前記第2画素との間の前記画素定義膜上に位置した第1ダム部と、
前記第2画素と前記第3画素との間の前記画素定義膜上に位置した第2ダム部と、
前記画素定義膜上に配置されるスペーサと、を備え、
前記第1画素、前記第2画素、及び前記第1ダム部は、第1方向に沿って配置され、前記第2画素、前記第3画素、及び前記第2ダム部は、前記第1方向と交差する第2方向に沿って配置され、
平面上において、前記第1ダム部及び前記第2ダム部のそれぞれは方形であり、
前記第1ダム部の長軸方向は、前記第1方向であり、
前記第2ダム部の長軸方向は、前記第2方向であり、
前記第1ダム部及び前記第2ダム部は、スペーサと同一物質を含む、ディスプレイ装置。

【請求項2】
基板上に互いに離隔して配置され、互いに異なる色を発光する、第1画素、第2画素、及び第3画素と、
前記第1画素、前記第2画素、及び前記第3画素のそれぞれに対応する開口を含んで発

光領域を定義する画素定義膜と、

前記第1画素と前記第2画素との間の前記画素定義膜上に位置した第1ダム部と、
前記第2画素と前記第3画素との間の前記画素定義膜上に位置した第2ダム部と、
前記画素定義膜上に配置されるスペーサと、を備え、

前記第1画素、前記第2画素、及び前記第1ダム部は、第1方向に沿って配置され、前記第2画素、前記第3画素、及び前記第2ダム部は、前記第1方向と交差する第2方向に沿って配置され、

前記第1ダム部及び前記第2ダム部のそれぞれは、第1距離に離隔して配置された第1サブダム及び第2サブダムを含み、

前記第1サブダムと前記第2サブダムとの間に位置するバレー (Valley) をさらに含み、

前記第1ダム部及び前記第2ダム部は、スペーサと同一物質を含む、ディスプレイ装置。

【請求項3】

基板上に互いに離隔して配置され、互いに異なる色を発光する、第1画素、第2画素、及び第3画素と、

前記第1画素、前記第2画素、及び前記第3画素のそれぞれに対応する開口を含んで発光領域を定義する画素定義膜と、

前記第1画素と前記第2画素との間の前記画素定義膜上に位置した第1ダム部と、

前記第2画素と前記第3画素との間の前記画素定義膜上に位置した第2ダム部と、を備え、

前記第1画素、前記第2画素、及び前記第1ダム部は、第1方向に沿って配置され、前記第2画素、前記第3画素、及び前記第2ダム部は、前記第1方向と交差する第2方向に沿って配置され、

前記第1ダム部の長軸方向は、前記第1方向であり、

前記第1ダム部の短軸方向は、前記第1ダム部の長軸方向と交差する方向であり、

前記第2ダム部の長軸方向は、前記第2方向であり、

前記第2ダム部の短軸方向は、前記第2ダム部の長軸方向と交差する方向であり、

前記第1ダム部は、前記第1ダム部の短軸方向に突出した突出部を含み、

前記第2ダム部は、前記第2ダム部の短軸方向に突出した突出部を含み、

前記第1ダム部の突出部は、前記第1ダム部の短軸方向に沿う1 μm 以上5 μm 以下の第3幅を有し、前記第1ダム部の長軸方向に沿う1 μm 以上5 μm 以下の第4幅を有する、ディスプレイ装置。

【請求項4】

前記第1画素と前記第2画素との最短距離は、前記第1画素と前記第3画素との最短距離よりも短い、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項5】

前記第1画素と前記第2画素との最短距離は、17 μm 未満である、請求項4に記載のディスプレイ装置。

【請求項6】

前記第1画素と前記第3画素との最短距離は、20 μm 以上25 μm 以下である、請求項4に記載のディスプレイ装置。

【請求項7】

前記第1ダム部及び前記第2ダム部は、前記画素定義膜と同一物質を含んで一体に備えられる、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項8】

前記第1ダム部及び前記第2ダム部は、前記画素定義膜と互いに異なる物質を含む、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項9】

前記第1ダム部及び前記第2ダム部は、逆テーパ状を有する、請求項1～3のいずれか一つに記載のディスプレイ装置。

10

20

30

40

50

【請求項 10】

前記第1距離は、 $1\text{ }\mu\text{m}$ 以上 $3\text{ }\mu\text{m}$ 以下である、請求項2に記載のディスプレイ装置。

【請求項 11】

前記第1ダム部および前記第2ダム部のそれぞれの前記長軸方向は、第1軸方向であって、
前記第1ダム部および前記第2ダム部は、前記第1軸方向に $8\text{ }\mu\text{m}$ 以上 $12\text{ }\mu\text{m}$ 以下の第1幅を有し、前記第1軸方向と垂直な第2軸方向に $4\text{ }\mu\text{m}$ 以上 $8\text{ }\mu\text{m}$ 以下の第2幅を有する、請求項1または3に記載のディスプレイ装置。

【請求項 12】

前記画素定義膜の前記開口と前記第1ダム部または前記第2ダム部との最短距離は、 $3\text{ }\mu\text{m}$ 以下である、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項 13】

前記第1画素は、赤色光を発光し、
前記第2画素は、緑色光を発光し、
前記第3画素は、青色光を発光する、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項 14】

前記第1画素、前記第2画素、及び前記第3画素は、それぞれ複数個備えられ、
前記複数の第1画素及び前記複数の第3画素は、第3方向に沿って交互に配置され、
前記複数の第2画素は、前記第3方向と交差する第4方向に沿って配置される、請求項13に記載のディスプレイ装置。

【請求項 15】

前記第3方向に沿う前記第1ダム部と前記第2ダム部との最短距離は、 $3\text{ }\mu\text{m}$ 以下である、請求項14に記載のディスプレイ装置。

【請求項 16】

前記第1ダム部及び前記第2ダム部は、それぞれ複数個備えられ、
前記第4方向に沿う、前記複数の第1ダム部間の最短距離及び前記複数の第2ダム部間の最短距離は、 $3\text{ }\mu\text{m}$ 以下である、請求項15に記載のディスプレイ装置。

【請求項 17】

前記第1ダム部及び前記第2ダム部の高さは、 $2\text{ }\mu\text{m}$ 以上である、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項 18】

前記第1画素は、第1色発光用であり、第1画素電極を有し、
前記第2画素は、第2色発光用であり、第2画素電極を有し、
前記第1画素に対応する開口は、第1開口であって、前記第1画素電極の中央部を露出させ、
前記第2画素に対応する開口は、第2開口であって、前記第2画素電極の中央部を露出させ、
前記第1開口と前記第2開口との最短距離は、 $17\text{ }\mu\text{m}$ 未満である、請求項1～3のいずれか一つに記載のディスプレイ装置。

【請求項 19】

前記基板上に配置される第3色発光用第3画素電極と、
前記第2画素電極と前記第3画素電極との間の前記画素定義膜上に配置される第2ダム部と、をさらに含み、
前記第3画素は、前記第3色発光用第3画素電極を有し、
前記画素定義膜は、前記第3画素電極の中央部を露出させる第3開口を有し、
前記第2開口と前記第3開口との最短距離は、 $17\text{ }\mu\text{m}$ 未満である、請求項18に記載のディスプレイ装置。

【請求項 20】

前記第1画素電極、前記第1ダム部、及び前記第2画素電極は、前記第1方向に沿って配置され、

前記第2画素電極、前記第2ダム部及び前記第3画素電極は、前記第1方向と交差する第2方向に沿って配置される、請求項19に記載のディスプレイ装置。

【請求項21】

前記画素定義膜は、前記第1ダム部および前記第2ダム部のいずれから露出する部分を有し、

前記露出する部分の前記基板からの高さは、前記第1ダム部および前記第2ダム部の前記基板からの高さとは異なる、請求項1～3のいずれか一つに記載のディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイ装置に係り、さらに詳細には、高解像度において画質が改善されたディスプレイ装置に関する。

【背景技術】

【0002】

最近、ディスプレイ装置は、その用途が多様化されている。また、ディスプレイ装置の軽量化及び薄板化によって、その使用範囲が広範囲になっている傾向にある。

【0003】

ディスプレイ装置において、有機発光ディスプレイ装置は、視野角が広く、コントラスト(contrast)に優れ、かつ応答速度が速いという長所を有しており、次世代ディスプレイ装置として脚光を浴びている。

【0004】

一般に、有機発光ディスプレイ装置は、基板上に薄膜トランジスタ及び有機発光素子を形成し、有機発光素子が自ら発光して作動する。そのような有機発光ディスプレイ装置は、携帯電話のような小型製品のディスプレイ部で使用されたり、テレビのような大型製品のディスプレイ部で使用されたりもする。

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、そのような従来のディスプレイ装置は、解像度が高くなるにつれて、画素間距離が短くなり、画素間に混色が発生するという問題点が存在した。

【0006】

本発明は、前記のような問題点を含め、多くの問題点を解決するためのものであって、高解像度において画質が改善されたディスプレイ装置を提供することを目的とする。しかし、このような課題は、例示的なものであって、これにより、本発明の範囲が限定されるものではない。

【課題を解決するための手段】

【0007】

本発明の一観点によれば、基板上に互いに離隔して配置され、互いに異なる色を発光する第1画素、第2画素、及び第3画素と、前記第1画素、前記第2画素、及び前記第3画素のそれぞれに対応する開口を含んで発光領域を定義する画素定義膜と、前記第1画素と前記第2画素との間の前記画素定義膜上に位置した第1ダム部と、前記第2画素と前記第3画素との間の前記画素定義膜上に位置した第2ダム部と、を備える、ディスプレイ装置が提供される。

【0008】

本実施例によれば、前記第1画素、前記第2画素、及び前記第1ダム部は、第1方向に沿って配置され、前記第2画素、前記第3画素、及び前記第2ダム部は、前記第1方向と交差する第2方向に沿って配置されうる。

【0009】

本実施例によれば、前記第1画素と前記第2画素との最短距離は、前記第1画素と前記第3画素との最短距離よりも短い。

10

20

30

40

50

【0010】

本実施例によれば、前記第1画素と前記第2画素との最短距離は、 $17\mu\text{m}$ 未満であってもよい。

【0011】

本実施例によれば、前記第1画素と前記第3画素との最短距離は、 $20\mu\text{m}$ 以上 $25\mu\text{m}$ 以下であってもよい。

【0012】

本実施例によれば、前記第1ダム部及び前記第2ダム部は、前記画素定義膜と同一物質を含んで一体に備えられてもよい。

【0013】

本実施例によれば、前記第1ダム部及び前記第2ダム部は、前記画素定義膜と互いに異なる物質を含んでもよい。

【0014】

本実施例によれば、前記画素定義膜上に配置されるスペーサをさらに含み、前記第1ダム部及び前記第2ダム部は、スペーサと同一物質を含んでもよい。

【0015】

本実施例によれば、前記第1ダム部及び前記第2ダム部は、逆テーパ状を有してもよい。

【0016】

本実施例によれば、前記第1ダム部及び前記第2ダム部のそれぞれは、第1距離に離隔して配置された第1サブダム及び第2サブダムを含んでもよい。

【0017】

本実施例によれば、前記第1距離は、 $1\mu\text{m}$ 以上 $3\mu\text{m}$ 以下であってもよい。

【0018】

本実施例によれば、前記第1サブダムと前記第2サブダムとの間に位置するバレー(Valley)をさらに含んでもよい。

【0019】

本実施例によれば、平面上において、前記第1ダム部及び前記第2ダム部のそれぞれは方形であり、第1軸方向に $8\mu\text{m}$ 以上 $12\mu\text{m}$ 以下の第1幅を有し、前記第1軸と垂直な第2軸方向に $4\mu\text{m}$ 以上 $8\mu\text{m}$ 以下の第2幅を有してもよい。

【0020】

本実施例によれば、前記画素定義膜の前記開口と前記第1ダム部または前記第2ダム部との最短距離は、 $3\mu\text{m}$ 以下であってもよい。

【0021】

本実施例によれば、前記第1画素は、赤色光を発光し、前記第2画素は、緑光を発光し、前記第3画素は、青色光を発光することができる。

【0022】

本実施例によれば、前記第1画素、前記第2画素、及び前記第3画素は、それぞれ複数個備えられ、前記複数の第1画素及び前記複数の第2画素は、第3方向に沿って交互に配置され、前記複数の第2画素は、前記第3方向と交差する第4方向に沿って配置されうる。

【0023】

本実施例によれば、前記第3方向に沿う前記第1ダム部と前記第2ダム部との最短距離は、 $3\mu\text{m}$ 以下であってもよい。

【0024】

本実施例によれば、前記第1ダム部及び前記第2ダム部は、それぞれ複数個備えられ、前記第4方向に沿う、前記複数の第1ダム部間の最短距離及び前記複数の第2ダム部間の最短距離は、 $3\mu\text{m}$ 以下であってもよい。

【0025】

本実施例によれば、前記第1ダム部及び前記第2ダム部の高さは、 $2\mu\text{m}$ 以上であってもよい。

【0026】

10

20

30

40

50

本実施例によれば、平面上において、前記第1ダム部及び前記第2ダム部のそれぞれは、短軸方向に突出した突出部を含んでもよい。

【0027】

本実施例によれば、前記突出部は、前記短軸方向に沿う1 μm 以上5 μm 以下の第3幅を有し、長軸方向に沿う1 μm 以上5 μm 以下の第4幅を有してもよい。

【0028】

本発明の他の観点によれば、基板上に互いに離隔して配置される第1色発光用第1画素電極及び第2色発光用第2画素電極と、前記第1画素電極及び前記第2画素電極のそれぞれの中央部を露出させる第1開口及び第2開口を備え、前記第1開口及び前記第2開口によって発光領域を定義する画素定義膜と、前記第1画素電極と前記第2画素電極との間の前記画素定義膜上に配置される第1ダム部と、を備え、前記第1開口と前記第2開口との最短距離は、17 μm 未満であるディスプレイ装置が提供される。

【0029】

本実施例によれば、前記基板上に配置される第3色発光用第3画素電極と、前記第2画素電極と前記第3画素電極との間の前記画素定義膜上に配置される第2ダム部と、をさらに含み、前記画素定義膜は、前記第3画素電極の中央部を露出させる第3開口を有し、前記第2開口と前記第3開口との最短距離は、17 μm 未満であってもよい。

【0030】

本実施例によれば、前記第1画素電極、前記第1ダム部及び前記第2画素電極は、第1方向に沿って配置され、前記第2画素電極、前記第2ダム部、及び前記第3画素電極は、前記第1方向と交差する第2方向に沿って配置されうる。

【0031】

前述したところ以外の他の側面、特徴、利点は、以下の発明を実施するための具体的な内容、請求範囲及び図面から明確になるであろう。

【発明の効果】

【0032】

前述したようになされた本発明の一実施例によれば、高解像度において画質が改善されたディスプレイ装置を具現することができる。もちろん、そのような効果によって本発明の範囲が限定されるものではない。

【図面の簡単な説明】

【0033】

【図1】本発明の一実施例によるディスプレイ装置を概略的に示す斜視図である。

【図2】本発明の一実施例によるディスプレイパネルを概略的に示す平面図である。

【図3A】本発明の一実施例によるディスプレイ装置に含まれる画素の等価回路図である。

【図3B】本発明の一実施例によるディスプレイ装置に含まれる画素の等価回路図である。

【図4A】本発明の一実施例によるディスプレイ装置の一画素の概略的な断面図である。

【図4B】本発明の一実施例によるディスプレイ装置の一画素の概略的な断面図である。

【図5】本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す平面図である。

【図6】図5のA1-A1'線に沿って見た概略的な断面図である。

【図7】図5の変形例である。

【図8】本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す平面図である。

【図9】図8のA2-A2'線に沿って見た概略的な断面図である。

【図10】図9の変形例である。

【図11】図5の変形例である。

【図12】図5の変形例である。

【図13】本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す断面図である。

【図14】本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す断

10

20

30

40

50

面図である。

【図 15】本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す平面図である。

【発明を実施するための形態】

【0034】

本発明は、多様な置換えを加えて様々な実施例を有することができる場所、特定の実施例を図面に例示し、詳細な説明によって詳細に説明する。本発明の効果及び特徴、そして、それらを達成する方法は、図面と共に詳細に後述されている実施例を参照すれば、明確になるであろう。しかし、本発明は、後述する実施例に限定されるものではなく、多様な形態によっても具現される。

【0035】

以下、添付された図面を参照して本発明の実施例を詳細に説明し、図面を参照して説明するとき、同一であるか、対応する構成要素は、同一である図面符号を付し、それらについての重複説明は省略する。

【0036】

以下の実施例において、第 1、第 2 などの用語は、限定的な意味ではなく、1 つの構成要素を、他の構成要素と区別する目的として使用された。

【0037】

以下の実施例において、単数表現は、文脈上、明白に異なって意味しない限り、複数の表現を含む。

【0038】

以下の実施例において、「含む。」または「有する。」などの用語は、明細書上に記載された特徴、または構成要素が存在することを意味するものであり、1 つ以上の他の特徴、または構成要素が付け加えられる可能性を予め排除するものではない。

【0039】

以下の実施例において、膜、領域、構成要素などの部分が他の部分上に、または上部にあるとすると、他の部分の直上にある場合だけではなく、その中間に他の膜、領域、構成要素などが介在されている場合も含む。

【0040】

以下の実施例において、膜、領域、構成要素などが接続されたとすると、膜、領域、構成要素が直接接続された場合、または／及び膜、領域、構成要素中間に他の膜、領域、構成要素が介在されて間接的に接続された場合も含む。例えば、本明細書で膜、領域、構成要素などが電氣的に接続されたとすると、膜、領域、構成要素などが直接電氣的に接続された場合、及び／またはその中間に他の膜、領域、構成要素などが介在されて間接的に電氣的接続された場合を示す。

【0041】

図面において、説明の便宜上、構成要素がその大きさが誇張または縮小されてもいる。例えば、図面に示された各構成の大きさ及び厚さは、説明の便宜上、任意に示したものであって、本発明が必ずしも図示されたところに限定されない。

【0042】

ある実施例が異なって具現可能な場合に、特定の工程順序は、説明順序とは異なって行われてもよい。例えば、連続して説明される 2 工程が、実質的に同時に行われてもよく、説明順序とは逆順にも進められる。

【0043】

本明細書において、「A 及び／または B」は、A であるか、B であるか、A と B である場合を示す。そして、「A 及び B のうち、少なくとも 1 つ」は、A であるか、B であるか、A と B である場合を示す。

【0044】

x 軸、y 軸、及び z 軸は、直交座標系上の 3 軸に限定されず、それを含む広い意味として解釈されてもよい。例えば、x 軸、y 軸、及び z 軸は、互いに直交してもよいが、互い

10

20

30

40

50

に直交しない互いに異なる方向を指称してもよい。

【0045】

図1は、本発明の一実施例によるディスプレイ装置1を概略的に示す斜視図である。

【0046】

図1を参照すれば、ディスプレイ装置1は、イメージを具現する表示領域DAとイメージを具現しない非表示領域である周辺領域PAを含む。ディスプレイ装置1は、表示領域DAに配置された画素Pからの放出光を用いて外部にイメージを提供することができる。

【0047】

図1では、表示領域DAが方形であるディスプレイ装置1を図示しているが、本発明は、それに限定されない。表示領域DAの形状は、円形、楕円形、または三角形や五角形のような多角形であってもよい。また、図1のディスプレイ装置1は、フラット(flat)状の平板ディスプレイ装置を図示するが、ディスプレイ装置1は、フレキシブル、ベンダブル、ホルダブル、ローラブル(flexible、bendable、foldable、rollable)ディスプレイ装置など多様な形態に具現されるということ言うまでもない。ディスプレイ装置1がフレキシブル、ベンダブル、ホルダブルに具現される場合、表示領域DAの一部または全体がフレキシブル、ベンダブル、ホルダブルにも具現される。

【0048】

図示されていないが、ディスプレイ装置1は、ディスプレイパネル10(図2)の一側に位置したコンポーネント(component)(図示せず)を含んでもよい。コンポーネントは、光や音響を用いる電子要素であってもよい。例えば、電子要素は、赤外線センサーのように光を受光して用いるセンサー、光を受光してイメージを撮像するカメラ、光や音響を出力し、感知して距離を測定するか、指紋などを認識するセンサー、光を出力する小型ランプであるか、音を出力するスピーカなどであってもよい。

【0049】

以下では、本発明の一実施例によるディスプレイ装置1として、有機発光ディスプレイ装置を例として説明するが、本発明のディスプレイ装置は、それに制限されない。他の実施例として、本発明のディスプレイ装置1は、無機発光ディスプレイ装置(Inorganic Light Emitting Displayまたは無機ELディスプレイ装置)であるか、量子点発光ディスプレイ装置(Quantumdot Light Emitting Display)のようなディスプレイ装置であってもよい。例えば、ディスプレイ装置1に備えられた表示要素の発光層は、有機物を含んだり、無機物を含んだり、量子点を含んだり、有機物と量子点を含んだり、無機物と量子点を含んだりもする。

【0050】

図2は、本発明の一実施例によるディスプレイパネル10を概略的に示す平面図である。

【0051】

図2を参照すれば、ディスプレイ装置1は、基板100の表示領域DAに配置された画素Pを含む。画素Pは、有機発光ダイオードOLEDのような表示要素を含んでもよい。画素Pは、複数個備えられ、有機発光ダイオードOLEDを通じて、例えば、赤色、緑色、青色または白色の光を放出することができる。本実施例において、画素Pは、実質的に副画素を意味し、表示領域DAから画素Pは、少なくとも1つ以上グルーピング(grouping)されて一単位画素を構成することができる。

【0052】

表示領域DAは、薄膜封止層300を通じてカバー(cover)されて外気または、水分などから保護されうる。薄膜封止層300は、表示領域DAの全面に対応するように一体に備えられ、周辺領域PA上にも一部配置されうる。薄膜封止層300は、後述する第1スキャン駆動回路120、第2スキャン駆動回路130、データ駆動回路150、第1電源供給配線160及び第2電源供給配線170の一部または全部を覆うように備えられてもよい。有機発光ダイオードOLEDは、水分及び酸素など外部要因に脆弱な特性を有するところ、薄膜封止層300を通じて有機発光ダイオードOLEDを密封することで、ディスプレイパネル10の信頼性を向上させうる。ディスプレイパネル10が後述する封止基

10

20

30

40

50

板の代わりに、薄膜封止層 300 を備える場合、ディスプレイパネル 10 の厚さを減少させると共に、可撓性(flexibility)を向上させうる。

【0053】

選択的实施例において、薄膜封止層 300 の代わりに、基板 100 上部に封止基板（図示せず）が備えられてもよい。封止基板は、基板 100 上に形成された構成要素を挟んで基板 100 と対向して配置されうる。封止基板は、周辺領域 PA 上に位置したシーラント(sealant)（図示せず）を通じて基板 100 と密着し、表示領域 DA を外部から密封して有機発光ダイオード OLED のような表示要素が外気及び水分に露出されることを防止することができる。

【0054】

画素 P は、周辺領域 PA に配置された外郭回路と電氣的に接続される。周辺領域 Pa には、第 1 スキャン駆動回路 120、第 2 スキャン駆動回路 130、端子 140、データ駆動回路 150、第 1 電源供給配線 160、及び第 2 電源供給配線 170 が配置されうる。

【0055】

第 1 スキャン駆動回路 120 は、スキャンライン SL を通じて各画素 SP にスキャン信号を提供することができる。第 1 スキャン駆動回路 120 の一側には、発光制御駆動回路 122 が位置する。発光制御駆動回路 122 は、発光制御線 EL を通じて各画素に発光制御信号を提供することができる。第 2 スキャン駆動回路 130 は、表示領域 DA を挟んで第 1 スキャン駆動回路 120 と並んで配置されてもよい。表示領域 DA に配置された画素 P のうち、一部は、第 1 スキャン駆動回路 120 と電氣的に接続され、残りは、第 2 スキャン駆動回路 130 に接続される。他の実施例において、第 2 スキャン駆動回路 130 は省略されてもよい。

【0056】

端子 140 は、基板 100 の一側に配置されてもよい。端子 140 は、絶縁層によって覆われず、露出されて印刷回路基板 PCB と電氣的に接続される。印刷回路基板 PCB の端子 PCB-P は、ディスプレイパネル 10 の端子 140 と電氣的に接続される。印刷回路基板 PCB は、制御部（図示せず）の信号または電源をディスプレイパネル 10 に伝達する。

【0057】

制御部で生成された制御信号は、印刷回路基板 PCB を通じて第 1 及び第 2 スキャン駆動回路 120、130 にそれぞれ伝達されうる。制御部は、第 1 及び第 2 電源伝達 161、171 を通じて第 1 及び第 2 電源供給配線 160、170 にそれぞれ第 1 及び第 2 電源電圧 ELVDD、ELVSS を提供することができる。第 1 電源電圧 ELVDD は、第 1 電源供給配線 160 と接続された駆動電圧ライン PL を通じて各画素 P の画素回路に提供され、第 2 電源電圧 ELVSS は、第 2 電源供給配線 170 と接続された各画素 P の対向電極に提供されうる。

【0058】

データ駆動回路 150 は、データライン DL に電氣的に接続される。データ駆動回路 150 のデータ信号は、端子 140 に接続された信号送信配線 151 及び信号送信配線 151 と接続されたデータライン DL を通じて各画素 P に提供されうる。図 2 は、データ駆動回路 150 が印刷回路基板 PCB に配置されたところを図示するが、他の実施例において、データ駆動回路 150 は、基板 100 上に配置されてもよい。例えば、データ駆動回路 150 は、端子 140 と第 1 電源供給配線 160 との間に配置されてもよい。

【0059】

第 1 電源供給配線 160 は、表示領域 DA を挟んで x 方向に沿って平行に延びた第 1 サブ配線 162 及び第 2 サブ配線 163 を含んでもよい。第 2 電源供給配線 170 は、一側が開放されたループ状であり、表示領域 DA を部分的に取り囲んでいる。

【0060】

図 3 A 及び図 3 B は、本発明の一実施例によるディスプレイ装置に含まれる画素の等価回路図である。

10

20

30

40

50

【0061】

図3Aを参照すれば、各画素Pは、駆動電圧ラインPL、スキャンラインSL及びデータラインDLに接続された画素回路PC及び画素回路PCに接続された有機発光ダイオードOLEDを含む。

【0062】

画素回路PCは、駆動薄膜トランジスタTd、スイッチング薄膜トランジスタTs及びストレージキャパシタCstを含む。スイッチング薄膜トランジスタTsは、スキャンラインSL及びデータラインDLに接続され、スキャンラインSLを介して入力されるスキャン信号SnによってデータラインDLを介して入力されたデータ信号Dmを駆動薄膜トランジスタTdに伝達する。

10

【0063】

ストレージキャパシタCstは、スイッチング薄膜トランジスタTs及び駆動電圧ラインPLに接続され、スイッチング薄膜トランジスタTsから伝達された電圧と駆動電圧ラインPLに供給される駆動電圧、すなわち、第1電源電圧ELVDDの差に該当する電圧を保存する。

【0064】

駆動薄膜トランジスタTdは、駆動電圧ラインPLとストレージキャパシタCstに接続され、ストレージキャパシタCstに保存された電圧値に対応して駆動電圧ラインPLから有機発光ダイオードOLEDを流れる駆動電流を制御することができる。有機発光ダイオードOLEDは、駆動電流によって所定の輝度を有する光を放出することができる。

20

【0065】

図3Aでは、画素回路PCが2個の薄膜トランジスタ及び1個のストレージキャパシタを含む場合を説明したが、本発明は、それに限定されない。他の実施例において、画素回路PCは、図3Bのように7個の薄膜トランジスタ及び1個のストレージキャパシタを含んでもよい。他の実施例において、画素回路PCは、2個以上のストレージキャパシタを含んでもよい。

【0066】

図3Bを参照すれば、画素Pは、画素回路PC及び画素回路PCに接続された有機発光ダイオードOLEDを含む。画素回路PCは、複数の薄膜トランジスタT1～T7及びストレージキャパシタCstを含んでもよい。薄膜トランジスタT1～T7及びストレージキャパシタは、信号ラインSL、SL-1、EL、DL、初期化電圧ラインVL及び駆動電圧ラインPLに接続されうる。

30

【0067】

図3Bでは、各画素Pが信号ラインSL、SL-1、EL、DL、初期化電圧ラインVL及び駆動電圧ラインPLに接続されているところを図示しているが、本発明は、それに限定されない。他の実施例として、信号ラインSL、SL-1、EL、DLのうち、少なくともいずれか1本、初期化電圧ラインVLと駆動電圧ラインPLなどは、隣接する画素で共有されうる。

【0068】

複数の薄膜トランジスタT1～T7は、駆動薄膜トランジスタ(driving TFT, T1)、スイッチング薄膜トランジスタ(switching TFT, T2)、補償薄膜トランジスタT3、第1初期化薄膜トランジスタT4、動作制御薄膜トランジスタT5、発光制御薄膜トランジスタT6及び第2初期化薄膜トランジスタT7を含んでもよい。

40

【0069】

信号ラインは、スキャン信号Snを駆動薄膜トランジスタT1と補償薄膜トランジスタT3に伝達するスキャンラインSL、第1初期化薄膜トランジスタT4と第2初期化薄膜トランジスタT7に以前スキャン信号Sn-1を伝達する以前スキャンラインSL-1、動作制御薄膜トランジスタT5及び発光制御薄膜トランジスタT6に発光制御信号Enを伝達する発光制御ラインEL、スキャンラインSLと交差し、データ信号Dmを伝達するデータラインDLを含む。

50

【0070】

駆動電圧ラインPLは、駆動薄膜トランジスタT1に駆動電圧ELVDDを伝達し、初期化電圧ラインVLは、駆動薄膜トランジスタT1及び画素電極を初期化する初期化電圧Vintを伝達する。

【0071】

駆動薄膜トランジスタT1の駆動ゲート電極G1は、ストレージキャパシタCstの第1ストレージ蓄電板Cst1に接続されている。駆動薄膜トランジスタT1の駆動ソース電極S1は、動作制御薄膜トランジスタT5を経て駆動電圧ラインPLに接続されている。駆動薄膜トランジスタT1の駆動ドレイン電極D1は、発光制御薄膜トランジスタT6を経て有機発光ダイオードOLEDの画素電極と電氣的に接続されている。駆動薄膜トランジスタT1は、スイッチング薄膜トランジスタT2のスイッチング動作によってデータ信号Dmを伝達されて有機発光ダイオードOLEDに駆動電流IOLEDを供給する。

10

【0072】

スイッチング薄膜トランジスタT2のスイッチングゲート電極G2は、スキャンラインSLに接続されている。スイッチング薄膜トランジスタT2のスイッチングソース電極S2は、データラインDLに接続されている。スイッチング薄膜トランジスタT2のスイッチングドレイン電極D2は、駆動薄膜トランジスタT1の駆動ソース電極S1に接続されており、かつ動作制御薄膜トランジスタT5を経て下部駆動電圧ラインPLに接続されている。スイッチング薄膜トランジスタT2は、スキャンラインSLを介して伝達されたスキャン信号Snによってターンオンされ、データラインDLに伝達されたデータ信号Dmを駆動薄膜トランジスタT1の駆動ソース電極S1に伝達するスイッチング動作を行う。

20

【0073】

補償薄膜トランジスタT3の補償ゲート電極G3は、スキャンラインSLに接続されている。補償薄膜トランジスタT3の補償ソース電極S3は、駆動薄膜トランジスタT1の駆動ドレイン電極D1に接続されており、かつ発光制御薄膜トランジスタT6を経て有機発光ダイオードOLEDの画素電極と接続されている。補償薄膜トランジスタT3の補償ドレイン電極D3は、ストレージキャパシタCstの第1ストレージ蓄電板Cst1、第1初期化薄膜トランジスタT4の第1初期化ドレイン電極D4及び駆動薄膜トランジスタT1の駆動ゲート電極G1に接続されている。補償薄膜トランジスタT3は、スキャンラインSLを介して伝達されたスキャン信号Snによってターンオンされ、駆動薄膜トランジスタT1の駆動ゲート電極G1と駆動ドレイン電極D1とを電氣的に接続して駆動薄膜トランジスタT1をダイオード接続(Diode connection)させる。

30

【0074】

第1初期化薄膜トランジスタT4の第1初期化ゲート電極G4は、以前スキャンラインSL-1に接続されている。第1初期化薄膜トランジスタT4の第1初期化ソース電極S4は、第2初期化薄膜トランジスタT7の第2初期化ドレイン電極D7と初期化電圧ラインVLに接続されている。第1初期化薄膜トランジスタT4の第1初期化ドレイン電極D4は、ストレージキャパシタCstの第1ストレージ蓄電板Cst1、補償薄膜トランジスタT3の補償ドレイン電極D3及び駆動薄膜トランジスタT1の駆動ゲート電極G1に接続されている。第1初期化薄膜トランジスタT4は、以前スキャンラインSL-1を介して伝達された以前スキャン信号Sn-1によってターンオンされ、初期化電圧Vintを駆動薄膜トランジスタT1の駆動ゲート電極G1に伝達して駆動薄膜トランジスタT1の駆動ゲート電極G1の電圧を初期化させる初期化動作を行う。

40

【0075】

動作制御薄膜トランジスタT5の動作制御ゲート電極G5は、発光制御ラインELに接続されている。動作制御薄膜トランジスタT5の動作制御ソース電極S5は、下部駆動電圧ラインPLと接続されている。動作制御薄膜トランジスタT5の動作制御ドレイン電極D5は、駆動薄膜トランジスタT1の駆動ソース電極S1及びスイッチング薄膜トランジスタT2のスイッチングドレイン電極D2と接続されている。

【0076】

50

発光制御薄膜トランジスタT6の発光制御ゲート電極G6は、発光制御ラインELに接続されている。発光制御薄膜トランジスタT6の発光制御ソース電極S6は、駆動薄膜トランジスタT1の駆動ドレイン電極D1及び補償薄膜トランジスタT3の補償ソース電極S3に接続されている。発光制御薄膜トランジスタT6の発光制御ドレイン電極D6は、第2初期化薄膜トランジスタT7の第2初期化ソース電極S7及び有機発光ダイオードOLEDの画素電極に電氣的に接続されている。

【0077】

動作制御薄膜トランジスタT5及び発光制御薄膜トランジスタT6は、発光制御ラインELを介して伝達された発光制御信号Enによって同時にターンオンされ、駆動電圧ELVDDが有機発光ダイオードOLEDに伝達され、有機発光ダイオードOLEDに駆動電流IOLEDが流れるようにする。

【0078】

第2初期化薄膜トランジスタT7の第2初期化ゲート電極G7は、以前スキャンラインSL-1に接続されている。第2初期化薄膜トランジスタT7の第2初期化ソース電極S7は、発光制御薄膜トランジスタT6の発光制御ドレイン電極D6及び有機発光ダイオードOLEDの画素電極に接続されている。第2初期化薄膜トランジスタT7の第2初期化ドレイン電極D7は、第1初期化薄膜トランジスタT4の第1初期化ソース電極S4及び初期化電圧ラインVLに接続されている。第2初期化薄膜トランジスタT7は、以前スキャンラインSL-1を介して伝達された以前スキャン信号Sn-1によってターンオンされ、有機発光ダイオードOLEDの画素電極を初期化させる。

【0079】

図3Bでは、初期化薄膜トランジスタT4と第2初期化薄膜トランジスタT7とが以前スキャンラインSL-1に接続された場合を図示しているが、本発明は、それに限定されない。他の実施例として、初期化薄膜トランジスタT4は、以前スキャンラインSL-1に接続されて以前スキャン信号Sn-1によって駆動し、第2初期化薄膜トランジスタT7は、別途の信号ライン（例えば、以後スキャンライン）に接続され、前記信号ラインに伝達される信号によって駆動されうる。

【0080】

ストレージキャパシタCstの第2ストレージ蓄電板Cst2は、駆動電圧ラインPLに接続されている。有機発光ダイオードOLEDの対向電極は、共通電圧ELVSSに接続されている。これにより、有機発光ダイオードOLEDは、駆動薄膜トランジスタT1から駆動電流IOLEDを伝達されて発光することで、画像を表示することができる。

【0081】

図3Bでは、補償薄膜トランジスタT3と初期化薄膜トランジスタT4がデュアルゲート電極を有すると図示しているが、補償薄膜トランジスタT3と初期化薄膜トランジスタT4は、1つのゲート電極を有することができる。

【0082】

図4A及び図4Bは、本発明の一実施例によるディスプレイ装置の画素の概略的な断面図である。

【0083】

まず、図4Aを参照すれば、表示領域DAに位置した画素Pは、画素回路PCを含み、画素回路PCは、薄膜トランジスタTFT及びストレージキャパシタCstを含む。図4Aの薄膜トランジスタTFTは、図3Aの薄膜トランジスタTd、Tsのうちの1つであってもよく、例えば、駆動薄膜トランジスタTdであってもよい。

【0084】

画素回路層110は、基板100上に順次に位置するバッファ層101、ゲート絶縁層103、第1層間絶縁層107及び平坦化層109を含んでもよい。

【0085】

バッファ層101は、不純物の浸透を防止するため、基板100上に配置され、ゲート絶縁層103は、薄膜トランジスタTFTの半導体層211とゲート電極213との間に

10

20

30

40

50

介在されうる。第1層間絶縁層107は、薄膜トランジスタTFTのゲート電極213とソース電極215s及びドレイン電極215dとの間に介在される共に、ストレージキャパシタCstの下部電極217と上部電極219との間に介在されて誘電体として機能しうる。

【0086】

バッファ層101、ゲート絶縁層103、第1層間絶縁層107はいずれも絶縁性無機物によって形成される。例えば、バッファ層101、ゲート絶縁層103、及び第1層間絶縁層107は、それぞれシリコン窒化物、シリコン酸化物、及び／またはシリコン酸窒化物によって形成されうる。

【0087】

図4Aでは、画素回路PCの薄膜トランジスタTFTがトップゲートタイプである場合を説明したが、本発明は、それに制限されない。他の実施例において、薄膜トランジスタTFTは、ボトムゲートタイプであってもよい。

【0088】

また、図4では、ストレージキャパシタCstの下部電極217と上部電極219がそれぞれゲート電極213とソース電極215s及びドレイン電極215dと同一物質を含むように同一層に位置する場合を説明したが、本発明は、それに制限されず、多様に変更可能である。

【0089】

有機発光ダイオードOLEDは、コンタクトホールを有する平坦化層109を挟んで画素回路PCと電気的に接続された画素電極210、画素電極210と対向する対向電極230及びそれらの間に介在される中間層220を含む。一実施例において、平坦化層109は、絶縁性有機物によっても形成される。

【0090】

画素電極210は、画素定義膜240に備えられた開口OPを通じて露出され、画素電極210の縁部は、絶縁性有機物によって形成された画素定義膜240によってカバーされうる。一実施例として、画素電極210は、銀(Ag)、マグネシウム(Mg)、アルミニウム(Al)、白金(Pt)、パラジウム(Pd)、金(Au)、ニッケル(Ni)、ネオジム(Nd)、イリジウム(Ir)、クロム(Cr)またはそれらの化合物を含んでもよい。

【0091】

対向電極230は、一体に形成されて表示領域DAを全体としてカバーすることができる。一実施例として、対向電極230は、銀(Ag)とマグネシウム(Mg)とを含む薄膜金属層、または酸化インジウムスズ(ITO; indium tin oxide)、酸化インジウム亜鉛(IZO; indium zinc oxide)、酸化亜鉛(ZnO; zinc oxide)、酸化インジウム(In₂O₃ indium oxide)、酸化インジウムガリウム(IGO; indium gallium oxide)、またはアルミニウム酸化亜鉛(AZO; aluminum zinc oxide)のような透光性導電層(TCO、transparent conductive oxide)であってもよい。

【0092】

中間層220は、赤色、緑色及び青色の光を放出する蛍光またはリン光物質を含む有機物によって形成され、表示領域DAのうち、画素Pに対応してパターニングされうる。

【0093】

本実施例において、中間層220は、発光層223を含んでもよい。発光層223の上／下部には、発光層223を挟んで発光層223と画素電極210との間に介在される第1機能層221及び中間層220と対向電極230との間に介在される第2機能層222のうち、少なくともいずれか1つの機能層を含んでもよい。第1機能層221と第2機能層222は、画素電極210上にパターニングされて形成される発光層223とは異なって、表示領域DAの全面にわたって形成される共通層であってもよい。

【0094】

第1機能層221は、例えば、正孔注入層(HIL: Hole Injection Layer)及び正孔輸送

10

20

30

40

50

層(HTL: Hole Transport Layer)のうち、少なくともいずれか1つを含んでもよい。正孔注入層は、アノードから正孔を容易に放出させ、正孔輸送層は、正孔注入層の正孔を発光層まで伝達させる。第2機能層222は、電子輸送層(ETL: Electron Transport Layer)及び電子注入層(EIL: Electron Injection Layer)のうち、少なくともいずれか1つを含んでもよい。電子注入層は、カソードから電子を容易に放出させ、電子輸送層は、電子注入層の電子を発光層まで伝達させる。

【0095】

有機発光ダイオードOLED上には、薄膜封止層300が配置される。図4Aでは、薄膜封止層300が表示領域DA上に位置したところを図示しているが、薄膜封止層300は、図2のように周辺領域PA上にも一部配置されうる。

10

【0096】

薄膜封止層300は、第1及び第2無機封止層310、330と有機封止層320を含む。例えば、薄膜封止層300は、第1無機封止層310、有機封止層320、及び第2無機封止層330が順次に積層されて形成されうる。第1及び第2無機封止層310、330は、シリコン窒化物、アルミニウム窒化物、ジルコニウム窒化物、チタン窒化物、ハフニウム窒化物、タンタル窒化物、シリコン酸化物、アルミニウム酸化物、チタン酸化物、錫酸化物、セリウム酸化物、及びシリコン酸窒化物のうち、少なくともいずれか1つの物質を含んでもよい。第1及び第2無機封止層310、330は、例えば、化学気相蒸着(CVD)工程によっても形成される。

【0097】

20

有機封止層320は、アクリル系樹脂、メタクリル系樹脂、ポリイソプレン、ビニル系樹脂、エポキシ系樹脂、ウレタン系樹脂、セルロース系樹脂及びペリレン系樹脂からなる群から選択された1つ以上の物質を含んでもよい。一実施例として、有機封止層320は、HMDSO(hexamethyldisiloxane)またはTEOS(tetraethyl orthosilicate)のような物質を原料ガスとして使用した原子層蒸着(ALD: Atomic Layer Deposition)工程によって形成されうる。さらに他の実施例において、有機封止層320は、液状のモノマーを蒸着した後、熱や紫外線のような光を用いて硬化させることで形成されうる。

【0098】

本実施例では、薄膜封止層300が2つの第1及び第2無機封止層310、330及び1つの有機封止層320を備える場合を説明したが、無機封止層と有機封止層の積層順序及び個数は、その限りではない。

30

【0099】

一方、図4Bの画素回路PCは、図4Aの画素回路PC構造とは相違する。その他の構成は、図4Aと同一であるところ、以下では、画素回路構造の相違点を中心に説明する。

【0100】

図4Bを参照すれば、表示領域DAに位置した画素P'は、画素回路PC'を含み、画素回路PC'は、薄膜トランジスタTFT'及びストレージキャパシタCst'を含む。図4Bの薄膜トランジスタTFT'は、図3Bの薄膜トランジスタT1~T7のうち、1つであってもよく、例えば、駆動薄膜トランジスタT1であってもよい。

【0101】

40

画素回路PC'は、薄膜トランジスタTFT'及びストレージキャパシタCst'を含む。画素回路層110'は、基板100上に順次に位置するバッファ層101'、ゲート絶縁層103'、誘電体絶縁層105'、第2層間絶縁層107'、及び平坦化層109'を含んでもよい。

【0102】

バッファ層101'は、不純物の浸透を防止するために、基板100上に配置される。ゲート絶縁層103'は、薄膜トランジスタTFT'の半導体層211'とゲート電極213'との間に介在される。誘電体絶縁層105'は、ストレージキャパシタCst'の下部電極217'と上部電極219'との間に介在される。第2層間絶縁層107'は、薄膜トランジスタTFT'のゲート電極213'とソース電極215s'及びドレイン電極215d'との間に

50

介在される。

【0103】

バッファ層101'、ゲート絶縁層103'、誘電体絶縁層105'、層間絶縁層107'及び平坦化層109'はいずれも絶縁性無機物によって形成される。例えば、バッファ層101'、ゲート絶縁層103'、誘電体絶縁層105'、層間絶縁層107'、及び平坦化層109'は、それぞれシリコン窒化物、シリコン酸化物、及び／またはシリコン酸窒化物によっても形成される。

【0104】

図4Bでは、薄膜トランジスタTFT'とストレージキャパシタCst'とが重畳するように配置され、薄膜トランジスタTFT'のゲート電極213'がストレージキャパシタCst'の下部電極217'である場合を図示しているが、本発明は、それに限定されるものではない。

10

【0105】

図5は、本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す平面図であり、図6は、図5のA1-A1'線に沿って見た概略的な断面図である。

【0106】

図5を参照すれば、表示領域DAには、複数の画素P1、P2、P3が配置されうる。複数の画素P1、P2、P3は、第1画素P1、第2画素P2及び第3画素P3を含んでもよい。図5では、複数の画素P1、P2、P3がダイヤモンドペンタイル型(pentile type)として配置された構成を図示しているが、本発明が必ずしもそれに限定されるものではない。複数の画素P1、P2、P3は、例えば、ストライプ型(stripe type)または一般ペンタイル型によっても配置される。

20

【0107】

第1画素P1、第2画素P2、及び第3画素P3は、それぞれ複数個備えられ、互いに異なる色を発光することができる。一実施例において、第1画素P1は、赤色光を発光し、第2画素P2は、緑光を発光し、第3画素P3は、青色光を発光することができる。一実施例において、赤色光を発光する第1画素P1の発光領域及び青色光を発光する第3画素P3の発光領域は、緑光を発光する第2画素P2の発光領域よりも大きくなる。

【0108】

図6を参照すれば、第1画素P1、第2画素P2、及び第3画素P3のそれぞれは、基板100上に配置された画素回路PCに接続され、それぞれが第1ないし第3画素電極210R、210G、210Bを含んでもよい。第1ないし第3画素電極210R、210G、210B上には、それぞれ第1ないし第3中間層220R、220G、220Bが配置されうる。詳細には、第1ないし第3画素電極210R、210G、210B上には、共通層としての第1機能層221及び第2機能層222が配置され、第1機能層221及び第2機能層222の間には、それぞれ第1ないし第3発光層223R、223G、223Bが配置されうる。

30

【0109】

本実施例において、複数の第1画素P1と複数の第2画素P2は、x、y軸と交差する斜線方向である第1方向ax1に沿って交互に配置されうる。また、複数の第3画素P3と複数の第2画素P2は、x、y軸と交差する斜線方向である第2方向ax2に沿って交互に配置されうる。第1方向ax1と第2方向ax2は、互いに交差する方向に、例えば互いに直交する。

40

【0110】

このような画素配置構造を有する任意の4個の画素は、菱形に配置されてもよい。すなわち、最隣接の1個の第1画素P1、2個の第2画素P2、及び1個の第3画素P3を接続した仮想の線は、菱形であってもよい。したがって、第1方向ax1、または第2方向ax2に沿って配置された画素間の間隔(例、d1)は、第3方向ax3(すなわち、x方向)、または第4方向ax4(すなわち、y方向)に沿って配置された画素間の間隔(例、d1')よりも狭く配置される。さらに、表示領域DAが高解像度化されることにより、

50

画素間の間隔は、徐々に狭くなる。

【0111】

その場合、相対的に画素間の最短距離が近く配置される第1画素P1と第2画素P2、第2画素P2と第3画素P3との間に漏れ電流が発生し、これにより、画素間の混色が発生する問題点があり得る。漏れ電流は、複数の画素P1、P2、P3に共通層として配置される有機物層、すなわち、第1機能層221及び／または第2機能層222を通じて隣接画素に伝達されるので、第1機能層221及び／または第2機能層222に沿って伝達される電流経路を増加させることが要求される。

【0112】

これにより、本実施例では、図5及び図6に図示されたように、第1画素P1と第2画素P2との間に第1ダム部DM1を配置し、第2画素P2と第3画素P3との間に第2ダム部DM2を配置する。これを通じて、第1画素P1と第2画素P2との間、第2画素P2と第3画素P3との水平距離、すなわち、有機物層の経路を増加させることで、漏れ電流を最小化して、画素間の混色の発生を防止することができる。

【0113】

図6を参照すれば、例えば、第1画素P1と第2画素P2との間に第1ダム部DM1を配置することで、第1ダム部DM1がない場合に比べて、およそ第1ダム部DM1の高さhの2倍ほどの水平距離、すなわち、有機物層の経路を増加させる。そのような有機物層の経路は、後述する図9のように第1及び第2ダム部DM1、DM2のそれぞれが第1サブダムSDM1及び第2サブダムSDM2を備える場合、およそ第1ダム部DM1の高さhの4倍ほど有機物層の経路を増加させる。また、後述する図10のように第1サブダムSDM1と第2サブダムSDM2との間にバレーVを形成する場合、図9の実施例に加えて、最小バレーVの深さh2の2倍ほど有機物層の経路をさらに増加させる。一方、後述する図13及び図14のように、第1及び第2ダム部DM1、DM2が逆テーパ状を有する場合、断面が順テーパ状を有する図6または図9の実施例に比べて、有機物層の経路を小幅ながらさらに増加させる。

【0114】

また、図5を参照すれば、図5のような平面上において、第1ダム部DM1及び第2ダム部DM2のそれぞれは、ほぼ多角形を有することができる。一実施例において、図5では、第1ダム部DM1及び第2ダム部DM2がそれぞれ方形に備えられたことを図示している。他の実施例において、第1ダム部DM1及び第2ダム部DM2のエッジは、面取りされた形状にも備えられる。そのような面取り形状は、工程的側面で示されるものであるが、第1ダム部DM1及び第2ダム部DM2のエッジは、必ずしも面取り形状ではない。

【0115】

第1ダム部DM1及び第2ダム部DM2は、それぞれ長軸方向に第1幅W1を有し、短軸方向に第2幅w2を有することができる。図5において、第1ダム部DM1の長軸方向は、第1方向ax1を意味し、短軸方向は、第2方向ax2を意味することができる。また、第2ダム部DM2の長軸方向は、第2方向ax2を意味し、短軸方向は、第1方向ax1を意味することができる。

【0116】

一実施例において、第1ダム部DM1及び第2ダム部DM2の第1幅W1は、8 μm 以上12 μm 以下であり、第2幅w2は、4 μm 以上8 μm 以下であってもよく、望ましくは、第1幅W1は、10 μm 以上11 μm 以下であってもよく、第2幅w2は、6 μm 以上7 μm 以下であってもよい。図6を参照すれば、第1ダム部DM1及び第2ダム部DM2のそれぞれの高さhは、2 μm 以上に形成されればよい。一実施例において、第1ダム部DM1及び第2ダム部DM2のそれぞれの高さhは、2 μm 以上3.5 μm 以下であってもよく、望ましくは、2.5 μm 以上3 μm 以下であってもよい。

【0117】

第1画素P1、第2画素P2、及び第1ダム部DM1は、第1方向ax1に沿って配置され、第2画素P2、第3画素P3、及び第2ダム部DM2は、第2方向ax2に沿って

配置されうる。上述したように、平面上で、第1方向 $a \times 1$ に沿う第1画素 P_1 と第2画素 P_2 との最短距離 d_1 は、第3方向 $a \times 3$ (すなわち、 x 方向) に沿う第1画素 P_1 と第3画素 P_3 との最短距離 d_1' よりも短い。同様に、平面上で、第2方向 $a \times 2$ に沿う第2画素 P_2 と第3画素 P_3 との最短距離 d_1 は、第3方向 $a \times 3$ (すなわち、 x 方向) に沿う第1画素 P_1 と第3画素 P_3 との最短距離 d_1' よりも短い。一実施例において、第1画素 P_1 と第2画素 P_2 との最短距離 d_1 と、第2画素 P_2 と第3画素 P_3 との最短距離 d_1 は、同一であってもよい。

【0118】

このように第1画素 P_1 と第2画素 P_2 、第2画素 P_2 と第3画素 P_3 との最短距離 d_1 が第1画素 P_1 と第3画素 P_3 との最短距離 d_1' よりも短いので、第1画素 P_1 と第2画素 P_2 との間、第2画素 P_2 と第3画素 P_3 との間にそれぞれ第1ダム部 DM_1 及び第2ダム部 DM_2 を配置することで、第1画素 P_1 と第2画素 P_2 との間、第2画素 P_2 と第3画素 P_3 との間の水平距離、すなわち、有機物層の経路を増加させうる。

【0119】

一実施例において、第1画素 P_1 と第2画素 P_2 との最短距離 d_1 は、 $17 \mu m$ 未満であってもよく、例えば、 $15 \mu m$ 以下であってもよい。また、第1画素 P_1 と第3画素 P_3 との最短距離 d_1' は、 $17 \mu m$ 以上であってもよく、例えば、 $20 \mu m \sim 25 \mu m$ であってもよい。

【0120】

実験的に導出した結果によれば、画素間の最短距離が $17 \mu m$ 以上である場合には、漏れ電流による混色問題が発生されず、一方、画素間の最短距離が $17 \mu m$ 未満である場合には、漏れ電流による混色問題が発生した。漏れ電流は、共通層として備えられる第1機能層 221 及び／または第2機能層 222 を通じて発生することができる。本発明の一実施例によるディスプレイ装置 1 では、画素定義膜 240 上に第1ダム部 DM_1 及び第2ダム部 DM_2 を配置して第1画素 P_1 と第2画素 P_2 との水平距離、第2画素 P_2 と第3画素 P_3 との水平距離を増加させることで、第1機能層 221 及び／または第2機能層 222 が形成される有機物層の経路を増加させ、それを通じて隣接画素に伝達される漏れ電流を最小化して画素間の混色問題を効果的に防止することができる。

【0121】

一例として、画素間の最短距離を約 $12 \mu m$ に設計した場合、上述したように画素間に混色問題が発生した。この際、第1画素 P_1 と第2画素 P_2 との間に高さ h が約 $2.5 \mu m$ である第1ダム部 DM_1 を配置することで、約 $5 \mu m$ ほどの有機物層の経路を増加させうる。これを通じて、画素間の最短距離を十分に減らしつつも、画素間に配置される構造物(例、第1ダム部 DM_1 、第2ダム部 DM_2)を通じて画素間の有機物層の経路を制御することが非常に容易である。

【0122】

一方、画素定義膜 240 の開口 OP_1 、 OP_2 、 OP_3 と、それらに隣接した第1ダム部 DM_1 、または第2ダム部 DM_2 との最短距離 d_2 は、 $3 \mu m$ 以下であってもよい。この際、最短距離 d_2 が $3 \mu m$ 以下であるということは、最短距離 d_2 は 0 にもなるということの意味する。すなわち、第1ダム部 DM_1 、または第2ダム部 DM_2 は、開口 OP_1 、 OP_2 、 OP_3 と離隔空間なしに連続して備えられてもよい。但し、最短距離 d_2 は、 $3 \mu m$ を超過する場合、第1ダム部 DM_1 及び第2ダム部 DM_2 の第1幅 W_1 が相対的に細くなって画素間の水平距離、すなわち、有機物層の経路を十分に確保できない恐れがある。したがって、画素定義膜 240 の開口 OP_1 、 OP_2 、 OP_3 と、それらに隣接した第1ダム部 DM_1 、または第2ダム部 DM_2 との最短距離 d_2 は、 $3 \mu m$ 以下であり、望ましくは、 $2 \mu m$ 以下であってもよい。

【0123】

また図5を参照すれば、第3方向 $a \times 3$ (すなわち、 x 方向)、または第4方向 $a \times 4$ (すなわち、 y 方向) に沿う第1ダム部 DM_1 と第2ダム部 DM_2 との最短距離 d_3 は、 $3 \mu m$ 以下であってもよい。この際、最短距離 d_3 が $3 \mu m$ 以下であるということは、最短

距離 d_2 は、0 にもなるということを意味する。すなわち、第 1 ダム部 DM_1 と第 2 ダム部 DM_2 は、互いに接するようにも備えられる。その場合、各画素 P_1 、 P_2 、 P_3 の発光領域は、複数個の第 1 ダム部 DM_1 と第 2 ダム部 DM_2 によって完全に取り囲まれる。

【0124】

第 1 ダム部 DM_1 及び第 2 ダム部 DM_2 は、絶縁性有機物によって形成されうる。第 1 ダム部 DM_1 及び第 2 ダム部 DM_2 は、画素定義膜 240 と同一物質を含んでもよく、他の物質を含んでもよい。図 6 では、第 1 ダム部 DM_1 及び第 2 ダム部 DM_2 が画素定義膜 240 上に配置された別途の層として画素定義膜 240 と異なる物質を含むことを図示する。例えば、第 1 ダム部 DM_1 及び第 2 ダム部 DM_2 は、画素定義膜 240 上に配置されたスペーサ（図示せず）と同一物質を含んでもよい。

10

【0125】

一方、図 7 のように第 1 ダム部 DM_1 及び第 2 ダム部 DM_2 は、画素定義膜 240 と一体にも備えられる。その場合、画素定義膜 240 と第 1 及び第 2 ダム部 DM_1 、 DM_2 は、ハーフトーン(half-tone)マスクを用いて形成してもよい。

【0126】

図 8 は、本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す平面図であり、図 9 は、図 8 の $A_2 - A_2'$ 線に沿って見た概略的な断面図である。

【0127】

図 8 及び図 9 は、前述した図 5 及び図 6 の変形例に該当する。図 8 及び図 9 の実施例は、第 1 及び第 2 ダム部 DM_1 、 DM_2 の構造において図 5 及び図 6 の実施例と相違する。その他の構成は、前述した図 5 及び図 6 と同一であるところ、以下では、第 1 及び第 2 ダム部 DM_1 、 DM_2 の構造上の相違点を中心に説明する。

20

【0128】

第 1 及び第 2 ダム部 DM_1 、 DM_2 は、それぞれ第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 を含んでもよい。第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 は、第 1 幅 c_1 を有し、第 1 距離 c_2 から離隔して形成されうる。この際、第 1 ダム部 DM_1 の場合、第 1 幅 c_1 及び第 1 距離 c_2 は、第 1 方向 $a \times 1$ に沿う幅及び距離を意味し、第 2 ダム部 DM_2 の場合、第 1 幅 c_1 及び第 1 距離 c_2 は、第 2 方向 $a \times 2$ に沿う幅及び距離を意味することができる。

【0129】

一実施例において、第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 の第 1 幅 c_1 は、 $2 \mu m$ 以上 $5 \mu m$ 以下に形成され、望ましくは、 $3 \mu m$ 以上 $4 \mu m$ 以下に形成されうる。図 8 及び図 9 では、第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 の第 1 幅 c_1 が同一に形成されたところを図示するが、本発明が必ずしもそれに限定されるものではない。第 1 サブダム SDM_1 の第 1 幅 c_1 と第 2 サブダム SDM_2 の第 1 幅 c_1 は、互いに異なっても形成される。

30

【0130】

また、第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 の間の第 1 距離 c_1 は、 $1 \mu m$ 以上 $3 \mu m$ 以下に形成されうる。もちろん、第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 間の第 1 距離 c_1 が 0 である場合は、前述した図 5 及び図 6 の実施例と同一である。

40

【0131】

本実施例によるディスプレイ装置 1 は、第 1 及び第 2 ダム部 DM_1 、 DM_2 がそれぞれ第 1 サブダム SDM_1 及び第 2 サブダム SDM_2 を備えることで、画素間の水平距離をさらに増加させうる。これを通じて、第 1 機能層 221 及び／または第 2 機能層 222 が形成される有機物層の経路を増加させ、隣接画素に伝達される漏れ電流を最小化して画素間の混色問題を効果的に防止することができる。

【0132】

一方、図 8 では、第 1 及び第 2 ダム部 DM_1 、 DM_2 がそれぞれ 2 個のサブダム SDM_1 、 SDM_2 を含むところを図示するが、第 1 及び第 2 ダム部 DM_1 、 DM_2 は、それぞれ 3 個以上のサブダムを含んでもよい。例えば、図 11 は、第 1 及び第 2 ダム部 DM_1 、

50

DM 2 がそれぞれ 3 個のサブダム SDM 1、SDM 2、SDM 3 を含む実施例を図示し、図 1 2 は、第 1 及び第 2 ダム部 DM 1、DM 2 がそれぞれ 4 個のサブダム SDM 1、SDM 2、SDM 3、SDM 4 を含む実施例を図示する。図 1 1 及び図 1 2 において、第 1 画素 P 1 と第 2 画素 P 2 との最短距離 d_1 及び第 1 及び第 2 ダム部 DM 1、DM 2 のそれぞれの第 1 幅 W_1 及び第 2 幅 w_2 は、前述した図 5 または図 8 の実施例と同一であってもよい。

【0133】

一方、図 1 0 を参照すれば、第 1 サブダム SDM 1 及び第 2 サブダム SDM 2 の間にはバレー V がさらに位置してもよい。バレー (Valley) V は、画素定義膜 2 4 0 の一部が基板 1 0 0 方向に引込まれたリセス (recess) またはグループ (groove) の形状を有することができる。バレー V の深さ h_2 は、画素定義膜 2 4 0 厚さ h_2' の約 $1/2$ 以上であることが望ましいが、本発明が必ずしもそれに限定されるものではない。バレー V の幅 w_3 は、最大第 1 サブダム SDM 1 と第 2 サブダム SDM 2 との間の第 1 距離 c_2 にも形成される。

【0134】

図 1 0 の実施例による本発明の一実施例によるディスプレイ装置 1 では、第 1 サブダム SDM 1 及び第 2 サブダム SDM 2 の間にバレー V が備えられることにより、第 1 画素 P 1 と第 2 画素 P 2 との水平距離、第 2 画素 P 2 と第 3 画素 P 3 との水平距離をバレー V の深さ h_2 ほどさらに増加させうる。これを通じて、画素間の有機物層の経路、すなわち、第 1 機能層 2 2 1 及び／または第 2 機能層 2 2 2 が形成される経路を増加させて第 1 機能層 2 2 1 及び／または第 2 機能層 2 2 2 を通じて隣接画素に伝達される漏れ電流を最小化し、画素間の混色問題を効果的に防止することができる。

【0135】

図 1 3 及び図 1 4 は、本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す断面図である。

【0136】

図 1 3 及び図 1 4 は、前述した図 5 及び図 6 の変形例に該当する。図 8 及び図 9 の実施例は、第 1 及び第 2 ダム部 DM 1、DM 2 の構造において図 5 及び図 6 の実施例と差がある。その他の構成は、前述した図 5 及び図 6 と同一であるところ、以下では、第 1 及び第 2 ダム部 DM 1、DM 2 の構造上の相違点を中心に説明する。

【0137】

図 1 3 を参照すれば、第 1 及び第 2 ダム部 DM 1、DM 2 は、それぞれ逆テーパ状を有するように備えられてもよい。第 1 及び第 2 ダム部 DM 1、DM 2 が逆テーパ状を有することは、第 1 及び第 2 ダム部 DM 1、DM 2 の断面が逆テーパ状を有するものであって、第 1 及び第 2 ダム部 DM 1、DM 2 のそれぞれの上面 b の幅が下面 c の幅よりも広く形成され、第 1 及び第 2 ダム部 DM 1、DM 2 のそれぞれの側面 c と画素定義膜 2 4 0 の上面がなす角度が 90° を超過する鈍角によって形成されることを意味する。この際、第 1 及び第 2 ダム部 DM 1、DM 2 の下面 c は、画素定義膜 2 4 0 と直接接する面であってもよい。

【0138】

このように第 1 及び第 2 ダム部 DM 1、DM 2 がそれぞれ逆テーパ状を有する場合、第 1 及び第 2 ダム部 DM 1、DM 2 を介在した画素間の水平距離をさらに増加させうる。

【0139】

図 1 4 を参照すれば、第 1 及び第 2 ダム部 DM 1、DM 2 は、それぞれ第 1 サブダム SDM 1 及び第 2 サブダム SDM 2 を含んでもよく、第 1 サブダム SDM 1 及び第 2 サブダム SDM 2 は、それぞれ逆テーパ状に備えられてもよい。前に説明した図 1 1 または図 1 2 の実施例のように、逆テーパ状に備えられた図 1 4 の第 1 及び第 2 ダム部 DM 1、DM 2 は、3 個以上のサブダムを含んでもよい。

【0140】

図示されていないが、逆テーパ状による第 1 及び第 2 ダム部 DM 1、DM 2 の側面 c の

角度によって第1及び第2ダム部DM1、DM2の側面cには、第1機能層221及び／または第2機能層222が配置されない。すなわち、逆テーパ状を通じて第1及び第2ダム部DM1、DM2の側面cで第1機能層221及び／または第2機能層222が断絶されて形成される。このような構造を通じて画素間の漏れ電流をさらに効果的に遮断することができる。

【0141】

図15は、本発明の一実施例によるディスプレイ装置の表示領域の一部を概略的に示す平面図である。

【0142】

図15を参照すれば、平面上で第1及び第2ダム部DM1、DM2は、図5の実施例とほぼ同一であるが、一側及び他側に突出した第1及び第2突出部DM1a、DM2aを含んでもよい。第1ダム部DM1は、短軸方向、すなわち、第2方向ax2に突出した第1突出部DM1aを含み、第2ダム部DM2は、短軸方向、すなわち、第1方向ax1に突出した第2突出部DM2aを含んでもよい。

【0143】

第1及び第2突出部DM1a、DM2aは、突出方向、すなわち、短軸方向に沿う第3幅w3を有し、長軸方向に沿う第4幅w4を有することができる。例えば、第3幅w3は、1μm以上5μm以下に形成され、第4幅w4は、1μm以上5μm以下に形成される。その他、図15に記載された数値w1、w2、d1、d2、d3は、図5と同一であるところ、図5の説明に代える。

【0144】

このように第1及び第2ダム部DM1、DM2の形状は、平面上で特定の形状に限定されず、第1画素P1と第2画素P2との間、第2画素P2と第3画素P3との水平距離、すなわち、有機物層の経路を増加させる形状であれば、十分である。

【0145】

以上、ディスプレイ装置を中心に説明したが、本発明がそれに限定されるものではない。例えば、そのようなディスプレイ装置を製造するためのディスプレイ装置の製造方法も、本発明の範囲に属するとも言える。

【0146】

本発明は、図面に図示された実施例を参照に説明されたが、これは、例示的なものに過ぎず、当該技術分野で通常の知識を有する者であれば、これにより、多様な変形及び均等な他の実施例が可能であるという点を理解できるであろう。したがって、本発明の真の技術的保護範囲は、特許請求の範囲の技術的思想によってのみ決定されなければならない。

【符号の説明】

【0147】

100	基板
110	画素回路層
210、210R、210G、210B	画素電極
221	第1機能層
222	第2機能層
223、223R、223G、223B	発光層
230	対向電極
240	画素定義膜
PC	画素回路
OLED	有機発光ダイオード
P1、P2、P3	第1画素、第2画素、第3画素
OP1、OP2、OP3	第1開口、第2開口、第3開口
DM1	第1ダム部
DM2	第2ダム部
SDM1	第1サブダム

10

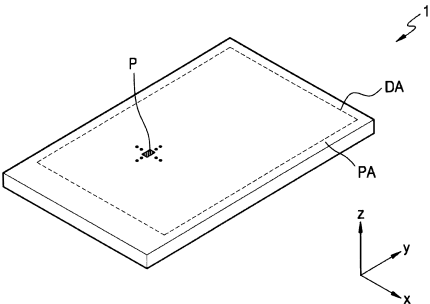
20

30

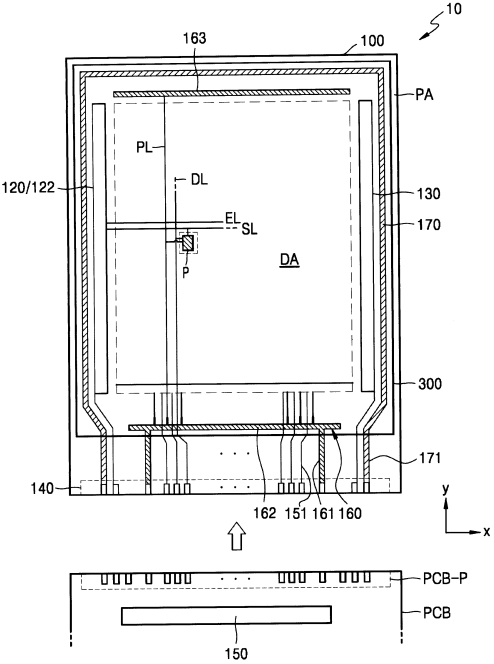
40

50

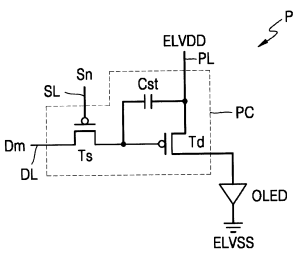
S D M 2 第 2 サブダム
V バレー
DM 1 a、DM 2 a 突出部
【図面】
【図 1】



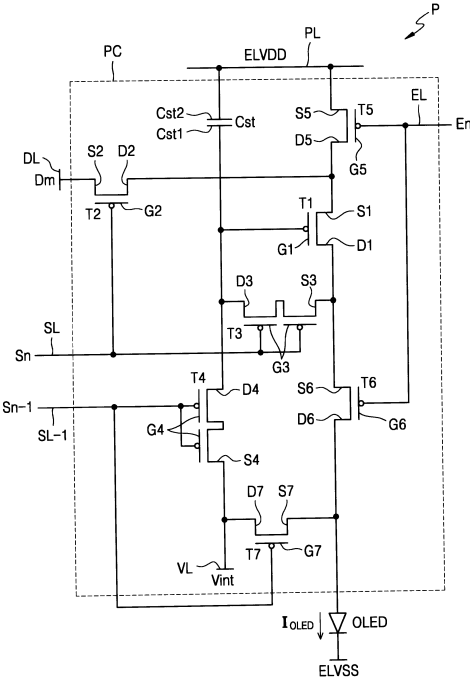
【図 2】



【図 3 A】



【図 3 B】



10

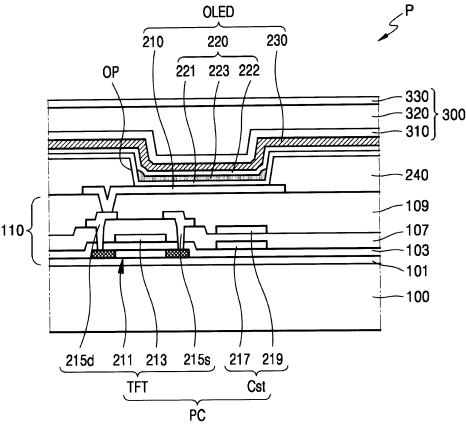
20

30

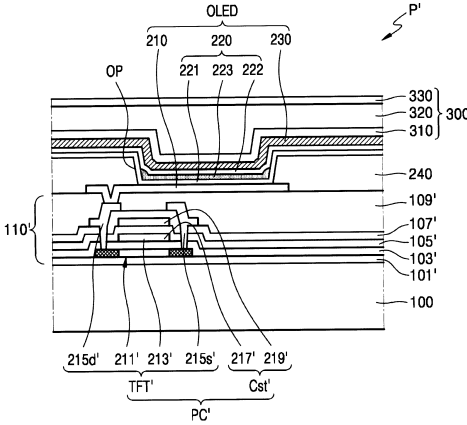
40

50

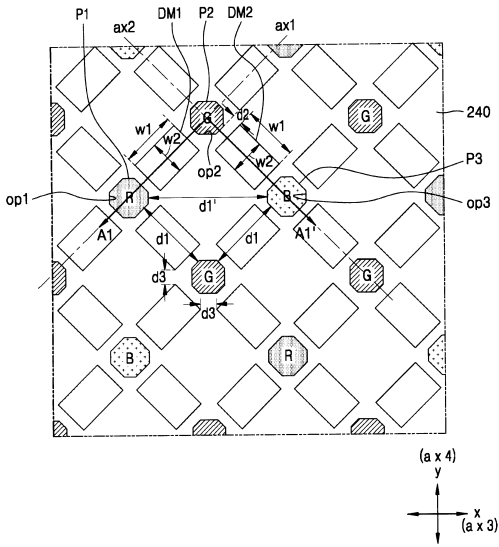
【図 4 A】



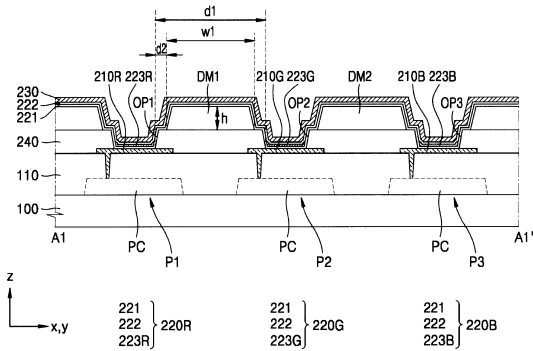
【図 4 B】



【図 5】



【図 6】



10

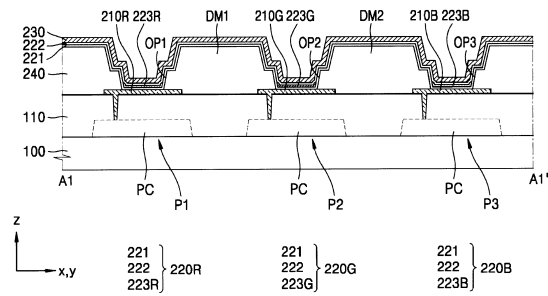
20

30

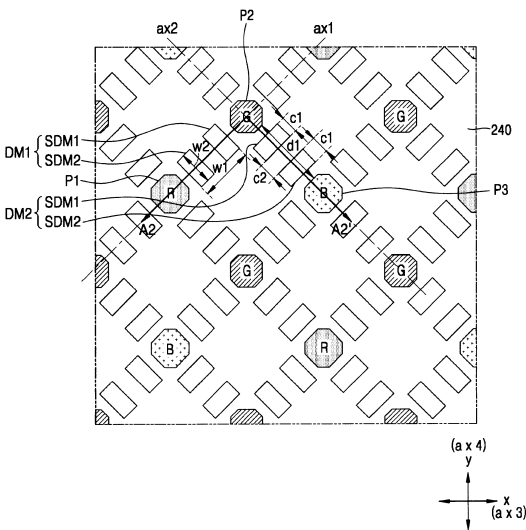
40

50

【図 7】

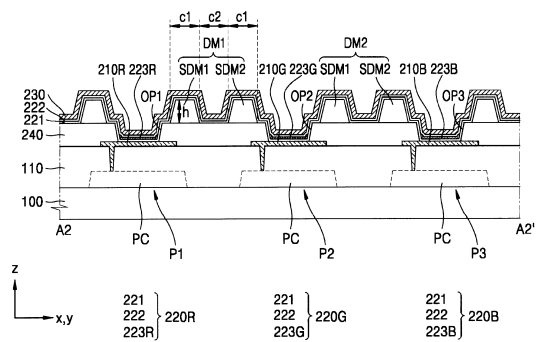


【図 8】

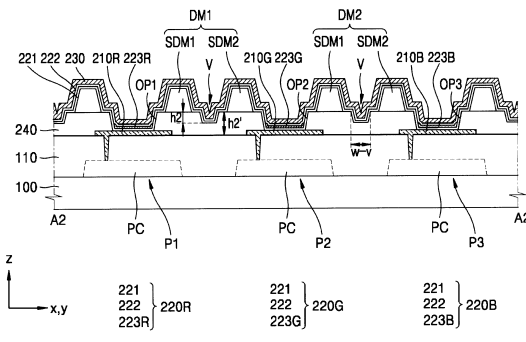


10

【図 9】



【図 10】

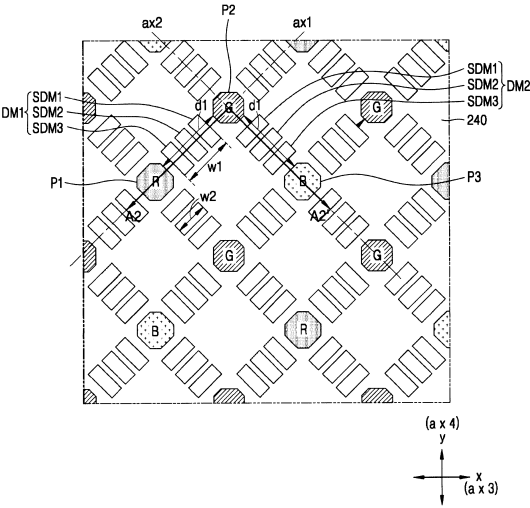


30

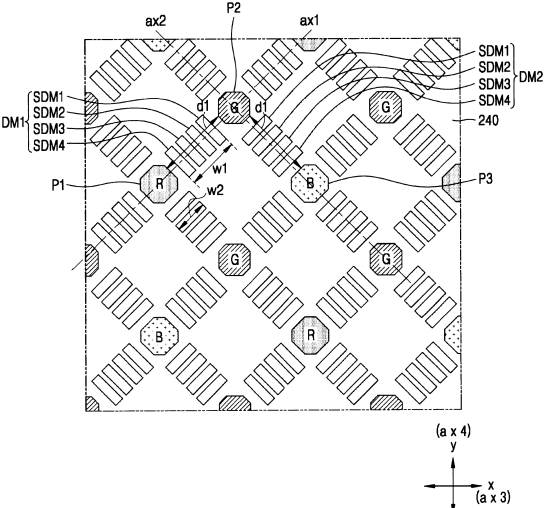
40

50

【図 1 1】

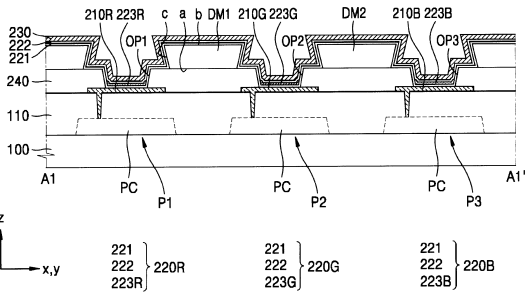


【図 1 2】

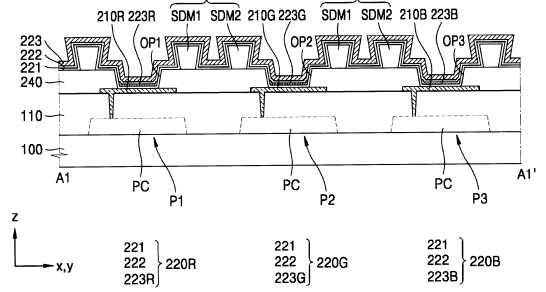


10

【図 1 3】



【図 1 4】



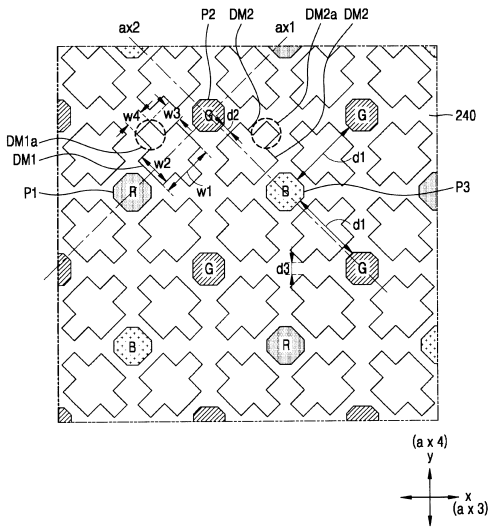
20

30

40

50

【図 15】



10

20

30

40

50

フロントページの続き

(51)国際特許分類		F I			
G 0 9 F	9/30 (2006.01)	G 0 9 F	9/30	3 6 5	
G 0 9 F	9/302(2006.01)	G 0 9 F	9/302		C

大韓民国 京畿道 龍仁市 器興區 三星路 1 三星ディスプレイ株式會社内

審査官 岩村 貴

- (56)参考文献
- 特開 2 0 1 8 - 0 4 9 7 7 4 (J P , A)
 - 特開 2 0 1 9 - 1 1 4 5 2 6 (J P , A)
 - 米国特許出願公開第 2 0 1 9 / 0 3 9 3 4 1 5 (U S , A 1)
 - 米国特許出願公開第 2 0 1 5 / 0 1 6 2 3 9 1 (U S , A 1)
 - 中国特許出願公開第 1 0 6 7 8 3 9 2 7 (C N , A)
 - 米国特許出願公開第 2 0 1 6 / 0 2 6 8 3 5 4 (U S , A 1)
 - 米国特許出願公開第 2 0 1 8 / 0 3 4 2 5 6 3 (U S , A 1)
 - 中国特許出願公開第 1 1 0 0 9 8 2 3 2 (C N , A)
 - 特開 2 0 1 4 - 2 1 6 3 1 6 (J P , A)
 - 特開 2 0 1 9 - 0 4 5 8 4 1 (J P , A)

- (58)調査した分野 (Int.Cl., D B 名)
- H 1 0 K 5 9 / 1 2 1 - 5 9 / 1 2 2
 - H 1 0 K 5 9 / 1 7 3
 - H 1 0 K 5 9 / 3 5
 - H 1 0 K 5 0 / 8 4 2
 - H 0 5 B 3 3 / 0 0 - 3 3 / 2 8