



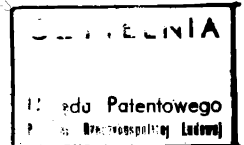
Patent dodatkowy
do patentu nr _____

Zgłoszono: 79 06 13 (P. 216319)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 81 01 30

Opis patentowy opublikowano: 1986 02 20



Int. Cl.³ G09G 3/00

Twórcy wynalazku: Hanna Pawłowska, Waldemar Pawłowski, Roman Guryn, Edward Krzemień

Uprawniony z patentu: Instytut Technologii Elektronowej „CEMI”,
Warszawa (Polska)

Układ wyświetlacza

1

Przedmiotem wynalazku jest układ wyświetlacza. Znany jest układ wyświetlacza zawierający blok dekodera przetwarzający informację źródłową na postać zgodną z kodem wskaźnika, do którego wyjść połączone są równolegle zespoły przerzutników odpowiadające cyfrom wyświetlacza i stanowiące wyjściowy blok buforowy. Wpisywanie zdekodowanej informacji do zespołów przerzutników sterowane jest blokiem impulsów strobojących. Układ ten charakteryzuje się dużą ilością połączeń między dekoderm a zespołami przerzutników, szczególnie dla wyświetlania dużej ilości cyfr, a tym samym w przypadku wykonania go w postaci układu scalonego zajmuje on stosunkowo dużą powierzchnię.

Istota wynalazku polega na tym, że między blokiem dekodera i blokiem bufora jest włączony rejestr przesuwający tak, że komórki rejestru są połączone względem siebie szeregowo, przy czym część rejestru posiada równoległe wejścia, które są połączone z wyjściami dekodera poprzez równoległy blok sprzęgający połączony z blokiem impulsów strobojących dla zapewnienia przesyłania informacji z układu dekodera do rejestru, przy czym korzystnie jest jeżeli ostatnia komórka rejestru jest połączona z pierwszą.

Układ wyświetlacza według wynalazku odznacza się małymi rozmiarami, dzięki czemu szczególnie nadaje się do stosowania w wersji scalonej, przy czym najmniejsza powierzchnia jest osiągana przy

2

zastosowaniu dynamicznego rejestru przesuwającego oraz realizacji równoległego bloku sprzęgającego w postaci tranzystorów sprzęgających wykonanych w technologii MOS.

5 Układ wyświetlacza według wynalazku cechuje się możliwością transmisji informacji w postaci równoległej oraz szeregowej. Ponadto pozwala on na zmianę pozycji cyfr do wyświetlania, co np. może mieć miejsce przy zmianach kolejności wyświetlania dnia i miesiąca w układach zegarkowych.

10 Przedmiot wynalazku jest objaśniony na przykładzie wykonania uwidocznionym na rysunku, którego fig. 1 przedstawia schemat blokowy układu wyświetlacza i połączenie jego ze źródłem informacji, którym jest rejestr, nazywany dalej źródłowym 1, fig. 2 — przykład rozwiązania w technologii MOS, a fig. 3 — przebiegi czasowe sterujące pracą urządzenia.

20 Informacja recyrkulująca w rejestrze źródłowym 1 poprzez blok przetwarzający 2, którym może być np. sumator podzielona jest na osiem czterobitowych grup odpowiadających cyfrom. Do wyjść rejestru źródłowego 1 odpowiadających jednej cyfrze 25 połączony jest równoległy dekodery 3, który przekształca informację binarną na kod wskaźnika np. siedmiosegmentowego. Do wyjść dekodera 3 poprzez blok sprzęgający 4 połączone jest równoległe 7 stopni rejestru przesuwającego 6. Całkowita ilość 30 stopni tego rejestru wynosi 28, co daje możliwość

wyświetlenia 4 cyfr. Czterocyfrowy wskaźnik 8 jest podłączony do 28 wyjść rejestru 6 poprzez wyjściowy blok buforowy 7.

Pracą całego urządzenia steruje blok synchronizacji 9, określający numer bitu w obrębie grupy. Grupom zostały przyporządkowane chwile czasowe $G1 \div G7$ określające moment pojawienia się grupy na wejściu dekodera 3. Każdej grupie zostało przyporządkowane osiem stanów układu synchronizacji $b0 \div b7$. Proces przesuwania informacji w rejestrze źródłowym 1 jest synchronizowany dwoma impulsami ϕ_{1A} i ϕ_2 . Impuls ϕ_{1A} jest wytwarzany przez blok synchronizacji 9 na podstawie impulsów ϕ_1 dla chwil czasowych $b1 \div b4$ i powoduje on wpisanie informacji do poszczególnych stopni rejestru 1. Natomiast impuls ϕ_2 doprowadzany jest z zewnątrz jako impuls zegarowy i powoduje on przepisanie informacji na wyjście stopni rejestru 1 i 6. Impuls ϕ_{1B} wytwarzany jest w chwilach czasowych $b1 \div b7$ i umożliwia on przesuwanie zawartości rejestru 6.

Układ wytwarzania impulsów strobowych 5 jest również sterowany przez blok synchronizacji 9. Blok impulsów strobowych 5 umożliwia wyświetlenie zawartości rejestru źródłowego 1 w zależności od stanu wejść A i B, określających które części rejestru źródłowego 1 mają być wyświetlone. Uaktywnienie wejścia A umożliwia wyświetlenie informacji w sposób:

G4 G3 G2 G1

I II III IV cyfry wskaźnika

Natomiast uaktywnienie wejścia B spowoduje wyświetlenie informacji w postaci:

G6 G5 G8 G7

I II III IV cyfry wskaźnika

Jest to możliwe poprzez zapewnienie odpowiednich przebiegów czasowych impulsów strobowych STR1 i STR2. I tak, gdy uaktywnione jest wejście A wówczas impulsy STR1 i STR2 pełnią następujące funkcje logiczne:

$$STR1 = \phi_1 \cdot b0(G1 + G2 + G3 + G4)$$

$$STR2 = \phi_1 \cdot b1 \cdot G4$$

Impuls STR1 powoduje przepisywanie przekodowanej informacji z rejestru źródłowego 1 do rejestru 6 poprzez blok sprzęgający 4 w żądanych chwilach

czasowych. Impuls STR2 umożliwia przepisywanie informacji, złożonej z czterech cyfr w kodzie wskaźnika siedmiosegmentowego, z rejestru 6 poprzez wyjściowy blok buforowy 7 do wskaźnika 8 w żądanych chwilach czasowych.

W przypadku uaktywnienia wejścia B impulsy strobowe mają następującą postać:

$$STR1 = \phi_1 \cdot b0(G5 + G6 + G7 + G8)$$

$$STR2 = \phi_1 \cdot b1 \cdot G2$$

Pojawienie się impulsu STR2 w chwili G2, a nie w G8 powoduje zamianę pozycji wyświetlanych cyfr w rejestrze 6. Jest to szczególnie korzystne przy stosowaniu tego rodzaju układu wyświetlacza w układach zegarkowych dla zamiany pozycji cyfr dnia i miesiąca w momencie wyświetlania daty.

Na figurze 2 przedstawiono fragment bloku sprzęgającego 4, rejestru przesuwającego 6 i bloku buforowego 7 wykonanych w technologii MOS. Blok sprzęgający 4 stanowią tranzystory T1 i T2, które są otwierane sygnałem STR1 i w ten sposób ładowane są pojemności C1 i C3 do określonego ładunku określającego stan logiczny. Blok buforowy 7 stanowią tranzystory T8 i T9 sterowane sygnałem STR2 i ładujące pojemności C6 i C7, z których napięcie podawane jest następnie na wskaźnik 8. Sygnał ϕ_{1B} steruje tranzystorami T3, T5 i T7 i łącznie z sygnałem ϕ_2 sterującym tranzystory T4, T6 umożliwia przesuwanie szeregowo informacji w rejestrze 6 składającym się z inwerterów I1, I2, I3, I4, I5.

Zastrzeżenie patentowe

Układ wyświetlacza zawierający blok dekodera oraz wyjściowy blok buforowy, którego wejście połączone jest z blokiem impulsów strobowych, a wyjścia połączone są równolegle ze wskaźnikiem, znamienny tym, że między blokiem dekodera (3) i blokiem buforowym (7) jest włączony rejestr przesuwający (6) tak, że komórki rejestru są połączone względem siebie szeregowo, przy czym część rejestru posiada równoległe wejścia, które są połączone z wyjściami dekodera (3) poprzez równoległy blok sprzęgający (4) połączony z blokiem impulsów strobowych (5), przy czym korzystnie ostatnia komórka rejestru (6) jest połączona z pierwszą.

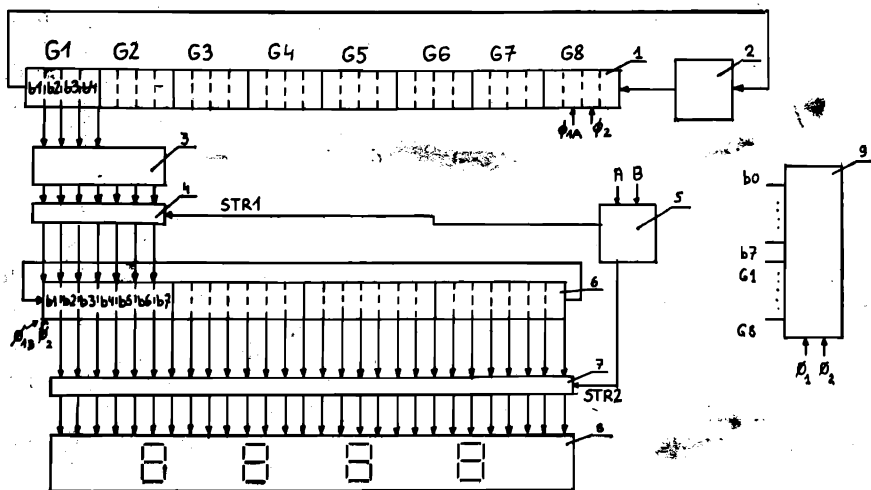


Fig. 1

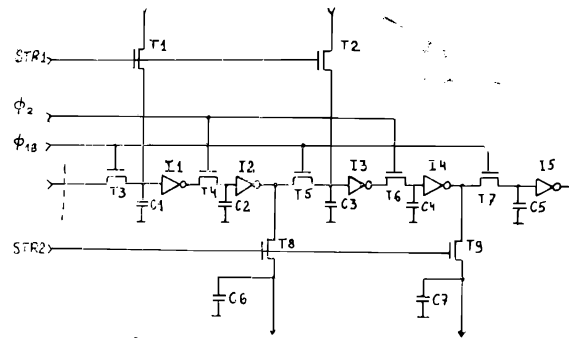


fig 2

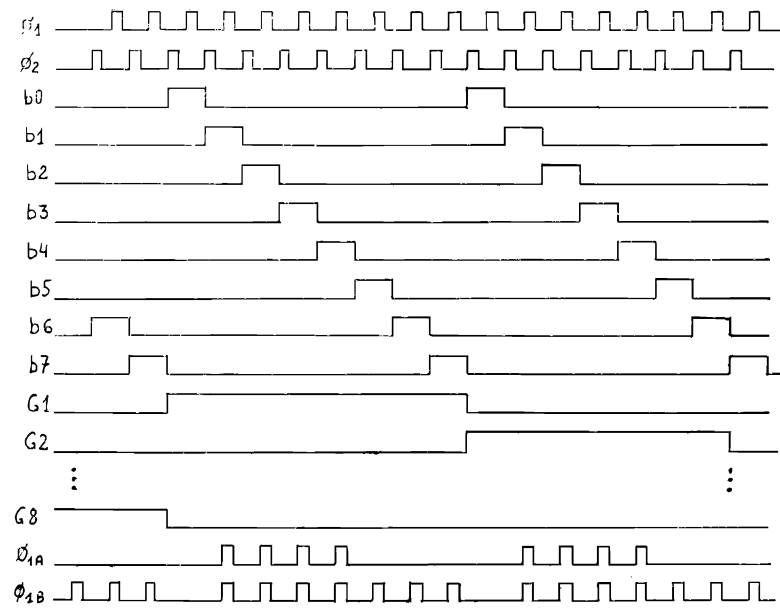


fig 3