



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0010892  
(43) 공개일자 2009년01월30일

(51) Int. Cl.<sup>9</sup>  
H01J 9/20 (2006.01) H01J 11/02 (2006.01)  
H01J 17/49 (2006.01)  
(21) 출원번호 10-2008-0068872  
(22) 출원일자 2008년07월16일  
심사청구일자 2008년07월16일  
(30) 우선권주장  
JP-P-2007-00192535 2007년07월24일 일본(JP)

(71) 출원인  
가부시키키가이샤 히타치세이사쿠쇼  
일본국 도쿄도 치요다쿠 마루노우치 1초메 6반 6고  
(72) 발명자  
하라다 히데키  
일본국 도쿄도 치요다쿠 마루노우치 1초메 6반 1고  
가부시키키가이샤 히타치세이사쿠쇼 치테키자이산켄혼부 나이  
(74) 대리인  
특허법인 원전

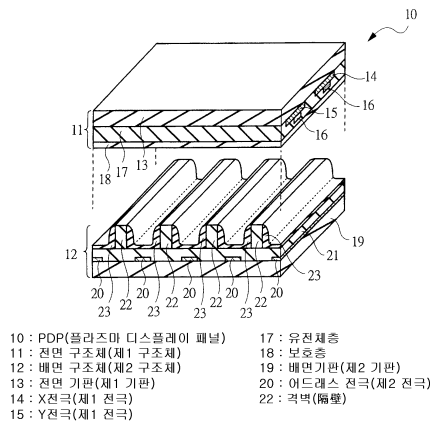
전체 청구항 수 : 총 13 항

(54) 플라즈마 디스플레이 패널의 제조 방법 및 플라즈마디스플레이 패널

(57) 요약

(a) 상면 기관(제1 기관)(13)의 한쪽 면에 복수의 X전극(제1 전극)(14), Y전극(제1 전극)(15)이 형성되고, X전극(14), Y전극(15)을 피복하는 유전체층(17)이 형성된 전면(前面) 구조체(제1 구조체)(11)와, 배면(背面) 기관(제2 기관)(19)의 한쪽 면에 복수의 어드레스 전극(제2 전극)(20)과 복수의 격벽(22)이 형성된 배면 구조체(제2 구조체)(12)를 준비하는 공정과, (b) 전면 구조체(11)의 유전체층(17)의 표면에 SrCO<sub>3</sub>(탄산스트론튬)을 포함하는 보호층을 형성하는 공정과, (c) 전면 구조체(11)와, 배면 구조체(12)를 조립하는 공정을 가지며, (c) 공정에는, 보호층에 포함되는 SrCO<sub>3</sub>의 적어도 일부가 SrO(산화스트론튬)으로 변환된 보호층(18)으로 변환하는 변환공정이 포함되는 제조 방법에 의해 PDP(플라즈마 디스플레이 패널)(10)을 제조한다.

대표도 - 도1



**특허청구의 범위**

**청구항 1**

(a) 제1 기관의 한쪽 면에 복수의 제1 전극이 형성되고, 상기 제1 전극을 피복하는 유전체층(誘電體層)이 형성된 제1 구조체와,

제2 기관의 한쪽 면에 복수의 제2 전극과 복수의 격벽(隔壁)이 형성된 제2 구조체를 준비하는 공정과,

(b) 상기 제1 구조체의 상기 유전체층의 표면에  $\text{SrCO}_3$ (탄산스트론튬)을 포함하는 보호층을 형성하는 공정과,

(c) 상기 제1 구조체와, 상기 제2 구조체를 조립하는 공정을 갖고,

상기 (c)공정에는,

상기 보호층에 포함되는  $\text{SrCO}_3$ 의 적어도 일부를  $\text{SrO}$ (산화스트론튬)으로 변환하는 변환 공정이 포함되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 2**

제1 항에 있어서,

상기 (c)공정에는,

상기 제1 구조체의 상기 보호층이 형성된 면과, 상기 제2 구조체의 상기 복수의 격벽이 형성된 면을 대향시킨 상태로 상기 제1 구조체와 상기 제2 구조체를 봉착(封着)하는 봉착 공정이 포함되고,

상기 변환 공정은 상기 봉착 공정의 후에 행해지는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 3**

제2 항에 있어서,

상기 변환 공정은, 상기 보호층을 가열한 상태로 유지하는 것으로 행하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 4**

제3 항에 있어서,

상기 (c)공정에서는,  $\text{SrCO}_3$ 의 일부를  $\text{SrO}$ 로 전환할 때에 발생하는 가스를 배출한 후, 소정의 방전 가스를 충전하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 5**

제4 항에 있어서,

상기 변환 공정에서는, 상기 보호층을 가열한 상태로, 상기 보호층과 상기 복수의 격벽으로 구획(區劃)되는 방전 공간 내의  $\text{O}_2$ (산소) 가스를 도입하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 6**

제2 항에 있어서,

상기 변환 공정에는,

상기 보호층을 냉각하는 공정과,

상기 냉각하는 공정의 후에 상기 보호층과 상기 복수의 격벽으로 구획되는 방전 공간 내에  $\text{O}_2$ (산소) 가스를 도입하는 공정이 포함되고,

상기 방전 공간 내의  $\text{O}_2$  가스가 봉입된 상태로 방전을 발생시키는 것을 특징으로 하는 플라즈마 디스플레이 패널

의 제조 방법.

**청구항 7**

제2 항에 있어서,

상기 변환 공정은, 상기 보호층과 상기 복수의 격벽으로 구획되는 방전 공간 내에 O<sub>3</sub>(오존)을 포함하는 산소 가스를 도입하는 것으로 행하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 8**

제7 항에 있어서,

상기 변환 공정은, 상기 보호층을 냉각한 후에 상기 산소 가스를 도입하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 9**

제2 항에 있어서,

상기 (b)공정에서 형성되는 상기 보호층에는 원소로서 Ca(칼슘)이 포함되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 10**

(a) 제1 기관의 한쪽 면에 복수의 제1 전극이 형성되고, 상기 제1 전극을 피복하는 유전체층이 형성된 제1 구조체와,

제2 기관의 한쪽 면에 복수의 제2 전극과 복수의 격벽이 형성된 제2 구조체를 준비하는 공정과,

(b) 상기 제1 구조체의 상기 유전체층의 표면에 SrCO<sub>3</sub>(탄산스트론튬)으로 구성되는 보호층을 형성하는 공정과,

(c) 상기 제1 구조체와, 상기 제2 구조체를 조립하는 공정을 갖는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

**청구항 11**

서로 대향하여 배치되는 제1 구조체와 제2 구조체를 갖고,

상기 제1 구조체는,

기관과,

상기 기관의 한쪽 면에 형성되는 복수의 전극과,

상기 복수의 전극을 피복하는 유전체층과,

상기 유전체층의 표면에 형성되는 보호층을 가지며,

상기 보호층에는, SrO(산화스트론튬) 및 SrCO<sub>3</sub>(탄산스트론튬)이 포함되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

**청구항 12**

제11 항에 있어서,

상기 보호층에는, 원소로서 Ca(칼슘)이 포함되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

**청구항 13**

서로 대향하여 배치되는 제1 구조체와 제2 구조체를 갖고,

상기 제1 구조체는,

기관과,  
 상기 기관의 한쪽 면에 형성되는 복수의 전극과,  
 상기 복수의 전극을 피복하는 유전체층과,  
 상기 유전체층의 표면에 형성되는 보호층을 가지며,  
 상기 보호층은, SrCO<sub>3</sub>(탄산스트론튬)으로 구성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

## 명세서

### 발명의 상세한 설명

#### 기술분야

<1> 본 발명은, 플라즈마 디스플레이 패널 기술에 관한 것이며, 특히 적어도 한쪽 기관에 형성되는 유전체층의 표면에 보호층을 형성하는 플라즈마 디스플레이 패널에 적용하면 유효한 기술에 관한 것이다.

#### 배경기술

- <2> 플라즈마 디스플레이 패널(PDP ; Plasma Display Panel)은, 예를 들어 희(稀)가스 등의 방전 가스를 봉입한 셀이라 불리는 방전 공간 내에서, 기체 방전을 발생시키고, 그때에 발생하는 진공자외선으로 형광체를 여기(勵起)시켜서, 화상을 표시하는 표시 패널이다.
- <3> PDP는 일반적으로, 한 쌍의 기관을 서로 대향시킨 상태로 고정된 구조로 되어 있다. 이 기관의 적어도 한쪽에는 전극과, 해당 전극을 피복하는 유전체층이 형성된다. 또한, 유전체층의 표면에는 플라즈마에 의한 전리(電離)이온의 충돌(스퍼터)로부터 유전체층을 보호하기 위한 보호층이 형성되어 있다.
- <4> 이 보호층에 전자나 전리 이온이 충돌하면, 보호층으로부터 2차 전자가 방출된다. 보호층의 2차 전자 방출계수를 높게 하면, 방전개시전압(放電開始電壓)을 저감할 수 있다. 즉, PDP의 구동 시의 소비 전력을 저감할 수 있다.
- <5> 이 때문에, 보호층에는 2차 전자 방출계수가 금속보다도 높은 MgO(산화마그네슘)이 일반적으로 이용된다. 또한, 방전개시전압을 더 저감하기 위해, 보호층을 구성하는 다양한 재료가 제안되어 있다.
- <6> 예를 들어, 특개2007-12436호 공보(특허문헌 1)에는, 보호층으로서 Ca와 Sr의 복합 화합물인 (SrCa)O를 이용한 플라즈마 디스플레이 패널이 개시되어 있다.
- <7> 또한 예를 들어, 특개평10-149767호 공보(특허문헌 2)에는, 보호층으로서 SrO를 이용한 플라즈마 디스플레이 패널이 개시되어 있다.

#### 발명의 내용

##### 해결하고자하는 과제

- <8> 본 발명자는, 플라즈마 디스플레이의 방전개시전압(放電開始電壓)을 저감시킬 수 있는 기술에 대하여 검토를 실시, 이하의 과제를 찾아내었다.
- <9> 보호막에 이용되는 산화 금속은 공기 중의 수분을 흡착하기 쉬운 성질을 가지고 있다. 산화 금속에 수분이 흡착하면, 산화 금속은 물과 반응하여 조해(潮解)하거나, 또는 수산화 금속 화합물로 변질한다. 이 수산화 금속 산화물은 내(耐)스퍼터 특성이나 2차 전자 방출계수가 산화 금속에 비해 현저히 떨어진다. 이 때문에, 스퍼터에 의해 보호층의 결정 구조가 파괴되기 쉬워진다. 또한, 방전개시전압을 저감할 수 없게 된다는 문제가 있다.
- <10> 이 때문에, 예를 들어 상기 특개2007-12436호 공보(특허문헌 1)에서는 진공 중(감압 분위기 중) 또는 불활성 가스 중에서 방전 공간을 봉착(封着-봉하여 붙임)하여 보호층의 흡습(吸濕)을 제어하는 방법이 제안되어 있다.
- <11> 그러나, 본 발명자의 검토에 의하면, SrO의 흡습성은 MgO와 비교하여도 특히 높으며, 예를 들어  $1 \times 10^{-4}$  Pa 정도의 감압 분위기(고진공 분위기) 중에서도, 분위기 중의 미량(微量) 수분을 흡착하여 조해하거나, 또는 수산화 금속 화합물인 Sr(OH)<sub>2</sub>로 변질하는 것이 판명되었다. 또한, 불활성 가스 중에서 행할 경우에도, 불활성 가스 중

에 미량(예를 들어  $1 \times 10^{-4}$  Pa 정도)이라도 수분의 분압(分壓)이 있을 경우, SrO는 조해하거나, 또는  $\text{Sr}(\text{OH})_2$ 로 변질한다.

- <12> 이 때문에, PDP의 양산 라인에 이 방법을 적용하는 것은 어렵다는 과제가 있다.
- <13> 또한, 특허평10-149767호 공보(특허문헌 2)에는, 보호층을 피복하는 MgO 등의 1차 보호막을 제막(製膜)하여, PDP의 조립 후에 PDP 내부에 플라즈마를 발생시켜서 1차 보호막을 제거하는 방법이 제안되어 있다. 이 방법에 의하면, PDP의 조립 공정 중, 보호막으로 수분이 흡착하는 것을 방지할 수 있다.
- <14> 그러나, 본 발명자의 검토에 의하면, 이 방법에서는 플라즈마를 발생시켜도 1차 보호막의 일부가 잔류할 가능성이 있으며, 1차 보호막의 일부가 잔류하면, 방전개시전압이 경시적(經時的)으로 변동할 가능성이 있다는 것이 판명되었다. 방전개시전압이 변동하면, PDP의 신뢰성을 손상하는 결과가 된다.
- <15> 이와 같이, SrO는 MgO로서 2차 전자 방출계수가 높기 때문에, 방전개시전압을 저감할 수 있으나, 흡습성이 높으므로, 안정적으로 낮은 방전개시전압을 유지할 수 없다는 과제가 있다.
- <16> 본 발명은 상기 과제를 감안하여 이루어진 것이며, 그 목적은 PDP의 구동 시의 소비 전력을 저감할 수 있는 기술을 제공하는 것에 있다.

### 과제 해결수단

- <17> 본 발명에 있어서 개시된 발명 중, 대표적인 것의 개요를 간단히 설명하면, 다음과 같다.
- <18> 즉, 본 발명은 이하의 공정을 포함한다;
- <19> (a) 제1 기관의 한쪽 면에 복수의 제1 전극이 형성되고, 상기 제1 전극을 피복하는 유전체층(誘電體層)이 형성된 제1 구조체와,
- <20> 제2 기관의 한쪽 면에 복수의 제2 전극과 복수의 격벽(隔壁)이 형성된 제2 구조체를 준비하는 공정과,
- <21> (b) 상기 제1 구조체의 상기 유전체층의 표면에  $\text{SrCO}_3$ (탄산스트론튬)을 포함하는 보호층을 형성하는 공정과,
- <22> (c) 상기 제1 구조체와, 상기 제2 구조체를 조립하는 공정을 갖고,
- <23> 상기 (c)공정에는,
- <24> 상기 보호층에 포함되는  $\text{SrCO}_3$ 의 적어도 일부를 SrO(산화스트론튬)으로 변환하는 변환 공정이 포함된다.

### 효과

- <25> 본원에 있어서 개시되는 발명 중, 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면 이하와 같다. 즉, PDP의 구동 시의 소비 전력을 저감할 수 있다.

### 발명의 실시를 위한 구체적인 내용

- <26> 본 실시형태를 설명하기 위한 전체 도면에 있어서, 동일 기능을 갖는 것은 동일 부호를 붙이도록 하고, 그 반복 설명은 원칙으로서 생략한다. 이하, 본 발명의 실시형태를 도면에 근거하여 상세히 설명한다.
- <27> (실시형태 1)
- <28> <PDP의 구조>
- <29> 우선, 도 1 및 도 2를 이용하여 본 실시형태 1의 PDP의 구조에 대하여 교류면(交流面) 방전형(放電型)의 PDP를 예로 설명한다. 도 1은 본 실시형태 1의 PDP의 요부를 확대하여 나타낸 요부 확대 사시도, 도 2는 도 1에 나타낸 전면 구조체와 배면 구조체가 조립된 상태로 나타낸 요부 확대 단면도이다. 또한, 도 1에서는 PDP의 구조를 쉽게 설명하기 위해서, 전면 구조체와 배면 구조체가 소정의 간격보다 떨어진 상태를 나타내고 있다.
- <30> 도 1에 있어서, PDP(10)는 전면 구조체(제1 구조체)(11)와 배면 구조체(제2 구조체)(12)를 가지고 있다. 전면 구조체(11)와 배면 구조체(12)는 서로 대향한 상태로 조합되어 있다. 전면 구조체(11)는 PDP(10)의 표시면을 갖고, 표시면 측에는 주로 유리로 구성되는 전면 기관(제 1기관)(13)을 가지고 있다. 전면 기관(13)의 표시면과 반대측의 면에는 유지방전을 행하기 위한 복수의 X전극(제1 전극)(14) 및 Y전극(제1 전극)(15)이 형성되어

있다. 이 X전극(14) 및 Y전극(15)은 PDP(10)의 표시면 측에 형성되기 때문에, 투명한 전극 재료로 형성되어 있다.

- <31> X전극(14) 및 Y전극(15)은 각각 가로(행(行))방향을 따라서 연장하도록 형성되어 있다. 또한, X전극(14) 및 Y전극(15)은 각각이 연장하는 방향과 교차하는 세로(열(列)) 방향으로 소정의 배치 간격으로 번갈아 배치되어 있다. 또한, 각 X전극(14), Y전극(15)은 서로 평행이 되도록 배치되어 있다. PDP(10)는 한 쌍의 X전극(14)과 Y전극(15)이 표시의 행(行)을 구성한다.
- <32> 또한, X전극(14) 및 Y전극(15) 상에는 각각 버스 전극(16)이 형성되어 있다.
- <33> X전극(14) 및 Y전극(15)의 전기 저항을 저감하기 위해, 버스 전극(16)은 금속 재료로 구성되어 있다.
- <34> 이러한 전극군(X전극(14), Y전극(15) 및 버스 전극(16))은, 유전체층(제1 유전체층)(17)으로 피복되어 있다. 유전체층(17)은 예를 들면 저융점 유리로 불리는 산화아연(酸化鉛) 등을 주성분으로 하는 재료로 구성되며, 두께 25 $\mu$ m로 형성되어 있다.
- <35> 또한, 유전체층(17)의 표면에는, 보호층(18)이 형성되어 있다. 보호층(18)은 유전체층(17)의 한쪽 표면을 덮도록 형성되어 있다. 보호층(18)의 구성에 대해서는 뒤에서 상술한다.
- <36> 한편, 배면 구조체(12)는, 주로 유리로 구성되는 배면 기관(제2 기관)(19)을 가지고 있다. 배면 기관(19) 상에는, 복수의 어드레스 전극(제2 전극)(20)이 형성되어 있다. 각 어드레스 전극(20)은, X전극(14) 및 Y전극(15)이 연장하는 방향과 교차하는(대략 직각) 세로(열(列)) 방향으로 연장하도록 형성되어 있다. 또한, 각 어드레스 전극(20)은, 서로 평행이 되도록 소정의 배치 간격을 가지고 배치되어 있다.
- <37> 어드레스 전극(20)은, 유전체층(제2 유전체층)(21)으로 피복되어 있다. 유전체층(21) 상에는 배면 구조체(12)의 두께 방향으로 연장하는 복수의 격벽(22)이 형성되어 있다. 격벽(22)은 어드레스 전극(20)이 연장하는 방향을 따라서 라인 모양으로 연장하도록 형성되어 있다. 또한, 격벽(22)의 평면 상의 위치는, 서로 이웃하는 어드레스 전극(20)의 사이에 배치되어 있다. 격벽(22)을 서로 이웃하는 어드레스 전극(20)의 사이에 배치함으로써, 각 어드레스 전극의 위치에 대응하여 유전체층(21)의 표면을 열(列) 방향으로 구분하는 공간이 형성된다.
- <38> 또한, 어드레스 전극(20) 상의 유전체층(21) 상면 및 격벽(22)의 측면에는, 자외선에 의해 여기(勵起)되어 적(R), 녹(G), 청(B)의 각 색의 가시광을 발생하는 형광체(23)가 도포되어 있다.
- <39> PDP(10)는, 한 쌍의 X전극(14)과 Y전극(15)과 어드레스 전극(20)의 교차에 대응하여 1개의 셀이 구성된다. 또한, R, G, B의 각 셀의 세트에 의해 화소(픽셀)가 구성된다.
- <40> 다음으로, 도 2에 나타난 바와 같이, 전면 구조체(11)와 배면 구조체(12)는, 보호층(18)이 형성된 면과 격벽(22)이 형성된 면이 대향한 상태로 고정된다. 보호층(18)과 격벽(22)은 적어도 일부가 접촉한 상태로 고정되어 있다.
- <41> 보호층(18)과 격벽(22)이 접촉한 상태로 고정됨으로써, 보호층(18)과 격벽(22)으로 구획된 방전 공간(24)이 형성되며, 방전 공간(24)의 배면 구조체(12) 측의 면(저면(底面) 및 양 측면)에는 형광체(23)가 도포된 상태가 된다. 이 방전 공간(24)에는, 방전 가스로 불리는 가스(예를 들면 Ne와 Xe의 혼합 가스)가 소정의 압력으로 충전되어 있다.
- <42> PDP(10)는, 방전 공간(24) 내의 셀마다 방전을 발생시켜, 방전에 의해 발생하는 진공자외선에 의해 R, G, B의 각 형광체(23)를 여기시켜서 발광시키는 구조로 되어 있다.
- <43> 여기서, PDP(10)가 가지는 보호층(18)은 2개의 역할을 가지고 있다.
- <44> 첫째는, 방전 시의 전리 이온의 충돌(스퍼터)로부터 유전체층(17)을 보호하는 기능이다. 유전체층(17)에는, 예를 들면 산화아연을 주성분으로 하는 저융점 유리로 불리는 재료가 이용되지만, 유전체층(17)이 스퍼터되면, 산화아연이 금속아연으로 환원되어 방전 전압이 상승해 버린다. 이 때문에, 보호층(18)은 유전체층(17)이 방전 공간(24)에 대해서 노출되지 않도록 유전체층(17)을 덮도록 형성된다.
- <45> 또한, 보호층(18) 자신의 스퍼터 내성이 낮으면 스퍼터에 의해 보호층(18)이 붕괴해서 유전체층(17)의 일부가 노출해 버리는 경우가 있다. 따라서, 보호층(18)의 스퍼터 내성을 향상시킴으로써 PDP(10)의 제품 수명을 향상시킬 수 있다.
- <46> 둘째는, 보호층(18)으로부터 2차 전자를 방출함으로써, 방전개시전압(放電開始電壓)을 저감하는 기능이다. 이온

이 보호층(18)에 충돌하면 2차 전자가 방출되고, 이 방출된 2차 전자가 다시금 이온 등과 충돌하여 2차 전자를 방출한다. 보호층(18)의 2차 전자 방출계수가 높은(2차 전자를 방출하기 쉬운) 경우, 이러한 2차 전자 방출의 연쇄가 방전 공간(24) 내의 많은 개소(個所)에서 발생하므로, 방전시키는데 필요한 전압, 즉 방전개시전압을 저감할 수 있다.

<47> 이러한 역할을 가지는 보호층으로서 일반적으로 MgO(산화마그네슘)이 이용되지만, 본 실시형태 1의 보호층(18)은 주로 SrO(산화스트론튬)으로 구성되어 있다. SrO는 MgO보다도 2차 전자 방출계수가 높으며, 방전개시전압을 저감할 수 있다. 구체적으로는, 보호층(18)을 MgO의 단일 성분으로 바꿔놓은 경우와 비교하여, 방전개시전압을 30V정도 저감할 수 있다.

<48> 여기서, 보호층(18)은 주로 SrO로 구성되지만, SrO 이외에, PDP(10)의 제조 방법에 기인하는 SrCO<sub>3</sub>(탄산스트론튬)을 포함하고 있다. 보호층(18) 중에 있어서의 SrCO<sub>3</sub>은, 보호층(18)의 유전체층(17)과의 접촉면 측에 많이 포함되어 있다. 한편, 보호층(18)의 방전 공간(24)과 접하는 면 측에는 SrCO<sub>3</sub>가 포함되지 않으며, SrO로 구성되어 있다. 보호층(18)이 이와 같은 구조가 되는 이유에 대해서는 PDP(10)의 제조 방법을 설명할 때에 상술(詳述)한다.

<49> 또한, 보호층에 Sr 원소를 포함하는 경우, MgO를 주성분으로 하는 보호층에 첨가물로서 Sr 원소를 포함하는 경우가 있지만, 본 실시형태 1의 보호층(18)은, SrO와 SrCO<sub>3</sub>를 주성분으로 하여 구성되어 있다. 여기서 보호층(18)의 주성분이란 보호층(18)에 포함되는 금속 성분 중, 가장 많은 비율로 포함되는 금속 성분을 가리킨다. 본 실시형태 1에서는, 보호층(18)의 주성분은 Sr 원소이다.

<50> 그런데, PDP(10)는, 요구 성능이나 구동 방식 등에 따라서 각종 구조가 존재 하지만, 본 실시형태 1의 PDP(10)는 도 1 및 도 2에 나타낸 구조에 한정되지 않는다. 예를 들면, 도 1에서는, 방전 공간을 라인 모양(세로 방향)으로 연장하고 있는 격벽(22)에 의해 구획하는 예에 대하여 설명했다.

<51> 그러나, 휘도를 향상시키는 등의 목적으로, 이 방전 공간을 격자(格子) 모양으로 배치된 격벽으로 구획하는 경우도 있다. 본 실시형태 1의 PDP(10)는 이러한 구성을 취할 수도 있다.

<52> <PDP의 제조 방법>

<53> 다음으로, 본 실시형태 1의 PDP(10)의 제조 방법에 대해서 도 3~도 6을 이용하여 설명한다.

<54> 도 3은 본 실시형태 1의 PDP의 제조 방법에 있어서, 미리 준비할 전면 구조체의 구조를 나타내는 요부(要部) 확대 사시도, 도 4는 본 실시형태 1의 PDP의 제조 방법에 있어서, 미리 준비할 배면 구조체의 구조를 나타내는 요부 확대 사시도이다.

<55> 도 5는 도 3에 나타낸 전면 구조체에 보호층을 형성한 상태를 나타내는 요부 확대 사시도, 도 6은 본 실시형태 1의 PDP의 제조 방법에 있어서, 전면 구조체와 배면 구조체가 조합된 패널 구조체의 주위부(周圍部)의 구조를 나타내는 요부 확대단면도이다.

<56> (a) 우선, 도 3에 나타낸 전면 구조체(제1 구조체)(11)를 준비한다. 도 3에 나타낸 전면 구조체(11)는, 예를 들면 이하와 같이 미리 제조된다.

<57> 우선, 전면 기관(13)을 준비하여 한쪽 면에 X전극(14) 및 Y전극(15)을 소정의 패턴으로 형성한다. 또한, X전극(14), Y전극(15) 상에 각각 버스 전극(16)을 형성한다. 다음으로 전면 기관(13) 상에, X전극(14), Y전극(15) 및 버스 전극(16)을 덮도록 유전체층(17)을 형성한다. 이 단계에서는, 전면 구조체(11)에는 도 1에 나타낸 보호층(18)은 형성되어 있지 않다.

<58> 또한, 도 4에 나타내는 배면 구조체(제2 구조체)(12)를 준비한다. 도 4에 나타내는 배면 구조체(12)는, 예를 들면 이하와 같이 미리 제조된다.

<59> 우선, 배면 기관(19)을 준비하여 한쪽 면에 어드레스 전극(20)을 소정의 패턴으로 형성한다. 다음으로 배면 기관(19)의 표면에 어드레스 전극(20)을 덮도록 유전체층(21)을 형성한다. 다음으로 유전체층(21)의 표면에 방전 공간을 규정하는 격벽(22)을 형성한다. 격벽(22)은, 어드레스 전극(20)을 따라서 연장하도록 형성한다.

<60> 또, 배면 구조체(12)는, 반드시 이 단계에서 준비할 필요는 없고, 후술하는(c) 조립공정 전(前)에 준비하면 된다.

- <61> (b) 다음으로, 보호층 형성 공정으로서 전면 구조체(11)의 유전체층(17)의 표면에 도 5에 나타낸 보호층(일시(一時) 보호층)(25)을 형성한다. 보호층(25)은  $\text{SrCO}_3$ 으로 구성되며, 예를 들면 증착법에 의해 형성할 수 있다. 본 실시형태 1에서는, 타겟으로서  $\text{SrCO}_3$  소스를 이용한 전자빔에 의한 진공 증착법으로, 유전체층(17)의 표면에 막두께가  $1\mu\text{m}$ 인 보호층(25)을 제막(製膜)하였다.
- <62> 여기서, 도 1에 나타낸 보호층(18)은 주로 금속 산화물인  $\text{SrO}$ 으로 구성되어 있다. 금속 산화물은 분위기 중의 수분 등을 흡착하기 쉬운 성질을 가지고 있기 때문에, 이 단계에서 유전체층(17)의 표면에 금속 산화물을 제막 하면, 본 공정 이후의 공정에서 금속 산화물의 표면이 수분 등과 반응하여 변질할 가능성이 있다.
- <63> 특히  $\text{SrO}$ 는, 동일한 금속 산화물인  $\text{MgO}$ 보다 흡습성이 높고, 본 공정 이후의 공정을 예를 들면  $1 \times 10^{-4} \text{Pa}$  정도의 감압 분위기(고진공 분위기) 중에서 행하였다고 하더라도 분위기 중의 미량의 수분을 흡착해 버린다.
- <64> 그러나, 본 실시형태 1의 보호층(25)에 이용한  $\text{SrCO}_3$ 는,  $\text{SrO}$ 와 비교해( $\text{MgO}$ 와 비교해도) 대기 중에서의 안정성이 높다. 즉, 분위기 중의 수분 등을 흡착하기 어려우며, 또한 반응하기 어렵다.
- <65> 따라서, 예를 들면, 본 공정 이후의 공정(후술하는 변환 공정까지의 공정)을 대기 분위기 중에서 행하였다고 하더라도, 보호층(25)의 변질을 억제 내지는 방지 할 수 있다. 또한, 본 공정 이후의 공정을 진공(감압) 분위기 중에서 행하였을 경우는, 보호층(25)의 변질을 보다 확실하게 방지할 수 있다.
- <66> (c) 다음으로, 도 1에 나타낸 PDP(10)를 조립한다. 도 4에 나타낸 배면 구조체(12)와 도 5에 나타내는 전면 구조체(11)의 조립은 이하와 같이 행한다.
- <67> (c1) 우선, 위치 맞춤 공정으로서 도 6에 나타낸 바와 같이, 전면 구조체(11)의 보호층(25)이 형성된 면과, 배면 구조체(12)의 격벽(22)이 형성된 면을 대향시킨 상태에서 위치 맞춤을 한다. 위치 맞춤 공정에서는, 전면 구조체(11)의 X전극(14)(도 5 참조), Y전극(15)(도 5 참조)과 배면 구조체(12)의 어드레스 전극(20)이 소정의 위치 관계가 되도록 조정한다.
- <68> 본 위치 맞춤 공정을 진공(감압) 분위기 중에서 행할 경우, 작업이 번잡해 지므로, 위치 맞춤에 시간을 필요로 한다. 그러나, 본 실시형태 1에 의하면, 위치 맞춤 공정을 대기 분위기 중에서 행할 수 있으므로, 위치 맞춤에 필요로 하는 시간을 단축하여, 제조 효율을 향상시킬 수 있다. 또한, 진공 챔버를 필요로 하지 않기 때문에, 제조 장치를 소형화할 수 있다.
- <69> (c2) 다음으로, 봉착 공정으로서 전면 구조체(11)와 배면 구조체(12)의 주위부를 봉착한다. 봉착 공정에서는, 전면 구조체(11) 또는 배면 구조체(12) 한쪽의 주위부에 저융점 유리 등의 접착재(接着材)(26)를 도포해 두어(접착재(26)의 도포는 위치 맞춤 공정 전(前)에 실시하는 것이 바람직하다), 접착재(26)를 가열함으로써 전면 구조체(11)와 배면 구조체(12)를 봉착한다.
- <70> 봉착 후에 냉각하면, 접착재(26)가 경화하여 전면 구조체(11)와 배면 구조체(12)는 소정의 위치 관계로 고정된다. 본 실시형태 1에서는, 봉착 공정으로서  $450^\circ\text{C}$ 의 가열 온도로 10분간 유지했다.
- <71> 이 봉착 공정이 끝나면, 전면 구조체(11)와 배면 구조체(12)의 주위부가 밀봉(seal)되어 일체(一體) 구조의 패널 구조체(27)가 된다. 다만, 접착재(26)로 봉착된 영역의 내측에는, 적어도 1개소 이상에 전면 구조체(11) 또는 배면 구조체(12)를 관통하는 구멍부(28)가 형성되어 있다(도 6에는 구멍부(28)가 전면 구조체(11)에 형성된 예를 나타내고 있다).
- <72> 또한, 이 구멍부(28)에 위치를 맞추어 유리관 등의 칩 관(管)(통기수단)(29)이 고정되어 있다. 봉착 공정이 종료된 단계에서는, 칩 관(管)(29)은 개구(開口) 상태이다. 방전 공간(24)은 완전히 패널 구조체(27)의 외부와 차단되어 있는 것은 아니며, 이 칩 관(管)(29)을 통해서 패널 구조체(27)의 외부와의 통기(외부로부터의 가스의 흡기, 또는 외부로의 가스의 배기)가 가능한 상태로 되어 있다.
- <73> (c3) 다음으로, 변환 공정으로서 보호층(25)을 구성하는  $\text{SrCO}_3$ 를  $\text{SrO}$ 로 변환한다.  $\text{SrCO}_3$ 는 세계 가열하면,  $\text{SrO}$ 와  $\text{CO}_2$ 로 분해되는 특성을 가지고 있다. 본 실시형태 1에서는  $\text{SrCO}_3$ 의 이 특성을 이용하여,  $450^\circ\text{C}$ 로 5분간 유지했다. 자세하게는, 상기 봉착 공정에서의 유지 시간인 10분을 5분간 더 연장했다.
- <74> 이 변환 공정으로, 보호층(25)의  $\text{SrCO}_3$ 는 적어도 일부가  $\text{SrO}$ 로 변환된다. 특히 보호층(25)의 표면(보호층(25)의 방전 공간(24)과 접하는 면) 측에서는 모든  $\text{SrCO}_3$ 가  $\text{SrO}$ 로 변환된다. 한편, 보호층(25)의 유전체층(17)과의 접

측면 측에서는, 일부의 SrCO<sub>3</sub>가 SrO로 변환되지 않은 상태로 남는다. 즉, 변환 공정에서 도 6에 나타낸 보호층(25)을 도 1 및 도 2에서 설명한 보호층(18)으로 변환할 수 있다.

- <75> 이 변환 공정에서는, SrCO<sub>3</sub>가 SrO로 분해될 때에 CO<sub>2</sub>가 발생한다. 이 CO<sub>2</sub>는 칩 관(29)에 접속된 통기 경로(도시하는 생략)를 통해서 패널 구조체(27)의 외부로 배기된다.
- <76> 여기서, 본 실시형태 1의 변환 공정의 변형예로서 이하의 방법을 이용할 수도 있다. 상기 봉착 공정 후, 보호층(25)이 가열된 상태(예를 들면 450℃로 유지된 상태)에서 방전 공간(24) 내에 O<sub>2</sub>(산소) 가스를 도입한다. O<sub>2</sub>가 스 도입 후, 칩 관(29)에 접속된 통기 경로를 일시 차단하고, 예를 들면 5분간 유지한다. O<sub>2</sub>가스는, SrO으로의 변환 공정 종료 후에 CO<sub>2</sub>와 함께 칩 관(29)에 접속된 통기 경로를 통해서 패널 구조체(27)의 외부로 배기된다.
- <77> O<sub>2</sub>가스를 도입함으로써, 보호층(25)을 구성하는 SrCO<sub>3</sub>의 산화가 촉진하여, 보다 효율적으로 SrO로 변환하는 것이 가능하게 된다. 본 발명자가 검토한바, O<sub>2</sub>가스를 도입했을 경우, 단순히 유지 시간을 5분간 연장하는 경우보다도 잔류하는 SrCO<sub>3</sub>의 비율이 적은 것을 알았다. 자세하게는, O<sub>2</sub>가스를 도입했을 경우, 보호층(25)의 유전체층(17)과의 접촉면 측에 미량의 SrCO<sub>3</sub>가 잔류하지만, 보호층(25)의 거의 전체가 SrO로 변환되어 있었다.
- <78> 보호층(25)의 거의 전체를 SrO로 변환함으로써, 층 내의 결정 구조를 견고한 구조로 할 수 있다. 즉, 보호층(18)(도 1참조)의 스퍼터 내성을 향상시킬 수 있으므로, PDP(10)(도 1참조)의 제품 수명을 연장하는 것이 가능하게 된다.
- <79> 그런데, 보호층(25)의 일부에 SrCO<sub>3</sub>가 잔류하는 실시형태에 대해서 설명했지만, 본 실시형태 1에 의하면, 보호층(25)이 가열된 상태로 유지하는 시간을 더욱 연장함으로써, SrCO<sub>3</sub>를 완전히 SrO로 변환시키는 일도 가능하다. 이 경우, 변환 공정 후의 보호층(18)(도 1 참조)은, 보호층(18)을 구성하는 SrO가 SrCO<sub>3</sub>로부터 변환된 SrO인 것이 특징이 된다.
- <80> 그러나, 보호층(25)의 유전체층(17)과의 접촉면 측에 미량의 SrCO<sub>3</sub>가 잔류하는 정도라면, 제품 수명의 관점, 또는 방전개시전압(放電開始電壓) 저감의 관점으로부터 실효상 특별히 문제는 없다.
- <81> 그래서, 변환 공정에 필요로 하는 시간을 삭감하고, 제조 효율을 향상시키기 위해, SrCO<sub>3</sub>의 일부가 잔류한 상태로 변환 공정을 종료하는 것이 바람직하다.
- <82> (c4) 다음으로, 방전가스 도입 공정으로서 칩 관(29)에 접속된 통기 경로를 통해서, 방전 공간(24) 내에 소정의 방전 가스를 도입한다. 방전 가스를 도입하기 전에, 방전 공간(24) 내의 남은 가스는 미리 배기한다.
- <83> 본 실시형태 1에서는, 배기 수단으로서 진공 펌프를 이용하여 방전 공간(24) 내의 남은 가스를 배기한 후, **배송 가스 펌프**를 이용하여 Ne와 Xe의 혼합 가스(분압비는 85 : 15)를 500torr(약 67kPa)로 도입했다.
- <84> (c5) 마지막으로 봉지(封止-기밀(氣密) 상태로 함) 공정으로 칩 관(29)의 개구부를 봉(封)하면서 절단하여, 도 1 및 도 2에 나타낸 PDP(10)가 완성된다.
- <85> <PDP(10)의 방전개시전압의 평가>
- <86> 다음으로, 도 1 및 도 2에 나타낸 PDP(10)의 방전개시전압의 평가를 행한 결과에 대해서 설명한다. 본 평가에서는, PDP(10)의 방전개시전압의 저감 효과를 확인하기 위해, 3종류의 PDP를 비교예로서 준비했다. 또한, 방전개시전압의 평가 방법은, 각 PDP에 전압을 공급하고, PDP가 점등하기 위해서 필요한 전압을 방전개시전압으로서 평가했다. 또한, PDP의 내구성을 확인하기 위해, 60kHz에서 504시간(3주간) 연속하여 점등시킨 후에 일단 전압의 공급을 정지하고, 재차 점등시키기 위해서 필요한 전압(이하 재점등 트리거 전압이라고 한다)도 측정하였다.
- <87> 제1 비교예로서 도 1에 나타낸 보호층(18)을 MgO로 바뀌놓은 PDP를 준비하였다. 제1 비교예와 본 실시형태 1의 PDP(10)의 차이점은, 보호층으로서 MgO의 단일성분의 막을 형성한 점이다. 이 때문에 제1 비교예에서는, 본 실시형태 1에서 설명한 (c3) 변환 공정은 행하지 않았다. 또한, (b) 보호층 형성 공정에서 (c5) 봉지 공정까지를 1×10<sup>-4</sup>Pa의 감압 분위기 하(下)에서 행하였다.
- <88> 제 1비교예의 초기의 방전개시전압은 210V였다. 또한, 재점등 트리거 전압도 210V였다.

- <89> 또한, 제2 비교예로서 PDP(10)와는 제조 방법이 다른 PDP를 준비했다. 제2 비교예와 본 실시형태 1의 PDP(10)의 차이점은, (b) 보호층 형성 공정에서 SrO의 단일 성분의 막을 형성한 점이다. 이 때문에 제2 비교예에서는, 본 실시형태 1에서 설명한 (c3) 변환 공정은 행하지 않았다. 또한, (b) 보호층 형성 공정에서 (c5) 봉지 공정까지를  $1 \times 10^{-4}$  Pa의 고진공(감압) 분위기 하(下)에서 행하였다.
- <90> 제 2비교예의 초기의 방전개시전압은 180 V였다. 그러나, 재점등 트리거 전압은 200V로 상승하였다. 제2 비교예의 보호층 상태를 확인하면, 보호층의 일부(특히 표면)의 결정 구조가 붕괴한 상태가 되어 있었다. 이 결과로부터, (b) 보호층 형성 공정으로 SrO의 단일 성분의 막을 형성 하면, 이후 (c5) 봉지 공정까지를,  $1 \times 10^{-4}$  Pa의 고진공(감압) 분위기 하에서 행하였다고 하더라도 SrO의 표면이 변질 하는 것을 알았다.
- <91> 또한, 제3 비교예로서 PDP(10)와는 제조 방법이 다른 PDP를 준비하였다. 제3 비교예와 본 실시형태 1의 PDP(10)와의 차이점은, (b) 보호층 형성 공정에서 SrO의 단일 성분의 막을 형성 한 후, 계속해서 보호층 표면에 0.05  $\mu$ m의 MgO 일시 보호막을 연속하여 형성하고, (c2) 봉착 공정 후에 제거한 점이다. 이 때문에 제3 비교예에서는, 본 실시형태 1에서 설명한(c3) 변환 공정 대신에, 방전 공간 내에 플라즈마를 발생시켜서 일시 보호막을 제거하는 공정을 행하였다. 또한, (b) 보호층 형성 공정에서 (c5) 봉지 공정까지를  $1 \times 10^{-4}$  Pa의 고진공(감압) 분위기 하에서 행하였다.
- <92> 제 3비교예의 초기의 방전개시전압은 180V였다. 또한, 재점등 트리거 전압도 180V였다. 그런데, 제3 비교예를 소등 상태로, 1개월간 실온으로 방치한 후, 재차 방전개시전압을 평가한바, 방전개시전압은 200V로 상승해 있었다.
- <93> 제3 비교예의 보호층 상태를 확인하면, 보호층의 일부(특히 표면)에 MgO의 일시 보호막을 제거했을 때의 잔류물이 부착되어 있었다. 이 결과로부터, 일시 보호막을 완전히 제거하는 것이 곤란하여, 보호층 주변에 잔류물이 남으면, 해당 잔류물의 영향에 의해 방전개시전압이 경시적(經時的)으로 변동하는 것을 알았다.
- <94> 다음으로 본 실시형태 1의 PDP(10)의 초기 방전개시전압은 180V였다. 또한, 재점등 트리거 전압도 180V였다. 또한, 제3 비교예의 경우와 마찬가지로 소등 상태로, 1개월간 실온으로 방치한 후, 재차 방전개시전압을 평가했지만, 방전개시전압은 180V로 변동이 없었다.
- <95> 즉, PDP(10)는 제1 비교예보다 30V(약 14%) 방전개시전압을 저감할 수 있다.
- <96> 따라서, PDP(10)는 제1 비교예보다 구동 시의 소비 전력을 삭감할 수 있다.
- <97> 또한, PDP(10)는 제2 비교예나 제3 비교예와 같이 방전개시전압이 경시적으로 변동하지 않는다. 즉, 안정하게 방전개시전압을 저감할 수 있다.
- <98> <본 실시형태 1의 변형예>
- <99> 본 실시형태 1의 변형예로서 도 1에 나타낸 보호층(18)에 원소로서 Ca(칼슘)이 포함된 구조로 할 수도 있다. 이 경우, Ca는 보호층(18) 중에 CaO(산화칼슘) 또는 복합체인 (SrCa)O로서 함유되게 된다.
- <100> 이와 같이 보호층(18)에 원소로서 Ca를 포함하는 것으로, 보호층(18)의 스퍼터 내성을 한층 더 향상시킬 수 있으므로, PDP(10)의 제품 수명을 한층 더 향상시킬 수 있다.
- <101> 보호층(18)에 원소로서 Ca를 포함하는 방법은 예를 들면, 이하의 방법에 의해 실현할 수 있다. 상기(b) 보호층 형성 공정으로, 보호층(25)을 형성할 때에 진공 증착법이면 타겟으로서 SrCO<sub>3</sub>와 CaCO<sub>3</sub>의 복합물 소스를 이용한다. 이 복합물 소스를 이용함으로써, 보호층(25)에 SrCO<sub>3</sub>와 CaCO<sub>3</sub>를 포함시킬 수 있다.
- <102> 이후의 공정은 PDP(10)와 동일한 공정을 이용할 수 있다. 즉, SrCO<sub>3</sub>와 CaCO<sub>3</sub>를 포함한 보호층(25)을 (c3) 변환 공정에서 SrO, CaO, 또는 (SrCa)O를 포함한 보호층(18)으로 변환할 수 있다.
- <103> (실시형태 2)
- <104> 본 실시형태 2에서는, 상기 실시형태 1과는 다른 방법으로 SrCO<sub>3</sub>를 SrO로 변환하는 방법에 대해서 설명한다. 또, 본 실시형태 2와 상기 실시형태 1의 차이점은(c3) 변환 공정뿐이며, PDP(10)의 구조는 상기 실시형태 1과 같다. 따라서, 본 실시형태 2에서는 도 1-도 6을 적당히 인용하여 설명한다. 또한, 상기 실시형태 1에서 설명한 (c3) 변환 공정 이외의 공정은, 본 실시형태 2에 적용할 수 있으므로, 변환 공정 이외의 공정은 설명을 생략한

다.

- <105> 본 실시형태 2에서는 (c3) 변환 공정에서 도 6에 나타낸 보호층(25)에 포함되는 SrCO<sub>3</sub>를 이하의 방법으로 SrO로 변환한다.
- <106> (c3) 봉착 공정이 종료된 후, 보호층(25)을 포함한 패널 구조체(27)를 실온(예를 들면 25℃)까지 냉각한다.
- <107> 다음으로, 방전 공간(24) 내의 잔류 가스를 배기한 후, 칩 관(29)에 접속된 통기 경로를 통해서 O<sub>2</sub>가스를 도입한다. 본 실시형태 2에서는 분압 100%의 O<sub>2</sub>가스를 1torr(약 133Pa)의 압력으로 도입하고, 칩 관(29)에 접속된 통기 경로를 일시 차단하였다.
- <108> 다음으로, 방전 공간(24) 내에 O<sub>2</sub>가스가 봉입된 상태로, X전극(14)(도 5 참조), Y전극(15)(도 5 참조)의 각 전극 단자 간에 소정의 전압을 공급하여 방전을 발생시키고, 방전이 발생하고 있는 상태로 소정 시간 유지하였다. 본 실시형태 2에서는, 전극 단자 간에 230V(60kHz)의 전압을 공급하고, 방전 상태를 5분간 유지하였다.
- <109> 본 실시형태 2에서는, 보호층(25)에 포함되는 SrCO<sub>3</sub>가, 산소 분위기 하에서 방전에 노출됨으로써, 산소라디칼 산화되어 SrO로 변환된다.
- <110> 이 변환 공정이 종료된 후의 보호층(25)을 관찰하면, 상기 실시형태 1에서 보호층(25)을 가열한 상태로 O<sub>2</sub>가스를 도입했을 경우와 마찬가지로, 보호층(25)의 유전체층(17)과의 접촉면 측에 미량의 SrCO<sub>3</sub>가 잔류 하지만, 보호층(25)의 거의 전체가 SrO로 변환되어 있었다.
- <111> 즉, 본 실시형태 2에 의하면, 보호층(25)을 단지 가열, 유지하는 경우와 비교하여, 층 내의 결정 구조를 견고한 구조로 할 수 있다. 따라서, 보호층(18)(도 1 참조)의 스피터 내성을 향상시킬 수 있으므로, PDP(10)(도 1 참조)의 제품 수명을 연장하는 것이 가능하게 된다.
- <112> 본 실시형태 2에 의하면, 상기 실시형태 1의 경우와 비교하여 보호층(25)을 가열한 상태로 유지할 시간을 단축할 수 있으므로, 상기 실시형태 1에서 설명한 효과에 더하여, PDP(10)의 제조에 필요로 하는 에너지를 삭감할 수 있다. 또한, 실온 환경 하에서 O<sub>2</sub>가스를 도입하므로 제조 설비를 간략화할 수 있다.
- <113> 그런데, 상기 실시형태 1에서, 보호층(25)이 가열된 상태로 유지할 시간을 더욱 연장함으로써, SrCO<sub>3</sub>를 완전히 SrO로 변환 시키는 일도 가능하다는 취지를 설명하였으나, 본 실시형태 2에서도 방전 상태를 유지할 시간을 연장함으로써, SrCO<sub>3</sub>를 완전히 SrO로 변환 시키는 일도 가능하다는 것은 말할 필요도 없다.
- <114> 본 실시형태 2의 제조 방법에 의해 얻어진 PDP(10)에 대하여 방전개시전압의 평가를 행한바, 초기의 방전개시전압은 180V였다. 또한, 재점등 트리거 전압도 180V였다. 또한, 상기 실시형태 1에서 설명한 제3 비교예의 경우와 마찬가지로 소등 상태에서, 1개월간 실온으로 방치한 후, 재차 방전개시전압을 평가하였으나, 방전개시전압은 180V로 변동이 없었다.
- <115> 즉, 본 실시형태 2의 제조 방법에 의해서도 상기 실시형태 1에서 설명한 PDP(10)(도 1 및 도 2 참조)가 얻어진다는 것을 알았다.
- <116> (실시형태 3)
- <117> 본 실시형태 3에서는, 상기 실시형태 1 또는 상기 실시형태 2와는 다른 방법으로 SrCO<sub>3</sub>를 SrO로 변환하는 방법에 대해서 설명한다. 또, 본 실시형태 3의 PDP(40)와 상기 실시형태 1의 PDP(10)의 구조상(構造上)의 차이점은 보호층의 구조뿐이며, 제조 공정상의 차이점은 (c3) 변환 공정뿐이다.
- <118> 따라서, 본 실시형태 3에서는 상기 실시형태 1에서 설명한 도 2에 대응하는 PDP(40)의 확대 단면도만 나타내며, 그 외는 도 1~도 6을 적당히 인용하여 설명한다. 또한, 상기 실시형태 1에서 설명한 (c3) 변환 공정 이외의 공정은, 본 실시형태 3에 적용할 수 있으므로, 변환 공정 이외의 공정은 설명을 생략한다.
- <119> 도 7은 본 실시형태 3의 PDP(40)의 구조를 나타내는 요부 확대 단면도이다.
- <120> 도 7에 있어서, 본 실시형태 3의 PDP(40)가 가지는 보호층(41)은, SrCO<sub>3</sub>으로 구성되는 제1 보호층(42)과 SrO로 구성되는 제2 보호층(43)이 적층된 구조로 되어 있다. 보호층(41) 중, 유전체층(17)과 접하는 면측에 배치되는 제1 보호층(42)은 SrCO<sub>3</sub>으로 구성되고, 방전 공간(24)과 접하는 면측에 배치되는 제2 보호층(43)은 SrO로 구성

되어 있다.

- <121> 도 7에서는, 상기 실시형태 1에서 설명한 PDP(10)와의 차이점을 명확하게 하기 위해서 보호층(41)의 두께를 두 겹께 기재하고 있지만, 보호층(41)의 두께는 상기 실시형태 1에서 설명한 보호층(18)(도 2참조)과 동등하며, 예를 들면 1 $\mu$ m이다.
- <122> 제1 보호층(42)의 두께는 예를 들면 0.7~0.8 $\mu$ m이다. 또한, 제2 보호층(43)의 두께는 제1 보호층(42)보다 얇으며, 예를 들면 0.2~0.3 $\mu$ m이다. 단지, 제1 보호층(42)과 제2 보호층(43)의 경계는 명확하게 규정되는 것이 아니며, 경계 영역에서는 SrCO<sub>3</sub>와 SrO가 혼재한 상태로 되어 있다.
- <123> PDP(40)의 보호층(41)이 상기와 같은 적층 구조가 되는 이유에 대하여 이하의 PDP(40) 제조 공정에서 설명한다.
- <124> 본 실시형태 3에서는 (c3) 변환 공정에서 도 6에 나타낸 보호층(25)에 포함되는 SrCO<sub>3</sub>를 이하의 방법으로 SrO로 변환한다.
- <125> (c3) 봉착 공정이 종료된 후, 보호층(25)을 포함한 패널 구조체(27)를 실온(예를 들면 25℃)까지 냉각한다.
- <126> 다음으로, 방전 공간(24) 내의 잔류 가스를 배기 한 후, 칩 관(29)에 접속된 통기 경로를 통해서 O<sub>3</sub>(오존)을 포함한 산소가스(O<sub>2</sub>와 O<sub>3</sub>의 혼합 가스)를 도입한다. 산소 가스에 포함되는 O<sub>3</sub>의 분압은 O<sub>2</sub>의 분압보다 적어도 좋다. O<sub>3</sub>의 양을 극단적으로 많이 해도 산화의 효과는 크게 변하지 않기 때문이다. 본 실시형태 3에서는 분압비 99 : 1에서 O<sub>2</sub>와 O<sub>3</sub>을 포함하는 산소 가스를 500torr(약 67kPa)의 압력으로 도입하고, 칩 관(29)에 접속된 통기 경로를 일시 차단하였다.
- <127> 다음으로, 방전 공간(24) 내에 O<sub>3</sub>을 포함한 산소 가스가 봉입된 상태에서 소정 시간 유지하였다. 본 실시형태 3에서는 5분간 유지하였다.
- <128> 본 실시형태 3에서는, 보호층(25)에 포함되는 SrCO<sub>3</sub>가, O<sub>3</sub>을 포함하는 산소가스 분위기 하(下)에 노출됨으로써, 산화되어 SrO로 변환된다.
- <129> 단지, 이 산화를 실온 환경 하에서 실시하므로, 5분간이라는 유지 시간에서는 보호층(25)의 전부는 산화되지 않고, O<sub>3</sub>을 포함한 산소 가스에 노출된 부분, 즉 방전 공간(24)에 접하는 면측이 SrO로 변환된다. 이 때문에, 본 실시형태 3의 PDP(40)는, 도 7에 나타낸 바와 같이 SrCO<sub>3</sub>로 구성되는 제1 보호층(42)과 SrO로 구성되는 제2 보호층(43)이 적층된 구조가 된다.
- <130> 본 실시형태 3의 제조 방법에 의해 얻어진 PDP(40)에 대하여 방전개시전압의 평가를 행한바, 초기의 방전개시전압은 180V이었다. 또한, 재점등 트리거 전압도 180V이었다. 또한, 상기 실시형태 1에서 설명한 제3 비교예의 경우와 마찬가지로 소등 상태에서, 1개월간 실온으로 방치한 후, 재차 방전개시전압을 평가하였으나, 방전개시전압은 180V로 변동이 없었다.
- <131> 즉, 본 실시형태 3의 제조 방법에 의해 얻어지는 PDP(40)는 상기 실시형태 1에서 설명한 PDP(10)(도 1 및 도 2 참조)와 동일한 정도의 방전개시전압의 저감 효과가 얻어지는 것을 알았다.
- <132> 또한, 본 실시형태 3에 의하면, 상기 실시형태 1의 경우와 비교하여 보호층(25)을 가열한 상태로 유지하는 시간을 단축할 수 있으므로, PDP(40)는 PDP(10)보다 제조 에너지 코스트를 삭감할 수 있다. 또한, 변환 공정을 실온 환경 하에서 행하므로 제조 설비를 간략화할 수 있다.
- <133> 단지, PDP(40)는, PDP(10)와 비교하여 SrCO<sub>3</sub>의 잔류량이 상대적으로 많아지므로, 제품 수명은 PDP(10)가 PDP(40)보다 길다고 생각된다.
- <134> (실시형태 4)
- <135> 본 실시형태 4에서는, 보호층이 SrCO<sub>3</sub>로 구성되는 PDP에 대하여 설명한다. 또, 본 실시형태 4의 PDP(50)와 상기 실시형태 1의 PDP(10)의 구조상의 차이점은 보호층을 구성하는 재료뿐이며, 제조 공정상의 차이점은 (c3) 변환 공정을 행하지 않는 점이다.
- <136> 따라서, 본 실시형태 4에서는 상기 실시형태 1에서 설명한 도 2에 대응하는 PDP(50)의 확대 단면도만 나타내고, 그 외는 도 1~도 6을 적당히 인용하여 설명한다. 또한, 상기 실시형태 1에서 설명한 (c3) 변환 공정 이외의 공

정은, 본 실시형태 4에 적용할 수 있으므로, 변환 공정 이외의 공정은 설명을 생략한다.

- <137> 도 8은 본 실시형태 4의 PDP(50)의 구조를 나타내는 요부 확대 단면도이다.
- <138> 도 8에 있어서, 본 실시형태 4의 PDP(50)가 가지는 보호층(51)은, SrCO<sub>3</sub>로 구성되어 있다. 즉, 보호층(51)은 SrCO<sub>3</sub>의 단일 성분으로 제막되어 있다.
- <139> SrCO<sub>3</sub>는 SrO와 비교하면, 2차 전자 방출계수가 낮지만, MgO와 비교하면 2차 전자 방출계수가 높다. PDP(50)에 대하여 방전개시전압의 평가를 행한바, 초기의 방전개시전압은 200V이었다. 또한, 재점등 트리거 전압도 200V이었다. 또한, 상기 실시형태 1에서 설명한 제3 비교예의 경우와 마찬가지로 소등 상태로, 1개월간 실온으로 방치한 후, 재차 방전개시전압을 평가하였으나, 방전개시전압은 200V로 변동이 없었다.
- <140> 즉, 본 실시형태 4의 PDP(50)는, 상기 실시형태 1에서 설명한 제1 비교예보다 방전개시전압을 10V(약 5%) 저감할 수 있다. 따라서, PDP(50)는 제1 비교예보다 구동 시의 소비 전력을 삭감할 수 있다.
- <141> 또한, PDP(50)는 상기 실시형태 1에서 설명한 제2 비교예나 제3 비교예와 같이 방전개시전압이 경시적으로 변동하지 않는다. 즉, 안정하게 방전개시전압을 저감할 수 있다.
- <142> 본 실시형태 4의 PDP(50)는, 상기 실시형태 1에서 설명한 (c3) 변환 공정을 생략하고 제조할 수 있다. 즉, 상기 실시형태 1에서 설명한 PDP(10)보다 공정을 단축할 수 있으므로, 제조 효율을 향상시킬 수 있다.
- <143> (실시형태 5)
- <144> 본 실시형태 5에서는, 상기 실시형태 1~4에서 설명한 PDP(10, 40, 50)를 플라즈마 디스플레이 모듈(이하 PDP 모듈이라고 한다), 또는 플라즈마 디스플레이 장치(이하 PDP 장치라고 한)에 내장한 구성에 대하여 설명한다.
- <145> 또, 본 실시형태 5에서는, PDP(10, 40, 50)을 내장한 본 PDP 모듈(100) 및 PDP장치(200)의 일례를 나타내는 것이며, 상기 실시형태 1~4에서 설명한 PDP(10, 40, 50) 이외의 구조는 이것에 한정되지 않는다.
- <146> 본 실시형태 5에 있어서, PDP 모듈이란, PDP와 PDP 표시면의 반대측에 배치 되어 PDP를 지지하는 베이스 샤시와 베이스 샤시의 이면(PDP와 대향하는 면의 반대측 면)측에 배치되어 PDP 모듈을 구동, 제어하는 각종 회로 기판을 구비한 모듈이다. 또한, PDP 장치란, PDP 모듈을 외부 케이스로 커버함과 동시에, 예를 들면 스탠드 등의 지지 구조로 고정된 표시 장치이다.
- <147> 도 9는 본 실시형태 5의 PDP 장치(200)를 표시면 측에서 본 평면도, 도 1C는 도 9에 나타낸 PDP 장치(200)를 배면측에서 본 평면도, 도 11은 도 9에 나타낸 PDP 장치(200)의 전면 프레임 커버(1)를 없앤 상태를 나타내는 평면도이다.
- <148> 도 9 및 도 10에 있어서 본 실시형태 5의 PDP 장치(200)는, PDP 모듈(100)을 가지고 있다. 또한, PDP 장치(200)는 이 PDP 모듈(100)을 수납하는 전면 프레임 커버(1)와 배면 커버(2)로 이루어진 외부 케이스(3)를 구비하고 있다.
- <149> 또한, PDP 장치(200)는 외부 지지 구조인 스탠드(외부 지지 구조)(4)를 구비하며, PDP 모듈(100)은 이 스탠드(4)로 지지되는 구성으로 되어 있다.
- <150> 또한, 도 11에 나타낸 바와 같이 PDP 모듈(100)의 표시면 측에는, 상기 실시형태 1~4에서 설명한 PDP(10, 40, 50) 중, 어느 한쪽이 고정되어 있다. PDP(10, 40, 50)는 전면 구조체(11)가 표시면 측에 배치되는 모양으로 고정되어 있다.
- <151> 또한, PDP(10, 40, 50)를 구성하는 전면 구조체(11) 및 배면 구조체(12)의 외연변(外緣邊-바깥 가장자리 변)의 길이는 같지 않으며, 서로 일부가 불거져 나온 상태로 겹쳐져 있다. 또한, 전면 구조체(11)와 배면 구조체(12)가 대향하여 접치는 영역의 각부(角部)에는, 상기 실시형태 1에서 설명한 칩 관(29)이, 개구부를 봉한 상태로 배치되어 있다.
- <152> 또한, PDP(10, 40, 50)의 배면 구조체(12) 측은, 베이스 샤시(60)에 고정되어 있다. PDP(10, 40, 50)를 베이스 샤시(60)에 고정하는 고정 수단은 예를 들면, 양면 테이프 등의 접착층을 사이에 두고 견고하게 접촉되어 있다.
- <153> 다음으로, 도 12를 이용하여, PDP 모듈의 배면측 구조에 대해서 설명한다. 도 12는 도 10에 나타낸 PDP 장치(200)의 배면 커버(2)를 제거한 상태를 나타내는 평면도이다.

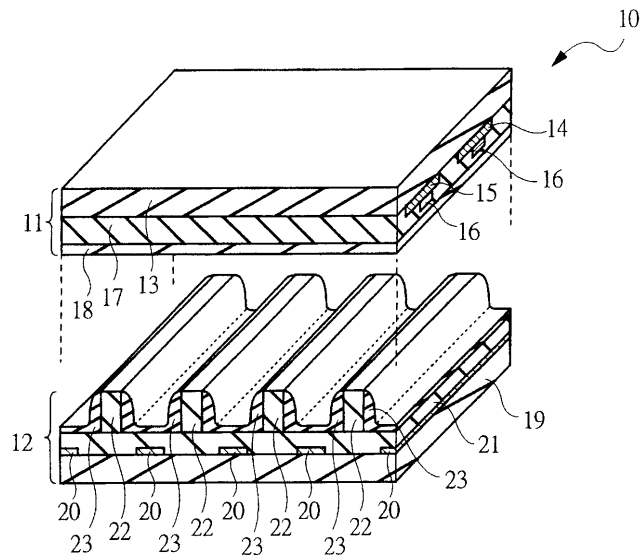
- <154> 도 12에 있어서, 이 베이스 샤시(60)에는, 베이스 샤시(60)를 외부 지지 구조인 스탠드(4)에 고정하기 위한 설치 부재(63)가 복수 고정되어 있다.
  - <155> PDP 모듈(100)은 베이스 샤시(60)에 고정된 설치 부재(63)가 스탠드(4)에 고정됨으로써 지지된다.
  - <156> 스탠드(4)에 설치 부재(63)를 고정하는 수단은, 중량물(重量物-무거운 물건)인 PDP 모듈(100)을 지지시키기 위해, 견고한 고정을 가능하게 하는 고정 수단이 적당히 선택되지만, 예를 들면 스탠드(4) 및 설치 부재(63)의 일부에 관통공을 형성하여, 볼트(5)와 너트(도시는 생략) 등으로 고정할 수 있다.
  - <157> 다음으로 PDP 모듈(100)을 구동, 제어하기 위한 회로에 대해서 설명한다. 도 12에 나타난 바와 같이 PDP 모듈(100)은 복수의 회로 기관(61)을 구비하고 있다. 각 회로 기관(61)은 예를 들면 나사 등에 의해 베이스 샤시(60)에 고정되어 있다.
  - <158> PDP 모듈(100)의 회로로서는, PDP(10, 40, 50)의 X전극(14)(도 1 참조)에 전압을 인가하기 위한 X구동회로, Y전극(15)(도 1 참조)에 전압을 인가하기 위한 Y구동회로, 어드레스 전극(20)(도 1참조)에 전압을 인가하기 위한 어드레스 구동회로(어드레스 중계회로) 및 어드레스 드라이버 모듈(ADM)(62), 각 부로 전원을 공급하는 전원회로, 및 각 부를 포함한 전체를 제어하는 제어회로를 가진다.
  - <159> PDP 모듈(100)에서는 이러한 회로가 복수의 회로 기관(61)에 형성된다. 이들 각종 회로를 어느 회로 기관에 형성할지는, PDP 모듈의 레이아웃이나 구동 방식에 따라서 적당히 변경할 수 있다.
  - <160> 또한, 본 실시형태 5에서는 PDP 모듈(100)은 8개의 ADM(62)을 구비하고, 각각 한쪽 단부가 어드레스 구동회로에 전기적으로 접속되어 있다. ADM(62)은 도 12에 나타난 바와 같이 베이스 샤시(60) 연부(緣部)의 외측을 돌아서 PDP(10, 40, 50)(도 11 참조) 측에 연장되어 나오며, ADM(62)의 다른 쪽 단부는 도 1에 나타난 어드레스 전극(20)의 단자부에 전기적으로 접속된다.
  - <161> 본 실시형태 5에서는, 어드레스 구동회로 및 ADM(62)이 PDP 모듈(100)의 하변부(下邊部)에 배치되어 있지만, 구동 방식 등에 따라서 상하변부(上下邊部)의 양쪽 모두에 배치되는 구성도 가능하다.
  - <162> 또한, 그 외의 회로 기관(61)도, 배선(7)을 통해서 PDP(10, 40, 50)의 단자부와 접속된다. 이 배선(7)에는 ADM(62)와 같은 플렉서블 기관이나, 변형이 자유로운 플랫 케이블(flat cable)이라 불리는 띠모양의 배선 등을 이용할 수 있다. 또한, 각 회로 기관(61)도 배선(7)을 통해서 각각 전기적으로 접속된다.
  - <163> 상기 실시형태 1~4에서 설명한 PDP(10, 40, 50)를 본 실시형태 5에서 설명한 PDP 모듈(100), 또는 PDP 장치(200)에 내장함으로써, 구동 시의 소비 전력을 저감할 수 있는 PDP 모듈(100), 또는 PDP 장치(200)를 얻을 수 있다.
  - <164> 이상, 본 발명자에 의해서 이루어진 발명을 실시형태에 근거하여 구체적으로 설명했지만, 본 발명은 상기 발명의 실시형태에 한정되는 것이 아니며, 그 요지를 일탈하지 않는 범위에서 여러 가지 변경이 가능하다.
  - <165> 예를 들면, 실시형태 1의 변형예로서 보호층 중에 원소로서 Ca를 포함한 구조에 대하여 설명했지만, 실시형태 2에서 설명한 PDP(10), 또는 실시형태 3에서 설명한 PDP(40)의 보호층에 적용해도 좋다.
  - <166> 이 경우, 보호층의 스퍼터 내성이 향상하는 것은 말할 필요도 없다.
  - <167> 본 발명자들의 발명에 따라서 몇 개의 실시형태를 나타내고 설명하였으나, 개시된 실시형태는 본 발명의 범주로부터 벗어나는 일 없이, 변경 및 변형가능한 것은 말할 필요도 없다. 따라서, 본 명세서에 나타내고 설명된 상세한 설명에 의해 제한되는 것을 의미하지는 않으며, 첨부된 청구항의 범위 내에서 모든 이러한 변경 및 변형에 적용되는 것을 의미한다.
- 도면의 간단한 설명**
- <168> 본 발명의 이러한 그리고 다른 특징, 목적 및 장점은 첨부 도면과 함께 다음의 설명으로부터 더욱 명백해질 것이다.
  - <169> 도 1은, 본 발명의 실시형태 1인 PDP의 요부(要部)를 확대하여 나타내는 요부 확대 사시도(斜視圖)이다.
  - <170> 도 2는, 도 1에 나타난 전면(前面) 구조체와 배면(背面) 구조체가 조립되는 상태를 나타내는 요부 확대 단면도이다.
  - <171> 도 3은, 본 발명의 실시형태 1인 PDP의 제조 방법에 있어서, 미리 준비할 전면 구조체의 구조를 나타내는 요부

확대 사시도이다.

- <172> 도 4는, 본 발명의 실시형태 1인 PDP의 제조 방법에 있어서, 미리 준비할 배면 구조체의 구조를 나타내는 요부 확대 사시도이다.
- <173> 도 5는, 도 3에 나타난 전면 구조체에 보호층을 형성한 상태를 나타내는 요부 확대 사시도이다.
- <174> 도 6은, 본 발명의 실시형태 1인 PDP의 제조 방법에 있어서, 전면 구조체와 배면 구조체가 조립된 패널 구조체의 주위부(周圍部)의 구조를 나타내는 요부 확대 단면도이다.
- <175> 도 7은, 본 발명의 실시형태 3인 PDP의 요부를 확대하여 나타난 요부 확대 단면도이다.
- <176> 도 8은, 본 발명의 실시형태 4인 PDP의 요부를 확대하여 나타난 요부 확대 단면도이다.
- <177> 도 9는, 본 발명의 실시형태 5인 PDP 장치를 표시면 측에서 본 평면도이다.
- <178> 도 10은, 도 9에 나타난 PDP 장치를 표시면의 반대측의 면(배면)측에서 본 평면도이다.
- <179> 도 11은, 도 9에 나타난 PDP 장치의 전면 프레임 커버(외부 케이스)를 제거한 상태를 나타내는 평면도이다.
- <180> 도 12는, 도 10에 나타난 PDP 장치의 배면 커버(외부 케이스)를 제거한 상태를 나타내는 평면도이다.

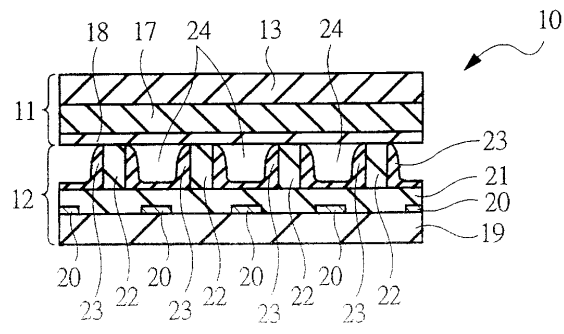
**도면**

**도면1**

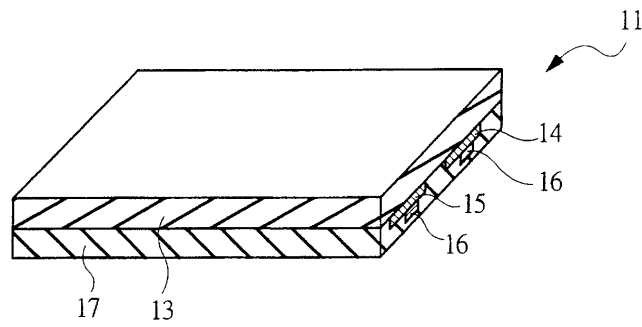


- |                         |                     |
|-------------------------|---------------------|
| 10 : PDP(플라즈마 디스플레이 패널) | 17 : 유전체층           |
| 11 : 전면 구조체(제1 구조체)     | 18 : 보호층            |
| 12 : 배면 구조체(제2 구조체)     | 19 : 배면기판(제2 기판)    |
| 13 : 전면 기판(제1 기판)       | 20 : 어드레스 전극(제2 전극) |
| 14 : X전극(제1 전극)         | 22 : 격벽(隔壁)         |
| 15 : Y전극(제1 전극)         |                     |

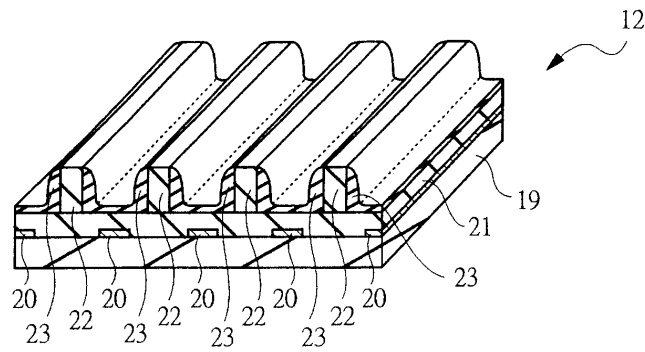
도면2



도면3

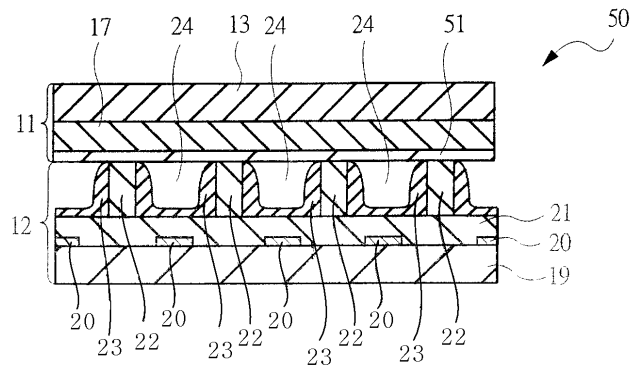


도면4

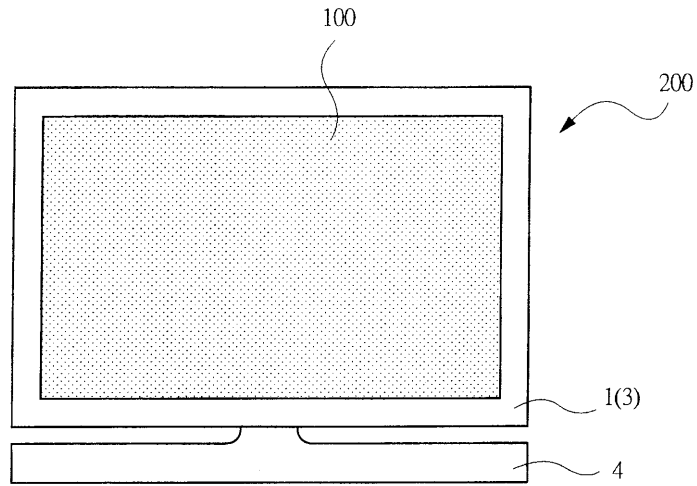




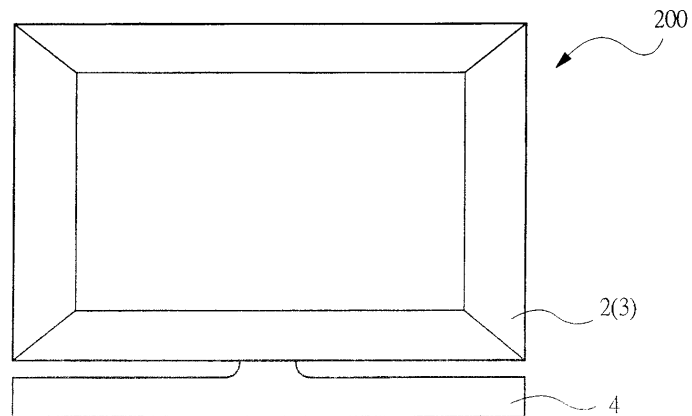
도면8



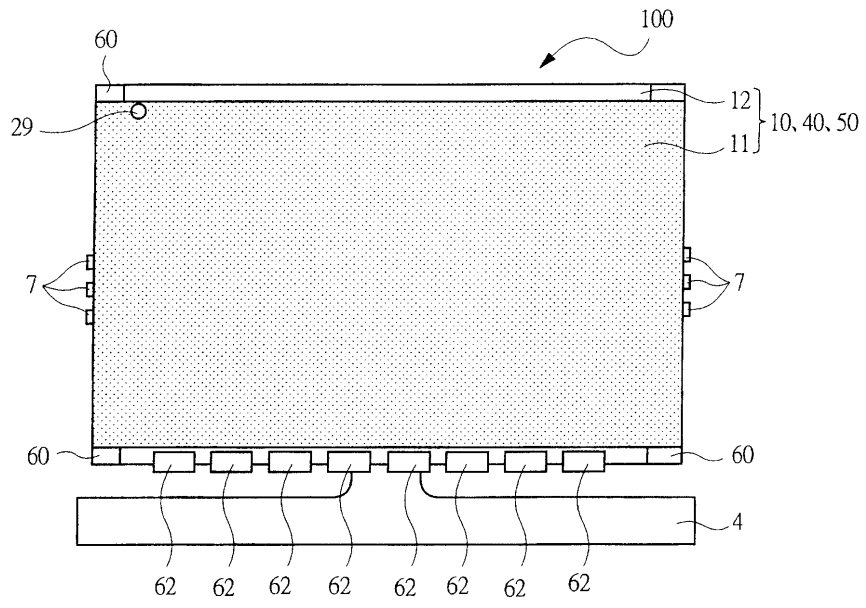
도면9



도면10



도면11



도면12

