



(12) 发明专利

(10) 授权公告号 CN 106098788 B

(45) 授权公告日 2020.10.16

(21) 申请号 201610569671.9

(22) 申请日 2011.03.11

(65) 同一申请的已公布的文献号
申请公布号 CN 106098788 A

(43) 申请公布日 2016.11.09

(30) 优先权数据
2010-086397 2010.04.02 JP

(62) 分案原申请数据
201180016101.2 2011.03.11

(73) 专利权人 株式会社半导体能源研究所
地址 日本神奈川县

(72) 发明人 山崎舜平

(74) 专利代理机构 上海专利商标事务所有限公司 31100

代理人 李玲

(51) Int.Cl.
H01L 29/786 (2006.01)
H01L 21/34 (2006.01)

(56) 对比文件
US 2009321731 A1, 2009.12.31
CN 101165906 A, 2008.04.23
US 2003047785 A1, 2003.03.13
CN 101283444 A, 2008.10.08
CN 1806322 A, 2006.07.19

审查员 张雄娥

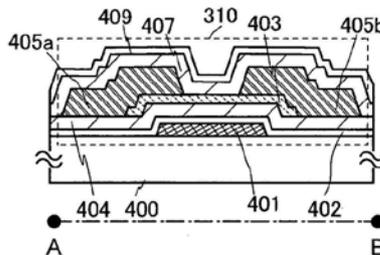
权利要求书4页 说明书22页 附图14页

(54) 发明名称

半导体装置

(57) 摘要

半导体装置,氧化物半导体膜具有各自设置有包含与氧化物半导体膜的成分类似成分的金属氧化物膜的顶表面部及底表面部。以与金属氧化物膜的表面接触的方式进一步形成包含与金属氧化物膜及氧化物半导体膜不同的成分的绝缘膜,该金属氧化物膜的表面与接触氧化物半导体膜的表面相对。用于晶体管有源层的氧化物半导体膜是通过从氧化物半导体去除诸如氢、水分、羟基和氢化物之类杂质、且供应作为氧化物半导体主要成分且在去除杂质的步骤中同时被减少的氧而被高纯度化为电性上i型(本征)的氧化物半导体膜。



1. 一种半导体装置,包括:

衬底上的第一金属氧化物膜;

所述第一金属氧化物膜上的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;

所述氧化物半导体膜上的源电极及漏电极;以及

所述源电极及所述漏电极以及所述氧化物半导体膜上的第二金属氧化物膜,

其中,所述第二金属氧化物膜与所述氧化物半导体膜接触,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,

其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围,以及

其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个的导带底部的能量都高于所述氧化物半导体膜的导带底部的能量。

2. 一种半导体装置,包括:

衬底上的栅电极;

所述栅电极上的栅极绝缘膜;

所述栅极绝缘膜上的第一金属氧化物膜;

所述第一金属氧化物膜上的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;

所述氧化物半导体膜上的源电极及漏电极;以及

所述源电极及所述漏电极以及所述氧化物半导体膜上的第二金属氧化物膜,

其中,所述第二金属氧化物膜与所述氧化物半导体膜接触,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,

其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围,以及

其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个的导带底部的能量都高于所述氧化物半导体膜的导带底部的能量。

3. 一种半导体装置,包括:

衬底上的第一栅电极;

所述第一栅电极上的第一栅极绝缘膜;

所述第一栅极绝缘膜上的第一金属氧化物膜;

所述第一金属氧化物膜上的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;

所述氧化物半导体膜上的源电极及漏电极;

所述源电极及所述漏电极以及所述氧化物半导体膜上的第二金属氧化物膜;

所述第二金属氧化物膜上的第二栅极绝缘膜;以及

所述第二栅极绝缘膜上的第二栅电极,

其中,所述第二金属氧化物膜与所述氧化物半导体膜接触,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,

其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围,以及

其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个的导带底部的能量都高于所述氧化物半导体膜的导带底部的能量。

4. 一种半导体装置,包括:

第一栅电极;

覆盖所述第一栅电极的栅极绝缘膜;

在所述栅极绝缘膜上且与所述栅极绝缘膜接触的第一金属氧化物膜;

在所述第一金属氧化物膜上且与所述第一金属氧化物膜接触并且与所述第一栅电极重叠的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;

在所述氧化物半导体膜上且与所述氧化物半导体膜电接触的源电极及漏电极;

在所述源电极及所述漏电极上的第二金属氧化物膜,其中所述第二金属氧化物膜与所述氧化物半导体膜接触;

在所述第二金属氧化物膜上的绝缘膜;以及

在所述绝缘膜上的第二栅电极膜,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个都包括所述氧化物半导体膜的一种或多种构成金属元素,

其中,所述第一栅电极与所述第二栅电极重叠,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,以及

其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围。

5. 一种半导体装置,包括:

栅电极;

覆盖所述栅电极的栅极绝缘膜;

在所述栅极绝缘膜上且与所述栅极绝缘膜接触的第一金属氧化物膜;

在所述第一金属氧化物膜上且与所述第一金属氧化物膜接触并且与所述栅电极重叠的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;

在所述氧化物半导体膜上且与所述氧化物半导体膜电接触的源电极及漏电极;

在所述氧化物半导体膜上且与所述氧化物半导体膜接触的第二金属氧化物膜;以及

在所述第二金属氧化物膜上的绝缘膜,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个都包括所述氧化物半导体膜的一种或多种构成金属元素,

其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,以及

其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围。

6. 一种半导体装置,包括:
第一栅电极;
覆盖所述第一栅电极的栅极绝缘膜;
在所述栅极绝缘膜上且与所述栅极绝缘膜接触的第一金属氧化物膜;
在所述第一金属氧化物膜上且与所述第一金属氧化物膜接触并且与所述第一栅电极重叠的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;
在所述氧化物半导体膜上且与所述氧化物半导体膜电接触的源电极及漏电极;
在所述氧化物半导体膜上且与所述氧化物半导体膜接触的第二金属氧化物膜;
在所述第二金属氧化物膜上的绝缘膜;以及
所述绝缘膜上的第二栅电极,
其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个都包括镓和氧,
其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,以及
其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围。
7. 一种半导体装置,包括:
第一栅电极;
覆盖所述第一栅电极的栅极绝缘膜;
在所述栅极绝缘膜上且与所述栅极绝缘膜接触的第一金属氧化物膜;
在所述第一金属氧化物膜上且与所述第一金属氧化物膜接触并且与所述第一栅电极重叠的氧化物半导体膜,所述氧化物半导体膜包括铟作为所述氧化物半导体膜的成分金属元素;
在所述氧化物半导体膜上且与所述氧化物半导体膜电接触的源电极及漏电极;
在所述氧化物半导体膜上且与所述氧化物半导体膜接触的第二金属氧化物膜;
在所述第二金属氧化物膜上的绝缘膜;以及
所述绝缘膜上的第二栅电极,
其中,所述第一金属氧化物膜和所述第二金属氧化物膜每一个都包括所述氧化物半导体膜的一种或多种构成金属元素,
其中,所述第一金属氧化物膜和所述第二金属氧化物膜在不存在所述氧化物半导体膜的区域中彼此接触,以及
其中,所述氧化物半导体膜被所述第一金属氧化物膜和所述第二金属氧化物膜包围。
8. 如权利要求1—7之一所述的半导体装置,其特征在于,所述第一金属氧化物膜的构成元素的比例和所述第二金属氧化物膜的构成元素的比例相等。
9. 如权利要求1—7之一所述的半导体装置,其特征在于,所述第一金属氧化物膜具有绝缘特性。
10. 如权利要求1—7之一所述的半导体装置,其特征在于,所述第二金属氧化物膜具有绝缘特性。
11. 如权利要求1—7之一所述的半导体装置,其特征在于,所述氧化物半导体膜还包括Ga和Zn。

12. 如权利要求1-7之一所述的半导体装置,其特征在于,所述第一金属氧化物膜为氧化镓膜。

13. 如权利要求1-7之一所述的半导体装置,其特征在于,所述第二金属氧化物膜为氧化镓膜。

14. 一种显示装置,包括:

如权利要求4-7之一所述的半导体装置,以及
像素部分,

其中,所述半导体装置和所述像素部分形成在衬底上。

半导体装置

[0001] 本申请是申请日为2011年3月11日、申请号为“201180016101.2”、发明名称为“半导体装置”的发明专利申请的分案申请。

技术领域

[0002] 本发明涉及一种半导体装置及该半导体装置的制造方法。

[0003] 在本说明书中,半导体装置指的是能够通过利用半导体特性而工作的所有装置,而且电光装置、半导体电路及电子设备都是半导体装置。

背景技术

[0004] 利用形成在具有绝缘表面的衬底上的半导体薄膜来构成晶体管的技术已受到关注。该晶体管被广泛地应用于电子器件,诸如集成电路(IC)和图像显示装置(显示装置)。作为可以应用于晶体管的半导体薄膜,硅基半导体材料已被广泛使用,但是作为其他材料,氧化物半导体已受到关注。

[0005] 例如,公开了一种晶体管,其有源层使用包含铟(In)、镓(Ga)及锌(Zn)且电子载流子浓度低于 $10^{18}/\text{cm}^3$ 的非晶氧化物来形成(参见专利文献1)。

[0006] 虽然包括氧化物半导体的晶体管可以比包括非晶硅的晶体管更高的速度进行工作,且与包括多晶硅的晶体管相比更容易制造,但是,已知包括氧化物半导体的晶体管具有因电特性容易变化而导致其可靠性低的问题。例如,在光下执行的BT测试之后,晶体管的阈值电压发生波动。另一方面,专利文献2及专利文献3中各自公开了一种技术,其中为了抑制包括氧化物半导体的晶体管的阈值电压移动,利用设置在氧化物半导体层的顶表面及底表面中的至少一个面上的界面稳定化层来防止在氧化物半导体层的界面的电荷俘获。

[0007] [参考文献]

[0008] [专利文献1]日本公开专利申请2006-165528号

[0009] [专利文献2]日本公开专利申请2010-016347号

[0010] [专利文献3]日本公开专利申请2010-016348号

发明内容

[0011] 但是,由于专利文献2或专利文献3所公开的晶体管包括具有与栅极绝缘层及保护层类似性质的层作为界面稳定化层,从而不能有利地保持具有有源层的界面的状态。这就是为什么难以抑制在有源层和界面稳定化层之间的界面的电荷俘获。特别是,当界面稳定化层和有源层具有同等的带隙时,电荷可能被存储。

[0012] 因此,还不能说包括氧化物半导体的晶体管具有充分高的可靠性。

[0013] 鉴于上述问题,本发明的目的是使包括氧化物半导体的半导体装置的电特性稳定以提高可靠性。

[0014] 所公开的发明的一个实施例基于以下的技术构思:作为有源层的氧化物半导体膜不与诸如栅极绝缘膜或保护绝缘膜的绝缘膜直接接触,而在这些膜之间设置有与其接触的

金属氧化物膜,并且该金属氧化物膜包含与氧化物半导体膜的成分类似的成分。也就是说,所公开的发明的一个实施例包括氧化物半导体膜、金属氧化物膜和包含与金属氧化物膜及氧化物半导体膜不同的成分的绝缘膜的叠层结构。在此,“与氧化物半导体膜的成分类似的成分”是指包含选自氧化物半导体膜的成分中的一种或多种金属元素。

[0015] 通过具备这种叠层结构,可以充分地抑制在上述绝缘膜和氧化物半导体膜的界面处因半导体装置的操作等而产生的电荷等的俘获。因如下机构而获得该有利的效果:设置包含与氧化物半导体膜相适合的材料的金属氧化物膜与氧化物半导体膜接触,由此抑制氧化物半导体膜和金属氧化物膜之间的界面处因半导体装置的操作而可能产生的电荷等的俘获。同时,设置包含的材料被采用可在界面形成电荷俘获中心的绝缘膜与金属氧化物膜接触,由此可在金属氧化物膜和绝缘膜之间的界面俘获上述电荷。

[0016] 换言之,虽然当只使用金属氧化物膜时,在产生大量电荷的情况下难以抑制在氧化物半导体膜和金属氧化物膜之间的界面的电荷俘获;但是当以与金属氧化物膜接触的方式设置绝缘膜时,优先地在金属氧化物膜和绝缘膜之间的界面俘获电荷,从而可抑制氧化物半导体膜和金属氧化物膜之间的界面的电荷俘获。由此,可以说,所公开发明的一个实施例的有利效果归因于氧化物半导体膜、金属氧化物膜及绝缘膜的叠层结构,而且该效果与金属氧化物膜和氧化物半导体膜的叠层结构所产生的效果不同。

[0017] 因为能够抑制氧化物半导体膜的界面的电荷俘获,且可使电荷俘获中心远离氧化物半导体膜,所以可以减少半导体装置的操作故障,以提高半导体装置的可靠性。

[0018] 在上述机构中,金属氧化物膜期望具有足够的厚度。这是因为:当金属氧化物膜薄时,在金属氧化物膜和绝缘膜之间的界面处被俘获的电荷的影响可能会大。例如,优选使金属氧化物膜厚于氧化物半导体膜。

[0019] 由于以不阻碍源电极及漏电极和氧化物半导体膜之间的连接的方式形成具有绝缘性的金属氧化物膜,因此与在源电极或漏电极和氧化物半导体膜之间设置金属氧化物膜的情况相比,可以防止电阻的增大。因此,可以抑制晶体管的电特性的退化。

[0020] 当在薄膜形成工序中,因氧过量或氧不足而使氧化物半导体的组成与化学计量的组成不同或用作电子施主的氢或水分进入氧化物半导体时,氧化物半导体的导电率发生变化。这种现象是包括这种氧化物半导体的晶体管的电特性变化的因素。因此,通过有意地从氧化物半导体中去除氢、水分、羟基和氢化物(也称为氢化合物)之类的杂质,并且供应在杂质的去除工序的同时减少且作为构成氧化物半导体的主要成分的氧,使氧化物半导体膜高纯度化为电性上的i型(本征)。

[0021] i型(本征)的氧化物半导体是这样一种氧化物半导体,其中通过从氧化物半导体去除n型杂质的氢从而尽量不包含非氧化物半导体主要成分的杂质,来将氧化物半导体高纯度化为i型(本征)的氧化物半导体或基本为i型(本征)的氧化物半导体。

[0022] 注意,在使氧化物半导体膜本征化的工序中,也可以同时使包含与氧化物半导体膜的成分类似的成分的金属氧化物膜本征化。根据所公开发明的一个实施例,期望设置在氧化物半导体膜的顶表面及底表面上的金属氧化物膜通过充分减少水分和氢之类的杂质在电性上本征化。

[0023] 包括高纯度化的氧化物半导体膜的晶体管的电特性,诸如阈值电压和截止态电流之类,几乎不呈现温度依赖性。此外,由于光退化引起的晶体管特性的变化也较不可能发

生。

[0024] 本发明的一个实施例是一种半导体装置,包括:栅电极;覆盖栅电极的栅极绝缘膜;与栅极绝缘膜接触的第一金属氧化物膜;与第一金属氧化物膜接触且在与栅电极重叠的区域中的氧化物半导体膜;与氧化物半导体膜接触的源电极及漏电极;与氧化物半导体膜接触的第二金属氧化物膜;以及覆盖第二金属氧化物膜的绝缘膜。

[0025] 在上述半导体装置中,第二金属氧化物膜优选以覆盖源电极及漏电极并接触第一金属氧化物膜的方式设置。氧化物半导体膜优选由第一金属氧化物膜及第二金属氧化物膜围绕。

[0026] 在上述半导体装置中,至少氧化物半导体膜的顶表面的一部分可以与源电极及漏电极接触。在这种情况下,沟道长度方向上的氧化物半导体膜的侧边缘可以与沟道长度方向上的第一金属氧化物膜的侧边缘对准。

[0027] 在上述半导体装置中,至少源电极顶表面的一部分和漏电极顶面的一部分可以与氧化物半导体膜接触。在这种情况下,沟道长度方向上的氧化物半导体膜的侧边缘可以与沟道长度方向上的第二金属氧化物膜的侧边缘对准。

[0028] 在上述半导体装置中的任一个中,第一金属氧化物膜及第二金属氧化物膜各自优选包含氧化物半导体膜的成分元素。

[0029] 在上述半导体装置中的任一个中,第一金属氧化物膜及第二金属氧化物膜各自的能隙优选比氧化物半导体膜的能隙大。

[0030] 在上述半导体装置中的任一个中,第一金属氧化物膜及第二金属氧化物膜各自导带底部的能量优选比氧化物半导体膜的导带底部的能量高。

[0031] 在上述半导体装置中的任一个中,第一金属氧化物膜及第二金属氧化物膜各自优选包含氧化镓。第一金属氧化物膜的构成元素的比例优选和第二金属氧化物膜的构成元素的比例相等。

[0032] 在上述半导体装置中的任一个中,可以在氧化物膜上设置导电膜。

[0033] 在上述半导体装置中,可以使取决于源电极和漏电极之间距离的晶体管的沟道长度L长于或等于10nm且短于或等于10 μm ,例如0.1 μm 至0.5 μm 。当然,沟道长度L可以为1 μm 以上。沟道宽度W可以为10nm以上。

[0034] 根据本发明的一个实施例,可以制造具有稳定的电特性的晶体管。

[0035] 根据本发明的一个实施例,可以制造包括电特性优良且高度可靠的晶体管的半导体装置。

附图说明

[0036] 在附图中:

[0037] 图1A至1C是示出半导体装置的一个实施例的平面图及截面图;

[0038] 图2是包括氧化物半导体膜及金属氧化物膜的晶体管的能带图;

[0039] 图3A至3G是各自示出半导体装置的一个实施例的截面图;

[0040] 图4A至4E是示出半导体装置的制造工序的一示例的截面图;

[0041] 图5A至5C是示出半导体装置的制造工序的一示例的截面图;

[0042] 图6A至6C是各自示出半导体装置的一个实施例的图;

- [0043] 图7是示出半导体装置的一个实施例的截面图；
[0044] 图8是示出半导体装置的一个实施例的截面图；
[0045] 图9是示出半导体装置的一个实施例的截面图；
[0046] 图10A至10F是示出电子设备的图。

[0047] 标记注释

[0048] 310:晶体管,320:晶体管,330:晶体管,340:晶体管,350:晶体管,360:晶体管,400:衬底,401:栅电极,402:栅极绝缘膜,403:氧化物半导体膜,404:第一金属氧化物膜,405a:源电极,405b:漏电极,407:第二金属氧化物膜,409:绝缘膜,410:导电膜,2700:电子书阅读器,2701:外壳,2703:外壳,2705:显示部,2707:显示部,2711:铰链,2721:电源开关,2723:操作键,2725:扬声器,2800:外壳,2801:外壳,2802:显示面板,2803:扬声器,2804:麦克风,2805:操作键,2806:定位装置,2807:相机透镜,2808:外部连接端子,2810:太阳能电池,2811:外部存储槽,3001:主体,3002:外壳,3003:显示部,3004:键盘,3021:主体,3022:指示笔,3023:显示部,3024:操作:按钮,3025:外部接口,3051:主体,3053:目镜,3054:操作开关,3055:显示部B,3056:电池,3057:显示部A,4001:第一衬底,4002:像素部,4003:信号线驱动器电路,4004:扫描线驱动器电路,4005:密封剂,4006:第二衬底,4008:液晶层,4010:晶体管,4011:晶体管,4013:液晶元件,4015:连接端子电极,4016:端子电极,4018:FPC,4019:各向异性导电膜,4021:绝缘层,4030:第一电极层,4031:第二电极层,4032:绝缘膜,4033:绝缘膜,4035:间隔物,4510:分隔壁,4511:电致发光层,4513:发光元件,4514:填充料,4612:腔,4613:球形微粒,4614:填充料,4615a:黑色区,4615b:白色区,9600:电视机,9601:外壳,9603:显示部,和9605:支架

具体实施方式

[0049] 下面,将参照附图对本发明的实施方式给予详细的描述。注意,本发明不局限于下述描述,且所属技术领域的普通技术人员将容易地理解,本文中所公开的方式和详细内容可以各种各样的方式进行修改,而不背离本发明的精神和范围。由此,本发明不应该被解释为仅限于以下所示的实施例的描述。

[0050] 注意,为方便起见,在本说明书中使用了“第一”和“第二”之类的序数词,而该序数词并不表示步骤的顺序或层的堆叠顺序。此外,在本说明书中的序数词不表示用来载明本发明的特殊名称。

[0051] (实施方式1)

[0052] 在本实施方式中,将参照图1A至1C、图2、图3A至3G、图4A至4E和图5A至5C来描述半导体装置及该半导体装置的制造方式的实施方式。

[0053] 〈半导体装置的结构例〉

[0054] 图1A至1C是作为半导体装置例子的底栅型晶体管的平面图和截面图。此处,图1A是平面图,图1B是沿着图1A的A-B的截面图,且图1C是沿着图1A的C-D的截面图。注意,为了简洁,省略了晶体管310的构成要素的一部分(例如,第二金属氧化物膜407)。

[0055] 图1A至1C中的晶体管310在具有绝缘表面的衬底400上包括:栅电极401;栅极绝缘膜402;第一金属氧化物膜404;氧化物半导体膜403;源电极405a;漏电极405b;第二金属氧化物膜407;以及绝缘膜409。

[0056] 在图1A至1C中的晶体管中,以覆盖源电极405a及漏电极405b并接触第一金属氧化物膜404及氧化物半导体膜403的方式形成第二金属氧化物膜407。此外,在图1B及1C中,第二金属氧化物膜407和第一金属氧化物膜404在没有氧化物半导体膜403的区域中互相接触。也就是说,氧化物半导体膜403被第一金属氧化物膜404及第二金属氧化物膜407围绕。

[0057] 在此,对于第一金属氧化物膜404和第二金属氧化物膜407,期望使用包含与氧化物半导体膜403的成分类似的成分的氧化物。具体而言,第一金属氧化物膜404和第二金属氧化物膜407各自优选为包含包括选自氧化物半导体膜的构成元素中的一种或多种金属元素的氧化物的膜。这种材料与氧化物半导体膜403相适合;由此,当将这种材料用于第一金属氧化物膜404和第二金属氧化物膜407时,可以有利地保持氧化物半导体膜与第一金属氧化物膜404和第二金属氧化物膜407中每一个之间的界面的状态。换言之,将上述材料用于第一金属氧化物膜404和第二金属氧化物膜407,可以抑制在氧化物半导体膜和与该氧化物半导体膜接触的金属氧化物膜的界面(在此,第一金属氧化物膜404与氧化物半导体膜403之间的界面和第二金属氧化物膜407与氧化物半导体膜403之间的界面)的电荷俘获。

[0058] 注意,第一金属氧化物膜404和第二金属氧化物膜407都是包含与氧化物半导体膜403的成分类似的成分的膜。因此,在第一金属氧化物膜404和第二金属氧化物膜407在没有氧化物半导体膜403的区域中互相接触的情况下,可以提高第一金属氧化物膜404和第二金属氧化物膜407之间的粘合性。此外,更理想的是,第一金属氧化物膜404的构成元素的比例和第二金属氧化物膜407的构成元素的比例相等。

[0059] 因为将氧化物半导体膜403用作有源层,所以第一金属氧化物膜404及第二金属氧化物膜407各自的能隙需要比氧化物半导体膜403的能隙大。此外,在第一金属氧化物膜404和氧化物半导体膜403之间或在第二金属氧化物膜407和氧化物半导体膜403之间,必需形成在室温(20℃)下不使载流子从氧化物半导体膜403流出的程度的能垒。例如,氧化物半导体膜403的导带底部与第一金属氧化物膜404或第二金属氧化物膜407的导带底部之间的能量差、或者氧化物半导体膜403的价电子带顶部与第一金属氧化物膜404或第二金属氧化物膜407的价电子带顶部之间的能量差理想地为0.5eV以上,更理想地为0.7eV以上。此外,其间的能量差理想地还为1.5eV以下。

[0060] 具体而言,例如当将In-Ga-Zn-O基材料用于氧化物半导体膜403时,可使用包含氧化镓等的材料形成第一金属氧化物膜404和第二金属氧化物膜407。在使氧化镓和In-Ga-Zn-O基材料接触时,能垒在导带一侧大致为0.8eV,在价电子带一侧大致为0.9eV。

[0061] 注意,氧化镓也表示为 GaO_x ,且优选以氧量超过化学计量比的方式设定x的值。例如,优选将x的值设定为1.4以上且2.0以下,更优选将x的值设定为1.5以上且1.8以下。注意,氧化镓膜可包含氢之外的杂质元素,例如钇之类属于第3族的元素、铪之类属于第4族的元素、铝之类属于第13族的元素、硅之类属于第14族的元素或氮,从而扩大氧化镓的能隙以提高绝缘性。不包含杂质的氧化镓膜的能隙为4.9eV;但是,当氧化镓膜包含大约超过0原子%且小于等于20原子%的上述杂质中的任意元素,可以将能隙扩大为6eV左右。

[0062] 考虑到应该减少电荷源和电荷俘获中心,期望充分地减少金属氧化物膜中的诸如氢和水之类的杂质。这个构思与减少氧化物半导体膜中的杂质的构思相似。

[0063] 对于栅极绝缘膜402或绝缘膜409,期望使用如下材料,即,当该材料与第一金属氧化物膜404或第二金属氧化物膜407接触时,通过该材料能够在与第一金属氧化物膜404或

第二金属氧化物膜407的界面形成电荷俘获中心。通过将这种材料用于栅极绝缘膜402或绝缘膜409,在栅极绝缘膜402和第一金属氧化物膜404之间的界面或绝缘膜409和第二金属氧化物膜407之间的界面俘获电荷,从而可以充分地抑制在第一金属氧化物膜404和氧化物半导体膜403之间的界面或在第二金属氧化物膜407和氧化物半导体膜403之间的界面处的电荷俘获。

[0064] 具体而言,栅极绝缘膜402及绝缘膜409可各自使用氧化硅、氮化硅、氧化铝、氮化铝、它们中任意材料的混合材料等加以形成以具有单层或叠层的结构。例如,当将包含氧化镓的材料用于第一金属氧化物膜404及第二金属氧化物膜407时,对于栅极绝缘膜402及绝缘膜409,优选使用氧化硅、氮化硅等。此外,因为栅极绝缘膜402及绝缘膜409分别与第一金属氧化物膜404和第二金属氧化物膜407接触,所以栅极绝缘膜402及绝缘膜409的能隙期望比第一金属氧化物膜404及第二金属氧化物膜407的能隙大。

[0065] 注意,只要可以在栅极绝缘膜402和第一金属氧化物膜404之间的界面或在绝缘膜409和第二金属氧化物膜407之间的界面形成电荷俘获中心,栅极绝缘膜402及绝缘膜409中每一个的材料就不必局限于上述材料。此外,可以对栅极绝缘膜402和第一金属氧化物膜404之间的界面或绝缘膜409和第二金属氧化物膜407之间的界面进行形成电荷俘获中心所要经过的处理。作为这种处理,例如有等离子体处理和元素的添加处理(离子注入等)。

[0066] 在晶体管310上还可以形成绝缘物。此外,可以在栅极绝缘膜402、第一金属氧化物膜404、第二金属氧化物膜407、绝缘膜409等中形成开口,以使源电极405a及漏电极405b与布线电连接。在氧化物半导体膜403上方还可以设置第二栅电极。注意,期望将氧化物半导体膜403加工为岛状,但是并非总是必需加工为岛状。

[0067] 图2是上述晶体管310的能带图(示意图),即,从栅电极GE一侧栅极绝缘膜I1、第一金属氧化物膜M01、氧化物半导体膜OS、第二金属氧化物膜M02和绝缘膜I2互相接合的结构能带图。图2示出这样的情况:在假定绝缘膜、金属氧化物膜和氧化物半导体膜都为本征的理想状态下,将氧化硅(带隙 E_g 为8eV至9eV)用作栅极绝缘膜I1及绝缘膜I2中的每一个,将氧化镓(带隙 E_g 为4.9eV)用作第一金属氧化物膜M01及第二金属氧化物膜M02中的每一个,并将In-Ga-Zn-O基非单晶膜(带隙 E_g 为3.15eV)用作氧化物半导体(OS)膜。注意,氧化硅的真空能级和导带底部之间的能量差为0.95eV,氧化镓的真空能级和导带底部之间的能量差为3.5eV,而In-Ga-Zn-O基非单晶膜的真空能级和导带底部之间的能量差为4.3eV。

[0068] 如图2所示,在氧化物半导体OS膜的栅电极GE一侧(沟道一侧),氧化物半导体和金属氧化物之间的界面处有大约0.8eV及大约0.95eV的能垒。类似地,在氧化物半导体OS膜的背沟道一侧(与栅电极GE相反一侧),氧化物半导体和金属氧化物之间的界面处也有大约0.8eV及大约0.95eV的能垒。当在氧化物半导体和金属氧化物之间的界面处有这种能垒,可阻碍载流子在该界面传送;由此,载流子穿过氧化物半导体移动,且不从氧化物半导体移动到金属氧化物。如图2所示,当以氧化物半导体膜被夹在其带隙逐渐增大且每一个都大于氧化物半导体的带隙的材料(即,绝缘层的带隙比金属氧化物层的带隙大)之间的方式设置氧化物半导体膜、金属氧化物层及绝缘层时,可以获得这些有益的结果。

[0069] 图3A至3G示出具有与图1A至1C中不同结构的晶体管的结构例。

[0070] 图3A中的晶体管320与图1A至1C中的晶体管310的相同之处在于,其在衬底400上包括:栅电极401;栅极绝缘膜402;第一金属氧化物膜404;氧化物半导体膜403;源电极

405a;漏电极405b;第二金属氧化物膜407;以及绝缘膜409。图3A中的晶体管320和图1A至1C中的晶体管310的不同之处在于,氧化物半导体膜403连接于源电极405a及漏电极405b的位置。也就是说,在晶体管310中,在形成氧化物半导体膜403之后形成源电极405a及漏电极405b,从而使氧化物半导体膜403的至少顶表面的一部分与源电极405a及漏电极405b接触。同时,在晶体管320中,在形成源电极405a及漏电极405b之后形成氧化物半导体膜403,从而使至少源电极405a的顶表面的一部分及漏电极405b的顶表面的一部分与氧化物半导体膜403接触。其他构成要素与图1A至1C的构成要素相同;从而,对于所述详细内容,可以参照对于图1A至1C的描述。

[0071] 图3B中的晶体管330与图1A至1C中的晶体管310的相同之处在于,其在衬底400上包括:栅电极401;栅极绝缘膜402;第一金属氧化物膜404;氧化物半导体膜403;源电极405a;漏电极405b;第二金属氧化物膜407;以及绝缘膜409。图3B中的晶体管330与图1A至1C中的晶体管310的不同之处在于,第一金属氧化物膜404被加工为岛状。

[0072] 在晶体管330中,第二金属氧化物膜407被设置为覆盖源电极405a及漏电极405b,且与氧化物半导体膜403及栅极绝缘膜402接触。其他构成要素与图1A至1C的构成要素相同;从而,对于所述详细内容,可以参照对于图1A至1C的描述。

[0073] 图3C中的晶体管340与图3A中的晶体管320的不同之处在于,第二金属氧化物膜407被加工为岛状。其他构成要素与图3A中的构成要素相同。在晶体管340中,以与氧化物半导体膜403接触的方式设置第二金属氧化物膜407。

[0074] 图3D至3G中的晶体管350、360、370和380分别与晶体管310、320、330和340的不同之处在于,在绝缘膜409上以及在与氧化物半导体膜403的沟道形成区重叠的区域中设置导电膜410。其他构成要素与图1A至1C、图3A、图3B或图3C中的构成要素相同。

[0075] 〈晶体管的制造工序的例子〉

[0076] 下面,参照图4A至4E和图5A至5C描述图1A至1C中的晶体管的制造工序以及图3A中的晶体管的制造工序的例子。

[0077] 〈晶体管310的制造工序〉

[0078] 将参照图4A至4E描述图1A至1C中的晶体管310的制造工序的例子。

[0079] 首先,在具有绝缘表面的衬底400上形成导电膜,然后以第一光刻工序形成栅电极401。注意,可以通过喷墨法形成抗蚀剂掩模。当通过喷墨法形成抗蚀剂掩模时,不使用光掩模;因此,可以降低制造成本。

[0080] 尽管对可用于具有绝缘表面的衬底400的衬底没有特别的限制,但是只要该衬底具有能够承受后面执行的热处理的耐热性。例如,可以使用玻璃衬底、陶瓷衬底、石英衬底或蓝宝石衬底。或者,只要所述衬底具有绝缘表面,就也可以使用硅、碳化硅等的单晶半导体衬底或多晶半导体衬底;硅锗等的化合物半导体衬底;SOI衬底等,并且可以在所述衬底上设置半导体元件。

[0081] 作为衬底400,或者也可以使用柔性衬底。当使用柔性衬底时,可以在柔性衬底上直接形成包括氧化物半导体膜403的晶体管,或可以在不同的衬底上形成包括氧化物半导体膜403的晶体管且然后对该晶体管进行分离从而将其转移到柔性衬底上。为了将包括氧化物半导体膜403的晶体管从制造衬底分离从而将其转移到柔性衬底上,优选在制造衬底和包括氧化物半导体膜403的晶体管之间形成分离层。

[0082] 可以将用作基底膜的绝缘膜设置在衬底400与栅电极401之间。基底膜可具有防止杂质元素从衬底400扩散的功能,而且可以使用氮化硅膜、氧化硅膜、氮氧化硅膜以及氧氮化硅膜中的一种或多种来形成以具有单层或叠层结构。

[0083] 栅电极401可以使用诸如钼、钛、钽、钨、铝、铜、钽和钷之类金属材料中的任意材料和包含这些材料中的任意材料作为主要成分的合金材料来形成以具有单层结构或叠层结构。

[0084] 接着,在栅电极401上形成栅极绝缘膜402(图4A)。对于栅极绝缘膜402,期望使用这样一种材料,当该材料与第一金属氧化物膜404接触时,通过该材料能够在与第一金属氧化物膜404的界面形成电荷俘获中心。通过将这种材料用于栅极绝缘膜402,在栅极绝缘膜402和第一金属氧化物膜404之间的界面俘获电荷,从而可以充分地抑制第一金属氧化物膜404和氧化物半导体膜403之间的界面处的电荷俘获。

[0085] 具体而言,栅极绝缘膜402包含与氧化物半导体膜403或第一金属氧化物膜404不同的成分,且可以使用氧化硅膜、氮化硅膜、氧氮化硅膜、氮氧化硅膜、氧化铝膜、氮化铝膜、氧氮化铝膜、氮氧化铝膜和氧化铪膜中的任意材料膜来形成以具有单层或叠层结构。注意,在后面对氧化物半导体膜403进行的热处理工序中,为了从第一金属氧化物膜404高效地去除诸如氢和水之类的杂质,栅极绝缘膜402优选为氧化硅膜。此外,因为栅极绝缘膜402与第一金属氧化物膜404接触,所以栅极绝缘膜402的能隙期望比第一金属氧化物膜404的能隙大。

[0086] 注意,只要可以在栅极绝缘膜402和第一金属氧化物膜404之间的界面形成电荷俘获中心,栅极绝缘膜402的材料就不必局限于上述材料。此外,也可以对栅极绝缘膜402和第一金属氧化物膜404之间的界面进行通过其形成电荷俘获中心的处理。作为这种处理,例如有等离子体处理和元素的添加处理(离子注入等)。

[0087] 对于形成栅极绝缘膜402的方法没有特别的限制,且例如,可以通过等离子体CVD法或溅射法之类的沉积方法来形成栅极绝缘膜402。

[0088] 接着,在栅极绝缘膜402上形成第一金属氧化物膜404(图4B)。对于第一金属氧化物膜404,期望使用包含与氧化物半导体膜403的成分类似的成分的氧化物。这是因为:这种材料与氧化物半导体膜403相适合,且由此当将这种材料用于第一金属氧化物膜404时,可以有利地保持与氧化物半导体膜的界面的状态。换言之,将上述材料用于第一金属氧化物膜404,可以抑制在第一金属氧化物膜404和氧化物半导体膜403之间的界面处的电荷俘获。

[0089] 第一金属氧化物膜404具有的能隙需要比氧化物半导体膜403大。此外,在第一金属氧化物膜404和氧化物半导体膜403之间,必需形成能垒,使得在室温(20℃)下载流子不从氧化物半导体膜403流出。

[0090] 考虑应该减少电荷源和电荷俘获中心,期望充分地减少金属氧化物膜中的诸如氢和水之类的杂质。这个构思与减少氧化物半导体膜中的杂质的构思类似。

[0091] 为了保持电荷俘获中心远离氧化物半导体膜403,第一金属氧化物膜404优选具有足够大的厚度。具体而言,第一金属氧化物膜404优选具有大于10nm且小于或等于100nm的厚度。

[0092] 对于形成第一金属氧化物膜404的方法,没有特别的限制。例如,可以通过诸如等离子体CVD法或溅射法之类的沉积方法来形成第一金属氧化物膜404。从氢、水等进入的可

能性低的角度来看,溅射法等是合适的。另一方面,从提高膜质量的优点的角度来看,等离子体CVD法等是合适的。

[0093] 接着,通过溅射法在第一金属氧化物膜404上形成厚度为3nm以上且30nm以下的氧化物半导体膜403。当氧化物半导体膜403过厚时(例如,厚度为50nm以上),则因为晶体管有可能成为常导通状态,所以优选采用上述厚度。注意,优选以不暴露于大气的方式连续地形成栅极绝缘膜402、第一金属氧化物膜404及氧化物半导体膜403。

[0094] 注意,在通过溅射法形成氧化物半导体膜403之前,优选通过进行引入氩气体并产生等离子体的反溅射,来去除附着于第一金属氧化物膜404的表面上的粉状物质(也称为微粒或尘屑)。反溅射是指如下一种方法,其中对衬底一侧施加电压以在衬底附近产生等离子体,从而对衬底一侧的表面进行改性。注意,也可以使用诸如氮、氦或氧之类的气体代替氩。

[0095] 作为用于氧化物半导体膜403的氧化物半导体,可以使用任意如下的氧化物半导体:诸如In-Sn-Ga-Zn-O基氧化物半导体之类的四组分金属氧化物;诸如In-Ga-Zn-O基氧化物半导体、In-Sn-Zn-O基氧化物半导体、In-Al-Zn-O基氧化物半导体、Sn-Ga-Zn-O基氧化物半导体、Al-Ga-Zn-O基氧化物半导体和Sn-Al-Zn-O基氧化物半导体之类的三组分金属氧化物;诸如In-Zn-O基氧化物半导体、Sn-Zn-O基氧化物半导体、Al-Zn-O基氧化物半导体、Zn-Mg-O基氧化物半导体、Sn-Mg-O基氧化物半导体、In-Mg-O基氧化物半导体和In-Ga-O基氧化物半导体之类的二组分金属氧化物;诸如In-O基氧化物半导体、Sn-O基氧化物半导体和Zn-O基氧化物半导体之类的单组分金属氧化物。此外,上述氧化物半导体可包含SiO₂。在此,例如,In-Ga-Zn-O基氧化物半导体是指含有铟(In)、镓(Ga)和锌(Zn)的氧化物膜,对其化学计量比没有特别的限制。此外,所述In-Ga-Zn-O基氧化物半导体可以包含In、Ga及Zn以外的元素。

[0096] 使用由化学式InM₃(ZnO)_m(m>0)表示的材料形成的薄膜可以用作氧化物半导体膜403。在此,M表示选自Ga、Al、Mn及Co中的一种或多种金属元素。例如,M可以为Ga、Ga及Al、Ga及Mn、Ga及Co等。

[0097] 在本实施方式中,使用In-Ga-Zn-O基氧化物半导体膜的成膜用靶材通过溅射法来形成氧化物半导体膜403。此外,可以在稀有气体(典型的是氩)气氛下、氧气氛下或稀有气体和氧的混合气氛下通过溅射法形成氧化物半导体膜403。

[0098] 作为利用溅射法形成用作氧化物半导体膜403的In-Ga-Zn-O基氧化物半导体膜的靶材,例如可以使用具有如下组成比的氧化物半导体膜的成膜用靶材:In₂O₃:Ga₂O₃:ZnO的组成比为1:1:1[摩尔比]。注意,不必将该靶材的材料及组成比局限于以上所描述的。例如,也可以使用具有如下组成比的氧化物半导体膜的成膜用靶材:In₂O₃:Ga₂O₃:ZnO的组成比为1:1:2[摩尔比]。

[0099] 在将In-Zn-O基材料用于氧化物半导体的情况下,使用具有如下组成比的靶材:In:Zn的组成比为50:1至1:2原子比(换算为摩尔比则为In₂O₃:ZnO=25:1至1:4),优选为20:1至1:1原子比(换算为摩尔比则为In₂O₃:ZnO=10:1至1:2),更优选为15:1至1.5:1原子比(换算为摩尔比则为In₂O₃:ZnO=15:2至3:4)。例如,用于In-Zn-O基氧化物半导体的形成的靶材具有如下的原子比:In:Zn:O的原子比为X:Y:Z,其中Z>1.5X+Y。

[0100] 氧化物靶材的填充率为90%以上且100%以下,优选为95%以上且99.9%以下。通过使用高填充率的氧化物半导体膜的成膜用靶材,氧化物半导体膜403可以形成为致密的。

[0101] 作为用于形成氧化物半导体膜403的溅射气体,优选使用诸如氢、水、羟基和氢化物之类的杂质被去除了的高纯度气体。

[0102] 例如,在被保持在减压状态下的沉积室内设置衬底400的条件下形成氧化物半导体膜403,且将衬底温度设定为100℃以上且600℃以下,优选设定为200℃以上且400℃以下。当在加热衬底400的同时进行成膜,可以降低氧化物半导体膜403中所包含的杂质的浓度。另外,可以减少因溅射产生的损害。然后,向正去除残留水分的沉积室引入充分去除了诸如氢及水分之类杂质的溅射气体,并使用上述靶材来在衬底400上形成氧化物半导体膜403。为了去除沉积室中残留的水分,优选使用截留真空泵,诸如低温泵、离子泵、钛升华泵。另外,排气装置可以是提供有冷阱的涡轮泵。在利用低温泵进行了排气的沉积室中,氢原子、水(H₂O)之类包含氢原子的化合物(更优选,还可以是包含碳原子的化合物)等被除去,由此可以降低在该沉积室中形成的氧化物半导体膜403中的杂质的浓度。

[0103] 沉积条件的一个示例如下:衬底和靶材之间的距离为100mm;压力为0.6Pa;直流(DC)电源为0.5kW;且沉积气氛为氧气氛(氧的流量比率为100%)。注意,因为可以减少在沉积过程中产生的粉状物质(也称为微粒或尘屑),且膜的厚度可以是均匀的,所以脉冲直流电源是优选的。

[0104] 之后,期望对氧化物半导体膜403进行热处理(第一热处理)。通过该第一热处理去除了氧化物半导体膜403中的过量的氢(包括水及羟基)并且改善了氧化物半导体膜403的结构,从而可降低能隙中的缺陷能级。另外,通过该第一热处理,也可以去除第一金属氧化物膜404中的过量的氢(包括水及羟基)。第一热处理在250℃以上且700℃以下进行,优选在450℃以上且600℃以下或低于衬底的应变点进行。

[0105] 热处理可以例如以如下的方式进行:将要被处理的物体引入到使用电阻加热元件等的电炉中,并在氮气氛下以450℃加热1个小时。在该热处理期间,不使氧化物半导体膜403暴露于大气,以避免水和氢的进入。

[0106] 注意,热处理装置不限于电炉,还可以包括利用来自被加热的气体之类的介质的热传导或热辐射来加热要被处理物体的装置。例如,可以使用诸如灯光快速热退火(LRTA)装置或气体快速热退火(GRTA)装置之类的快速热退火(RTA)装置。LRTA装置是通过从诸如卤素灯、金属卤化物灯、氙弧灯、碳弧灯、高压钠灯或者高压汞灯之类的灯发射的光(电磁波)辐射来加热要被处理物体的装置。GRTA装置是利用高温气体进行热处理的装置。作为高温气体,使用在热处理中不与要被处理物体发生反应的惰性气体,诸如氮或像氩这样的稀有气体。

[0107] 例如,作为第一热处理,可如下地进行GRTA处理。将所述物体放入已加热的惰性气体气氛中,进行几分钟的加热,然后将所述物体从该惰性气体气氛中取出。GRTA处理可以在短时间内进行高温热处理。另外,即使在温度超过所述物体的温度上限时,也可以采用GRTA处理。注意,在进行处理过程中,还可以将惰性气体转换为包含氧的气体。这是因为,通过在包含氧的气氛下进行第一热处理,可以降低由氧空缺引起的能隙中的缺陷能级。

[0108] 注意,作为惰性气体气氛,期望使用包含氮或稀有气体(例如,氮、氖或氩)作为其主要成分且不包含水、氢等的气氛。例如,引入到热处理装置中的氮或诸如氮、氖或氩之类的稀有气体的纯度为6N(99.9999%)以上,优选为7N(99.99999%)以上(即,杂质浓度为1ppm以下,优选为0.1ppm以下)。

[0109] 在任何情况下,通过第一热处理降低杂质,形成为i型(本征)或基本i型的氧化物半导体膜403,从而可以实现具有非常优良的特性的晶体管。

[0110] 由于上述热处理(第一热处理)具有去除氢、水等的有利效果,所以也可以将该热处理称为脱水化处理、脱氢化处理等。例如,可以在将氧化物半导体膜403加工为岛状之后,进行该脱水化处理或脱氢化处理。这种脱水化处理或脱氢化处理可以进行一次或多次。

[0111] 接着,优选以第二光刻工序将氧化物半导体膜403加工为岛状的氧化物半导体膜403(图4C)。可以通过喷墨法形成用来形成岛状氧化物半导体膜403的抗蚀剂掩模。当通过喷墨法形成抗蚀剂掩模时,不使用光掩模;因此可以减少制造成本。注意,氧化物半导体膜403的蚀刻可以为干蚀刻、湿蚀刻或干蚀刻和湿蚀刻两者。

[0112] 注意,在第二光刻工序中,除了氧化物半导体膜403之外,还对第一金属氧化物膜404进行图案化,从而可以形成图3B所示的晶体管330。在晶体管330的情况中,通过使用相同掩模对氧化物半导体膜403和第一金属氧化物膜404进行图案化;由此,沟道长度方向上的氧化物半导体膜403的侧边缘和沟道长度方向上的第一金属氧化物膜404的侧边缘对准。

[0113] 接着,在第一金属氧化物膜404及氧化物半导体膜403上形成用来形成源电极及漏电极(包括在与该源电极和漏电极相同的层中形成的布线)的导电膜。作为用于源电极及漏电极的导电膜,例如可以使用包含选自Al、Cr、Cu、Ta、Ti、Mo和W中的元素的金属膜或包含以上述元素中的任意作为其成分的金属氮化物膜(例如,氮化钛膜、氮化钼膜或氮化钨膜)。可以在Al、Cu等的金属膜的底侧及顶侧的一方或双方层叠Ti、Mo、W等的高熔点金属膜或这些元素中任意元素的金属氮化物膜(氮化钛膜、氮化钼膜或氮化钨膜)。或者,也可以使用导电金属氧化物形成用于源电极及漏电极的导电膜。作为导电金属氧化物,可以使用氧化铟(In_2O_3)、氧化锡(SnO_2)、氧化锌(ZnO)、氧化铟-氧化锡合金($\text{In}_2\text{O}_3\text{-SnO}_2$,缩写为ITO)、氧化铟-氧化锌合金($\text{In}_2\text{O}_3\text{-ZnO}$)或包含氧化硅的这些金属氧化物材料中的任意材料。

[0114] 通过第三光刻工序,在导电膜上形成抗蚀剂掩模,且选择性地蚀刻,从而形成源电极405a和漏电极405b。然后,去除抗蚀剂掩模。在第三光刻工序中形成抗蚀剂掩模时的曝光,优选使用紫外线、KrF激光束或ArF激光束来进行。在后面要形成的晶体管的沟道长度L由在氧化物半导体膜403上互相相邻的源电极405a的底部边缘与漏电极405b的底部边缘之间的距离决定。在沟道长度L短于25nm的情况下,例如优选使用具有几nm至几十nm极短波长的远紫外线进行在第三光刻工序中形成抗蚀剂掩模时的曝光。在使用远紫外线的曝光中,分辨率高且聚焦深度大。因此,可以缩短在后面形成的晶体管的沟道长度L,从而可以提高电路的工作速度。

[0115] 为了缩减用于光刻工序中的光掩模数及光刻工序数,可以使用为由透过光成为多种强度的曝光掩模的多色调掩模来进行蚀刻步骤。使用多色调掩模形成的抗蚀剂掩模具有多种厚度,且通过进行蚀刻可以进一步改变形状;因此,该抗蚀剂掩模可以用于加工为不同图案的多个蚀刻工序中。因此,可以使用一个多色调掩模形成对应于至少两种以上的不同图案的抗蚀剂掩模。由此,可以缩减曝光掩模数,并且还可以缩减对应的光刻工序的数量,由此可以实现工序的简化。

[0116] 注意,当进行导电膜的蚀刻时,理想地设置最适宜的蚀刻条件,从而可防止氧化物半导体膜403被蚀刻而分断。但是,难以获得仅蚀刻导电膜而完全不使氧化物半导体膜403被蚀刻的蚀刻条件。在有些情况下,当对导电膜进行蚀刻时,氧化物半导体膜403只有一部

分被蚀刻,例如氧化物半导体膜403的厚度的5%至50%被蚀刻,从而形成具有槽部(凹部)的氧化物半导体膜403。

[0117] 之后,可以进行使用诸如 N_2O 、 N_2 或Ar之类气体的等离子体处理,从而去除吸附到氧化物半导体膜403的露出部分的表面上的水等。在进行等离子体处理的情况下,期望在该等离子体处理之后,以不暴露于大气的方式形成将与氧化物半导体膜403接触的第二金属氧化物膜407。

[0118] 接着,形成第二金属氧化物膜407,以与氧化物半导体膜403的一部分接触并覆盖源电极405a及漏电极405b(见图4D)。

[0119] 此处,第二金属氧化物膜407期望包含与氧化物半导体膜403的成分类似的成分,且期望使用包含氧化物半导体膜403的主要成分材料的氧化物来形成。这是因为:这种材料与氧化物半导体膜403相适合,且由此当将这种材料用于第二金属氧化物膜407时,可以有利地保持与氧化物半导体膜的界面的状态。换言之,将上述材料用于第二金属氧化物膜407,可以抑制第二金属氧化物膜407和氧化物半导体膜403之间的界面处的电荷俘获。

[0120] 第二金属氧化物膜407具有的能隙需要比氧化物半导体膜403大。此外,在第二金属氧化物膜407和氧化物半导体膜403之间必需形成能垒,从而在室温(20°C)下不使载流子从氧化物半导体膜403流出。

[0121] 优选采用不使诸如水和氢之类的杂质进入第二金属氧化物膜407的方法形成第二金属氧化物膜407。当第二金属氧化物膜407中包含氢时,可能发生该氢进入到氧化物半导体膜403中或通过该氢提取氧化物半导体膜403中的氧,从而使氧化物半导体膜403的背沟道具有较低电阻(成为n型),由此可形成寄生沟道。因此,重要的是,采用不使用氢的沉积方法,从而形成包含尽可能少的氢的第二金属氧化物膜407。

[0122] 因此,优选通过溅射法形成第二金属氧化物膜407,并且作为用于形成膜的溅射气体,优选使用诸如氢、水、羟基和氢化物之类的杂质被去除了的高纯度气体。

[0123] 第二金属氧化物膜407优选具有足够大的厚度,以保持电荷俘获中心远离氧化物半导体膜403。具体而言,第二金属氧化物膜407优选具有大于10nm且100nm以下的厚度。

[0124] 接着,在第二金属氧化物膜407上形成绝缘膜409(图4E)。绝缘膜409可以使用无机膜来形成,例如,诸如氧化硅膜、氮化硅膜、氧化铝膜、氮化铝膜之类的氧化物绝缘膜和诸如氮化硅膜、氮氧化硅膜、氮化铝膜和氮氧化铝膜之类的氮化物绝缘膜中的任意膜的单层或叠层。例如,通过溅射法,从第二金属氧化物膜407一侧依次形成氧化硅膜和氮化硅膜以使其层叠。

[0125] 之后,在氧化物半导体膜403的一部分(沟道形成区)与第二金属氧化物膜407接触的同时优选进行第二热处理。进行第二热处理的温度为250°C以上且700°C以下,优选为450°C以上且600°C以下或低于衬底的应变点。

[0126] 在氮、氧、超干燥空气(水含量为20ppm以下、优选为1ppm以下、更优选为10ppb以下的空气)或稀有气体(氩、氦等)的气氛下进行第二热处理。注意,上述氮、氧、超干燥空气、稀有气体等的气氛中优选不包含水、氢等。另外,引入到热处理装置中的氮、氧或稀有气体的纯度为6N(99.9999%)以上,优选为7N(99.99999%)以上(即,杂质浓度为1ppm以下,优选为0.1ppm以下)。

[0127] 在氧化物半导体膜403和第二金属氧化物膜407彼此接触的同时进行第二热处理。

因此,可以由包含氧的第二金属氧化物膜407向氧化物半导体膜403供应为氧化物半导体的主要成分材料之一且可能因上述脱水化(或脱氢化)处理而减少的氧。因此,可以减少氧化物半导体膜403中的电荷俘获中心。通过上述步骤,可以将氧化物半导体膜403高纯度化为电性上的i型(本征)。此外,通过该热处理,第一金属氧化物膜404或第二金属氧化物膜407中的杂质也可被去除,从而被高纯度化。

[0128] 注意,在本实施方式中,在形成绝缘膜409之后进行第二热处理;但是,对第二热处理的时序并没有特别限制,只要是在形成第二金属氧化物膜407之后进行第二热处理,即可。例如,可以在形成第二金属氧化物膜407之后进行第二热处理。或者,在通过层叠例如氧化硅膜和氮化硅膜来形成绝缘膜409的情况下,可以在第二金属氧化物膜407上形成氧化硅膜之后进行第二热处理,然后可在其上形成氮化硅膜。或者,可以紧接着第一热处理之后进行第二热处理,第一热处理也可作为第二热处理,或第二热处理也可作为第一热处理。

[0129] 如上述那样,应用第一热处理和第二热处理中的至少一个,从而可以使氧化物半导体膜403被高纯度化,以尽量少地包含氧化物半导体膜403的主要成分以外的杂质。高纯度化的氧化物半导体膜403包含从施主获得的极少的载流子(近于0),且其载流子的浓度低于 $1 \times 10^{14}/\text{cm}^3$,优选低于 $1 \times 10^{12}/\text{cm}^3$,更优选低于 $1 \times 10^{11}/\text{cm}^3$ 。

[0130] 通过上述步骤,形成晶体管310(见图4E)。晶体管310是包括通过有意地去除了诸如氢、水分、羟基和氢化物(也称为氢化合物)之类杂质而被高纯度化的氧化物半导体膜403的晶体管。因此,晶体管310的电特性上的变化被抑制,且晶体管310在电性上稳定。

[0131] 注意,在形成绝缘膜409之后,在绝缘膜409上形成导电膜410,从而可以形成图3D中的晶体管350。可以通过使用与栅电极401的材料及步骤类似的材料及步骤来形成导电膜410。将导电膜410设置为与氧化物半导体膜403的沟道形成区重叠,这可减少在用来检查晶体管350可靠性的偏压-温度压力测试(以下,称为BT测试)前后间的晶体管350的阈值电压的变化量。注意,导电膜410可以具有与栅电极401相同的电位或具有与栅电极401的电位不同的电位,并且可以用作第二栅电极。或者,导电膜410的电位可以是GND或0V,或者导电膜410可以处于浮动状态。

[0132] 虽然未图示,还可以以覆盖晶体管350的方式形成保护绝缘膜。作为保护绝缘膜,可以使用氮化硅膜、氮氧化硅膜、氮化铝膜等。

[0133] 此外,可以在晶体管310和350上形成平坦化绝缘膜。作为平坦化绝缘膜,可以使用具有耐热性的有机材料,如丙烯酸树脂、聚酰亚胺、苯并环丁烯、聚酰胺或环氧树脂。除了上述有机材料之外,还可以使用低介电常数材料(低-k材料)、硅氧烷基树脂、PSG(磷酸盐玻璃)、BPSG(硼磷硅酸盐玻璃)等。注意,可以通过层叠多个使用这些材料中任意材料形成的绝缘膜来形成平坦化绝缘膜。

[0134] 〈晶体管320的制造工序〉

[0135] 将参照图5A至5C来描述图3A中的晶体管320的制造工序的一个例子。

[0136] 如在图4A所示的步骤中那样,在衬底400上形成栅电极401,形成栅极绝缘膜402以覆盖栅电极401,与栅极绝缘膜402接触地形成第一金属氧化物膜404,且然后在第一金属氧化物膜404上形成用来形成源电极及漏电极(包括在与源电极及漏电极相同的层中形成的布线)的导电膜。通过第二光刻工序,在该导电膜上形成抗蚀剂掩模,且选择性地蚀刻,从而形成源电极405a和漏电极405b。然后去除抗蚀剂掩模(图5A)。

[0137] 接着,通过溅射法在第一金属氧化物膜404、源电极405a及漏电极405b上形成厚度为3nm以上且30nm以下的氧化物半导体膜403。

[0138] 注意,在通过溅射法形成氧化物半导体膜403之前,优选通过进行引入氩气体并产生等离子体的反溅射,来去除附着于第一金属氧化物膜404、源电极405a及漏电极405b的表面上的粉状物质(也称为微粒或尘屑)。注意,可以使用氮、氩、氧等代替氩。

[0139] 之后,期望对氧化物半导体膜403进行热处理(第一热处理)。通过该第一热处理,去除氧化物半导体膜403中的过量的氢(包括水及羟基),并且改善氧化物半导体膜403的结构,从而可降低能隙中的缺陷能级。此外,通过该第一热处理,也可以去除第一金属氧化物膜404中的过量的氢(包括水及羟基)。进行第一热处理的温度为250℃以上且700℃以下,优选为450℃以上且600℃以下或低于衬底的应变点。

[0140] 接着,在第三光刻工序中将氧化物半导体膜403加工为岛状的氧化物半导体膜403(图5B)。可以通过喷墨法形成用来形成岛状的氧化物半导体膜403的抗蚀剂掩模。当通过喷墨法形成抗蚀剂掩模时,不使用光掩模;因此可以减少制造成本。注意,可以在对氧化物半导体膜403进行图案化之后,对氧化物半导体膜403进行第一热处理。不一定必须要对氧化物半导体膜403图案化。

[0141] 之后,可以进行使用诸如 N_2O 、 N_2 或Ar之类气体的等离子体处理,从而去除吸附到氧化物半导体膜403露出部分的表面上的水等。在进行等离子体处理的情况下,期望紧接着该等离子体处理之后以不暴露于大气的方式形成要与氧化物半导体膜403接触的第二金属氧化物膜407。

[0142] 接着,形成覆盖源电极405a及漏电极405b且接触氧化物半导体膜403的第二金属氧化物膜407。然后,在第二金属氧化物膜407上形成绝缘膜409。

[0143] 之后,优选在氧化物半导体膜403与第二金属氧化物膜407接触的同时进行第二热处理。进行第二热处理的温度为250℃以上且700℃以下,优选为450℃以上且600℃以下或低于衬底的应变点。

[0144] 可在氮、氧、超干燥空气(水含量为20ppm以下、优选为1ppm以下、更优选为10ppb以下的空气)或稀有气体(氩、氪等)的气氛下进行第二热处理。注意,上述氮、氧、超干燥空气、稀有气体等的气氛中优选不包含水、氢等。另外,引入到热处理装置中的氮、氧或稀有气体的纯度为6N(99.9999%)以上,优选为7N(99.99999%)以上(即,杂质浓度为1ppm以下,优选为0.1ppm以下)。

[0145] 在氧化物半导体膜403和第二金属氧化物膜407彼此接触的同时进行第二热处理。因此,可以由包含氧的第二金属氧化物膜407向氧化物半导体膜403供应为氧化物半导体的主要成分材料之一且可能因上述脱水化(或脱氢化)处理而减少的氧。因此,可以减少氧化物半导体膜403中的电荷俘获中心。通过上述步骤,可以将氧化物半导体膜403高纯度化为在电性上为i型(本征)。此外,通过该热处理,第一金属氧化物膜404或第二金属氧化物膜407中的杂质也可被去除,从而被高纯度化。

[0146] 通过上述步骤,形成晶体管320(见图5C)。晶体管320是包括通过有意地去除了诸如氢、水分、羟基和氢化物(也称为氢化合物)之类杂质而被高纯度化的氧化物半导体膜403的晶体管。因此,晶体管320的电特性上的变化被抑制,而且晶体管320在电性上稳定。

[0147] 注意,在本实施方式中,在形成绝缘膜409之后进行第二热处理;但是,对于第二热

处理的时序并没有特别限制,只要是在形成第二金属氧化物膜407之后进行该第二热处理,即可。

[0148] 此外,在形成氧化物半导体膜403之后,不对该氧化物半导体膜403进行图案化地形成第二金属氧化物膜407,并使用相同的掩模对第二金属氧化物膜407和氧化物半导体膜403进行图案化,由此可以形成图3C中的晶体管340。在晶体管340的情况中,通过使用相同的掩模对氧化物半导体膜403及第二金属氧化物膜407进行图案化;由此,沟道长度方向上的氧化物半导体膜403的侧边缘和沟道长度方向上的第二金属氧化物膜407的侧边缘对准。注意,在此情况下,可以在形成第二金属氧化物膜407之前进行第一热处理,或在连续地形成氧化物半导体膜403和第二金属氧化物膜407之后进行第一热处理。或者,可以紧接在第一热处理之后进行第二热处理,第一热处理也可以用作第二热处理,或第二热处理也可以用作第一热处理。

[0149] 如上述那样,应用第一热处理和第二热处理中的至少一个,从而可以使氧化物半导体膜403高纯度化以尽量少地包含氧化物半导体膜403主要成分以外的杂质。高纯度化的氧化物半导体膜403包含从施主获得的极少载流子(近于0),且其载流子的浓度低于 $1 \times 10^{14}/\text{cm}^3$,优选低于 $1 \times 10^{12}/\text{cm}^3$,更优选低于 $1 \times 10^{11}/\text{cm}^3$ 。

[0150] 注意,在图5C中形成绝缘膜409之后,在绝缘膜409上形成导电膜410,从而可以形成图3E中的晶体管360。可以使用与栅电极401的材料及步骤类似的材料及步骤来形成导电膜410。

[0151] 如上所示,在根据本实施方式的晶体管中,在氧化物半导体膜的顶表面部分及底表面部分都设置有包含与氧化物半导体膜的成分类似的成分的金属氧化物膜,并且在与金属氧化物膜的与接触氧化物半导体膜的表面相反的表面相接触地形成包含与金属氧化物膜及氧化物半导体膜不同的成分的绝缘膜。由此,使包含与氧化物半导体膜相适合的材料金属氧化物膜设置得与氧化物半导体膜接触,这抑制了因半导体装置的工作而产生的在氧化物半导体膜和金属氧化物膜之间界面处的电荷等的俘获。同时,设置包含通过其可在界面形成电荷俘获中心的材料的绝缘物与金属氧化物膜接触,由此可以在金属氧化物膜和绝缘物之间的界面俘获上述电荷。因此,可以缓和电荷给氧化物半导体膜带来的不利影响,这抑制了因氧化物半导体膜界面处的电荷俘获而造成的晶体管的阈值电压的波动。

[0152] 用于晶体管的有源层的氧化物半导体膜为通过利用热处理从氧化物半导体去除诸如氢、水分、羟基和氢化物(也称为氢化合物)之类的杂质、并对其供应为氧化物半导体主要成分且同时在进行杂质的去除步骤中减少的氧从而被高纯度化为电性上i型(本征)的氧化物半导体膜。包括该以这种方式高纯度化的氧化物半导体膜的晶体管具有的电特性不太可能变化,从而在电性上稳定。

[0153] 当在氧化物半导体膜的界面俘获电荷时,晶体管的阈值电压移动(例如,当在背沟道一侧俘获正电荷时,晶体管的阈值电压在负方向上移动)。作为这种电荷俘获的因素之一,可以设想阳离子(或为阳离子源的原子)移动且被俘获的模型。在包括氧化物半导体的晶体管中,这种阳离子源可以为氢原子。在所公开的发明中,使用高纯度化的氧化物半导体,且使该氧化物半导体与金属氧化物膜和绝缘膜的叠层结构接触,从而甚至可以抑制可能在上述模型中引起的由于氢所引起的电荷俘获。上述模型被设想为在氢的离子化率例如为10%左右的时候会实现。

[0154] 由此,可以提供包括氧化物半导体且具有稳定的电特性的半导体装置。因此,可以提供可靠性高的半导体装置。

[0155] 本实施方式所描述的结构、方法等可以与其他实施方式中所描述的任何结构、方法等进行适当的组合。

[0156] (实施方式2)

[0157] 可以通过使用在实施方式1中例示的晶体管制造具有显示功能的半导体装置(也称为显示装置)。包括晶体管的驱动电路的一部分或全部可在衬底上的形成像素部的位置形成,从而可以获得系统化面板(system-on-panel)。

[0158] 在图6A中,以围绕设置在第一衬底4001上的像素部4002的方式设置密封剂4005,并且,使用密封剂4005和第二衬底4006密封像素部4002。在图6A中,使用单晶半导体膜或多晶半导体膜在另行准备的衬底上形成扫描线驱动器电路4004和信号线驱动器电路4003中的每一个,并且将该扫描线驱动器电路4004和信号线驱动器电路4003安装在第一衬底4001上的与由密封剂4005围绕的区域不同的区域中。由柔性印刷电路(FPC)4018a和4018b向信号线驱动器电路4003和扫描线驱动器电路4004(它们中的每一个都是单独形成的)以及像素部4002供应各种信号及电位。

[0159] 在图6B和6C中,以围绕设置在第一衬底4001上的像素部4002和扫描线驱动器电路4004的方式设置密封剂4005。在像素部4002和扫描线驱动器电路4004上设置第二衬底4006。因此,像素部4002和扫描线驱动器电路4004与显示元件一起由第一衬底4001、密封剂4005以及第二衬底4006密封。在图6B和6C中,在另行准备的衬底上通过使用单晶半导体膜或多晶半导体膜形成信号线驱动器电路4003,并在第一衬底4001上的与由密封剂4005围绕的区域不同的区域中安装该信号线驱动电路4003。在图6B和6C中,由FPC4018向单独形成的信号线驱动器电路4003、扫描线驱动器电路4004和像素部4002供应各种信号及电位。

[0160] 虽然图6B和6C各自示出单独形成信号线驱动器电路4003并且将该信号线驱动器电路4003安装到第一衬底4001上的实例,但是本发明并不局限于该结构。可以单独形成扫描线驱动器电路并随后进行安装,或可以单独仅形成信号线驱动器电路的一部分或者扫描线驱动器电路的一部分并随后进行安装。

[0161] 注意,对单独形成的驱动器电路的连接方法没有特别的限制,而可以采用玻璃上芯片(COG)方法、引线键合方法、卷带式自动接合(TAB)方法等。图6A示出通过COG方法安装信号线驱动器电路4003和扫描线驱动器电路4004的例子。图6B示出通过COG方法安装信号线驱动器电路4003的例子。图6C示出通过TAB方法安装信号线驱动器电路4003的例子。

[0162] 显示装置包括在其范畴内的密封有显示元件的面板和在该面板上的其中安装有诸如控制器之类IC的模块。

[0163] 注意,本说明书中的显示装置是指图像显示装置、显示装置或光源(包括照明装置)。显示装置还包括在其范畴内的如下模块:连接有连接器(诸如FPC、TAB胶带或TCP)的模块;在设置有印刷线路板的TAB胶带或TCP的顶端具有TAB胶带或TCP的模块;和通过COG方法将集成电路(IC)直接安装到显示元件上的模块。

[0164] 设置在第一衬底上的像素部及扫描线驱动器电路包括多个晶体管,并且,可以应用在实施方式1中描述的任何晶体管。

[0165] 作为设置在显示装置中的显示元件,可以使用液晶元件(也称为液晶显示元件)或

发光元件(也称为发光显示元件)。发光元件在其范畴内包括由电流或电压控制亮度的元件,具体而言,在其范畴内包括无机电致发光(EL)元件、有机EL等。此外,也可以使用诸如电子墨水之类由于电作用而改变对比度的显示介质。

[0166] 参照图7、图8和图9描述半导体装置的一种实施方式。图7、图8和图9对应于沿着图6B中的线M-N获得的截面图。

[0167] 如图7、图8和图9所示,半导体装置包括连接端子电极4015及端子电极4016。连接端子电极4015及端子电极4016通过各向异性导电膜4019电连接到FPC4018中所包括的端子。

[0168] 连接端子电极4015由与第一电极层4030相同的导电膜形成。端子电极4016由与晶体管4010和4011的源电极及漏电极相同的导电膜形成。

[0169] 设置在第一衬底4001上的像素部4002和扫描线驱动器电路4004各自包括多个晶体管。在图7、图8和图9中,示出像素部4002中所包括的晶体管4010以及扫描线驱动器电路4004中所包括的晶体管4011作为例子。

[0170] 在本实施方式中,可以将实施方式1中示出的任何晶体管应用于晶体管4010和4011。晶体管4010和4011的电特性上的变化被抑制,且晶体管4010和4011在电性上是稳定的。如上所述,可以获得如图7、图8和图9所示半导体装置的可靠性高的半导体装置。

[0171] 设置在像素部4002中的晶体管4010电连接到显示元件,以构成显示面板。只要可以进行显示,就可以将各种各样的显示元件用作显示元件。

[0172] 图7中示出将液晶元件用作显示元件的液晶显示装置的实例。在图7中,液晶元件4013是包括第一电极层4030、第二电极层4031以及液晶层4008的显示元件。注意,以夹持液晶层4008的方式设置用作取向膜的绝缘膜4032和4033。第二电极层4031形成在第二衬底4006一侧上。第一电极层4030和第二电极层4031夹着液晶层4008而层叠。

[0173] 通过对绝缘膜选择性地蚀刻获得间隔物4035,并且该间隔物4035是为控制液晶层4008的厚度(单元间隙)而设置的。注意,在本实施方式中,描述了设置柱状间隔物4035的例子;但是,还可以使用球状间隔物。

[0174] 在将液晶元件用作显示元件的情况下,可以使用热致液晶、低分子液晶、高分子液晶、聚合物分散型液晶、铁电液晶、反铁电液晶等。这种液晶材料根据条件而呈现胆甾相、近晶相、立方相、手征向列相、均质相等。

[0175] 或者,还可以使用取向膜并非必需的呈现蓝相的液晶。蓝相是当使胆甾液晶的温度上升时就在胆甾相转变到均质相之前产生的液晶相中的一种。由于蓝相只出现在窄的温度范围内,所以为了改善温度范围而将混合有5重量%以上的手性材料的液晶组成物用于液晶层。包含呈现蓝相的液晶和手性试剂的液晶组成物具有1毫秒以下的短响应时间,具有光学各向同性,这使得不需要取向处理,且视角依赖性小。另外,由于不需要设置取向膜且不需要摩擦处理,因此可以防止由于摩擦处理而引起的静电放电破坏,并可以降低制造工序中的液晶显示装置的缺陷和破损。从而,可以提高液晶显示装置的生产率。

[0176] 液晶材料的特定电阻率为 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上,优选为 $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上,更优选为 $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上。注意,本说明书中的特定电阻率在 20°C 测量。

[0177] 考虑到设置在像素部中的晶体管的漏电流等而以能够在预定期间保持电荷的方式设定设置在液晶显示装置中的存储电容器的大小。由于使用包括高纯度氧化物半导体膜

的晶体管,所以足以设置具有相对于各像素中的液晶电容为三分之一以下、优选为五分之一以下的电容的存储电容器。

[0178] 在用于本实施方式中的使用高纯度化的氧化物半导体膜的晶体管中,可以使截止状态下的电流(截止态电流)小。因此,可以长时间地保持诸如图像信号之类的电信号,并且,可以当电源导通时将写入间隔设定为长。因此,可以降低刷新操作的频率,这带来了抑制功耗的效果。

[0179] 在本实施方式中使用的包括高纯度化的氧化物半导体膜的晶体管的场效应迁移率可以相对较高,由此可以进行高速操作。由此,通过将上述晶体管用在液晶显示装置的像素部中,可以提供高质量的图像。此外,由于可以在一个衬底上的驱动器电路部和像素部中分开设置晶体管,所以可以削减液晶显示装置的零部件数。

[0180] 对于液晶显示装置,可以采用扭曲向列(TN)模式、面内转换(IPS)模式、边缘场转换(FFS)模式、轴对称排列微单元(ASM)模式、光学补偿双折射(OCB)模式、铁电性液晶(FLC)模式、反铁电性液晶(AFLC)模式等。

[0181] 常黑型液晶显示装置,诸如采用垂直取向(VA)模式的透射型液晶显示装置是优选的。垂直取向模式是用于控制液晶显示面板的液晶分子的排列的方式中的一种。垂直取向模式是当不施加电压时液晶分子垂直于面板表面取向的模式。作为垂直取向模式,举出一些例子。例如,可以使用多畴垂直取向(MVA)模式、图案化垂直取向(PVA)模式、先进超视觉(ASV)模式等。此外,也可以使用将像素分成几个区域(子像素)并且使分子在它们各自的区域中在不同方向上取向的称为畴倍增或者多畴设计的方法。

[0182] 在显示装置中,适当地设置黑矩阵(遮光层)、诸如偏振构件、阻滞构件或抗反射构件之类的光学构件(光学衬底)等。例如,可以采用利用偏振衬底以及阻滞衬底的圆偏振。此外,作为光源,可以使用背光、侧光等。

[0183] 此外,通过利用作为背光的多个发光二极管(LED),可以采用时分显示方法(场序驱动方法)。通过场序驱动方法,可以不使用滤光片地进行彩色显示。

[0184] 作为像素部中的显示方法,可以采用逐行扫描法、隔行扫描法等。当进行彩色显示时在像素中受到控制的颜色元素不局限于R、G和B(R、G和B分别对应于红色、绿色和蓝色)三种颜色。例如,可以采用R、G、B和W(W对应于白色)、或者R、G、B和黄色、青色、品红色等中的一种或多种颜色。各个颜色元素的点之间的显示区的大小可以不同。注意,本发明不局限于对彩色显示的显示装置的应用,而也可以应用于单色显示的显示装置。

[0185] 或者,作为显示装置中所包括的显示元件,可以使用利用电致发光的发光元件。利用电致发光的发光元件根据发光材料是有机化合物还是无机化合物来被分类。通常,前者被称为有机EL元件,而后者被称为无机EL元件。

[0186] 在有机EL元件中,通过对发光元件施加电压,电子及空穴分开地从一对电极注入到包含发光性有机化合物的层,且电流流过。这些载流子(电子及空穴)重新结合,且由此激发了发光性的有机化合物。所述发光性的有机化合物从该激发状态回到基态,从而发光。由于这种机理,这种发光元件被称为电流激发型发光元件。

[0187] 无机EL元件根据其元件结构被分类为分散型无机EL元件和薄膜型无机EL元件。分散型无机EL元件具有发光层,其中发光材料的微粒分散在粘合剂中,并且其发光机理是利用施主能级和受主能级的施主-受主复合型发光。薄膜型无机EL元件具有一种结构,其中发

光层夹在介电层之间,该夹着发光层的介电层被进一步夹在电极之间,且其发光机理是利用金属离子的内壳电子跃迁的局部型发光。注意,这里描述了将有机EL元件用作发光元件的例子。

[0188] 为了提取从发光元件发出的光,只要使一对电极中的至少一个为透明即可。然后,在衬底上形成晶体管及发光元件。发光元件可以具有以下结构中的任意一种:通过与衬底相对的表面提取光的顶部发射结构;通过衬底一侧的表面提取光的底部发射结构;或通过衬底一侧的表面及与衬底相对的表面提取光的双发射结构。

[0189] 图8示出将发光元件用作显示元件的发光装置的实例。作为显示元件的发光元件4513电连接到设置在像素部4002中的晶体管4010。发光元件4513是第一电极层4030、电致发光层4511和第二电极层4031的叠层结构,但是所述发光元件不局限于该结构。根据从发光元件4513提取光的方向等,可以适当地改变发光元件4513的结构。

[0190] 分隔壁4510使用有机绝缘材料或者无机绝缘材料形成。尤其优选的是,使用感光树脂材料形成分隔壁4510,以在第一电极层4030上具有开口部,从而将该开口部的侧壁形成为具有连续曲率的倾斜表面。

[0191] 电致发光层4511可以使用单层或多个层的叠层形成。

[0192] 为了防止氧、氢、水分、二氧化碳等进入发光元件4513中,可以在第二电极层4031及分隔壁4510上形成保护膜。作为保护膜,可以形成氮化硅膜、氮氧化硅膜、类金刚石碳(DLC)膜等。在由第一衬底4001、第二衬底4006以及密封剂4005密封的空间中,设置填充料4514并紧紧密封。优选的是,使用气密性高且脱气很少的覆盖材料或保护膜(诸如层合膜或紫外线固化树脂膜)进行封装(密封),从而以这种方式使发光元件不暴露于外部空气。

[0193] 作为填充料4514,除了氮或氩之类的惰性气体以外,还可以使用紫外线固化树脂或热固化树脂,并且,可以使用聚氯乙烯(PVC)、丙烯酸树脂、聚酰亚胺、环氧树脂、硅酮树脂、聚乙烯醇缩丁醛(PVB)、乙烯-醋酸乙烯酯(EVA)等。例如,将氮用作填充料。

[0194] 如果需要,可以在发光元件的发光表面上适当地设置诸如偏振板、圆偏振板(包括椭圆偏振板)、阻滞板(1/4波长板或1/2波长板)或滤色片之类的光学膜。此外,偏振板或圆偏振板上可以设置有抗反射膜。例如,可以进行抗眩光处理,通过该处理,利用表面上的凹凸可扩散反射光从而可以降低眩光。

[0195] 作为显示装置,可以提供使电子墨水被驱动的电子纸。电子纸也称为电泳显示装置(电泳显示器),并且,具有如下优点:其与常规纸具有同样级别的易读性;其功耗比其他显示装置低;且其可被设置为具有薄且轻的形式。

[0196] 电泳显示装置可具有各种各样的模式。电泳显示装置包含多个分散在溶剂或溶质中的微胶囊,每个微胶囊包含正向充电的第一微粒和负向充电的第二微粒。通过对微胶囊施加电场,使微胶囊中的微粒在彼此相对的方向上移动,且只显示集合在一侧的微粒的颜色。注意,第一微粒和第二微粒各自包含色素,并且当没有电场时不移动。此外,第一微粒和第二微粒具有不同的颜色(可以是无色)。

[0197] 由此,电泳显示装置是利用所谓的介电泳效应的显示装置,通过该效应介电常数高的物质移动到高电场区。

[0198] 上述微胶囊分散在溶剂中的溶液被称为电子墨水。该电子墨水可以印刷到玻璃、塑料、布、纸等的表面上。另外,还可以通过使用滤色片或具有色素的微粒来实现彩色显示。

[0199] 注意,微胶囊中的第一微粒及第二微粒可由选自导电材料、绝缘材料、半导体材料、磁性材料、液晶材料、铁电性材料、电致发光材料、电致变色材料和磁泳材料中的一种单独材料形成,或由这些材料中任意材料的复合材料形成。

[0200] 作为电子纸,可以采用使用扭转球显示方法的显示装置。扭转球显示方法是指如下方法,即,将各自涂为白色和黑色的球形微粒配置在作为用于显示元件的电极层的第一电极层与第二电极层之间,且使第一电极层与第二电极层之间产生电位差来控制球形微粒的定向,从而进行显示。

[0201] 图9示出作为半导体装置的一个实施方式的有源矩阵型电子纸。图9所示的电子纸是使用扭转球显示方法的显示装置的实例。

[0202] 在连接到晶体管4010的第一电极层4030与设置在第二衬底4006上的第二电极层4031之间,设置各自包括黑色区4615a、白色区4615b和在该黑色区4615a及白色区4615b的周围用液体填充的腔4612的球形微粒4613。球形微粒4613周围的空间填充有诸如树脂之类的填充料4614。第二电极层4031对应于公共电极(对置电极)。第二电极层4031电连接到公共电位线。

[0203] 注意,在图7、图8和图9中,作为第一衬底4001和第二衬底4006,除了玻璃衬底以外,还可以使用柔性衬底。例如,可以使用具有透光性的塑料衬底。对于塑料,可以使用纤维玻璃增强塑料(FRP)板、聚氟乙烯(PVF)膜、聚酯膜或丙烯酸树脂膜。也可以使用具有在PVF膜或聚酯膜之间夹住铝箔的结构的薄片。

[0204] 绝缘层4021可以使用无机绝缘材料或者有机绝缘材料来形成。注意,优选将诸如丙烯酸树脂、聚酰亚胺、苯并环丁烯树脂、聚酰胺或环氧树脂之类具有耐热性的有机绝缘材料用作平坦化绝缘膜。除了上述有机绝缘材料以外,还可以使用低介电常数材料(低-k材料)、硅氧烷基树脂、磷硅玻璃(PSG)、硼磷硅玻璃(BPSG)等。可以通过层叠多个由这些材料形成的绝缘膜,来形成绝缘层。

[0205] 对绝缘层4021的形成方法没有特别的限制,且可以根据其材料而利用溅射法、旋涂法、浸渍法、喷涂法、液滴放电法(例如,喷墨法、丝网印刷法或胶版印刷法)、辊涂法、幕式涂布法、刮刀式涂布法等来形成绝缘层4021。

[0206] 显示装置通过透射来自光源或显示元件的光来进行显示。因此,设置在透射光的像素部中的衬底以及诸如绝缘膜和导电膜之类的薄膜相对于可见光波长范围内的光具有透光性。

[0207] 用于对显示元件施加电压的第一电极层及第二电极层(它们中的每一个可称为像素电极层、公共电极层、对置电极层等)可具有透光性或光反射性,这取决于提取光的方向、设置电极层的位置以及电极层的图案结构。

[0208] 对于第一电极层4030和第二电极层4031,可以使用诸如包含氧化钨的氧化铟、包含氧化钨的铟锌氧化物、包含氧化钛的氧化铟、包含氧化钛的铟锡氧化物、ITO、铟锌氧化物、或添加有氧化硅的铟锡氧化物之类的透光性导电材料。

[0209] 第一电极层4030和第二电极层4031可以使用选自诸如钨(W)、钼(Mo)、锆(Zr)、铪(Hf)、钒(V)、铌(Nb)、钽(Ta)、铬(Cr)、钴(Co)、镍(Ni)、钛(Ti)、铂(Pt)、铝(Al)、铜(Cu)或银(Ag)之类的金属、其合金以及其氮化物中的一种或多种来形成。

[0210] 对于第一电极层4030和第二电极层4031,可以使用包含导电高分子(也称为导电

聚合物)的导电组成物。作为导电高分子,可以使用所谓的 π 电子共轭类导电聚合物。例如,可以举出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、以及由苯胺、吡咯和噻吩中的两种以上构成的共聚物或其衍生物。

[0211] 由于晶体管容易因为静电等而破裂,所以优选设置用于保护驱动器电路的保护电路。保护电路优选使用非线性元件构成。

[0212] 如上所述,通过使用在实施方式1中示出的任何晶体管,可以提供可靠性高的半导体装置。注意,实施方式1中所描述的晶体管不仅可应用于具有上述显示功能的半导体装置,而且还可以应用于具有各种功能的半导体装置,诸如安装在电源电路上的功率器件、LSI之类的半导体集成电路、以及具有读取对象物的信息的图像传感器功能的半导体装置。

[0213] 本实施方式可以与其他任何实施方式适当地组合而实施。

[0214] (实施方式3)

[0215] 可将本说明书中公开的半导体装置应用于多种电子设备(包括游戏机)。电子设备的例子为电视机(也称为电视或电视接收机)、计算机等的监视器、诸如数码相机或数码摄像机之类的相机、数码相框、移动电话机(也称为移动电话或移动电话装置)、便携式游戏机、便携式信息终端、音频再现装置、诸如弹球盘机之类的大型游戏机等。对每个都包括在上述实施方式中描述的半导体装置的电子设备的例子进行说明。

[0216] 图10A示出笔记本个人计算机,其包括主体3001、外壳3002、显示部3003、键盘3004等。通过应用实施方式1或2中所描述的半导体装置,所述笔记本个人计算机可以具有高的可靠性。

[0217] 图10B是便携式信息终端(PDA),其包括在主体3021中的显示部3023、外部接口3025、操作按钮3024等。包括指示笔3022作为用于操作的附件。通过应用实施方式1或2中所述的半导体装置,所述便携式信息终端(PDA)可具有较高的可靠性。

[0218] 图10C示出电子书阅读器的一个例子。例如,电子书阅读器2700包括两个外壳,即,外壳2701及外壳2703。外壳2701及外壳2703与铰链2711组合,以使电子书阅读器2700可以以该铰链2711为轴进行打开和关闭。具备这种结构,电子书阅读器2700可以如纸的书籍那样进行操作。

[0219] 显示部2705和显示部2707分别组装在外壳2701和外壳2703中。显示部2705及显示部2707可以显示一个图像或不同图像。当显示部2705和显示部2707显示不同图像时,例如,在右边的显示部(图10C中的显示部2705)上可以显示文本,而在左边的显示部(图10C中的显示部2707)上可以显示图示。通过应用实施方式1或2中所述的半导体装置,电子书阅读器2700可具有高的可靠性。

[0220] 图10C示出外壳2701设置有操作部等的例子。例如,外壳2701设置有电源开关2721、操作键2723、扬声器2725等。利用操作键2723,可以翻页。注意,在外壳的设置显示部的表面上还可以设置键盘、定位装置等。另外,可以在外壳的背面或侧面上设置外部连接端子(耳机端子、USB端子等)、记录介质插入部等的结构。再者,电子书阅读器2700可以具有电子词典的功能。

[0221] 电子书阅读器2700可以具有能够以无线的方式收发数据的配置。通过无线通信,可从电子书服务器购买和下载所希望的书籍数据等。

[0222] 图10D示出移动电话,其包括外壳2800及外壳2801这两个外壳。外壳2801包括显示

面板2802、扬声器2803、麦克风2804、定位装置2806、相机透镜2807、外部连接端子2808等。此外,外壳2800包括对移动电话进行充电功能的太阳能电池2810、外部存储槽2811等。另外,在外壳2801内组装有天线。通过应用实施方式1或2中所述的半导体装置,移动电话可具有高可靠性。

[0223] 另外,显示面板2802设置有触摸面板。在图10D中,用虚线示出作为图像被显示出来的多个操作键2805。注意,还包括有用来将由太阳能电池2810输出的电压升高到对于各电路来说足够高的升压电路。

[0224] 在显示面板2802中,根据使用方式适当地改变显示的方向。另外,所述显示装置在与显示面板2802同一表面上设置有相机透镜2807,且从而其可以被用作视频电话。扬声器2803及麦克风2804除了语音呼叫之外,还可以用于视频电话呼叫、录音和播放声音等。再者,可滑动处于如图10D所示那样展开状态下的外壳2800和2801,从而使它们一个与另一个互相重叠;因此,可以减小移动电话的尺寸,这使得移动电话适于被携带。

[0225] 外部连接端子2808可以与AC适配器及各种类型的电缆(如USB电缆)连接,并可以进行充电及与个人计算机的数据通信。另外,通过将记录介质插入外部存储槽2811中,可以保存和移动更大量的数据。

[0226] 另外,除了上述功能以外,还可以设置红外线通信功能、电视接收功能等。

[0227] 图10E示出数码摄像机,其包括主体3051、显示部A 3057、目镜3053、操作开关3054、显示部B 3055、电池3056等。通过应用实施方式1或2中所述的半导体装置,数码摄像机可具有高可靠性。

[0228] 图10F示出电视机的一个例子。在电视机9600中,外壳9601中组装有显示部9603。显示部9603可以显示图像。此处,由支架9605支撑外壳9601。通过应用实施方式1或2中所述的半导体装置,电视机9600可具有高可靠性。

[0229] 可以通过外壳9601的操作开关或另外的遥控器对电视机9600进行操作。此外,所述遥控器可设置有显示部,用于显示从该遥控器输出的数据。

[0230] 注意,电视机9600设置有接收机、调制解调器等。通过利用接收机,可接收一般的电视广播。再者,当所述显示装置通过调制解调器以有线或无线的方式连接到通信网络时,可以进行单向(从发送方到接收方)或双向(在发送方和接收方之间或在接收方之间)的信息通信。

[0231] 本实施方式可以与其他任何实施方式适当地组合而实施。

[0232] 本申请基于在2010年4月2日向日本专利局提交的序列号为2010-086397的日本专利申请,其整个内容通过引用结合于此。

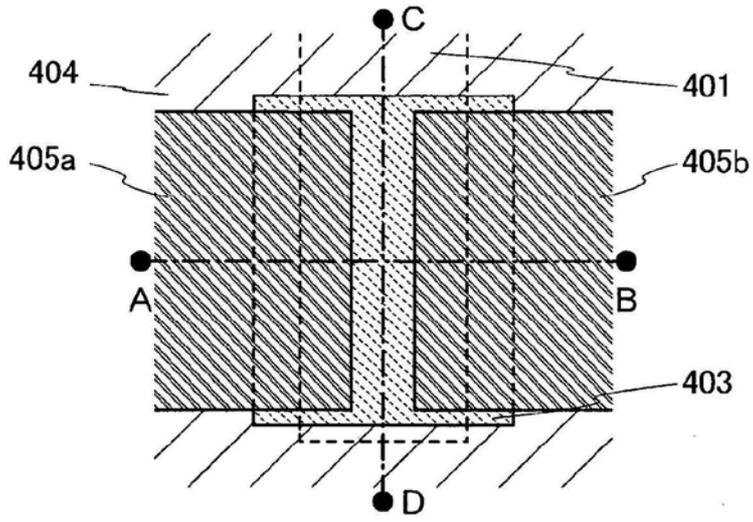


图1A

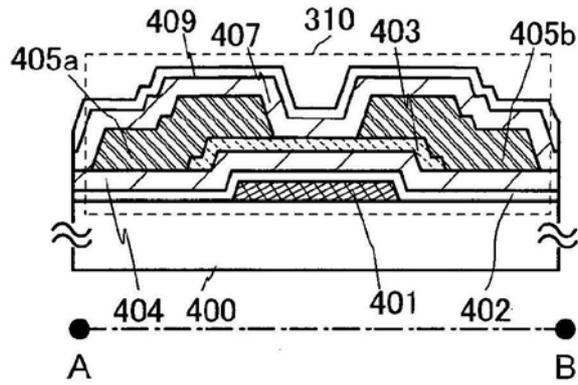


图1B

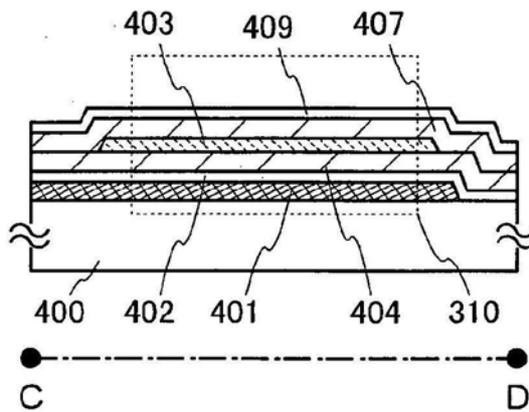


图1C

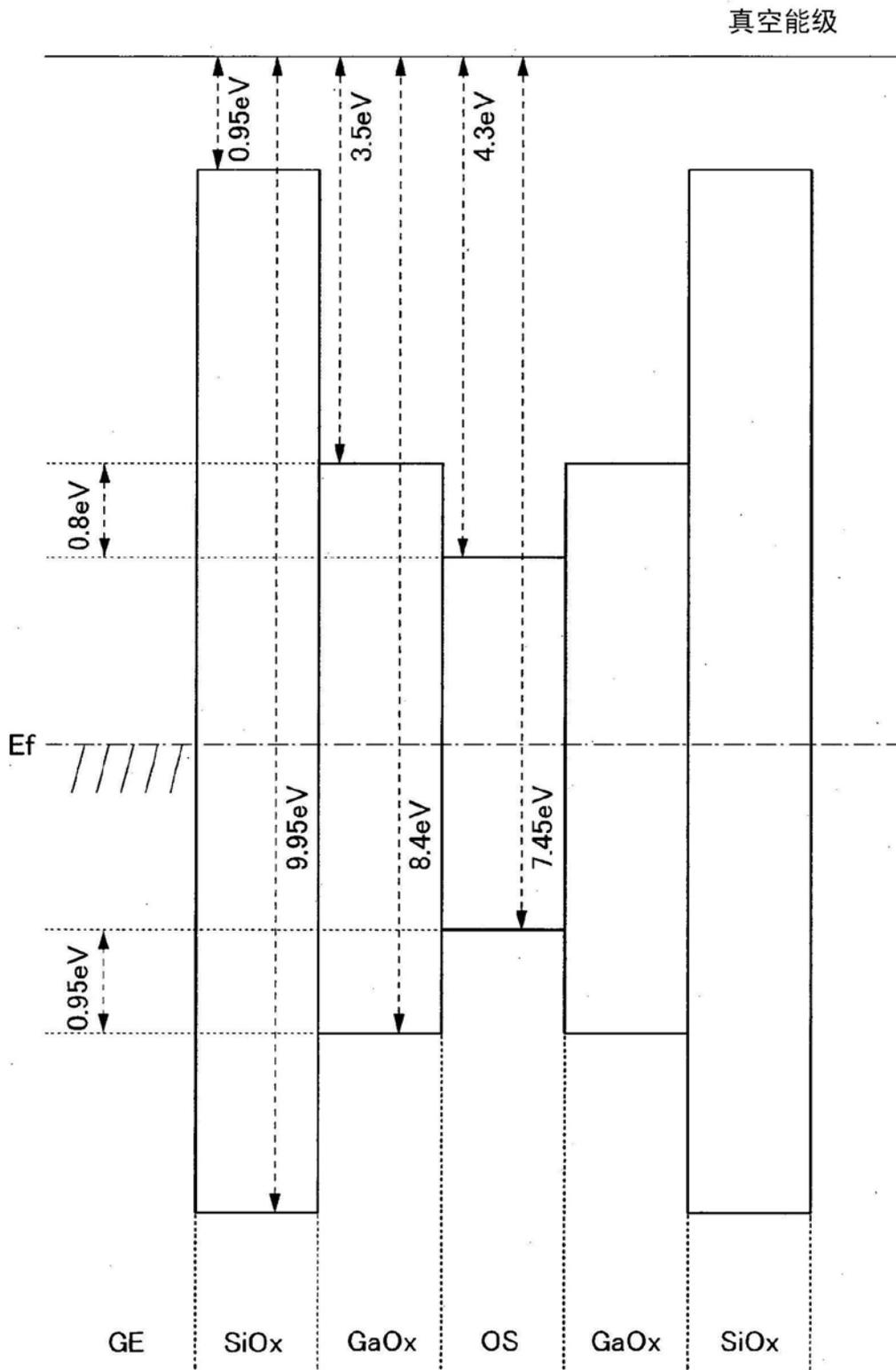


图2

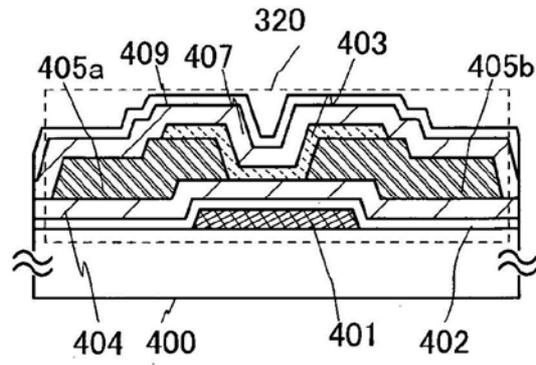


图3A

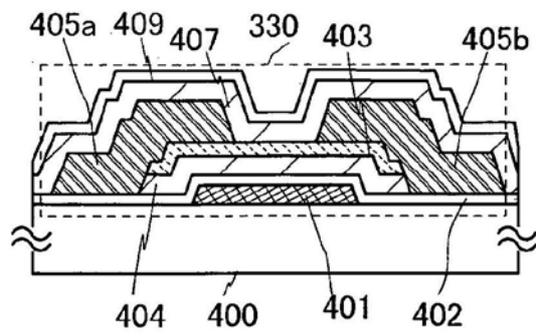


图3B

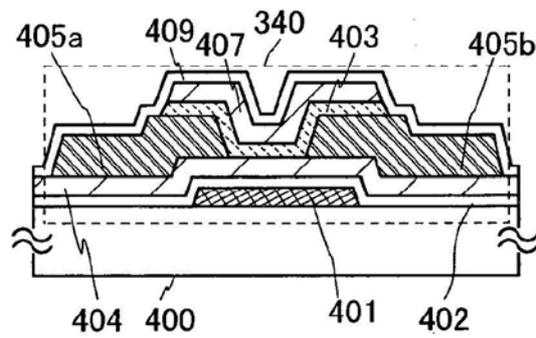


图3C

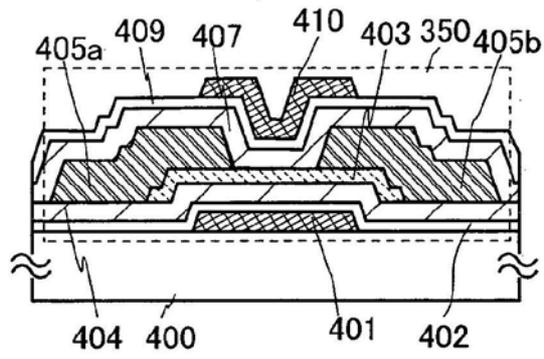


图3D

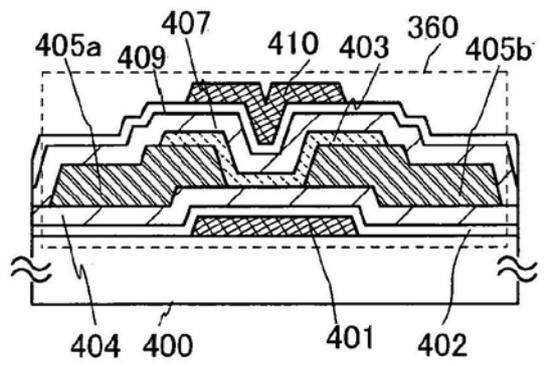


图3E

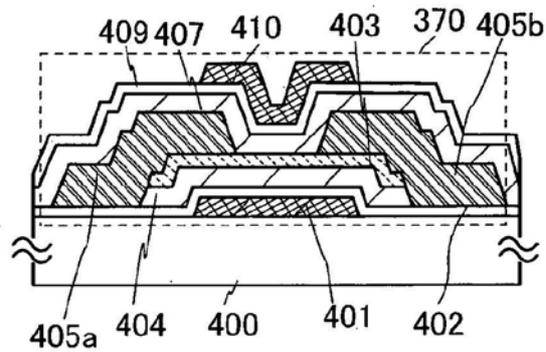


图3F

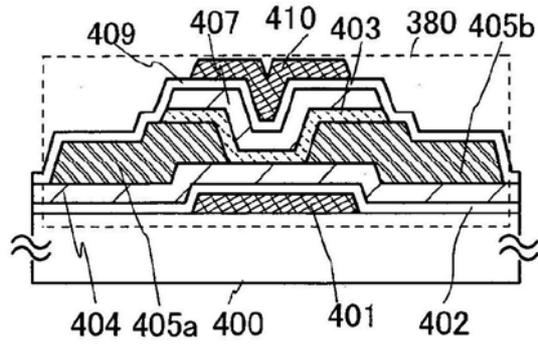


图3G

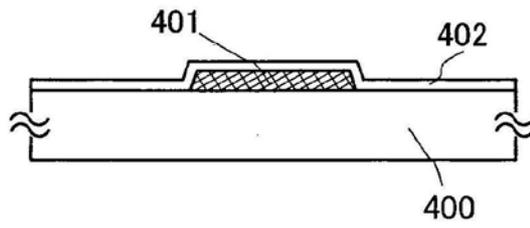


图4A

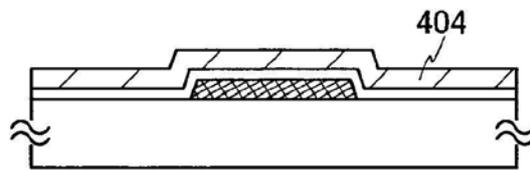


图4B

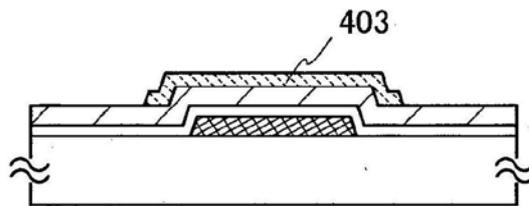


图4C

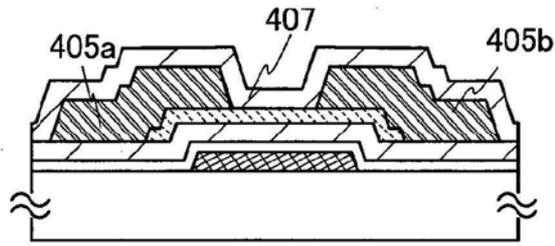


图4D

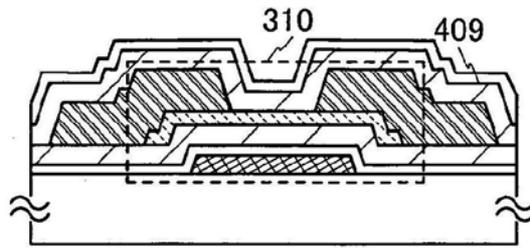


图4E

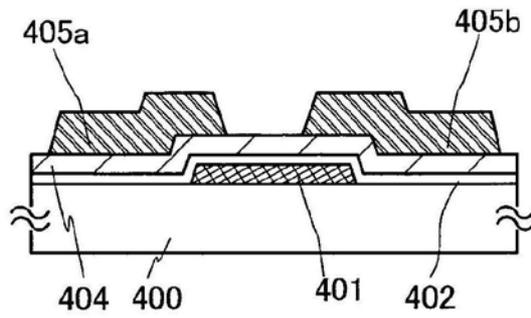


图5A

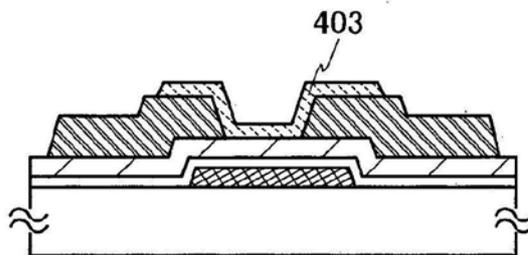


图5B

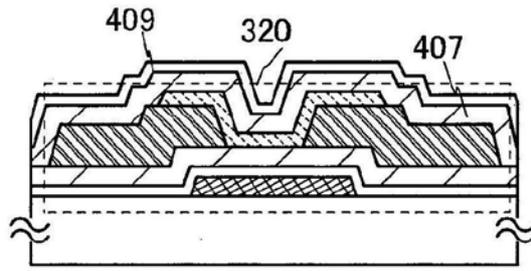


图5C

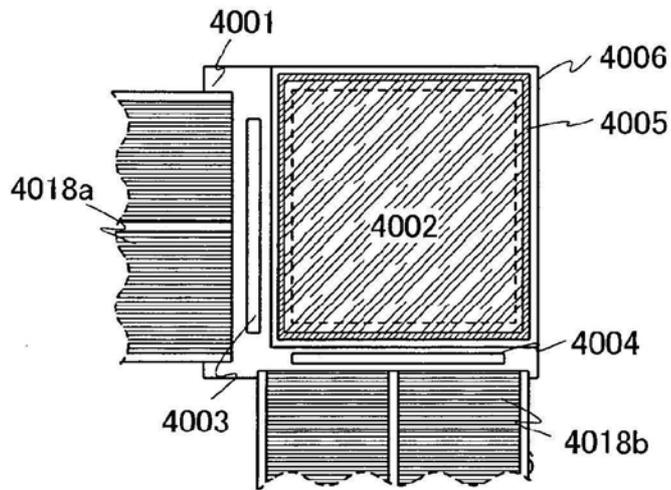


图6A

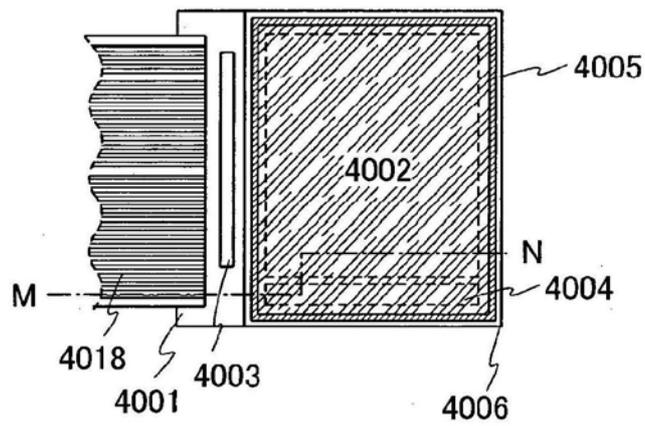


图6B

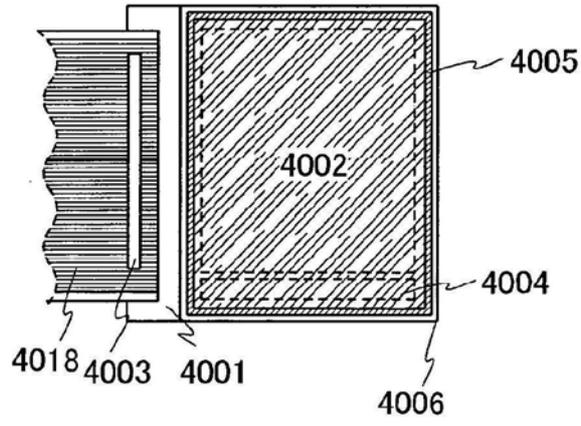


图6C

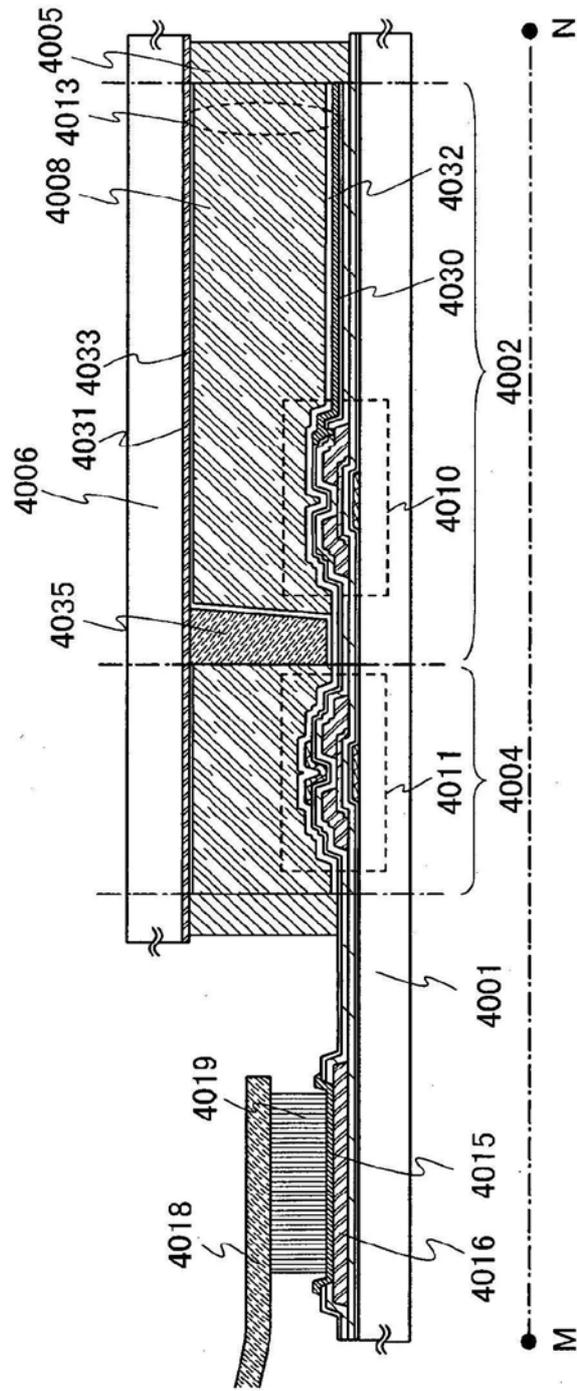


图7

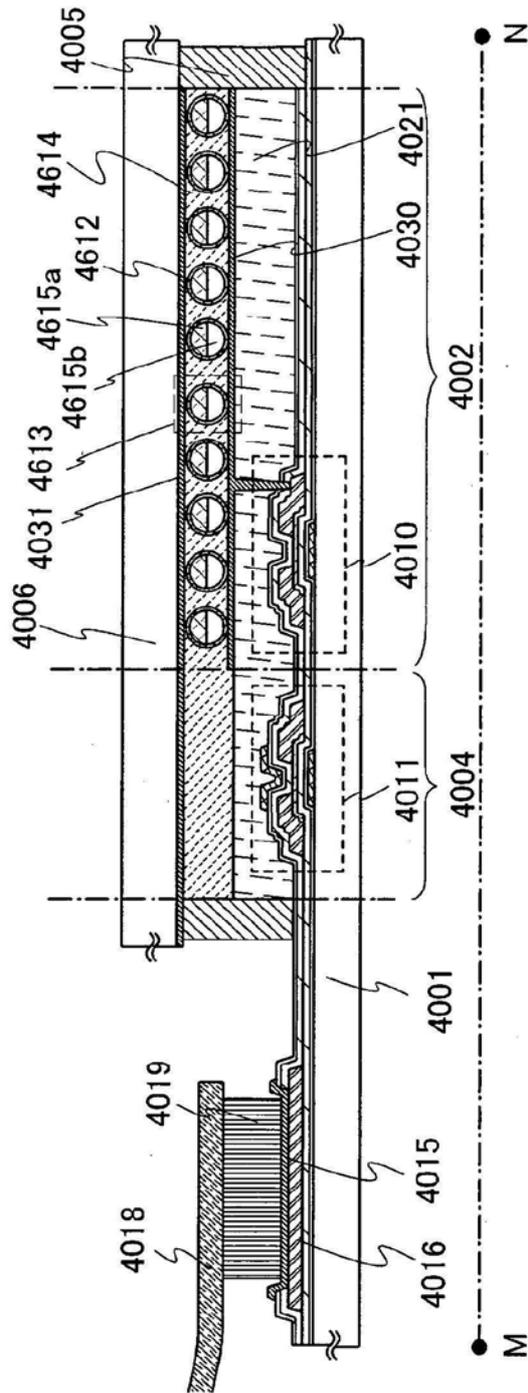


图9

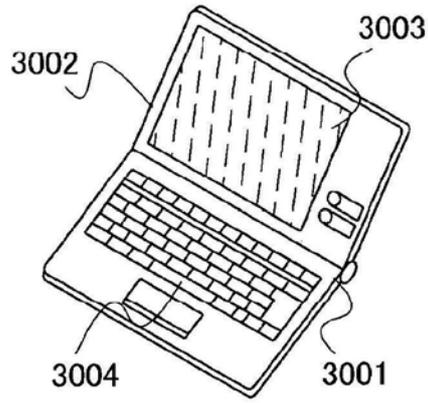


图10A

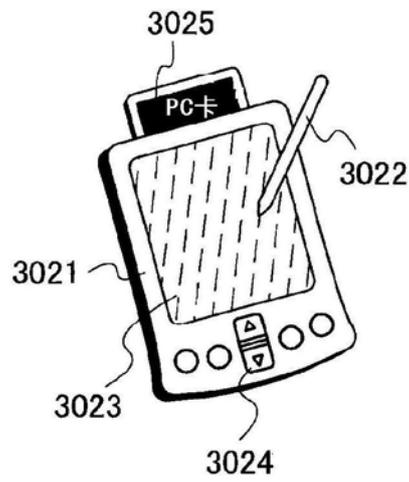


图10B

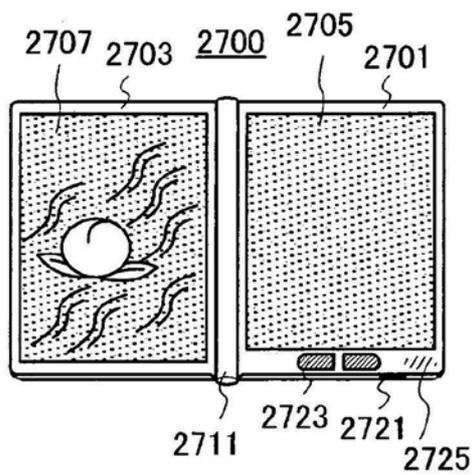


图10C

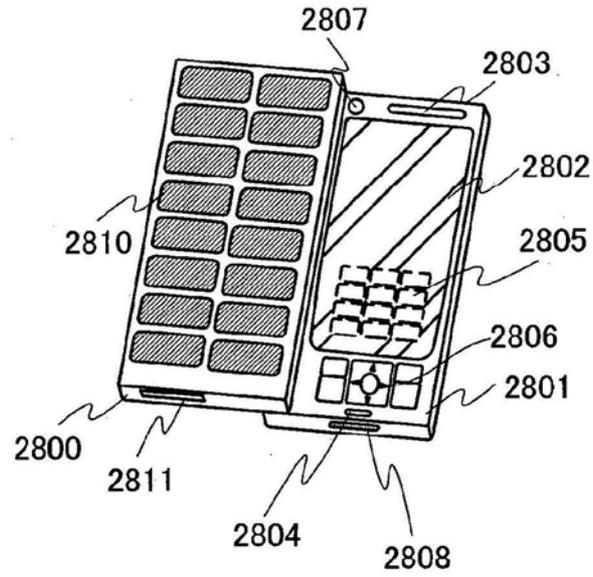


图10D

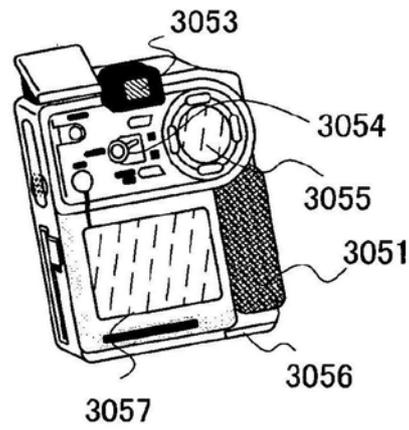


图10E

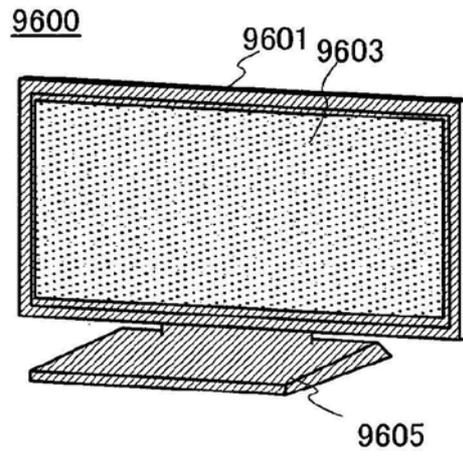


图10F