(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2007 年12 月27 日 (27.12.2007)

PCT

(10) 国際公開番号
WO 2007/148745 A1

(51) 国際特許分類:
H02J 7/00 (2006.01) *H02J 7/02* (2006.01)

(21) 国際出願番号: PCT/JP2007/062478

(22) 国際出願日: 2007 年6 月21 日 (21.06.2007)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2006-172782 2006 年6 月22 日 (22.06.2006) JP
特願2006-208992 2006 年7 月31 日 (31.07.2006) JP
特願2006-211469 2006 年8 月2 日 (02.08.2006) JP

(71) 出願人 (米国を除く全ての指定国について): ＦＤＫ株式会社 (**FDK CORPORATION**) [JP/JP]; 〒1050004 東京都港区新橋５丁目３６番１１号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 中尾 文昭 (**NAKAO, Fumiaki**) [JP/JP]; 〒1050004 東京都港区新橋５丁目３６番１１号 ＦＤＫ株式会社内 Tokyo (JP). 勝部 恭行 (**KATSUBE, Yasuyuki**) [JP/JP]; 〒1050004 東京都港区新橋５丁目３６番１１号 ＦＤＫ株式会社内 Tokyo (JP).

(74) 代理人: 一色国際特許業務法人 (**ISSHIKI & CO.**); 〒1050004 東京都港区新橋２丁目１２番７号 労金新橋ビル Tokyo (JP).

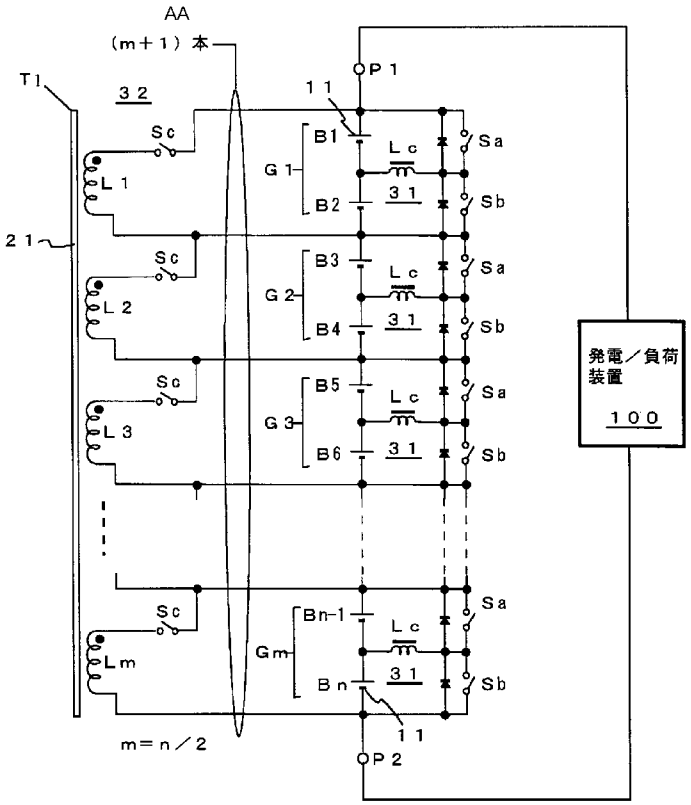
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME,

[続葉有]

WO 2007/148745 A1

(54) Title: MULTI-SERIES ACCUMULATION CELL, SERIES ACCUMULATION CELL DEVICE, AND SERIES CELL VOLTAGE BALANCE CORRECTION CIRCUIT

(54) 発明の名称: 多直列蓄電セル、直列蓄電セル装置、直列セルの電圧バランス補正回路



AA... (m + 1) PCS
100... GENERATION/LOAD DEVICE

(57) Abstract: [PROBLEMS] To provide a multi-series accumulation cell having a plenty of series connections and capable of improving workability such as assembling and replacement and performing voltage balance correction of all the cells rapidly and smoothly. [MEANS FOR SOLVING PROBLEMS] A multi-series accumulation cell includes a plenty of accumulation cells connected in series and a voltage balance correction circuit for equalizing the voltages of respective cells. The multi-accumulation cell is divided into a plurality of series-continuous cell groups in the order of connections. The multi-series accumulation cell includes: an inter-cell voltage balance correction circuit for performing voltage balance correction between adjacent cells in each of the cell groups; and an inter-group voltage balance correction circuit for performing balance correction of DC voltage of each cell group by AC coupling formed by using a transformer coil and a switching circuit.

(57) 要約: 【課題】直列接続数の多い多直列蓄電セルにおいて、組立てや交換等の作業性を向上させながら、全セルの電圧バランス補正を迅速かつ円滑に行わせることを可能にした多直列蓄電セルを提供する。【解決手段】多数の蓄電セルが直列接続されるとともに各セルの電圧を均等化させる電圧バランス補正回路を備えた多直列蓄電セルであって、上記多直列蓄電セルを接続順で連続する複数の直列セルグループに分け、各セルグル

[続葉有]

MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

ープ内にてそれぞれ隣接セル間での電圧バランス補正を行うセル間電圧バランス補正回路を設けるとともに、各セルグループの直列電圧をトランス・コイルとスイッチング回路を用いて形成される交流結合によってバランス補正させるグループ間電圧バランス補正回路を設けた多直列蓄電セルとした。

明 細 書

多直列蓄電セル、直列蓄電セル装置、直列セルの電圧バランス補正回路

技術分野

[0001] 本発明は、複数の蓄電セルが直列接続された状態で各セルの電圧を均等化させる電圧バランス補正技術の改良に関する。とくに直列接続された複数の蓄電セルの電圧を急速に均等化するのに用いて有効である。

背景技術

[0002] キャパシタや二次電池などの蓄電セルは多数を直列に接続して使用する場合が多い。この場合、セル間に電圧バラツキが生じると、特定のセルに電圧が集中することによりセルの寿命が短くなってしまう、という問題が生じる。この問題は直列接続数が多いほど顕著になる。したがって、蓄電セルの直列接続使用では、各セルの電圧を互いにバランス補正(均等化)する必要がある。以下に、この電圧バランス補正を行わせるための従来技術を示した。

[0003] ＝＝＝電圧バランス補正回路＝＝＝

各セルの電圧を互いにバランス補正する回路(電圧バランス補正回路)として、インダクタ結合方式と、トランス結合方式が知られている(たとえば特許文献1～3参照)。以下、従来の電圧バランス補正回路として、従来例1～3を挙げる。

[0004] ＝＝＝従来例1＝＝＝

図7に例示した回路は、インダクタ結合方式の電圧バランス補正回路であり、インダクタLcとスイッチング素子Sa, Sbを用いて各セル11の電圧を相互にバランスさせる。すなわち、隣接するB1とB2、B2とB3、・・・、Bn－1とBnの間でインダクタ電流の充電と放電を行わせることにより、両セル間の電圧を同電圧にバランス補正させる。

[0005] このため、各セル11の間にはそれぞれインダクタLcが設置される。これとともに、各インダクタLcをそれぞれ第1のセルと第2のセルに交互に接続させるスイッチング回路Sa, Sbが設置される。

[0006] 図8は、トランス結合方式の電圧バランス補正回路であり、相互に1対1の変圧比を

なす複数のトランス・コイルL1～Lnおよび互いに同相でオン・オフ動作するスイッチング回路Scにより、各セル11（B1～Bn）を互いに交流結合（交流的に結合）させる。これにより、各セル11（B1～Bn）の電圧が同電圧にバランス補正される。

[0007] 上記のようにして各セルの電圧バランス補正が行われる多直列蓄電セルは、その全セル（B1～Bn）の直列端P1，P2が、たとえば電気自動車の動力となる電動機等の発電／負荷装置100に接続されて使用される。ここで、上記図7、8に示した電圧バランス補正回路による電圧バランス補正の思想を従来例1とする。

[0008] ＝＝＝従来例2＝＝＝

図11に示した電圧バランス補正回路に基づく技術思想を従来例2とする。当該従来例2は、直列接続された2つの蓄電セルB201，B202に対して、スイッチング素子S201，S202とインダクタLcを用いたインダクタ結合式の電圧バランス補正回路231である。この電圧バランス補正回路231は、同図の（a），（b），（c）に動作状態別に示すように、直列接続されている2つの蓄電セルB201，B202の両端に、直列接続されて交互にオンさせられる2つのスイッチング素子S201，S202の両端が並列に接続されるとともに、セルB201，B202の中間接続点とスイッチング素子S201，S202の中間接続点間にインダクタLcが架橋接続されることにより構成される。

[0009] スイッチング素子S201，S202にはパワーMOS－FETが使用されている。各スイッチング素子S201，S202にはそれぞれ、蓄電セルB201，B202に対して逆方向となるダイオードが並列接続されているが、このダイオードは、FETのソース・ドレイン間に等価的に形成される寄生ダイオード（ボディダイオード）である。

[0010] 2つのスイッチング素子S201，S202は、制御回路（図示省略）から与えられる2相パルスの制御信号で交互にオンさせられることにより、セルB201，B202の間の電圧を均等化させる。

[0011] すなわち、（a）に示すように、一方のスイッチング素子S201がオンのときには、このS201を介して一方のセルB201からインダクタLcにインダクタ電流が充電される。また、（b）に示すように、S202がオンのときには、このS202を介して他方のセルB202からインダクタLcにインダクタ電流が充電される。

[0012] 一方のセルB201によって充電されたインダクタ電流は、他方のスイッチング素子S

202がオンになったときに、このS202を介して他方のセルB202を充電しながら放電される。また、他方のセルB202によって充電されたインダクタ電流は、一方のスイッチング素子S201がオンになったときに、このS201を介して一方のセルB202を充電しながら放電される。

[0013] このように、両セルB201，B202がインダクタLcを介して間接的に結合されることにより、両セルB201，B202の電圧を互いに同電圧に均等化させるバランス補正が行われる。これにより、特定のセルに電圧が集中することによるセルの劣化を防止することができる。

[0014] ＝＝＝従来例3＝＝＝

図21に示す電圧バランス補正回路を従来例3として挙げる。同一磁心311に同一巻数で巻回されて相互に1対1の変圧比をなす複数のトランス・コイルL1，L2と、互いに連動してオン・オフ動作するスイッチSW1，SW2を用いた、直列セルの電圧バランス補正回路である。同図に示す電圧バランス補正回路は、連動スイッチSW1，SW2をオン・オフさせることにより、各セルE1，E2がコイルL1，L2を介してトランス結合される。コイルL1，L2は互いに同一巻数であって相互に1対1の変圧比をなすので、各セルE1，E2が同じ電圧であれば、すなわち電圧バランスが保たれていれば、コイルL1，L2間での電力伝送は行われない。

[0015] しかし、ここで仮に、コイルL1側のセルE1の電圧がコイルL2側のセルE2のそれよりも高くなると、L1を一次コイルとし、L2を二次コイルとするトランス動作により、E1からE2へ電力伝送が行われる。これによりE1とE2の電圧が均等化される。反対に、E2の電圧がE1のそれよりも高い場合は、上とは逆に、E2からE1へ電力伝送が行われて電圧が均等化される。

特許文献1:特開2001－185229

特許文献2:特開2006－67742

特許文献3:特開2004－201361(段落0046)

発明の開示

発明が解決しようとする課題

[0016] 従来の電圧バランス補正技術には、様々な問題がある。以下に、上記の各従来例

のそれぞれについて問題点を挙げ、その問題と本発明が解決しようとする課題、および本発明の目的を明らかにする。

[0017] ＝＝＝従来例1における課題＝＝＝

上述した従来例1は、補正対象となる多直列蓄電セルの直列接続数がそれほど多くない場合には有効であるが、直列接続数が多くなると次のような問題が顕在化してくる。たとえば、電気自動車の動力電源あるいは負荷平準化用の蓄電システムなどでは、数十～数百の蓄電セルを直列接続して使用する場合が多い。この場合も、各セル電圧のバランス補正を行わせる必要がある。

[0018] 直列接続数が多い場合、図7に示したインダクタ結合方式の電圧バランス補正回路では、隣接するセル間でのバランス補正は迅速かつ円滑に行わせることができるが、全セルに対するバランス補正が完了するまでには時間がかかる。これは、隣接セル間で局所的に行われたバランス補正の効果が1セルずつ順次伝達されて全セル（B1～Bn）に及ぶのを待たなければならないことによる。

[0019] 一方、図8に示したトランス結合方式の電圧バランス補正回路では、全セル（B1～Bn）を1対1の変圧比のトランス・コイル（L1～Ln）を介して互いに交流結合させることにより、全セルに対するバランス補正を一斉に行わせることができる。

[0020] しかし、トランスT1のコイル数には限りがあり、同一磁心21に巻回可能なコイル数は十ないし数十程度が限界である。このため、トランス結合方式の電圧バランス補正回路は、たとえば直列接続数が100を越えるような多直列蓄電セルには適用できない。

[0021] また、蓄電セルの直列接続数が多くなると、トランスT1とセル列（B1～Bn）間の配線数が多くなって、多直列蓄電セルの組立てや交換等の作業性が著しく阻害されるという問題が生じる。

[0022] ＝＝＝従来例2における課題＝＝＝

従来例2の電圧バランス補正回路231では、特定のセルに電圧が集中することによるセルの劣化を防止することができる。しかし、この電圧バランス補正だけでは、蓄電セルの劣化や破損を確実に防止することはできない。直列接続された蓄電セルB201，B202には外部から充電電流Icが通電されるが、特定のセルB201またはB202

が過充電状態になった場合、そのセルB201またはB202への通電を選択的に遮断または低減させる必要がある。

[0023] このためには、直列セル列内の各セルにそれぞれ、過充電時だけ動作して充電電流を迂回させる電流バイパス回路を設けるとよい。この電流バイパス回路は、パワーMOS－FETなどのスイッチング素子を用いて構成することができる。

[0024] しかしながら、直列接続されている多数の蓄電セルに対し、上記電圧バランス補正回路と上記電流バイパス回路の両方を設置しようとすると、部品数およびコストの増大、実装の困難化といった問題が生じる。

[0025] ＝＝＝従来例3における課題＝＝＝

従来例3の電圧バランス補正回路では、コイルL1またはL2がトランスの一次コイルとして動作する場合、セルE1またはE2からコイルL1またはL2に供給される一次電流をスイッチSW1またはSW2で遮断した過渡時に、L1またはL2に自己誘導電流が流れようとする。この自己誘導電流を放電させずにおくと、異常に高圧な逆起電力（サージ）が生じてスイッチSW1，SW2等が破壊される恐れがある。

[0026] そこで、通常は、図22に示すように、上記逆起電力を吸収するダンパー回路351をコイルL1，L2に並列接続することが行われる。ダンパー回路351はサージ吸収回路あるいはリセット回路などとも呼ばれ、一般的にはダイオードと抵抗の組み合わせで構成される。

[0027] しかし、上記ダンパー回路351は、コイルL1，L2に通電によりいったん蓄えられた電気エネルギーを熱として消費させることにより逆起電力を抑制するものであって、そのためのエネルギー消費はスイッチSW1またはSW2がオンからオフに切り換る度に生じる。

[0028] このため、たとえばE1の電圧がE2よりも高かった場合は、E1からE2への電力伝送によって両者の電圧が均等化されるのであるが、これには大きな電力損失がともなう、という問題が生じる。なお、当該図22に示した電圧バランス補正回路も図21に示した回路と併せて従来例3とする。

[0029] ＝＝＝本発明の目的＝＝＝

本発明の目的は、上述した従来の蓄電セルの電圧バランス補正技術における様々

な問題を解決することにあり、具体的には、以下の(1)～(3)に集約される。

(1)直列接続数の多い多直列蓄電セルにおいて、組立てや交換等の作業性を向上させながら、全セルの電圧バランス補正を迅速かつ円滑に行わせることを可能にした多直列蓄電セルを提供すること。

(2)部品数およびコストの増大あるいは実装の困難化をともなうことなく、セル間の電圧バランス補正機能と、過充電時のセル保護機能とを共に備えた直列蓄電セル装置を提供すること。

(3)直列接続された複数の蓄電セルの電圧を、大きな電力損失をともなうことなく、急速かつ高効率に均等化させることができる直列セルの電圧バランス補正回路を提供すること。

課題を解決するための手段

[0030] 主に、上記目的(1)を達成するための本発明は、多数の蓄電セルが直列接続されるとともに各セルの電圧を均等化させる電圧バランス補正回路を備えた多直列蓄電セルであって、上記多直列蓄電セルを接続順で連続する複数の直列セルグループに分け、各セルグループ内にてそれぞれ隣接セル間での電圧バランス補正を行うセル間電圧バランス補正回路を設けるとともに、各セルグループの直列電圧をトランス・コイルとスイッチング回路を用いて形成される交流結合によってバランス補正させるグループ間電圧バランス補正回路を設けた多直列蓄電セルであり、これを第1の発明とした。

[0031] 第1の発明において、セル間電圧バランス補正回路が、隣接する第1のセルと第2のセルの間でインダクタ電流の充電と放電を行わせることにより両セル間で電圧バランス補正を行う多直列蓄電セルを第2の発明とした。

[0032] 第2の発明において、セル間電圧バランス補正回路が、第1のセルと第2のセルに交互に接続されてインダクタ電流の充電および放電を行うインダクタを用いて構成されている多直列蓄電セルを第3の発明とし、セル間電圧バランス補正回路が、第1のセルによって充電されたインダクタ電流を第2のセルの充電経路で放電する第1のインダクタと、第2のセルによって充電されたインダクタ電流を第1のセルの充電経路で放電する第2のインダクタと、上記第1および第2のインダクタの充電および放電の切

換を行うスイッチング回路とを用いて構成されている多直列蓄電セルを第4の発明とした。

[0033] 第2～第4の発明のいずれかにおいて、セル間電圧バランス補正回路を構成するインダクタがセルグループ内に複数設置されているとともに、各インダクタが互いに磁気結合されている多直列蓄電セルを第5の発明とした。

[0034] 第6の発明は、第1の発明において、グループ間電圧バランス補正回路が、互いに1対1の変圧比で磁気結合する複数のトランス・コイルを用いて構成されている多直列蓄電セルである。

[0035] 第1の発明において、グループ間電圧バランス補正回路が、全セルグループの直列端にスイッチング回路を介して接続する一次コイルと、各セルグループの直列端にそれぞれスイッチング回路を介して接続する二次コイルとを備えたトランスを用いて構成されている多直列蓄電セルを第7の発明とした。

[0036] 主に、上記目的(2)を達成するための本発明は、複数の蓄電セルが直列接続されるとともに、セル間の電圧を均等化させるために、半導体スイッチング素子を用いた電圧バランス補正回路が設置された直列蓄電セル装置において、過充電時に上記蓄電セルを保護するための電流バイパス回路を、上記電圧バランス補正回路のスイッチング素子を用いて形成するようにした直列蓄電セル装置であり、当該発明を第8の発明とした。

[0037] 第8の発明において、電圧バランス補正回路が、直列接続順で隣接する2つの蓄電セルの両端に、直列接続されて交互にオンさせられる2つのスイッチング素子の両端を並列に接続するとともに、上記2つの蓄電セルの中間接続点と上記2つのスイッチング素子の中間接続点間にインダクタを架橋接続することにより構成される直列蓄電セル装置を第9の発明とした。

[0038] 第8または第9の発明において、電流バイパス回路が、オンされていないときのスイッチング素子を抵抗素子として動作させることにより形成される直列蓄電セル装置を第10の発明とした。

[0039] 第8の発明において、電圧バランス補正回路のスイッチング素子としてMOS－FETを使用するとともに、このMOS－FETをオン・オフ制御する2値制御信号のオフ設

定レベルを、そのFETに所定の抵抗値を設定するレベルに変換するレベル変換回路を設けた直列蓄電セル装置を第11の発明とした。

[0040] 主に上記目的(3)を達成するための本発明は、直列接続された複数の蓄電セルと、同一磁心に同一巻数で巻回されて相互に1対1の変圧比をなす複数のトランス・コイルとを、互いに連動してオン・オフ動作するスイッチを介して1対1の対応で接続することにより、各セルの電圧を均等化させるようにした直列セルの電圧バランス補正回路において、上記スイッチがオンからオフに切り換ったときの過渡時に、蓄電セルから一次電流の供給を受けていたコイルに発生する自己誘導電流を、そのコイルに接続されていたセルとは別のセルを充電する経路で放電させる転流回路を設けた直列セルの電圧バランス補正回路であり、当該発明を第12の発明とした。

[0041] 第12の発明において、前記転流回路は2つのトランス・コイルの間に接続された第1および第2の放電回路によって形成され、第1の放電回路は、一方のコイルが一次電流の供給を受けたときに発生する自己誘導電流を、逆流阻止ダイオードを介して他方のコイル側の蓄電セルに充電させるように構成され、第2の放電回路は、他方のコイルが一次電流の供給を受けたときに発生する自己誘導電流を、逆流阻止ダイオードを介して一方のコイル側の蓄電セルに充電させるように構成されている直列セルの電圧バランス補正回路を第13の発明とした。

[0042] 第13の発明において、前記第1の放電回路と前記第2の放電回路が、隣り合わせで直列接続されている2つの蓄電セルにそれぞれ前記スイッチを介して接続されているトランス・コイルの間に設けられている直列セルの電圧バランス補正回路を第14の発明とした。

[0043] 第13または第14の発明において、前記転流回路は2つのトランス・コイルおよび蓄電セルを1対とする単位で設置され、その対をなさないトランス・コイルおよび蓄電セルについては前記第1の放電回路または前記第2の放電回路のいずれか一方が設置されている直列セルの電圧バランス補正回路を第15の発明とした。

[0044] 第15の発明において、対をなさない蓄電セルの充放電容量を他のセルよりも大きくした電圧バランス補正回路を第16の発明とした。

[0045] 第12の発明において、前記トランス・コイルが巻回される磁心に磁路ギャップを設

けた直列セルの電圧バランス補正回路を第17の発明とし、前記トランス・コイルは、コイル数分の被膜導線を平行に並べてなるフラットケーブル帯を使用し、このフラットケーブル帯を折り曲げて形成した平面ループ体によって形成されている直列セルの電圧バランス補正回路を第18の発明とした。

[0046] 第12の発明において、前記トランス・コイルが、プリント配線基板の表裏に形成された導体パターンをスルーホール配線で結線することにより形成されている直列セルの電圧バランス補正回路を第19の発明とした。

[0047] 第20の発明は、第12，13，17～19の発明のいずれかにおいて、多直列接続された蓄電セルのハイレベル側端に設置されたトランス・コイル又はロウレベル側端に設置されたトランス・コイルに生じる自己誘導電流を、他に接続された複数の直列セルを充電しながら放出させる第1又は第2又はその双方の放電ループを設けた直列セルの電圧バランス補正回路である。そして、第12の発明において、前記逆流阻止ダイオードが、2端子型非線形素子である整流ダイオードを用いて構成されている直列セルの電圧バランス補正回路を第21の発明とした。

図面の簡単な説明

[0048] [図1]本発明の第1の実施例に係る多直列蓄電セルの回路図である。

[図2]図1に示した回路の一部をさらに具体化した回路図である。

[図3]第1の実施例において使用されるセル間電圧バランス補正回路の回路図である。

[図4]第1の実施例において使用されるグループ間電圧バランス補正回路の回路図である。

[図5]第1の実施例の多直列蓄電セルの変形形態に対応する回路図である。

[図6]図5に示した回路の一部をさらに具体化した回路図である。

[図7]従来例1の多直列蓄電セルの第1構成例を示す回路図である。

[図8]従来例1の多直列蓄電セルの第2構成例を示す回路図である。

[図9]本発明の第2の実施例となる直列蓄電セル装置の一実施形態をその要部に着目して示す回路図および波形図である。

[図10]上記第2の実施例における蓄電セルを動作状態別に示す等価回路図である。

[図11]従来例2の電圧バランス補正回路における蓄電セルの動作状態を示す等価回路図である。

[図12]本発明の第3の実施例における電圧バランス補正回路の基本的な実施形態を示す回路図である。

[図13]図12に示した電圧バランス補正回路の動作を示す回路図である。

[図14]第3の実施例の電圧バランス補正回路の変更例1を示す回路図である。

[図15]第3の実施例の電圧バランス補正回路の変更例2を示す回路図である。

[図16]図15に示した電圧バランス補正回路の改良例を示す回路図である。

[図17]第3の実施例の電圧バランス補正回路の変更例3を示す回路図である。

[図18]第3の実施例の電圧バランス補正回路の変更例4の要部となる部分を抽出して示す斜視図である。

[図19]第3の実施例の電圧バランス補正回路の変更例5の要部となる部分を抽出して示す平面図である。

[図20]第3の実施例の電圧バランス補正回路の変更例6を示す回路図である。

[図21]従来例3の電圧バランス補正回路の一例を示す回路図である。

[図22]従来例3の電圧バランス補正回路のその他の例を示す回路図である。

符号の説明

[0049] 100 発電／負荷装置

11、B1～Bn、E1～En 蓄電セル

21, 22, 311 磁心

31 セル間電圧バランス補正回路

32 グループ間電圧バランス補正回路

G1～Gm セルグループ

Lc, Lc1, Lc2 インダクタ

L1～Lm トランス・コイル

P1, P2 多直列蓄電セル11の直列端

Sa, Sb, Sc スイッチング回路

T1, T301, T301a, T301b トランス

231 電圧バランス補正回路

235 電圧検出器

238 論理和回路

251 過充電検出回路

261 制御回路

262 レベル変換回路

B1, B2, B101, B102, E1～E2n 蓄電セル

D261, D262, D1～D2n ダイオード

Ic 充電電流

ip パイバス電流

R261, R262 抵抗

S1, S2 スイッチング素子

Vb バイアス電圧

Φ1, Φ2 制御信号

L1～L2n トランス・コイル

SW1～SW2n スイッチ

312 磁路ギャップ

321 第1の放電回路

322 第2の放電回路

331 プリント配線基板

333, 334 コネクタ端子

335 フラットケーブル帯

336, 337 導体パターン

338 スルーホール配線

発明を実施するための最良の形態

[0050] ＝＝＝第1の実施例＝＝＝

主に、上記目的(1)を達成するための発明は、多直列蓄電セルであり、当該発明に係る実施形態を変形例も含めて第1の実施例とする。図1は、第1の実施例に係る

多直列蓄電セルの基本概念を示している。同図に示す多直列蓄電セルは多数(n)の蓄電セル11(B1～Bn)を直列接続したものであって、その直列端P1, P2が電気自動車の動力となる電動機等の発電／負荷装置100に接続されて充放電使用されるようになっている。

[0051] 同図において、直列接続されたn個の蓄電セルB1～Bnは、接続順で連続する2つのセル(B1とB2, B3とB4, ・・・, Bn－1とBn)からなるセルグループ(G1, G2, G3, ・・・, Gm)に分けられ、各セルグループ(G1, G2, G3, ・・・, Gm)内にはそれぞれ、隣接セル間での電圧バランス補正を行うセル間電圧バランス補正回路31が設けられている。

[0052] セル間電圧バランス補正回路31は、インダクタLcとスイッチング回路Sa, Sbを用いて構成されるインダクタ結合方式の電圧バランス補正回路であって、隣接する第1のセル(B1, B3, ・・・, Bn－1)と第2のセル(B2, B4, ・・・, Bn)の間でインダクタ電流の充電と放電を行わせることにより、両セル間で電圧バランス補正を行う。

[0053] スイッチング回路Sa, SbはMOS－FETを用いて構成され、図示を省略する制御回路から与えられる2相パルス信号により、交互にオン・オフ動作させられる。一方のスイッチング回路Saがオンのときは、第1のセル(B1, B3, ・・・, Bn－1)からインダクタLcにインダクタ電流が充電される。このとき、他方のスイッチング回路Sbはオフされている。

[0054] 一方のスイッチング回路Saがオンからオフに切り換えられると、Lcに充電されたインダクタ電流は、他方のスイッチング回路Sbを通して第2のセル(B2, B4, ・・・, Bn)を充電しながら放電されるようになる。

[0055] ここで、セルB1とB2に着目し、B1の電圧がB2よりも高い場合は、B1によってインダクタLcに充電されたインダクタ電流がB2の充電経路で放電させられることにより、両セルB1, B2間の電圧が均等化される。反対に、B1の電圧がB2よりも低い場合は、B2によってインダクタLcに充電されたインダクタ電流がB1の充電経路で放電させられることにより、両セルB1, B2間の電圧が均等化される。

[0056] つまり、隣接する2つのセルB1, B2間に電圧差があると、電圧が高い方のセルから低い方のセルに対して、インダクタンスLcを介して電気エネルギーの移転が行われ

ることにより、両セルB1，B2の電圧が均等化される。このバランス補正動作は、各セルグループ（G1，G2，G3，・・・，Gm）内にてそれぞれ独立して行われる。

[0057] 各スイッチング回路Sa，Sbにはそれぞれダイオードが並列に接続されているが、このダイオードはMOS－FETのソース・ドレイン間に等価的に形成される寄生ダイオード（ボディダイオード）によって形成されている。このダイオードはセル11の電圧に対しては逆方向となるが、インダクタ電流に対しては順方向となることにより、次のような効果をもたらす。

[0058] すなわち、スイッチング回路Sa，Sbが共にオフとなった期間にインダクタ電流が残留していた場合、その残留インダクタ電流はダイオードを通して流れ続けることができる。これにより、インダクタLcにいったん生じたインダクタ電流を電圧バランス補正動作に無駄なく利用できるとともに、そのインダクタ電流を遮断した場合に生じるサージ電圧の発生を確実に抑えることができる。

[0059] 図1に示す多直列蓄電セルには、上記セル間電圧バランス補正回路31に加えて、各セルグループ（G1，G2，G3，・・・，Gm）の直列電圧をバランス補正させるグループ間電圧バランス補正回路32が設置されている。

[0060] このグループ間電圧バランス補正回路32は、トランスT1を用いたトランス結合方式の電圧バランス補正回路であって、同一磁心21に同一巻数で巻回されて相互に1対1の変圧比をなす複数のトランス・コイル（L1～Lm）と、互いに同相でオン・オフ動作させられるスイッチング回路Scを用いて構成されている。

[0061] 各トランス・コイル（L1～Lm）はそれぞれセルグループ（G1，G2，G3，・・・，Gm）の直列端に接続されている。スイッチング回路ScはMOS－FETを用いて構成され、図示を省略する制御回路から与えられる一定周期のパルス信号（クロック信号）により、互いに同相でオン・オフ動作する。

[0062] このスイッチング回路Scにより、各セルグループ（G1，G2，G3，・・・，Gm）が互いに1対1の変圧比で交流結合される。これにより、各セルグループ（G1，G2，G3，・・・，Gm）の直列電圧が同電圧となるようなバランス補正が行われる。

[0063] 上述した多直列蓄電セルでは、セル（B1とB2，B3とB4，・・・，Bn－1とBn）をグループ化して、そのグループ（G1，G2，G3，・・・，Gm）内でそれぞれにインダクタ結合

方式による隣接セルの電圧補正を行わせることにより、各セルグループ内での電圧バランス補正を迅速かつ円滑に行わせることができる。これと同時に、各セルグループ(G1, G2, G3, ・・・, Gm)の直列電圧がトランス結合方式によってバランス補正されることにより、全セル(B1～Bn)に対する電圧バランス補正を迅速かつ円滑に、しかも正確に行わせることができる。

[0064] さらに、図1に示した実施形態では、インダクタ結合方式によるバランス補正を行わせるためのインダクタLcとスイッチング回路Sa, Sbが、2つのセル11に対して1組だけでよい。これにより、全セル(B1～Bn)に対してインダクタ結合方式による電圧バランス補正を行う従来方式に比べて、インダクタLcおよびスイッチング回路Sa, Sbの部品数を大幅に低減させることができる。この部品数低減は、発熱量を低減させるとともに、セル(B1～Bn)の実装密度(集合密度)を高める効果をもたらす。

[0065] また、トランス結合方式による電圧バランス補正回路32は、トランス・コイル(L1～Ln)とセルグループ(G1, G2, G3, ・・・, Gm)間を接続する配線が必要になるが、この配線はセルグループ(G1, G2, G3, ・・・, Gm)の数に1本を加えた(m＋1)本でだけ良く、全セル(B1～Bn)に対してトランス結合方式による電圧バランス補正を行う従来方式に比べると、配線数が大幅に低減されている。

[0066] 上記により、直列接続数の多い多直列蓄電セルにおいて、組立てや交換等の作業性を向上させながら、全セルの電圧バランス補正を迅速かつ円滑に行わせることが可能である。

[0067] 図2は、上記セルグループ(G1, G2, G3, ・・・, Gm)の配線状態を実状態に近づけて示した回路図であるが、同図に示すように、各セルグループ(G1, G2, G3, ・・・, Gm)ではそれぞれ2つのセルがモジュール化されている。多直列蓄電セルの組立てやセル交換等の作業は、そのモジュールを単位とすることにより効率的に行うことができる。

[0068] 図3は、インダクタ結合方式による電圧バランス補正回路31の実施形態を示す。この方式の電圧バランス補正回路31は、たとえば同図の(a)と(b)に示すような構成が可能である。

[0069] 同図(a)に示す電圧バランス補正回路31は、図1または図2に示したセル間電圧バ

ランス補正回路31と原理を同じくするものであって、隣接する第1のセルB1と第2のセルB2の間で、インダクタLcに対するインダクタ電流の充放電を行わせることにより、両セルB1，B2間で電圧バランス補正を行う。

[0070] 同図(b)に示す電圧バランス補正回路31は、第1のセルB1によって充電されたインダクタ電流を第2のセルB2の充電経路で放電する第1のインダクタLc1と、第2のセルB2によって充電されたインダクタ電流を第1のセルB1の充電経路で放電する第2のインダクタLc2と、上記第1および第2のインダクタLc1，Lc2の充電および放電の切換を行うスイッチング回路Sa，SbおよびダイオードD1，D2を用いて構成されている。

[0071] この回路31では、第1のスイッチング回路Saがオンのときに、第1のセルB1から第1のインダクタLc1にインダクタ電流が充電される。このインダクタ電流は、第1のスイッチング回路Saがオフになったときに、ダイオードD1を経由して第2のセルB2の充電経路で放電される。

[0072] 第1のスイッチング回路Saがオフのときは、第2のスイッチング回路Sbがオンになって、第2のセルB2から第2のインダクタLc2にインダクタ電流が充電される。このインダクタ電流は、第2のスイッチング回路Sbがオフになったときに、ダイオードD2を経由して第1のセルB1の充電経路で放電される。

[0073] 上記のように、同図(b)の電圧バランス補正回路31では、インダクタ電流の充電および放電によるバランス補正動作が、第1および第2セルB1，B2の双方で同時並行的に行われる。これにより、両セルB1，B2間での電圧バランス補正をさらに迅速化させることができる。

[0074] 図4は、トランス結合方式による電圧バランス補正回路32の実施形態を示す。この電圧バランス補正回路は、たとえば同図の(a)と(b)に示すような構成が可能である。

[0075] 同図(a)に示す電圧バランス補正回路32は、図1または図2に示したグループ間電圧バランス補正回路32と原理を同じくするものであって、2つのセルグループG1、G2を、それぞれスイッチング回路Scを介してトランスT1のコイルL1，L2に接続することにより、2つのセルグループG1，G2を1対1の変圧比で交流結合させて電圧バランス補正を行う。

[0076] 各セルグループG1，G2はそれぞれ、k個の蓄電セル（B1～Bk）が直列接続されてなるモジュールによって構成されている。各セルグループG1，G2内には、図示を省略するが、インダクタ結合方式によるセル間電圧バランス補正回路が設けられている。

[0077] 同図（b）に示す電圧バランス補正回路32は、一次コイルLoと二次コイルL1，L2を有するトランスT1を使用する。一次コイルLoには、全セルグループ（G1，G2）の直列端（P1，P2）がスイッチング回路Scを介して接続されている。二次コイルL1，L2は各セルグループ（G1，G2）に整流および逆流防止用のダイオードD1，D2を介して接続される。

[0078] 二次コイルL1，L2は互いに同じ巻数で同一磁心21に巻回されている。一次コイルLoは、全セルの直列電圧でコア21を励磁できるよう、Scオン時にD1、D2がオフとなる方向の巻極にしてある。Scがオンになると全セルの直列電圧がLoに加わり、コア21を励磁する。次にScがオフになると、二次巻線L1、L2は、この励磁電流を維持するよう、D1、D2を通して電流を流す。このとき、巻数当りの電圧の低い方に電流は集中して流れることから、セルグループ（G1、G2）間で電圧バランス補正が行われる。

[0079] 一次コイルLoには、全セルの直列電圧がスイッチング回路Scでオン・オフされながら印加される。この印加電圧は、所定の分圧比で変圧されて二次コイルL1，L2に現れる。二次コイルL1，L2に現れる分圧電圧は、ダイオードD1，D2を介してセルグループ（G1，G2）に印加される。これにより、セルグループ（G1，G2）間での電圧バランス補正が行われる。

[0080] このグループ間電圧バランス補正回路32は、全セルの直列電圧を各セルグループ（G1，G2）に一斉に再分配することによって電圧バランス補正を行うが、これにより、そのバランス補正動作を迅速化させることができる。

[0081] 図5は、第1の実施例による多直列蓄電セルの変形形態を示している。同図に示す多直列蓄電セルは、各セルグループ（G1，G2，・・・）内にそれぞれ4つの蓄電セル11（B1～B4，B5～B8，・・・）が直列接続されている。つまり、4直列のセル（B1～B4，B5～B8，・・・）が単位となってセルグループ（G1，G2，・・・）のモジュールを構成している。

[0082] 各セルグループ(G1, G2, ・・・)内には、インダクタ結合方式によるセル間電圧バランス補正回路31が設置されている。このセル間電圧バランス補正回路31は、2つのインダクタLc1, Lc2を用いている。両インダクタLc1, Lc2は同一磁心22に巻回されて互いに磁気結合している。すなわち、図6に示すように、インダクタLc1, Lc2は1対1のトランスを形成する。これにより、セル間電圧バランス補正回路31は、2つのインダクタLc1, Lc2で4つのセル(B1～B4, ・・・)の電圧をバランス補正させることができる。

[0083] 上記構成によれば、セルグループ(G1, G2, ・・・)内の配線および部品数をさらに低減させることができる。また、各セルグループ(G1, G2, ・・・)内の直列セル数が4個に増えたことにより、セルグループの数が大幅に低減されている。これにより、グループ間電圧バランス補正回路32のトランス・コイル数、およびグループ間電圧バランス補正回路32と蓄電セル列間の配線数をそれぞれ、さらに大幅に低減させることができる。

[0084] 以上、本発明をその代表的な実施形態に基づいて説明したが、本発明は上述した以外にも種々の態様が可能である。たとえば、セルグループ(G1, G2, ・・・)内のセル数は3個あるいは5個以上の任意数が可能である。

[0085] ＝＝＝第2の実施例＝＝＝

主に、上記目的(2)を達成するための発明に係る実施形態を第2の実施例とする。第2の実施例は、直列蓄電セル装置であって、図9は、第2の実施例に係る直列蓄電セル装置の要部を示している。図9において、(a)は構成の要部を示す回路図、(b)は動作の要部を示す波形図である。また、図10は、当該実施例の直列蓄電セル装置の動作を状態別の等価回路図で示したものである。図10において、(a)～(c)は、正常状態における電圧バランス補正の動作を状態別に示し、(d)～(f)は過充電状態が生じたときの動作を状態別に示す。

[0086] この実施形態の直列蓄電セル装置は、図9の(a)に示すように、直列接続された蓄電セルB201, B202の主要な付加装置として、電圧バランス補正回路231と過充電検出回路251が設けられている。

[0087] 電圧バランス補正回路231は、直列接続順で隣接する2つの蓄電セルB201, B2

02の両端に、直列接続されて交互にオンさせられる2つのスイッチング素子S1，S2の両端が並列に接続されるとともに、セルB201，B202の中間接続点とスイッチング素子S201，S202の中間接続点間にインダクタLcが架橋接続されることにより構成される。

[0088] スイッチング素子S201，S202にはパワーMOS－FETが使用されている。各スイッチング素子S201，S202にはそれぞれ、蓄電セルB201，B202に対して逆方向となるダイオードが並列接続されているが、このダイオードは、FETのソース・ドレイン間に等価的に形成される寄生ダイオード（ボディダイオード）である。

[0089] 上記電圧バランス補正回路231は、2つのスイッチング素子S201，S202が、制御回路261からレベル変換回路262を介して与えられる2相パルスの制御信号Φ1，Φ2で交互にオンさせられることにより、セルB201，B202の間の電圧を均等化させる。

[0090] 図10の（a）に示すように、一方のスイッチング素子S201がオンのときには、このS201を介して一方のセルB201からインダクタLcにインダクタ電流が充電される。また、同図の（b）に示すように、S202がオンのときには、このS202を介して他方のセルB202からインダクタLcにインダクタ電流が充電される。

[0091] 一方のセルB201によって充電されたインダクタ電流は、他方のスイッチング素子S202がオンになったときに、このS202を介して他方のセルB202を充電しながら放電される。また、他方のセルB202によって充電されたインダクタ電流は、一方のスイッチング素子S201がオンになったときに、このS201を介して一方のセルB201を充電しながら放電される。

[0092] このように、両セルB201，B202がインダクタLcを介して間接的に結合されることにより、両セルB201，B202の電圧が互いに同電圧に均等化されるバランス補正が行われる。これにより、特定のセルに電圧が集中することによるセルの劣化を防止することができる。

[0093] さらに、この実施形態の直列蓄電セル装置では、図9の（a）に示すように、上記スイッチング素子S201，S202の制御信号Φ1，Φ2が、レベル変換回路262を介して与えられるようになっている。レベル変換回路262は、バイアス電圧Vb、ダイオードD261，D262、抵抗R261，262を用いて構成されている。

[0094] このレベル変換回路262は、過充電検出回路251がセルB201，B202のいずれかの過充電状態を検出したときだけ動作して、制御信号Φ1，Φ2のレベル変換を行うが、それ以外の正常時には制御信号Φ1，Φ2に干渉しない非動作状態にある。

[0095] 過充電検出回路251は、電圧検出器235と論理和回路238を用いて構成されている。電圧検出器235はセルB201，B202ごとに設置され、セルB201，B202の電圧が所定の過充電判定基準電圧Vmを越えたか否かをアナログ比較して検出する。この検出結果は2値論理信号で出力される。論理和回路238は、各電圧検出器235の検出出力の論理和を過充電検出信号x1として出力する。この過充電検出信号x1は、レベル変換回路262に動作制御信号として与えられる。

[0096] レベル変換回路262は、過充電検出信号x1によって動作し、図9の(b)に示すように、スイッチング素子S201，S202の制御信号Φ1，Φ2のオフ設定レベルであるロウレベルを、所定のバイアス電圧Vbにシフトさせる。バイアス電圧Vbは、スイッチング素子S201，S202をなすMOS－FETを、所定の抵抗値を持つ抵抗素子(R201，R202)として動作させるような電圧(ゲート制御電圧)に、あらかじめ設定されている。

[0097] すなわち、正常時には、制御信号Φ1，Φ2が、オン設定レベルであるハイレベルVonと、オフ設定レベルであるロウレベルVoffの間で変化する。この場合、スイッチング素子S1，S2は完全なオン状態と完全なオフ状態のいずれかに切換設定される。

[0098] 一方、過充電時には、制御信号Φ1，Φ2が、オン設定レベルであるハイレベルVonと、バイアス電圧Vbの間で変化する。この場合、スイッチング素子S1，S2は完全なオン状態と、所定抵抗値の抵抗素子(R201，R202)として動作する状態のいずれかに切換設定される。

[0099] 上記により、セルB201，B202のいずれかが過充電状態となると、図10の(d)～(f)に示すように、正常時にはオンまたはオフのいずれかの状態しかとらないスイッチング素子S201，S202が、そのオフとなるべき期間で所定抵抗値の抵抗素子(R201，R202)として動作し、充電電流IcをセルB201，B202から迂回させる電流バイパス回路を形成する。図中の矢印ipは、その電流バイパス回路によって流されるバイパス電流を示す。

[0100] 上述した実施形態の直列蓄電セル装置は、過充電時に蓄電セルを保護するため

の電流バイパス回路を、電圧バランス補正回路のスイッチング素子を用いて形成させるという構成により、部品数およびコストの増大あるいは実装の困難化をともなうことなく、セル間の電圧バランス補正機能と、過充電時のセル保護機能とを共に備えることができる。

[0101] また、上述した実施形態の直列蓄電セル装置は、スイッチング素子とインダクタを用いたインダクタ結合方式の電圧バランス補正回路を備えているが、この方式のバランス補正回路は、上述した過充電時のセル保護機能を形成する上でとくに好適である。

[0102] 過充電時のセル保護機能は電流バイパス回路によって形成されるが、この電流バイパス回路は、オンされていないときのスイッチング素子を抵抗素子として動作させることにより形成されるようにした構成が、とくに好適である。

[0103] スイッチング素子を抵抗素子として動作させる構成としては、上述した実施形態のように、スイッチング素子としてMOS－FETを使用するとともに、このMOS－FETをオン・オフ制御する2値制御信号のオフ設定レベルを、そのFETに所定の抵抗値を設定するレベルに変換するレベル変換回路を設けるという構成が、最適である。

[0104] 以上、第2の実施例については、その代表的な実施形態に基づいて説明したが、上述した以外にも種々の態様が可能である。たとえば、第2の実施例に係る発明は、2本のセルを単独で使っているが、セルバランスの入った直列電池をB201，B202にそれぞれ使うことで、4本以上の多数の蓄電セルが直列接続された多直列蓄電セル装置にも好適に適用することができる。

[0105] ＝＝＝第3の実施例＝＝＝

主に、上記目的(3)を達成するための発明に係る実施形態を第3の実施例とする。第3の実施例は、直列セルの電圧バランス補正回路であって、図12に、第3の実施例の基本的な例となる直列セルの電圧バランス補正回路を示した。同図に示す回路は、まず、同一磁心311に巻回された2つのトランス・コイルL1，L2と、互いに連動してオン・オフ動作する2つのスイッチSW1，SW2を有する。磁心311とコイルL1，L2は一種のトランスT301を構成する。各コイルL1，L2は同一巻数で巻回されて相互に1対1の変圧比をなす。

[0106] 2つのコイルL1，L2は、直列接続された2つの蓄電セルE1，E2と、スイッチSW1，SW2を介して1対1の対応で接続されている。スイッチSW1，SW2は、図示を省略する制御回路により同一タイミングでオン・オフ動作させられる。

[0107] 上記までの構成により、各セルE1，E2の電圧均等化動作が行われるようになっている。すなわち、2つのセルE1，E2は、スイッチSW1，SW2とトランスT301を介して交流的に結合され、一方のセルの電圧が他方のセルよりも高くなった場合は、その電圧の高い方のセルから低い方のセルにトランスT301による電力伝送が行われることにより、両セルの電圧が均等化される。

[0108] さらに、この実施形態では、上記構成に加えて、上記スイッチSW1，SW2がオンからオフに切り換った過渡時に、蓄電セルE1（またはE2）から一次電流の供給を受けていたコイルL1（またはL2）に発生する自己誘導電流を、そのコイルL1（またはL2）に接続されていたセルE1（またはE2）とは別のセルE2（またはE1）を充電する通電経路で放電させる転流回路が設けられている。この転流回路は後述するように、第1，第2の逆流阻止ダイオードD1，D2を用いて構成されている。

[0109] 逆流阻止ダイオードD1，D2はそれぞれ、2つのトランス・コイルL1，L2の間に跨って接続されている。第1のダイオードD1は、カソード極が第1のコイルL1とスイッチS1の間に接続され、アノード極が第2のセルE2の負極に接続されている。この場合、スイッチSW1は、トランス・コイルL1の一方極（同相極）と第1のセルE1の正極との間に設置されている。また、コイルL1の他方極（逆相極）は第1のセルE1の負極に直接接続されている。

[0110] 第2のダイオードD2は、アノード極が第2のコイルL2とスイッチS2の間に接続され、カソード極が第1のセルE1の正極に接続されている。この場合、スイッチSW2は、トランス・コイルL2の逆相極と第2のセルE2の負極との間に設置されている。また、コイルL2の同相極は第2のセルE2の正極に直接接続されている。

[0111] 上記により、第1のダイオードD1は、第1のコイルL1が一次電流の供給を受けたときに発生する自己誘導電流を第2のコイルL2側の蓄電セルE2に充電させる第1の放電回路321を形成する。第2のダイオードD2は、第2のコイルL2が一次電流の供給を受けたときに発生する自己誘導電流を第1のコイルL1側の蓄電セルE1に充電

させる第2の放電回路322を形成する。

[0112] 図13は、図12に示した回路の動作を示す。同図の(a)は、第1のセルE1の電圧が第2のセルE2よりも高くなった場合の動作を示す。この場合、スイッチSW1，SW2がオンになったときに、セルE1からスイッチSW1を介してコイルL1に一次電流が供給される。この一次電流はコイルL2に二次電流として誘起され、スイッチSW2を介して第2のセルE2に充電される。この充電により、両セルE1，E2の電圧が均等化される。

[0113] ここで、スイッチSW1，SW2がオンからオフに切り換ると、スイッチSW1を介して一次電流が供給されていたコイルL1に自己誘導電流が発生する。この誘導電流は、同図の(a)に点線で示すように、コイルL1、第2のセルE2、ダイオードD1が形成する放電ループを流れる。これにより、コイルL1の自己誘導電流を逃がして、そのコイルL1に高圧の逆起電力が発生するのを抑制することができる。

[0114] このとき注目すべきことは、上記放電電流(リセット電流)は、第2のセルE2を充電する方向に流れることである。これにより、コイルL1にいったん蓄えられた電気エネルギーも無駄にされることなく、電圧均等化に有効利用される。

[0115] 同図の(b)は、上記とは反対に、第1のセルE1の電圧が第2のセルE2よりも低くなった場合の動作を示す。この場合、スイッチSW1，SW2がオンになったときに、セルE2からスイッチS2を介してコイルL2に一次電流が供給される。この一次電流はコイルL1に二次電流として誘起され、スイッチSW1を介して第2のセルE2に充電される。この充電により、両セルE1，E2の電圧が均等化される。

[0116] スイッチSW1，SW2がオンからオフに切り換ると、スイッチSW2を介して一次電流が供給されていたコイルL2に自己誘導電流が発生する。この誘導電流は、同図の(b)に点線で示すように、コイルL2、第1のセルE1、ダイオードD2が形成する放電ループを流れる。これにより、コイルL2の自己誘導電流を逃がして、そのコイルL2に高圧の逆起電力が発生するのを抑制することができる。

[0117] そして、この場合も、上記ループを流れる電流(リセット電流)が第1のセルE1を充電する方向に流れることにより、コイルL2にいったん蓄えられた電気エネルギーが無駄にされることなく、電圧均等化に有効利用される。

[0118] 以上のようにして、直列接続された複数の蓄電セルの電圧を、大きな電力損失をともなうことなく、急速かつ高効率に均等化させることができる。

[0119] 図14は、第2の実施例における変更例1に係る電圧バランス補正回路を示している。図12に示した回路では2直列の蓄電セルE1，E2に対して電圧均等化を行うが、この回路は、同図に示すように、任意の数(n)を直列に積み重ねて使用することができる。

[0120] 同図に示す回路では、それぞれ2n個のコイルL1～L2n、スイッチSW1～SW2n、ダイオードD1～D2nを使用して、2n個の直列セルE1～E2nの電圧均等化を行うようにしている。

[0121] 図15は第3の実施例における変更例2に係る電圧バランス補正回路を示している。上述した各実施形態(基本例、変更例1，変更例2)では、2つのトランス・コイルおよび蓄電セルを1対とし、1対ごとに第1および第2の放電回路321，322による転流回路が設置されていた。このため、電圧均等化の対象となる蓄電セルの直列接続数は偶数個(2n)であった。

[0122] しかし、当該変更例2では、奇数個の直列セルにも適用可能である。図15に、3個のセルからなる直列セルを対象とした電圧バランス補正回路を例示した。同図に示す回路では3個のセルE1～E3が直列接続されているが、対をなさないトランス・コイルL1および蓄電セルE1については、第1の放電回路321だけが設置されている。

[0123] このため、蓄電セルE1では、SW1～SW3がオフに切り換ったときの自己誘導電流による電圧均等化動作が半端になってリップル電流が多くなる傾向がある。この場合は、セルE1の充放電容量を他のセルE2，E3よりも大きくするか、あるいは図16に示すように、セルE1にキャパシタC1を並列付加することでリップル電流を減らすことができる。

[0124] 図17は、第3の実施例の変更例3に係る電圧バランス補正回路を示している。この変更例3に係る実施形態は、コイルL1～L2nが巻回される磁心311に磁路ギャップ312を設けたことを特徴とする。磁心311に磁路ギャップ312を設けた場合、磁気回路の透磁率が低下してコイルL1～L2nのインダクタンスが低下する一方、磁気飽和が生じにくくなる。これにより、コイルL1～L2nには大きな励磁電流を流すことができ

るようになるが、このことは、SW1～SW2nがオフしている期間での電圧均等化性能が高められることを意味する。

[0125] 第3の実施例に係る変更例4は、電圧バランス補正回路の要部となるトランスに特徴がある。当該トランスの外観を図18に示した。この実施形態で使用するトランスT301aは、同図に示すように、トランス・コイルL1～L2nが、コイル数分の被膜導線を平行に並べてなるフラットケーブル帯335を使用し、このフラットケーブル帯335を折り曲げて形成した平面ループ体によって形成されている。また、同図に示すトランスT301aでは、ケーブル帯335の折り曲げ回数を奇数回とすることで各コイルL1～L2nの誘起電圧のバラツキを小さくすることができる。

[0126] フラットケーブル帯335はプリント配線基板331上に貼着された状態で平面ループ体を形成し、両端は基板31に実装されたコネクタ端子333，334に接続されている。このトランスT301aの基本的構成は、巻回されているコイルがすべて同一巻数であるということを除いて、特許第3654816号公報に開示されているものと同じである。

[0127] このトランスT301aは、多数のコイルL1～L2n間でインダクタンス特性等を高精度に揃えることができるので、電圧均等化動作を高精度に行わせるのにとくに有効である。

[0128] 第3の実施例に係る変更例5も、電圧バランス補正回路の要部となるトランスに特徴がある。図19に変更例5に係る実施形態の要部を示した。この実施形態で使用するトランスT301bは、同図の(a)と(b)にコイル部分だけ示すように、プリント配線基板31の表裏に形成された導体パターン336，337をスルーホール配線338で結線することにより複数の平面コイルL1～L2nが形成されている。

[0129] このトランスT301bも、その基本的構成は、巻回されているコイルがすべて同一巻数であるということを除いて、上記特許第3654816号公報に開示されているものと同じである。そして、このトランスT301bも、スルーホールにより奇数回パターンを折り返し接続することにより、多数のコイルL1～L2n間でインダクタンス特性等を高精度に揃えることができるので、電圧均等化動作を高精度に行わせるのにとくに有効である。

[0130] 図20は変更例6に係る実施形態である。同図に示す実施形態では、多直列接続さ

れた蓄電セルE1～E5の両端のセルE1，E5にだけそれぞれ、逆流阻止ダイオードD1，D5による放電ループ321，322が形成されている。

[0131] この場合、多直列の上端（ハイレベル側端）に設置されたダイオードD1による放電ループ321は、スイッチSW1がオンからオフに切り換ったときに生じるコイルL1のリセット電流を、その多直列セルE1～E5のすべてを直列に充電しながら放電させるように形成されている。

[0132] 同様に、多直列の下端（ロウレベル側端）に設置されたダイオードD2による放電ループ322も、スイッチSW5がオンからオフに切り換ったときに生じるコイルL5のリセット電流を、上記多直列セルE1～E5のすべてを直列に充電しながら放電させるように形成されている。

[0133] この変更例6における実施形態では、前述した実施形態と同様、セルE1～E5ごとに設置されたトランス・コイルL1～L5と連動スイッチSW1～SW5による電圧均等化動作が行われる。これとともに、コイルL1，L5のリセット電流は多直列セルE1～E5に直列に通電されることにより、そのリセット電圧すなわちコイルL1，L5の逆起電圧を高く設定することができる。

[0134] その逆起電圧（リセット電圧）が高いことによりコイルL1～L5への通電時間率すなわちスイッチSW1～SW5のオン時間率（デューティ）を高くすることが可能になる。したがって、この実施形態では、SW1～SW5のオン時間率（デューティ）をたとえば50％以上に高く設定することができる。これともない、各セルE1～E5がスイッチSW1～SW5を介してコイルL1～L5に接続することにより行われる電圧均等化の動作期間が長くなって、電圧バランスの補正効果が高められるという利点が得られる。

[0135] 図示の実施形態は5直列接続の例であったが、5直列以外の多直列でも同様である。また、この実施形態は直列数の偶数／奇数に関係なく適用可能である。さらに、たとえば数十～数百あるいはそれ以上の多直列の場合は、適当な直列数ごとに分けて上記実施形態の技術を適用すればよい。

[0136] 以上、本発明をその代表的な実施例に基づいて説明したが、本発明は上述した以外にも種々の態様が可能である。たとえば、上述した実施形態では、逆流阻止ダイオードD1～D2nとして単純な2端子型非線形素子である整流ダイオードを用いている

が、これは、MOS－FET等を用いたスイッチング方式（同期式）の整流回路（等価ダイオード）に置き換えることが可能である。

請求の範囲

[1] 多数の蓄電セルが直列接続されるとともに各セルの電圧を均等化させる電圧バランス補正回路を備えた多直列蓄電セルであって、上記多直列蓄電セルを接続順で連続する複数の直列セルグループに分け、各セルグループ内にてそれぞれ隣接セル間での電圧バランス補正を行うセル間電圧バランス補正回路を設けるとともに、各セルグループの直列電圧をトランス・コイルとスイッチング回路を用いて形成される交流結合によってバランス補正させるグループ間電圧バランス補正回路を設けたことを特徴とする多直列蓄電セル。

[2] 請求項1において、セル間電圧バランス補正回路は、隣接する第1のセルと第2のセルの間でインダクタ電流の充電と放電を行わせることにより両セル間で電圧バランス補正を行うことを特徴とする多直列蓄電セル。

[3] 請求項2において、セル間電圧バランス補正回路は、第1のセルと第2のセルに交互に接続されてインダクタ電流の充電および放電を行うインダクタを用いて構成されていることを特徴とする多直列蓄電セル。

[4] 請求項2において、セル間電圧バランス補正回路は、第1のセルによって充電されたインダクタ電流を第2のセルの充電経路で放電する第1のインダクタと、第2のセルによって充電されたインダクタ電流を第1のセルの充電経路で放電する第2のインダクタと、上記第1および第2のインダクタの充電および放電の切換を行うスイッチング回路とを用いて構成されていることを特徴とする多直列蓄電セル。

[5] 請求項2～4のいずれかにおいて、セル間電圧バランス補正回路を構成するインダクタがセルグループ内に複数設置されているとともに、各インダクタが互いに磁気結合されていることを特徴とする多直列蓄電セル。

[6] 請求項1において、グループ間電圧バランス補正回路は、互いに1対1の変圧比で磁気結合する複数のトランス・コイルを用いて構成されていることを特徴とする多直列蓄電セル。

[7] 請求項1において、グループ間電圧バランス補正回路は、全セルグループの直列端にスイッチング回路を介して接続する一次コイルと、各セルグループの直列端にそれぞれスイッチング回路を介して接続する二次コイルとを備えたトランスを用いて構成

されていることを特徴とする多直列蓄電セル。

[8] 複数の蓄電セルが直列接続されるとともに、セル間の電圧を均等化させるために、半導体スイッチング素子を用いた電圧バランス補正回路が設置された直列蓄電セル装置において、過充電時に上記蓄電セルを保護するための電流バイパス回路を、上記電圧バランス補正回路のスイッチング素子を用いて形成するようにしたことを特徴とする直列蓄電セル装置。

[9] 請求項8において、電圧バランス補正回路は、直列接続順で隣接する2つの蓄電セルの両端に、直列接続されて交互にオンさせられる2つのスイッチング素子の両端を並列に接続するとともに、上記2つの蓄電セルの中間接続点と上記2つのスイッチング素子の中間接続点間にインダクタを架橋接続することにより構成されることを特徴とする直列蓄電セル装置。

[10] 請求項8または9において、電流バイパス回路は、オンされていないときのスイッチング素子を抵抗素子として動作させることにより形成されることを特徴とする直列蓄電セル装置。

[11] 請求項8において、電圧バランス補正回路のスイッチング素子としてMOS－FETを使用するとともに、このMOS－FETをオン・オフ制御する2値制御信号のオフ設定レベルを、そのFETに所定の抵抗値を設定するレベルに変換するレベル変換回路を設けたことを特徴とする直列蓄電セル装置。

[12] 直列接続された複数の蓄電セルと、同一磁心に同一巻数で巻回されて相互に1対1の変圧比をなす複数のトランス・コイルとを、互いに連動してオン・オフ動作するスイッチを介して1対1の対応で接続することにより、各セルの電圧を均等化させるようにした直列セルの電圧バランス補正回路において、

上記スイッチがオンからオフに切り換った過渡時に、蓄電セルから一次電流の供給を受けていたコイルに発生する自己誘導電流を、そのコイルに接続されていたセルとは別のセルを充電する経路で放電させる転流回路を設けたことを特徴とする直列セルの電圧バランス補正回路。

[13] 請求項12において、前記転流回路は2つのトランス・コイルの間に接続された第1および第2の放電回路によって形成され、第1の放電回路は、一方のコイルが一次電

流の供給を受けたときに発生する自己誘導電流を、逆流阻止ダイオードを介して他方のコイル側の蓄電セルに充電させるように構成され、第2の放電回路は、他方のコイルが一次電流の供給を受けたときに発生する自己誘導電流を、逆流阻止ダイオードを介して一方のコイル側の蓄電セルに充電させるように構成されていることを特徴とする直列セルの電圧バランス補正回路。

[14] 請求項13において、前記第1の放電回路と前記第2の放電回路は、隣り合わせで直列接続されている2つの蓄電セルにそれぞれ前記スイッチを介して接続されているトランス・コイルの間に設けられていることを特徴とする直列セルの電圧バランス補正回路。

[15] 請求項13または14において、前記転流回路は2つのトランス・コイルおよび蓄電セルを1対とする単位で設置され、その対をなさないトランス・コイルおよび蓄電セルについては前記第1の放電回路または前記第2の放電回路のいずれか一方が設置されていることを特徴とする直列セルの電圧バランス補正回路。

[16] 請求項15において、対をなさない蓄電セルの充放電容量を他のセルよりも大きくしたことを特徴とする直列セルの電圧バランス補正回路。

[17] 請求項12において、前記トランス・コイルが巻回される磁心に磁路ギャップを設けたことを特徴とする直列セルの電圧バランス補正回路。

[18] 請求項12において、前記トランス・コイルは、コイル数分の被膜導線を平行に並べてなるフラットケーブル帯を使用し、このフラットケーブル帯を折り曲げて形成した平面ループ体によって形成されていることを特徴とする直列セルの電圧バランス補正回路。

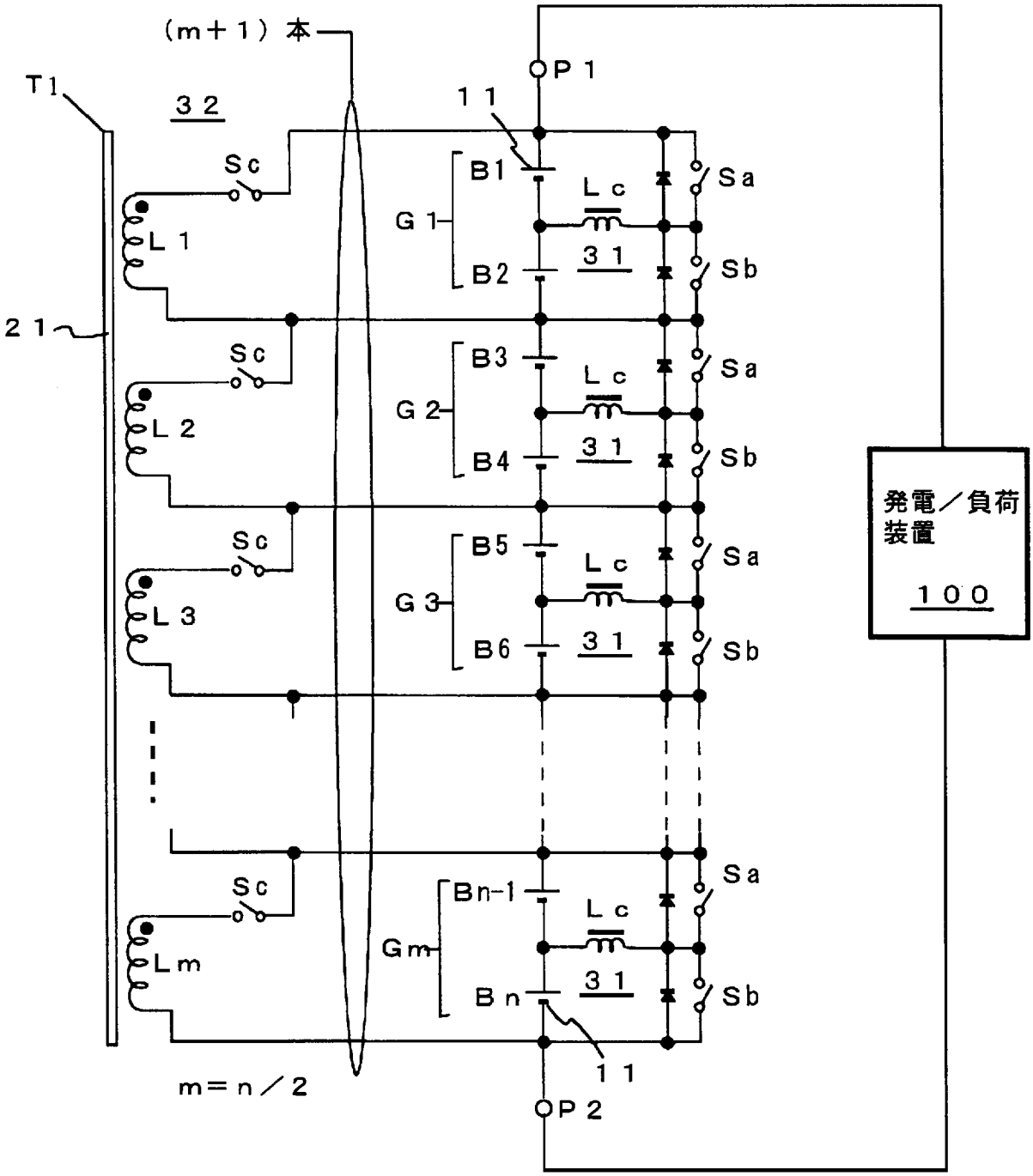
[19] 請求項12において、前記トランス・コイルは、プリント配線基板の表裏に形成された導体パターンをスルーホール配線で結線することにより形成されていることを特徴とする直列セルの電圧バランス補正回路。

[20] 請求項12, 13, 17～19のいずれかにおいて、多直列接続された蓄電セルのハイレベル側端に設置されたトランス・コイル又はロウレベル側端に設置されたトランス・コイルに生じる自己誘導電流を、他に接続された複数の直列セルを充電しながら放出させる第1又は第2又はその双方の放電ループを設けたことを特徴とする直列セルの

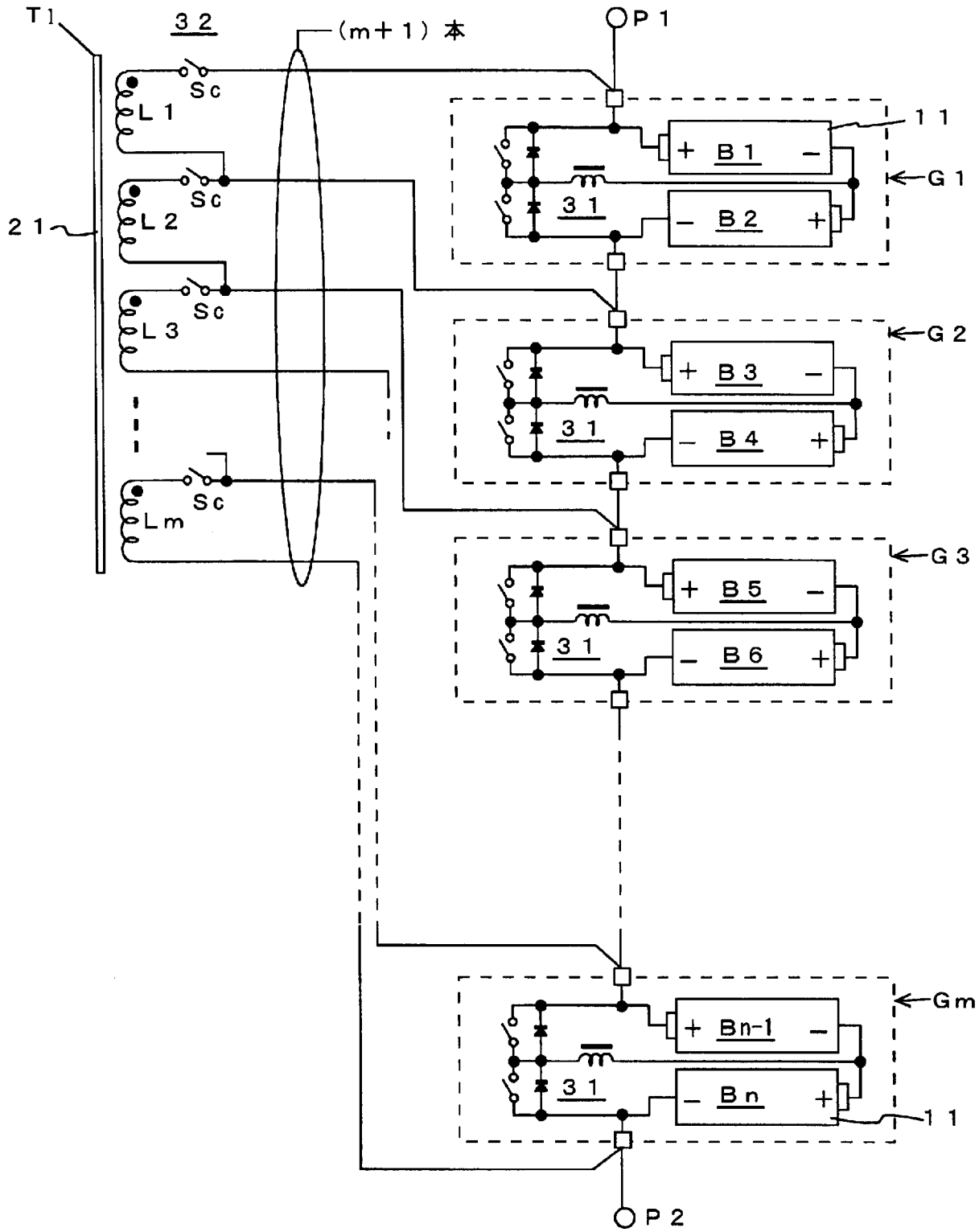
電圧バランス補正回路。

[21] 請求項12において、前記逆流阻止ダイオードは、2端子型非線形素子である整流ダイオードを用いて構成されていることを特徴とする直列セルの電圧バランス補正回路。

[図1]

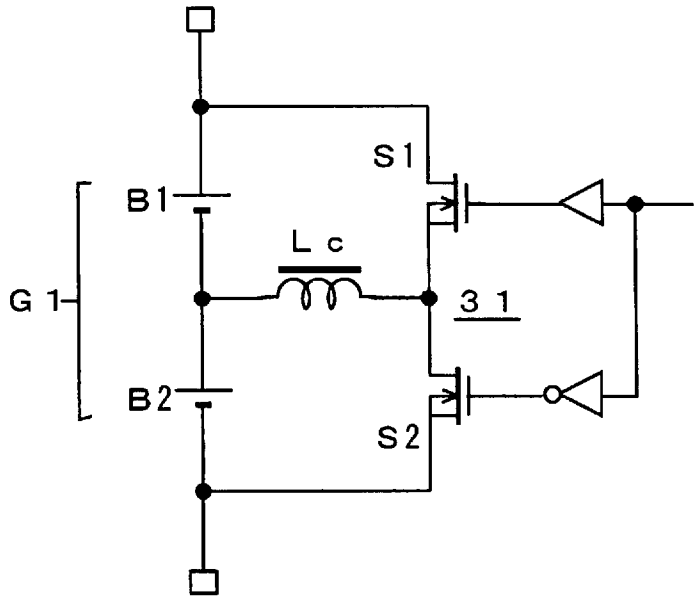

(m+1)本
T1
32
11
P1
Sc
B1
Lc
Sa
G1
L1
B2
31
Sb
21
Sc
B3
Lc
Sa
G2
L2
B4
31
Sb
発電／負荷装置
100
Sc
B5
Lc
Sa
G3
L3
B6
31
Sb
Sc
Bn-1
Lc
Sa
Gm
Lm
Bn
31
Sb
11
m=n/2
P2

[図2]

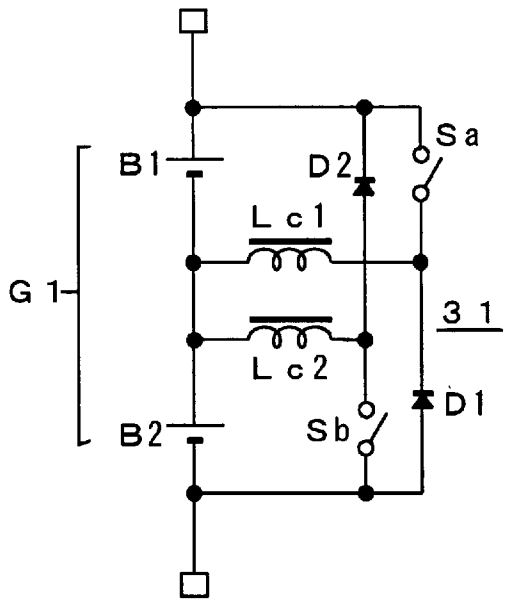

T1
32
(m+1)本
P1
Sc
L1
L2
L3
Lm
21
11
+ B1 −
31
− B2 +
G1
+ B3 −
31
− B4 +
G2
+ B5 −
31
− B6 +
G3
+ Bn-1 −
31
− Bn +
Gm
P2

[図3]

(a)

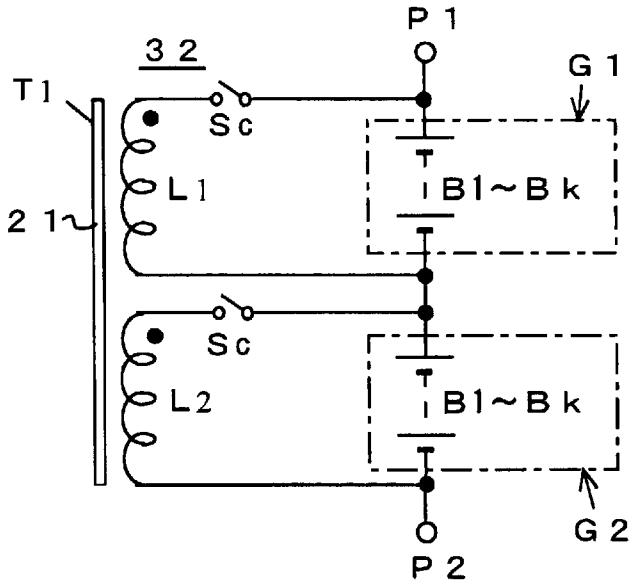


(b)

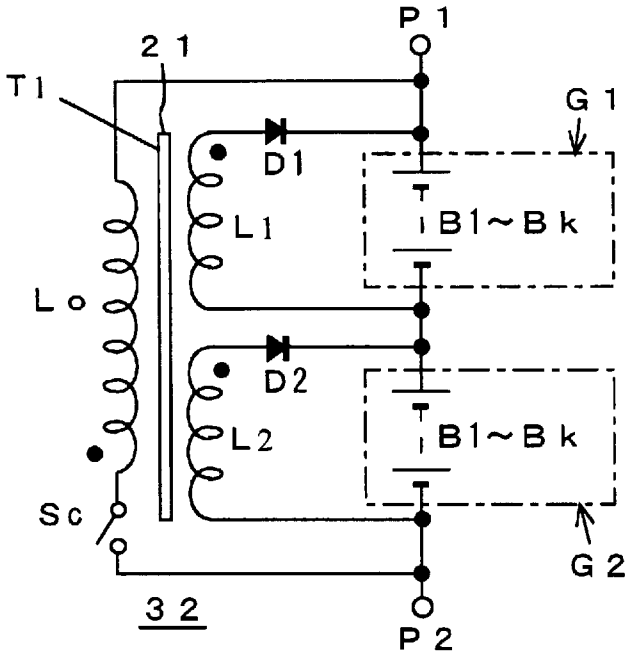


[図4]

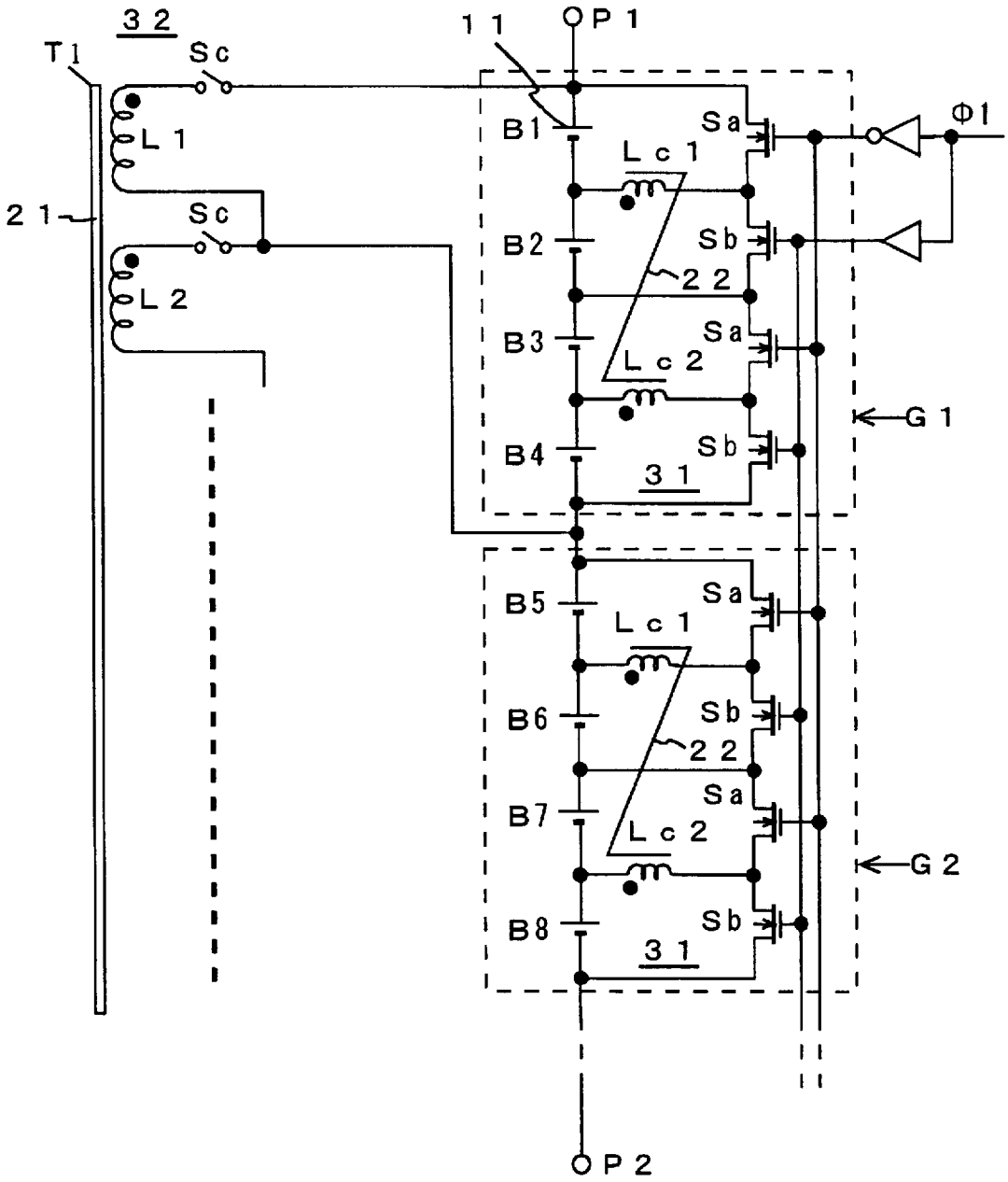
(a)


P 1
3 2
G 1
T 1
Sc
L 1
B1~B k
2 1
Sc
L 2
B1~B k
G 2
P 2

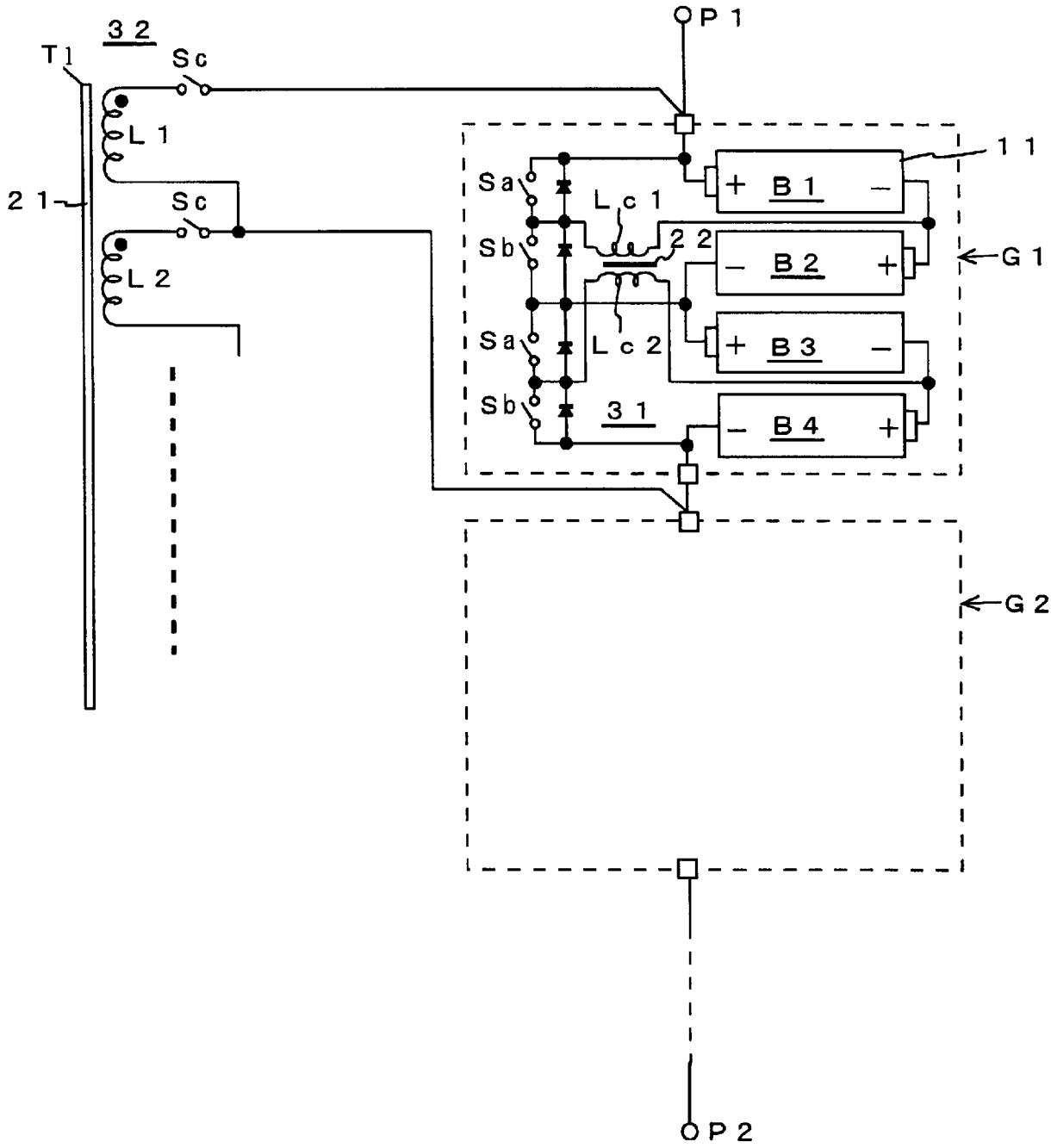
(b)


P 1
2 1
T 1
G 1
D1
L 1
B1~B k
L o
D2
L 2
B1~B k
Sc
G 2
3 2
P 2

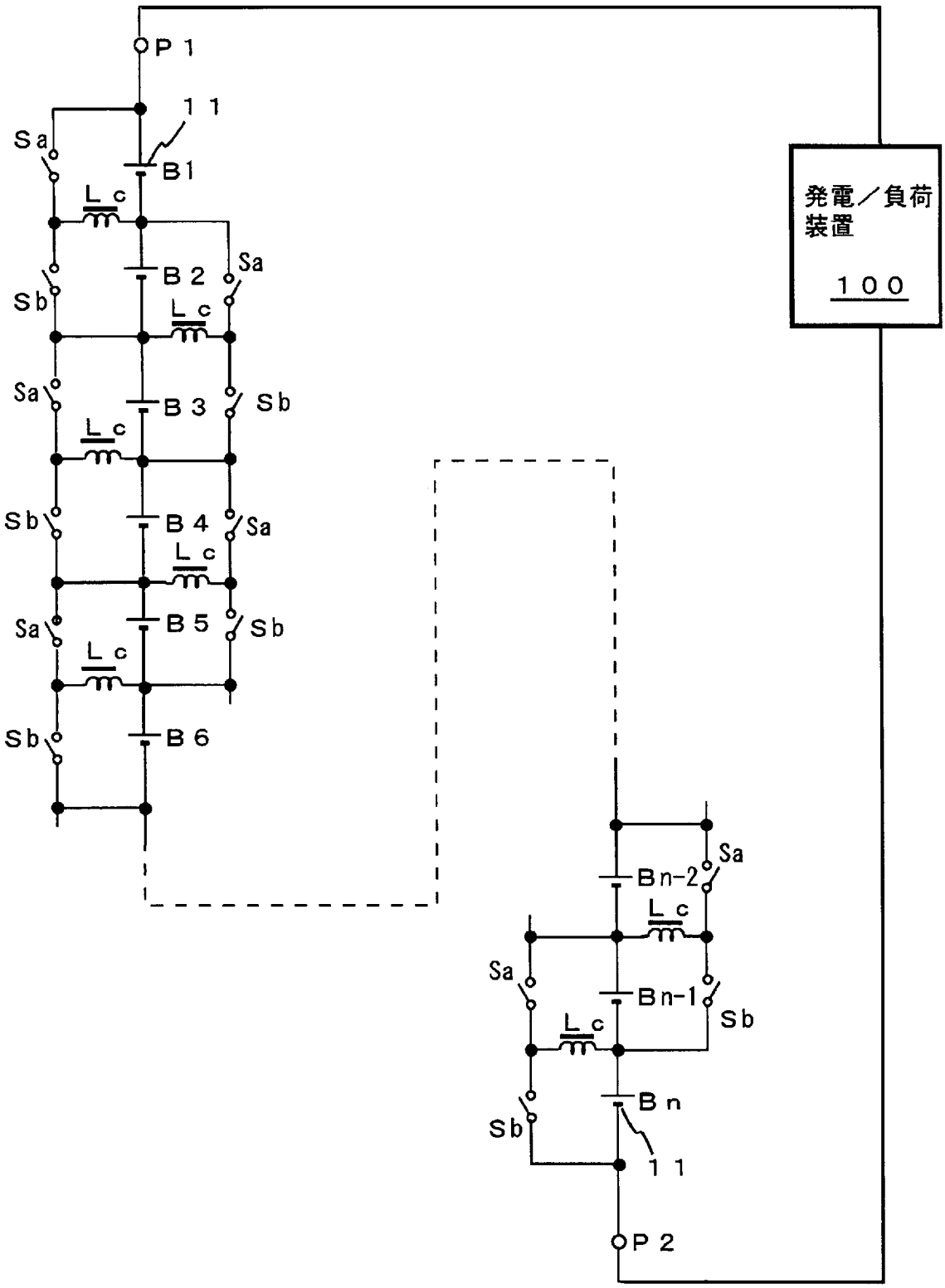
[図5]


32
T1
Sc
L1
21
Sc
L2
11
P1
B1
Sa
Lc1
Φ1
B2
Sb
22
B3
Sa
Lc2
G1
B4
Sb
31
B5
Sa
Lc1
B6
Sb
22
B7
Sa
Lc2
G2
B8
Sb
31
P2

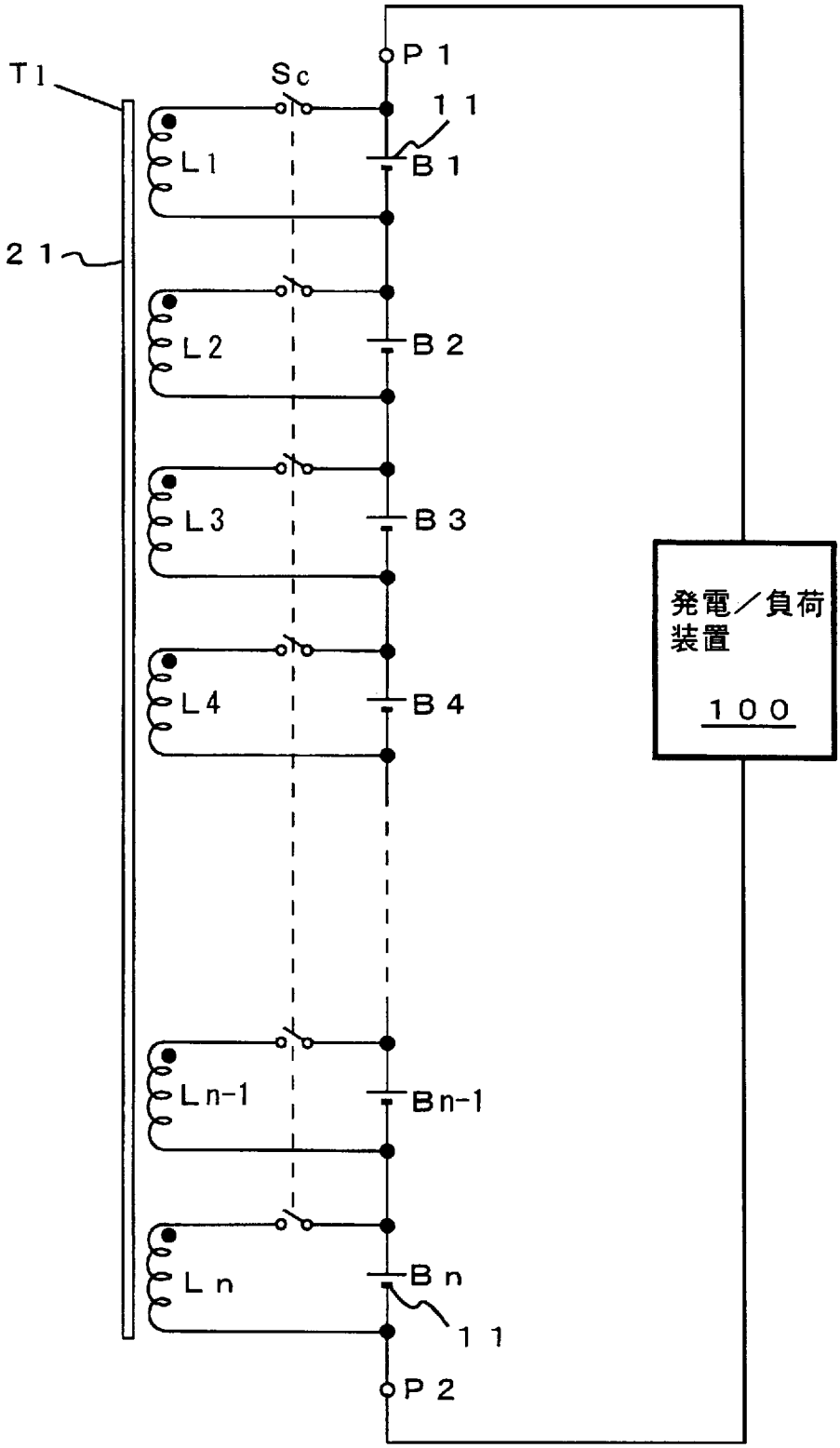
[図6]


P 1
3 2
T 1
Sc
L 1
2 1
Sc
L 2
Sa
Sb
Sa
Sb
L c 1
2 2
L c 2
3 1
+ B 1 −
− B 2 +
+ B 3 −
− B 4 +
1 1
G 1
G 2
P 2

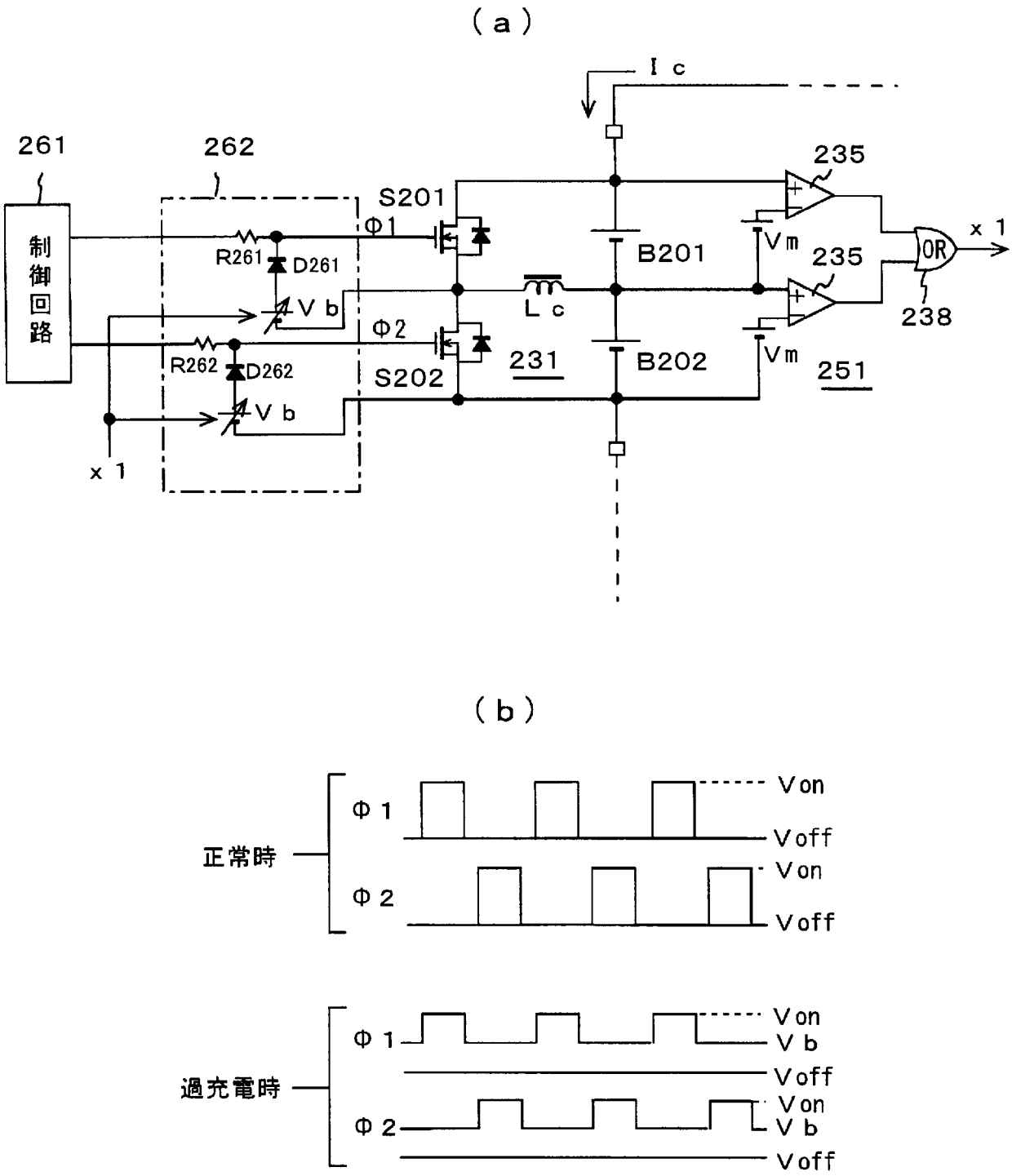
[図7]


P 1
11
Sa
B1
Lc
B 2
Sa
Sb
Lc
Sa
B 3
Sb
Lc
Sb
B 4
Sa
Lc
Sa
B 5
Sb
Lc
Sb
B 6
発電／負荷
装置
100
Bn-2
Sa
Lc
Sa
Bn-1
Sb
Lc
Bn
Sb
11
P 2

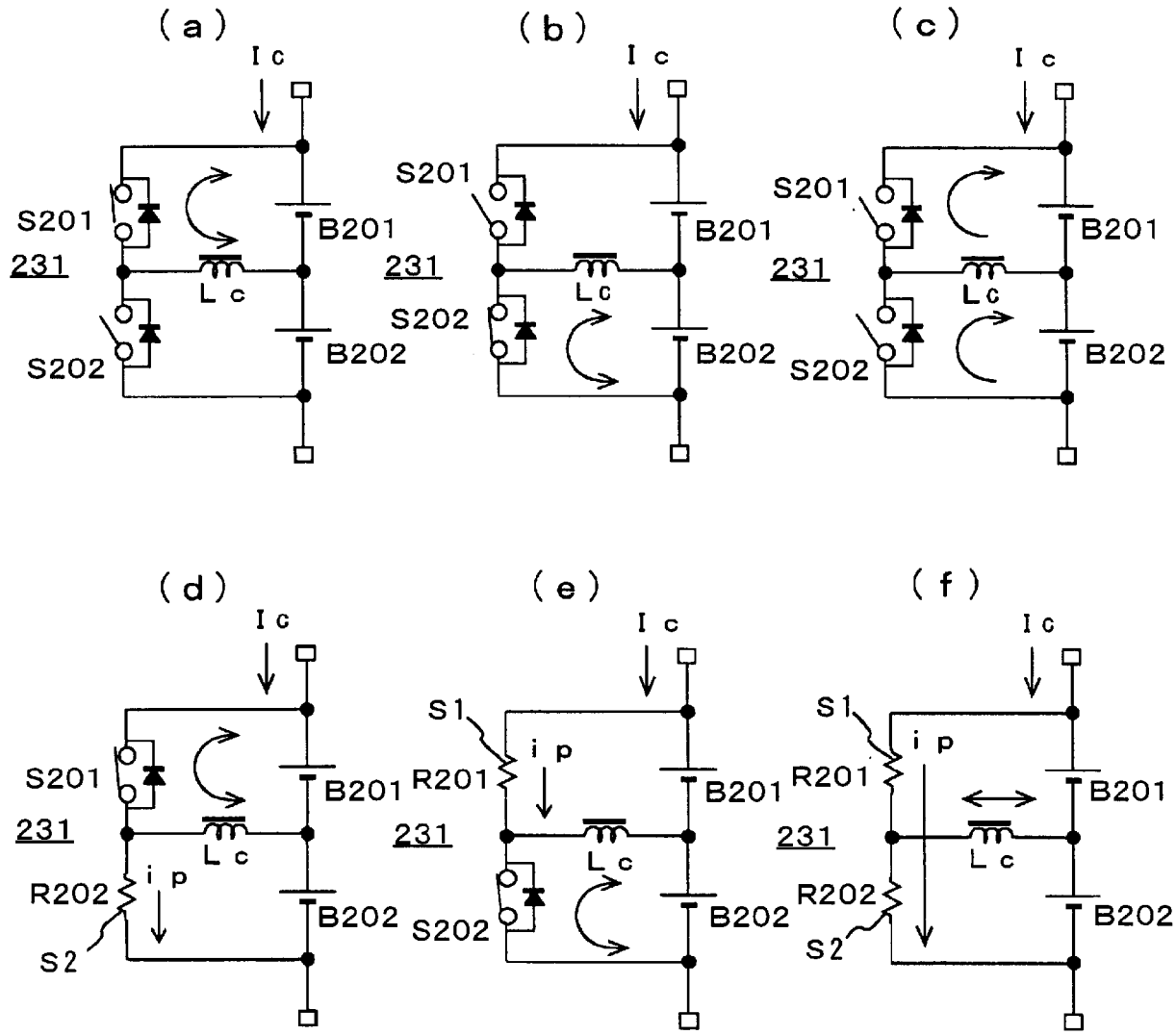
[図8]



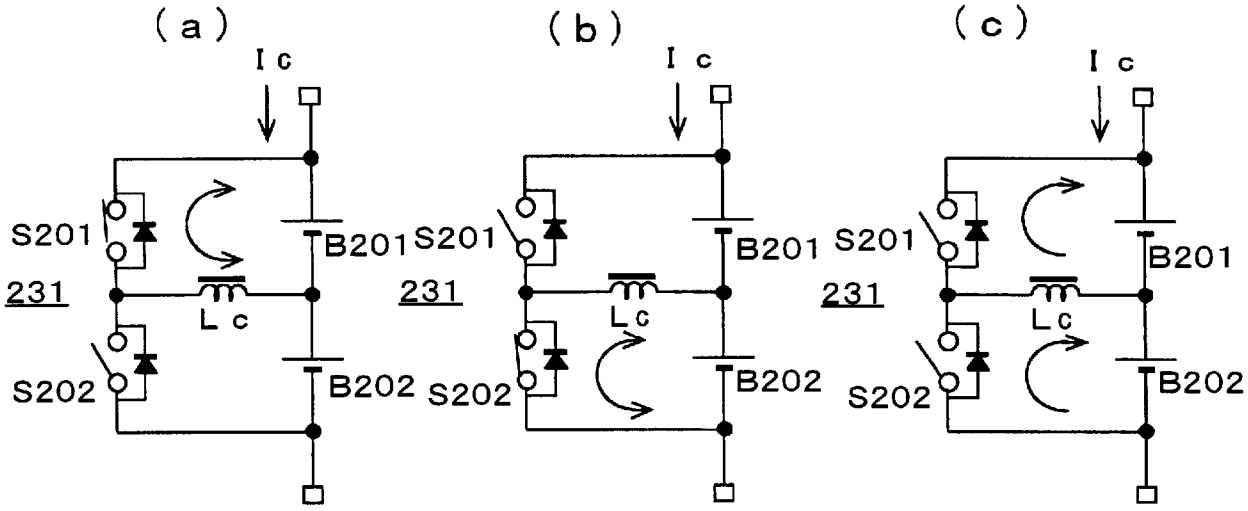
[図9]


(a)
Ic
261
262
制御回路
R261
D261
Vb
R262
D262
Vb
x1
S201
Φ1
Φ2
S202
231
Lc
B201
B202
235
Vm
235
Vm
251
OR
x1
238
(b)
正常時
Φ1
Von
Voff
Φ2
Von
Voff
過充電時
Φ1
Von
Vb
Voff
Φ2
Von
Vb
Voff

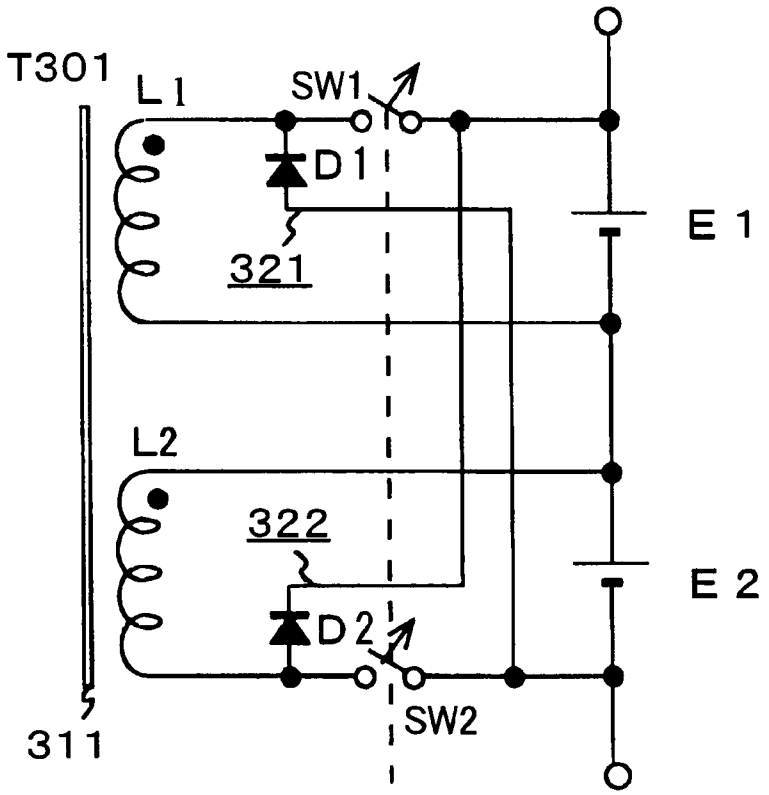
[図10]


(a)
Ic
S201
231
Lc
S202
B201
B202
(b)
Ic
S201
231
Lc
S202
B201
B202
(c)
Ic
S201
231
Lc
S202
B201
B202
(d)
Ic
S201
231
Lc
R202
ip
S2
B201
B202
(e)
Ic
S1
R201
ip
231
Lc
S202
B201
B202
(f)
Ic
S1
R201
ip
231
Lc
R202
S2
B201
B202

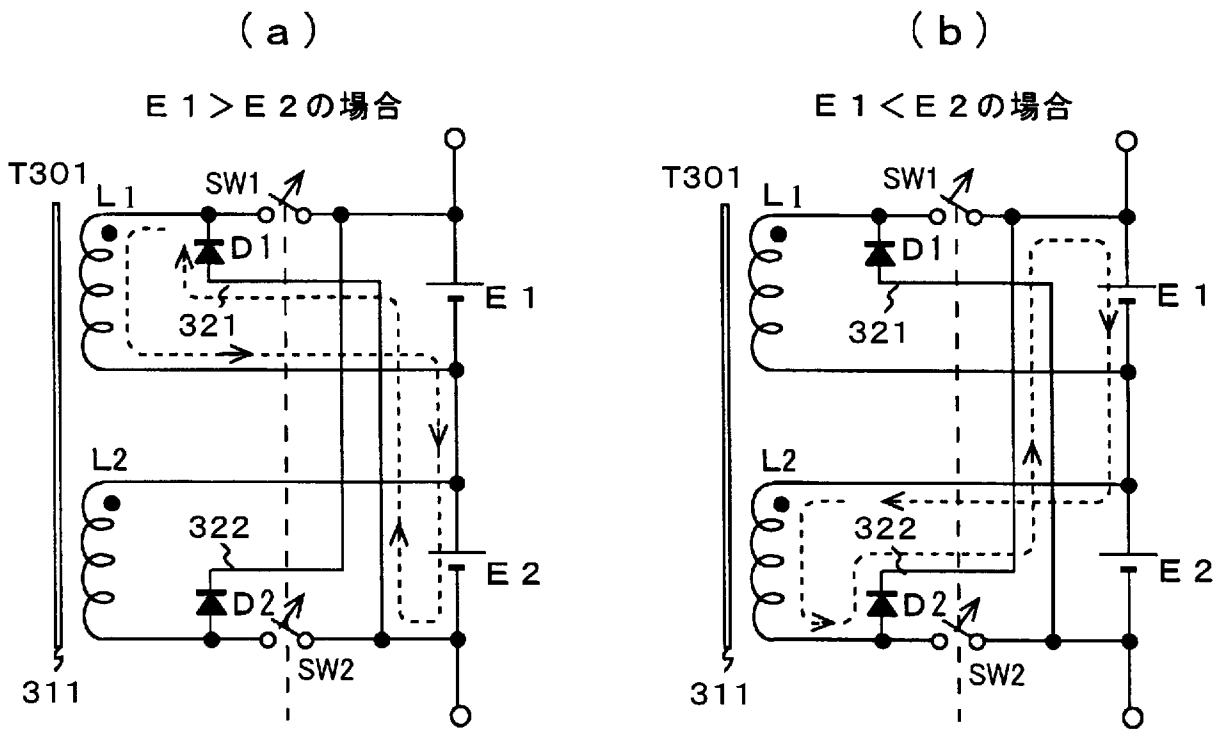
[図11]


(a)
Ic
S201
231
Lc
S202
B201
B202
(b)
Ic
S201
231
Lc
S202
B201
B202
(c)
Ic
S201
231
Lc
S202
B201
B202

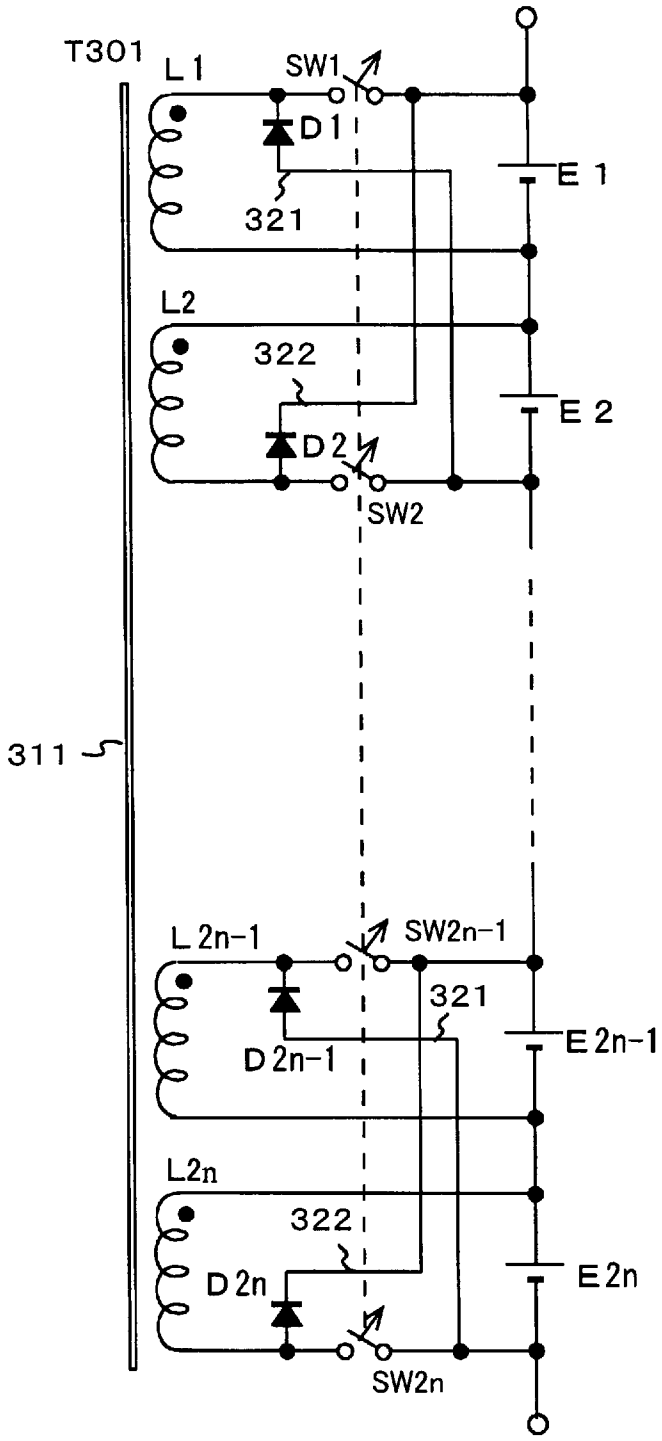
[図12]


T301
L1
SW1
D1
321
E1
L2
322
E2
D2
SW2
311

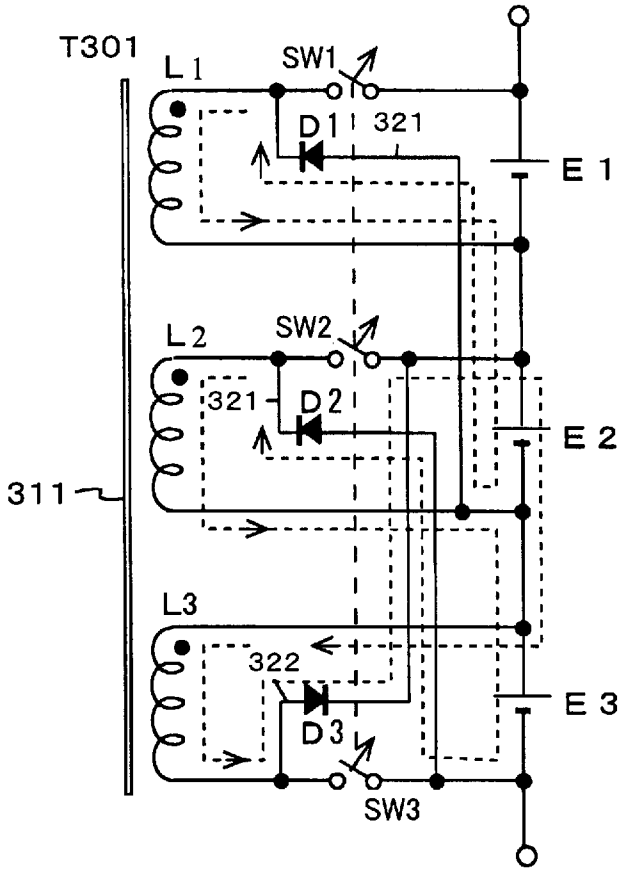
[図13]


(a)
E1>E2の場合
T301
L1
SW1
D1
321
E1
L2
322
E2
D2
SW2
311
(b)
E1<E2の場合
T301
L1
SW1
D1
321
E1
L2
322
E2
D2
SW2
311

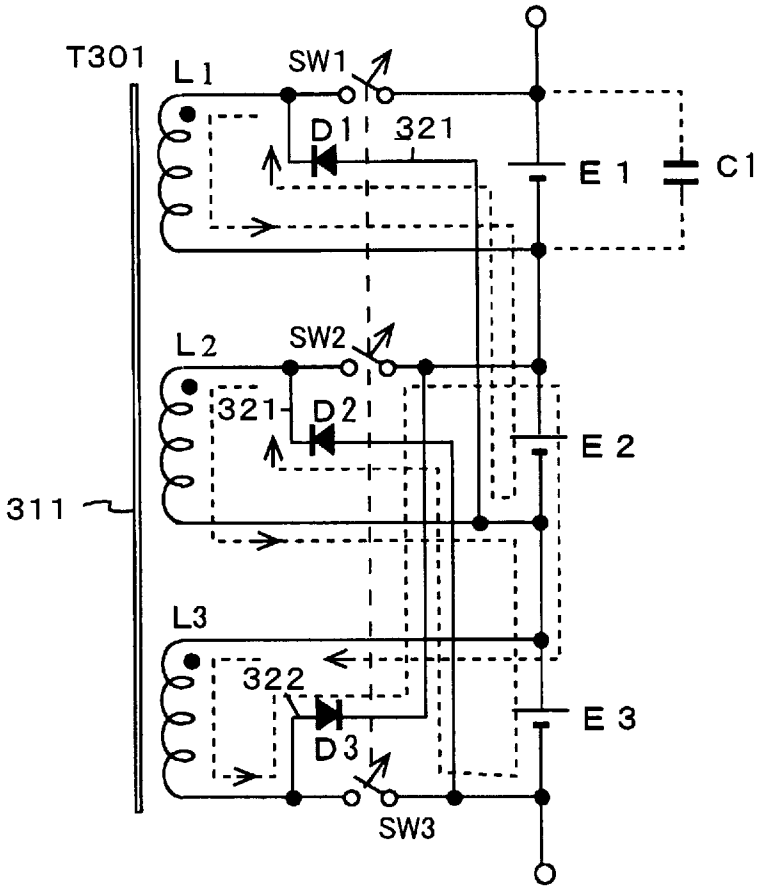
[図14]


T301
L1
SW1
D1
321
E1
L2
322
E2
D2
SW2
311
L2n-1
SW2n-1
321
D2n-1
E2n-1
L2n
322
D2n
E2n
SW2n

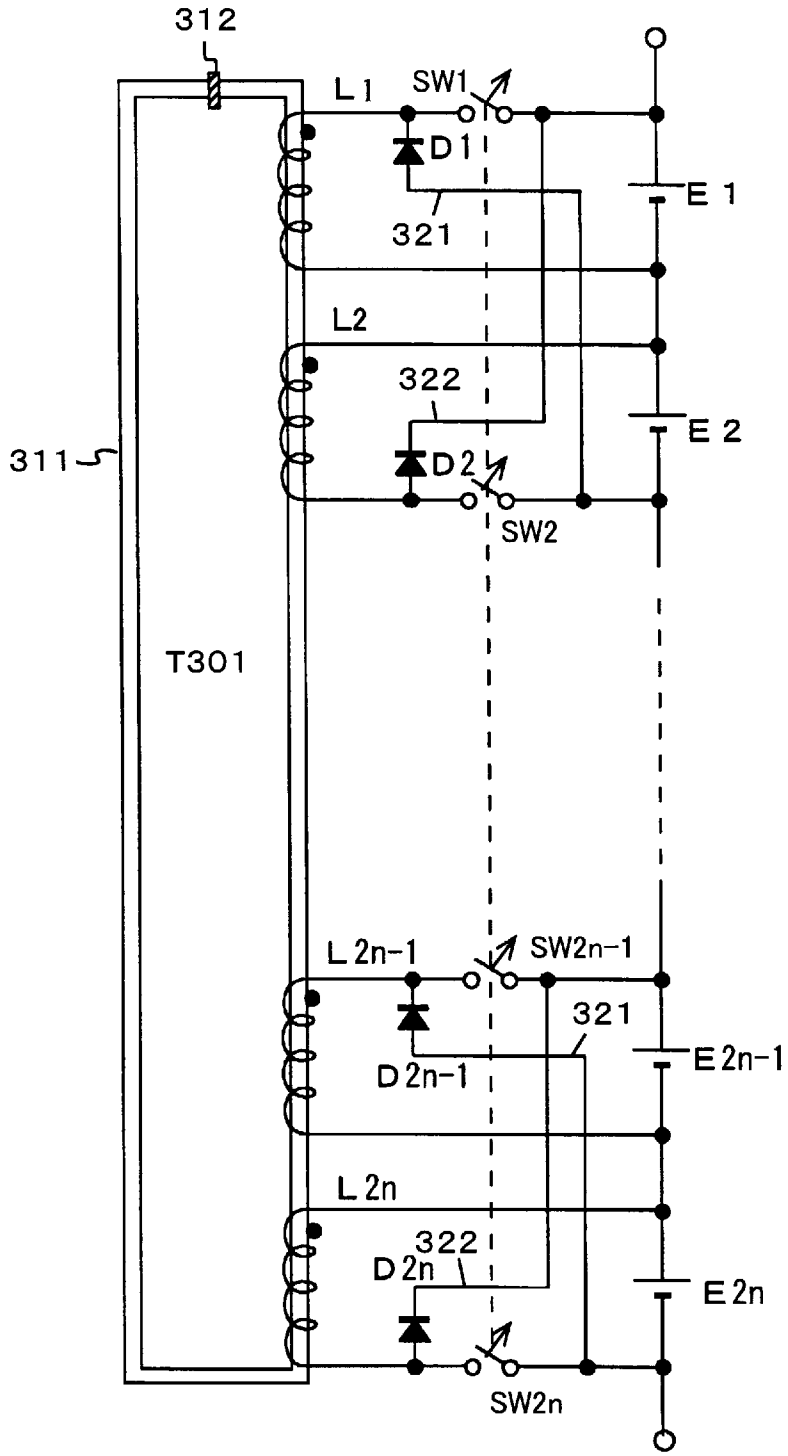
[図15]



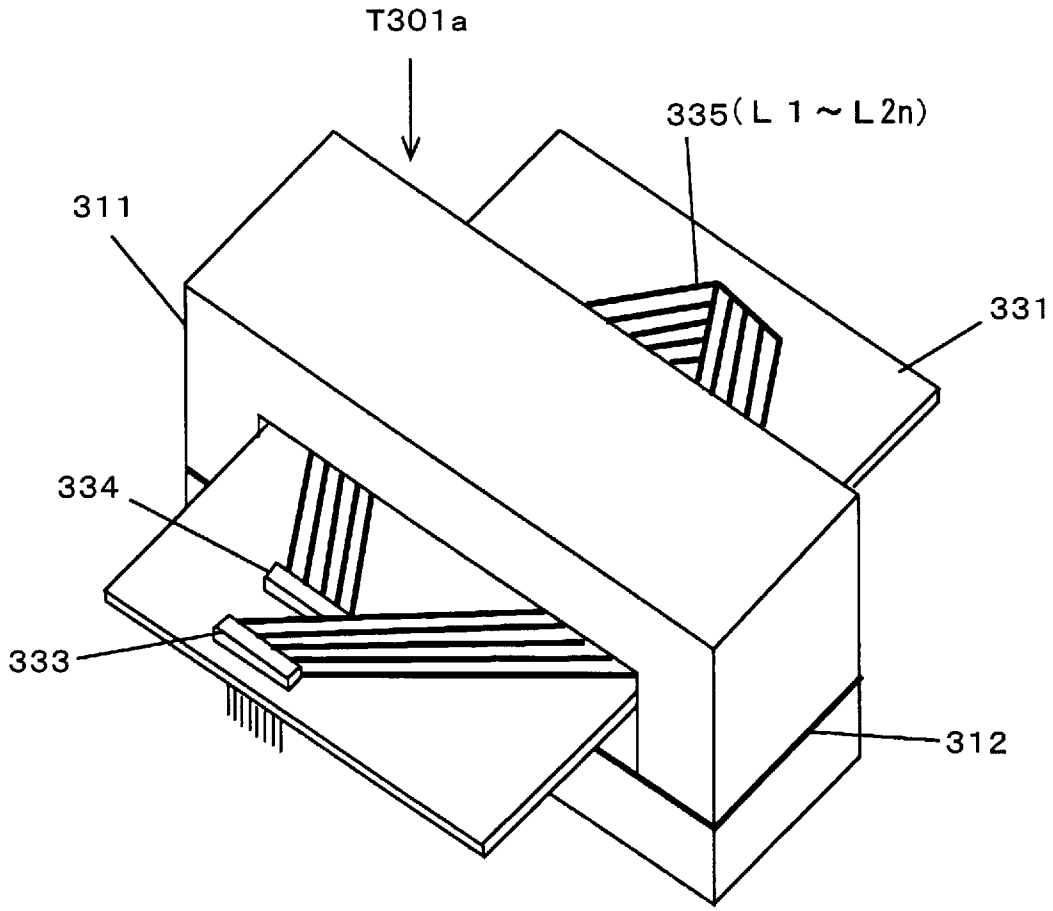
[図16]



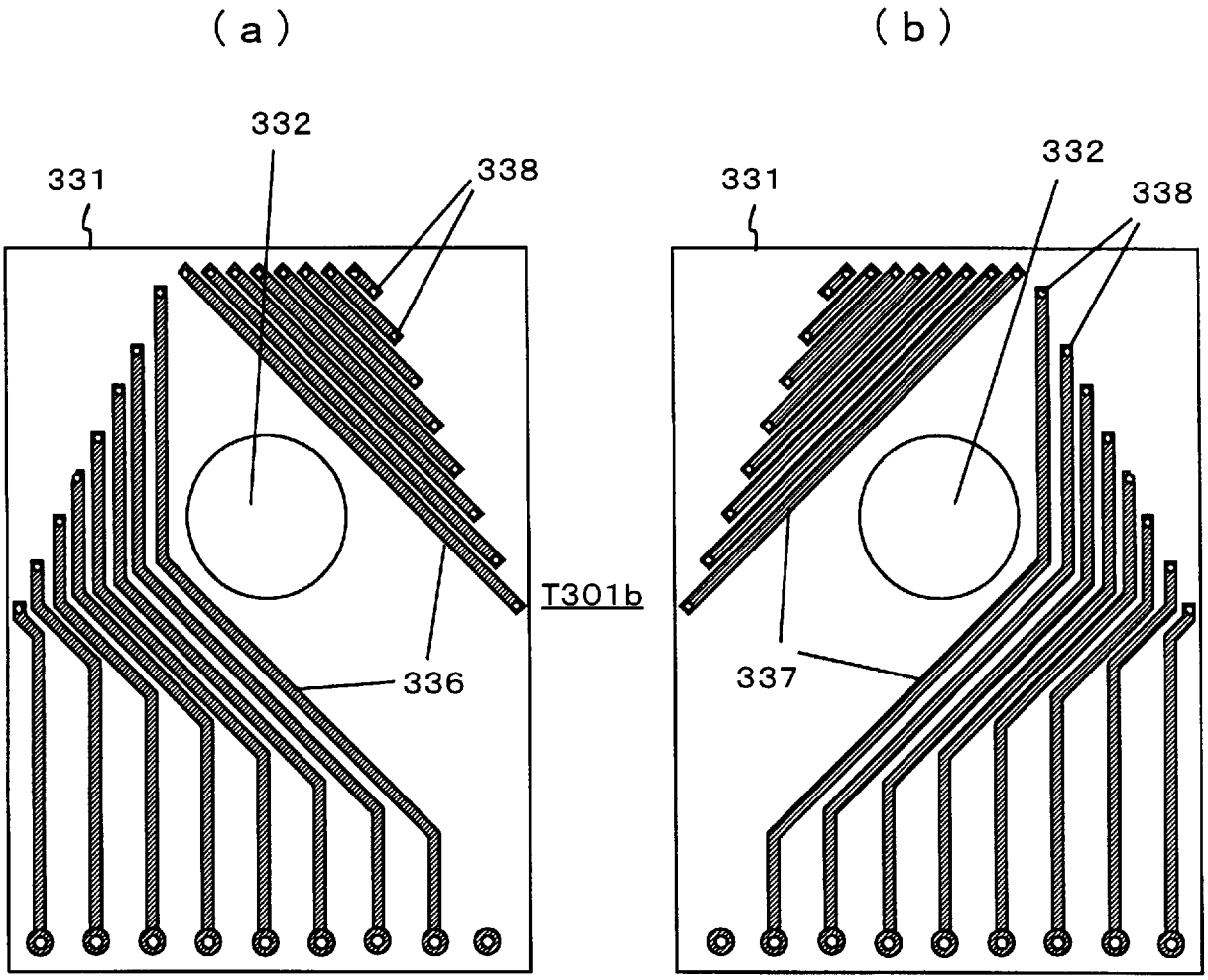
[図17]


312
L1
SW1
D1
321
E1
L2
322
E2
311
D2
SW2
T301
L2n-1
SW2n-1
321
E2n-1
D2n-1
L2n
322
D2n
E2n
SW2n

[図18]



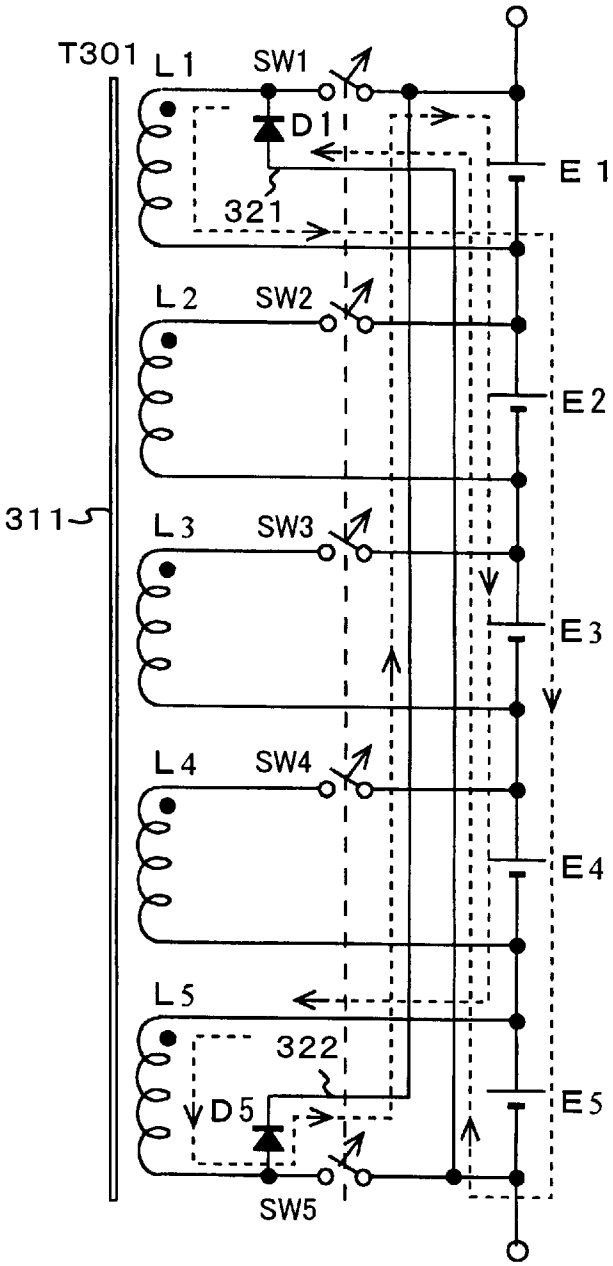
[図19]



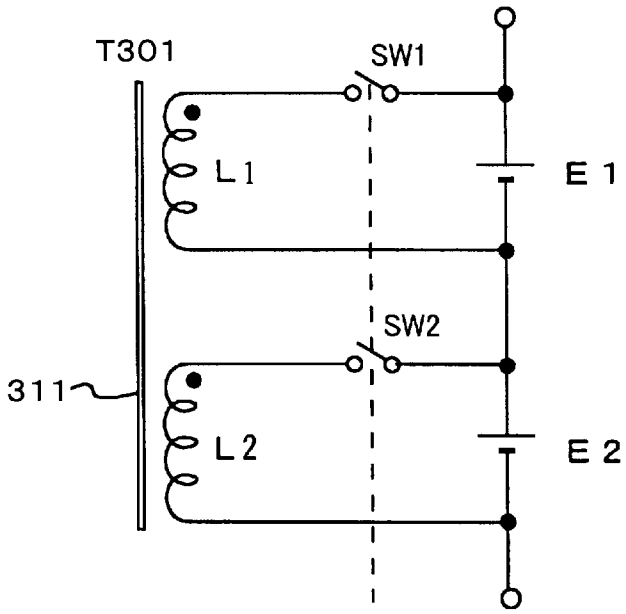
(基板表面の上面図)

(基板裏面の透過図)

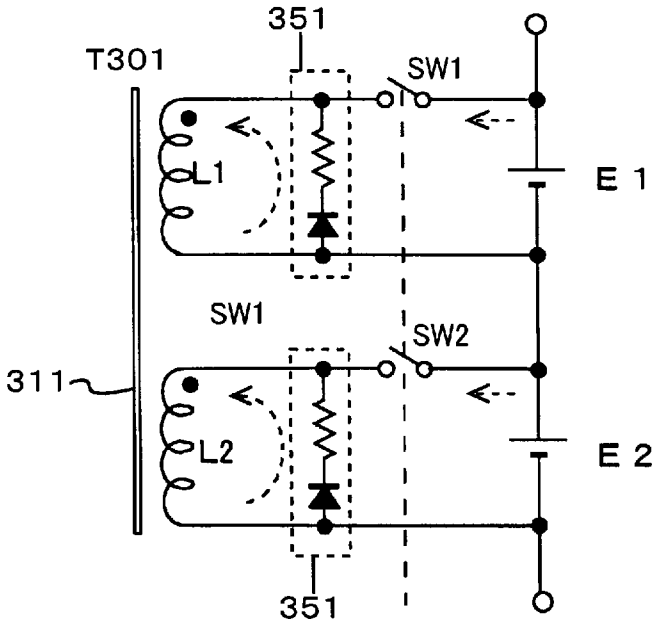
[図20]


T301
L1
SW1
D1
321
E1
L2
SW2
E2
311
L3
SW3
E3
L4
SW4
E4
L5
322
D5
E5
SW5

[図21]


T301
SW1
L1
E1
SW2
311
L2
E2

[図22]


351
T301
SW1
L1
E1
SW1
SW2
311
L2
E2
351

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/062478

A. CLASSIFICATION OF SUBJECT MATTER
H02J7/00(2006.01)i, *H02J7/02*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02J7/00, H02J7/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 3764633 B2 (NEC Tokin Corp.), 12 April, 2006 (12.04.06), Full text; all drawings & JP 2002-010510 A & WO 01/33692 A1 & EP 1659671 A2 & EP 1198050 A1 & US 6538414 B1	1,6,7 2-5
Y	JP 10-257683 A (Japan Storage Battery Co., Ltd.), 25 September, 1998 (25.09.98), Full text; all drawings (Family: none)	2-4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 13 September, 2007 (13.09.07)	Date of mailing of the international search report 25 September, 2007 (25.09.07)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/062478

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5821729 A (Fraunhofer-Gesellschaft Zur Forderung derAngewandten Forshung e.V.), 13 October, 1998 (13.10.98), Figs. 3 to 5 & EP 767983 A & WO 96/00999 A1 & DE 4422409 A1	5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/062478

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The technical feature common to the inventions of claims 1-21 relate to balance correction of accumulation cells connected in series by using a switching circuit.

However, this technical feature is not novel since it is disclosed in JP 3764633 B2 (NEC Tokin Corp.), 12 April, 2006 (12.04.06).

Since the technical feature that balance correction of accumulation cells connected in series is performed by using a switching circuit makes no contribution over the prior art, the common technical feature cannot be a special technical feature within the meaning of PCT Rule 13.2, second sentence.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1-7

Remark on Protest

the

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee..

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☒ No protest accompanied the payment of additional search fees.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００７／０６２４７８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02J7/00(2006.01)i, H02J7/02(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02J7/00, H02J7/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００７年
日本国実用新案登録公報	１９９６－２００７年
日本国登録実用新案公報	１９９４－２００７年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
X Y	JP 3764633 B2（ＮＥＣトーキン株式会社）2006.04.12, 全文、全図 & JP 2002-010510 A & WO 01/33692 A1 & EP 1659671 A2 & EP 1198050 A1 & US 6538414 B1	1,6,7 2-5
Y	JP 10-257683 A（日本電池株式会社）1998.09.25, 全文、全図 （ファミリーなし）	2-4

☑ Ｃ欄の続きにも文献が列挙されている。　　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１３．０９．２００７	２５．０９．２００７

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）	
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	矢島　伸一	５Ｔ　９０６０
	電話番号　０３－３５８１－１１０１　内線　３５６８	

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Y	US 5821729 A (Fraunhofer-Gesellschaft Zur Forderung der Angewandten Forshung e.V.,) 1998.10.13, 第3-5図 & EP 767983 A & WO 96/00999 A1 & DE 4422409 A1	5

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００７／０６２４７８

第Ⅱ欄　請求の範囲の一部の調査ができないときの意見（第１ページの２の続き）

法第8条第3項（ＰＣＴ17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

１．☐ 請求の範囲＿＿＿＿＿＿＿＿ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、

２．☐ 請求の範囲＿＿＿＿＿＿＿＿ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

３．☐ 請求の範囲＿＿＿＿＿＿＿＿ は、従属請求の範囲であってＰＣＴ規則6.4(a)の第２文及び第3文の規定に従って記載されていない。

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1-21に係る発明の共通の事項は、直列接続された複数の蓄電セルをスイッチング回路を用いてバランス補正させることである。
しかしながら、このような構成は、JP 3764633 B2（ＮＥＣトーキン株式会社）2006.04.12、に記載されているから、新規でないことは明らかである。
直列接続された複数の蓄電セルをスイッチング回路を用いてバランス補正させることは先行技術の域を出ないから、ＰＣＴ規則１３．２の第２文の意味において、この共通事項は特別な技術的特徴ではない。

１．☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。

２．☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。

３．☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。

４．☑ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

１－７

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
☑ 追加調査手数料の納付を伴う異議申立てがなかった。