

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年6月7日(07.06.2018)



(10) 国際公開番号

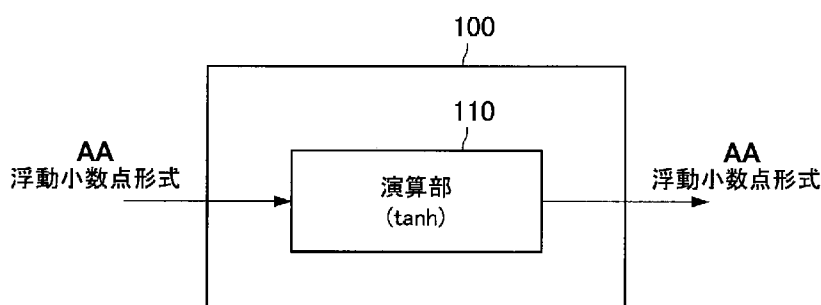
WO 2018/100920 A1

- (51) 国際特許分類:
G06F 7/548 (2006.01) **G06F 17/17** (2006.01) 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (21) 国際出願番号: PCT/JP2017/038104 (74) 代理人: 亀谷 美明, 外 (**KAMEYA, Yoshiaki** et al.); 〒1600004 東京都新宿区四谷 3-1-3 第一富澤ビル はづき国際特許事務所 四谷オフィス Tokyo (JP).
- (22) 国際出願日: 2017年10月23日(23.10.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-233845 2016年12月1日(01.12.2016) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目 1 4 番 1 号 Kanagawa (JP).
- (72) 発明者: 坂口 浩章 (**SAKAGUCHI, Hiroaki**); 〒2430014 神奈川県厚木市旭町四丁目 1 4
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** CALCULATION DEVICE, CALCULATION METHOD AND COMPUTER PROGRAM

(54) 発明の名称: 演算装置、演算方法及びコンピュータプログラム

[図1]



110... CALCULATION UNIT (tanh)
AA... FLOATING POINT FORMAT

(57) **Abstract:** [Problem] To provide a calculation device which is capable of precisely approximating and calculating, with a simple configuration, a hyperbolic tangent function. [Solution] Provided is a calculation device including a calculation unit which approximates a hyperbolic tangent function to a bent line that has a slope of an n-th power (where $n=-2,-1,0$) of 2, which is changed when the value of an input x becomes a k-th power (where $k=-1,0,1$) of ± 2 , the hyperbolic tangent function calculating a hyperbolic tangent for the input x and outputs an output y , wherein the input x and the output y are values in a floating point format, and the calculation unit performs, by using one calculation equation, calculations in multiple sections that have different slopes in the bent line.

[続葉有]



WO 2018/100920 A1

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 【課題】簡易な構成で双曲線正接関数を精度良く近似して演算することが可能な演算装置を提供する。【解決手段】入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、 2 の n 乗 ($n = -2, -1, 0$) の傾きを有し、前記入力 x の値が ± 2 の k 乗 ($k = -1, 0, 1$) を境界として前記傾きが変わる折れ線で近似する演算部を備え、前記入力 x 及び出力 y は浮動小数点形式の値であり、前記演算部は、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算装置が提供される。

明 細 書

発明の名称： 演算装置、演算方法及びコンピュータプログラム
技術分野

[0001] 本開示は、演算装置、演算方法及びコンピュータプログラムに関する。

背景技術

[0002] ニューラルネットワークの分野においては、双曲線正接関数（ $\tanh$ ）が用いられることが多い。双曲線正接関数は、以下の数式で表される関数であり、例えば所定の閾値を超えたかどうかの判定に用いられる。

[0003] [数1]

$$\tanh(x) = \frac{e^x - e^{-x}}{e^x + e^{-x}}$$

[0004] 双曲線正接関数は非線形な関数であり、双曲線正接関数の演算を容易にするために、例えば特許文献1～3には、双曲線正接関数を一次式などで近似する技術が開示されている。

先行技術文献

特許文献

[0005] 特許文献1：特開平06-215021号公報

特許文献2：特表2005-509371号公報

特許文献3：特表2012-513724号公報

発明の概要

発明が解決しようとする課題

[0006] 双曲線正接関数を精度良く近似しようとすると回路規模が大きくなる。ニューラルネットワークの活性化関数として双曲線正接関数の回路を並列処理するような場合には、回路規模が大きくなるので、並列数が大きくできない。その一方、双曲線正接関数を粗く近似すると誤差が大きくなり、ニューラルネットワークの活性化関数として用いると誤差が蓄積されて認識精度が低下する。

[0007] そこで、本開示では、簡易な構成で双曲線正接関数を精度良く近似して演算することが可能な、新規かつ改良された演算装置、演算方法及びコンピュータプログラムを提案する。

課題を解決するための手段

[0008] 本開示によれば、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、 2 の n 乗（ $n = -2, -1, 0$ ）の傾きを有し、前記入力 x の値が ± 2 の k 乗（ $k = -1, 0, 1$ ）を境界として前記傾きが変わる折れ線で近似する演算部を備え、前記入力 x 及び出力 y は浮動小数点形式の値であり、前記演算部は、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算装置が提供される。

[0009] また本開示によれば、プロセッサが、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、 2 の n 乗（ $n = -2, -1, 0$ ）の傾きを有し、 2 の k 乗（ $k = -1, 0, 1$ ）の値を境界とする折れ線で近似することを含み、前記入力 x 及び出力 y は浮動小数点形式の値であり、前記プロセッサは、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算方法が提供される。

[0010] また本開示によれば、コンピュータに、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、 2 の n 乗（ $n = -2, -1, 0$ ）の傾きを有し、 2 の k 乗（ $k = -1, 0, 1$ ）の値を境界とする折れ線で近似することを実行させ、前記入力 x 及び出力 y は浮動小数点形式の値であり、前記コンピュータに、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行わせる、コンピュータプログラムが提供される。

発明の効果

[0011] 以上説明したように本開示によれば、簡易な構成で双曲線正接関数を精度良く近似して演算することが可能な、新規かつ改良された演算装置、演算方法及びコンピュータプログラムを提供することが出来る。

[0012] なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに

、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0013] [図1]本開示の実施の形態に係る演算装置の構成例を示す説明図である。

[図2]双曲線正接関数と、双曲線正接関数の近似に用いる折れ線とを示す説明図である。

[図3]双曲線正接関数を近似する折れ線のそれぞれについての一次式を表した説明図である。

[図4]演算部 110 の具体的な回路構成例を示す説明図である。

[図5]図4に示した演算部 110 に入力されるパラメータを示す説明図である。

[図6]半精度浮動小数点形式の入力に対して双曲線正接関数の近似演算を行う演算部 110 の回路構成を示す説明図である。

[図7]演算部 110 の回路構成例を示す説明図である。

[図8]演算部 110 の回路構成例を示す説明図である。

[図9]演算部 110 の回路構成例を示す説明図である。

[図10]演算部 110 の回路構成例を示す説明図である。

[図11]演算部 110 の回路構成例を示す説明図である。

[図12]同実施の形態に係る演算装置 100 を用いることによる効果を示す説明図である。

[図13]同実施形態に係る情報処理装置のハードウェア構成例を示すブロック図である。

発明を実施するための形態

[0014] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

[0015] なお、説明は以下の順序で行うものとする。

1. 本開示の実施の形態

1. 1. 概要

1. 2. 構成例

1. 3. 動作例

1. 4. 変形例

2. ハードウェア構成例

3. まとめ

[0016] <1. 本開示の実施の形態>

[1. 1. 概要]

本開示の実施の形態について詳細に説明する前に、本開示の実施の形態の概要について説明する。

[0017] 上述したように、ニューラルネットワークの分野においては、双曲線正接関数（ $\tanh$ ）が用いられることが多い。双曲線正接関数は非線形な関数であり、双曲線正接関数の演算を容易にするために、例えば特許文献1～3には、双曲線正接関数を一次式などで近似する技術が開示されている。

[0018] 双曲線正接関数を精度良く近似しようとすると、多項式近似や平方根関数など回路規模が大きくなる演算器が必要となる。ルックアップテーブルを使って双曲線正接関数を近似する場合も回路規模が大きくなる。ニューラルネットワークの活性化関数として双曲線正接関数の回路を並列処理するような場合には、回路規模が大きくなるので、並列数が大きくできない。

[0019] その一方、3区間近似などの手法により双曲線正接関数を粗く近似すると、双曲線正接関数の本来の値との誤差が大きくなり、ニューラルネットワークの活性化関数として用いると誤差が蓄積されて認識精度が下がり、また誤差の偏りも大きい。

[0020] そこで本件開示者は、上述した点に鑑みて、簡易な構成でありながら、双曲線正接関数を精度良く近似して演算することが出来る技術について鋭意検討を行った。その結果、本件開示者は、以下で説明するように、ビット操作と簡単なビット演算によって、簡易な構成でありながら、双曲線正接関数を

精度良く近似して演算することが出来る技術を考案するに至った。

[0021] 以上、本開示の実施の形態の概要について説明した。続いて、本開示の実施の形態について詳細に説明する。

[0022] [1. 2. 構成例]

図1は、本開示の実施の形態に係る演算装置の構成例を示す説明図である。以下、図1を用いて本開示の実施の形態に係る演算装置の構成例について説明する。

[0023] 本開示の実施の形態に係る演算装置100は、双曲線正接関数 ($\tanh$) の演算を行う演算部110を含んで構成される。演算部110は、CPU (Central Processing Unit) やROM (Read Only Memory)、RAM (Random Access Memory) などを含んで構成されうる。

[0024] 演算部110には、浮動小数点形式のデータが入力される。演算部110は、双曲線正接関数の演算を行って、浮動小数点形式のデータを出力する。演算部110は、双曲線正接関数の演算を行う際に、所定のルールで双曲線正接関数を近似した折れ線を用いた演算を行う。そのルールについて説明する。

[0025] 本実施形態では、双曲線正接関数は、7区間の折れ線で近似する。その傾きは2の n 乗 ($n = -1, 0, 1$) であり、2の k 乗 ($k = -2, -1, 0$) の値を境界とする入力区間で近似する。図2は、双曲線正接関数と、本実施形態で演算部110が双曲線正接関数の近似に用いる折れ線とを示す説明図である。

[0026] 図2に示したように、双曲線正接関数は、 x が正の場合は y が正であり、 x が負の場合は y は負である。従って演算部110は、入力 x の符号 x_s と同じ符号 y_s を出力 y の符号として出力する。なお、符号ビットは0で正を、1で負を表す。

[0027] 入力 x は、指数部 x_e を有し、そのビット幅は EW である。IEEE 754形式では、指数部 x_e が0の場合に非正規化数を表し、 x_e の全ビ

ットが1である最大値の場合に無限大か非数を表し、それ以外の場合に正規化数を表す。また入力 x は、仮数部 x_m を有し、そのビット幅はMWである。IEEE 754形式では、正規化数の場合、本来の仮数の最上位ビット(MW+1ビット目)の1が省略されている。なお、指数部が表現する最大の指数値をEMAXとする。

[0028] IEEE 754形式で表現する値は、半精度の場合は $(-1)^{x_s} \times 2^{x_e-15} \times (1 + x_m / 2^{10})$ 、単精度の場合は $(-1)^{x_s} \times 2^{x_e-127} \times (1 + x_m / 2^{23})$ 、倍精度の場合は $(-1)^{x_s} \times 2^{x_e-1023} \times (1 + x_m / 2^{52})$ 、4倍精度の場合は $(-1)^{x_s} \times 2^{x_e-16383} \times (1 + x_m / 2^{112})$ である。

[0029] また図2に示したように、演算部110が双曲線正接関数の近似に用いる折れ線は、入力 x が $-0.5 \sim 0.5$ の間、すなわち $-2^{-1} \sim +2^{-1}$ の間の区間では、傾きが1、すなわち 2^0 である。この区間の折れ線は原点を通るため、入力 x が $-0.5 \sim 0.5$ の間、すなわち $-2^{-1} \sim +2^{-1}$ の間の区間では、演算部110は、入力 x と同じ値を出力 y として出力することになる。演算部110は、入力 x と同じ値を出力 y として出力することで、IEEE 754形式の非正規化数(指数部が0)にそのまま対応できる。

[0030] また入力 x が $-1 \sim -0.5$ の間及び $0.5 \sim 1$ の間、すなわち $-2^0 \sim -2^{-1}$ の間及び $+2^{-1} \sim +2^0$ の間の区間では、傾きが0.5、すなわち 2^{-1} である。また入力 x が $-2 \sim -1$ の間及び $1 \sim 2$ の間、すなわち $-2^1 \sim -2^0$ の間及び $+2^0 \sim +2^1$ の間の区間では、傾きが0.25、すなわち 2^{-2} である。なお、入力 x が -2 以下の場合は $y = -1$ であり、入力 x が 2 以上の場合は $y = 1$ である。

[0031] 図3は、双曲線正接関数を近似する折れ線のそれぞれについての一次式を表した説明図である。入力 x が -2 以下の場合は $y = -1$ であるのは上述した通りである。また、入力 x が $-2 \sim -1$ の場合は $y = x / 4 - 1 / 2$ であり、入力 x が $-1 \sim -0.5$ の場合は $y = x / 2 - 1 / 4$ であり、入力 x が $-0.5 \sim +0.5$ の場合は $y = x$ であり、入力 x が $+0.5 \sim +1$ の場合

は $y = x / 2 + 1 / 4$ であり、入力 x が $+1 \sim +2$ の場合は $y = x / 4 + 1 / 2$ である。入力 x が $+2$ 以上の場合は $y = 1$ であるのは上述した通りである。

[0032] そして本実施形態に係る演算部 110 は、加減乗除の演算器を用いず、入力 x のビットの並び替えと、定数のみで作る信号とをセクタで選択することにより、双曲線正接関数の近似演算を行うことを特徴としている。以下の説明では、 $D[i]$ を D 信号の i ビット目の 1 ビットの数値（0 または 1）とし、 $D[e : b]$ は以下の数式で表した値とする。

[0033] [数2]

$$\sum_{i=b}^e D[i] \cdot 2^{i-b}$$

[0034] また、入力 x の区間を、 x の指数部 x_e を用いて以下のように判定する。入力 x の指数部 x_e の MSB が 1 なら、入力 x の絶対値 $|x|$ が $|x| \geq 2$ の区間と判定する。また入力 x の指数部 x_e の MSB が 0 で、かつ入力 x の指数部 x_e の MSB と LSB との間の各ビットが全て 1 なら、入力 x の絶対値 $|x|$ が $2 > |x| \geq 0.5$ の区間と判定する。また、入力 x の指数部 x_e の MSB が 0 で、かつ入力 x の指数部 x_e の MSB と LSB との間のビットに 0 が 1 つ以上含まれるなら、入力 x の絶対値 $|x|$ が $0.5 \geq |x| \geq 0$ の区間と判定する。

[0035] （1）入力 x の絶対値が 2 以上の区間の場合

入力 x の絶対値が 2 以上の区間の場合は、 y は $+1$ または -1 である。従って、この場合は 1 を表現する浮動小数点形式データの仮数部の値を出力 y の仮数部 y_m とし、1 を表現する浮動小数点形式データの指数部の値を出力 y の指数部 y_e とする。

[0036] （2）入力 x の絶対値が 0.5 以上 2 未満の区間の場合

本実施形態では、入力 x の絶対値が $0.5 \sim 1$ の間と、 $1 \sim 2$ の間とで、それぞれ異なる一次関数で双曲線正接関数を近似するが、この 2 つの区間を 1 つにまとめて演算することができる。

[0037] 入力 x の絶対値が 0.5 以上 2 未満の区間の場合、入力 x の指数部 x_e の最下位ビット(LSB)($x_e[0]$)を出力 y の仮数部 y_m の最上位ビット(MSB)とし、入力 x の仮数部のLSB($x_m[0]$)を削った残りのビット列を連結したデータ $\{x_e[0], x_m[MW-1:1]\}$ を出力 y の仮数部 y_m とする。また、 0.5 を表現する浮動小数点形式データの指数部の値を、出力 y の指数部 y_e とする。

[0038] すなわち、 $y_m = \{x_e[0], x_m[MW-1:1]\}$ であり、 $y_e = EMAX - 1$ であり、 $y_s = x_s$ である。言い換えれば、 x 及び y は以下の数式で表すことが出来る。

$$\begin{aligned} [0039] \quad x &= (-1)^{x_s} \cdot 2^{x_e - EMAX} \cdot (2^{MW} + x_m[MW-1:0]) / 2^{MW} \\ &= (-1)^{x_s} \cdot 2^{x_e - EMAX} \cdot (1 + x_m[MW-1:0] / 2^{MW}) \end{aligned}$$

$$\begin{aligned} [0040] \quad y &= (-1)^{y_s} \cdot 2^{y_e - EMAX} \cdot (2^{MW} + y_m[MW-1:0]) / 2^{MW} \\ &= (-1)^{x_s} \cdot 2^{-1} \cdot (2^{MW} + x_e[0] \cdot 2^{MW-1} + x_m[MW-1:1]) / 2^{MW} \\ &= (-1)^{x_s} \cdot (1/2 + x_e[0] \cdot 2^{-2} + x_m[MW-1:1] \cdot 2^{-2} / 2^{MW-1}) \\ &= (-1)^{x_s} \cdot (1/2 + (x_e[0] + x_m[MW-1:1] / 2^{MW-1}) / 4) \end{aligned}$$

[0041] 入力 x の指数部 $x_e = EMAX$ ($x_e[0] = 1$)の場合、すなわち $y = x / 4 \pm 1 / 2$ の区間では、 x 及び y は以下の数式で表すことが出来る。

$$[0042] \quad x = (-1)^{x_s} \cdot (1 + x_m[MW-1:0] / 2^{MW})$$

$$\begin{aligned} [0043] \quad y &= (-1)^{x_s} \cdot (1/2 + (1 + x_m[MW-1:1] / 2^{MW-1}) / 4) \\ &\div (-1)^{x_s} \cdot (1/2 + (1 + x_m[MW-1:0] / 2^{MW}) / 4) \\ &= (-1)^{x_s} \cdot 1/2 + (-1)^{-x_s} \cdot (1 + x_m[MW-1:0] / 2^{MW}) / 4 \\ &= (-1)^{x_s} / 2 + x / 4 \end{aligned}$$

[0044] また、入力 x の指数部 $x_e = \text{EMAX}$ ($x_e[0] = 0$) の場合、すなわち $y = x / 4 \pm 1 / 2$ の区間では、 x 及び y は以下の数式で表すことが出来る。

$$\begin{aligned} [0045] \quad x &= (-1)^{x_s} \cdot 2^{-1} \cdot (1 + x_m[MW-1:0] / 2^{MW}) \\ &= (-1)^{x_s} \cdot (1 / 2 + x_m[MW-1:0] / 2^{MW+1}) \end{aligned}$$

$$\begin{aligned} [0046] \quad y &= (-1)^{x_s} \cdot (1 / 2 + (0 + x_m[MW-1:1] / 2^{MW-1}) / 4) \\ &= (-1)^{x_s} \cdot (1 / 2 + x_m[MW-1:1] / 2^{MW+1}) \\ &\div (-1)^{x_s} \cdot (1 / 2 + x_m[MW-1:0] / 2^{MW+1} / 2) \\ &= (-1)^{x_s} \cdot (1 / 4 + (1 / 2 + x_m[MW-1:0] / 2^{MW+1}) / 2) \\ &= (-1)^{-x_s} \cdot 1 / 4 + (-1)^{-x_s} \cdot (1 / 2 + x_m[MW-1:0] / 2^{MW+1}) / 2 \\ &= (-1)^{x_s} / 4 + x / 2 \end{aligned}$$

[0047] 従って、入力 x の絶対値が $0.5 \sim 1$ の間と、 $1 \sim 2$ の間とで、それぞれ異なる一次関数で双曲線正接関数を近似するが、この2つの区間を1つにまとめて演算することができる。

[0048] (3) 入力 x の絶対値が 0 以上 0.5 未満の区間の場合

入力 x の絶対値が 0 以上 0.5 未満の区間の場合は、入力 x の仮数部 x_m を出力 y の仮数部 y_m とする。つまり、 $y_m = x_m$ である。また、入力 x の指数部 x_e を出力 y の指数部 y_e とする。つまり $y_e = x_e$ である。すなわち上述したように、入力 x の絶対値が 0 以上 0.5 未満の区間の場合は、入力 x をそのまま出力 y とする。

[0049] 以上を踏まえて、演算部 110 による、双曲線正接関数の近似演算を擬似的にコードで現すと以下の通りとなる。

[0050] `if(x_e[EW-1]){`

`y_e = EMAX`

```

y_m = 0
}else
if(x_e[EW-2] & x_e[EW-3] & ... & x_e[2] & x_e[1]){

y_e = EMAX-1

y_m = {x_e[0], x_m[9:1]}
}else{

y_e = x_e

y_m = x_m
}
y_s =
x_s

```

[0051] 場合分けを入力xの指数部のビット判定ではなく入力xの値で行っても良い。その場合のコードは以下の通りとなる。

[0052] if(x >= 2.0){

```

y_e = EMAX

y_m = 0
}else
if(x >= 0.5){

y_e = EMAX-1

```

```
y_m = {x_e[0], x_m[9:1]}
```

```
}else{
```

```
y_e = x_e
```

```
y_m = x_m
```

```
}
```

```
y_s =
```

```
x_s
```

[0053] このように演算部 110 は、このように双曲線正接関数を一次関数に近似して演算することで、簡易な構成でありながら、双曲線正接関数を精度良く近似して演算することができる。

[0054] 続いて、演算部 110 の具体的な回路構成例を説明する。

[0055] 図 4 は、演算部 110 の具体的な回路構成例を示す説明図である。図 4 は、入力として入力 x の符号 $x_s[0]$ 、入力 x の指数部 $x_e[EW-1:0]$ 、入力 x の仮数部 $x_m[MW-1:0]$ が演算部 110 に入力され、出力として出力 y の符号 $y_s[0]$ 、出力 y の指数部 $y_e[EW-1:0]$ 、出力 y の仮数部 $y_m[MW-1:0]$ が演算部 110 から出力される様子が示されている。

[0056] 上述したように、入力 x の符号 $x_s[0]$ は、そのまま出力 y の符号 $y_s[0]$ となる。

[0057] セレクタ 111 は、入力 x の指数部 $x_e[EW-1:0]$ と、 $EMAX-1$ とのいずれかを出力するよう構成されるセレクタである。セレクタ 111 には、入力 x の指数部のビット判定の結果 ($x_e[EW-2] \& x_e[EW-3] \& \dots \& x_e[2] \& x_e[1]$) が入力される。セレクタ 111 は、 $x_e[EW-2] \& x_e[EW-3] \& \dots \& x_e[2] \& x_e[1] = 1$ の場合は、 $EMAX-1$ を出力し、0 の場合は $x_e[EW-1:0]$ を出力する。

- [0058] セレクタ 1 1 2 は、ビット列 $\{x_e[0], x_m[MW-1:1]\}$ か、入力 x の仮数部 $x_m[MW-1:0]$ のいずれかを出力するよう構成されるセレクタである。セレクタ 1 1 2 には、セレクタ 1 1 1 同様に、入力 x の指数部のビット判定の結果 ($x_e[EW-2] \& x_e[EW-3]$ & ... & $x_e[2] \& x_e[1]$) が入力される。セレクタ 1 1 2 は、 $x_e[EW-2] \& x_e[EW-3] \& \dots \& x_e[2] \& x_e[1] = 1$ の場合は、ビット列 $\{x_e[0], x_m[MW-1:1]\}$ を出力し、0 の場合は $x_m[MW-1:0]$ を出力する。
- [0059] セレクタ 1 1 3 は、パラメータ $EMAX$ と、セレクタ 1 1 1 の出力とのいずれかを出力して、出力 y の指数部 $y_e[EW-1:0]$ とするよう構成されるセレクタである。セレクタ 1 1 3 には、入力 x の指数部 x_e の MSB である $x_e[EW-1]$ が入力される。セレクタ 1 1 3 は、 $x_e[EW-1] = 1$ の場合は、パラメータ $EMAX$ を出力し、0 の場合は、セレクタ 1 1 1 の出力を出力する。
- [0060] セレクタ 1 1 4 は、0 と、セレクタ 1 1 2 の出力とのいずれかを出力して、出力 y の仮数部 $y_m[MW-1:0]$ とするよう構成されるセレクタである。セレクタ 1 1 4 には、セレクタ 1 1 3 と同様に、入力 x の指数部 x_e の MSB である $x_e[EW-1]$ が入力される。セレクタ 1 1 4 は、 $x_e[EW-1] = 1$ の場合は 0 を出力し、1 の場合は、セレクタ 1 1 3 の出力を出力する。
- [0061] このように、演算部 1 1 0 は、ビット操作を行うブロックと、ビット和を取るブロックと、セレクタとで構成される。従って、演算部 1 1 0 は、簡易な構成でありながら、双曲線正接関数を精度良く近似して演算することができる。
- [0062] 図 5 は、図 4 に示した演算部 1 1 0 に入力されるパラメータを示す説明図である。半精度、単精度、倍精度、四倍精度の場合で、それぞれパラメータを変えることで、演算部 1 1 0 は双曲線正接関数を精度良く近似して演算す

ることができる。以下では、半精度の場合を例に挙げて演算部 110 の回路構成を示す。

[0063] 図 6 は、半精度浮動小数点形式の入力に対して双曲線正接関数の近似演算を行う演算部 110 の回路構成を示す説明図である。図 5 に示したように、半精度浮動小数点形式の場合は、指数部のビット幅 EW は 5、仮数部のビット幅 MW は 15、最大指数 $EMAX$ は 15（5 ビットで表すと「01111」）である。従って、それぞれのパラメータを演算部 110 の回路構成に当てはめると図 6 に示した通りとなる。

[0064] 演算部 110 の回路構成は図 4 に示したものに限定されない。図 7～10 は、演算部 110 の回路構成例を示す説明図である。

[0065] 図 7 は、場合分けを入力 x の指数部のビット判定ではなく入力 x の値で行う場合の、演算部 110 の回路構成例である。この場合、セクタ 111、112 は、入力 x の値が 0.5 以上であれば「1」の方を出力し、0.5 未満であれば「0」の方を出力するよう構成される。またセクタ 113、114 は、入力 x の値が 2 以上であれば「1」の方を出力し、2 未満であれば「0」の方を出力するよう構成される。

[0066] 図 8 は、図 7 と同様に、場合分けを入力 x の指数部のビット判定ではなく入力 x の値で行う場合の、演算部 110 の回路構成例である。この場合、セクタ 111、112 は、入力 x の値が 0.5 以上であれば「1」の方を出力し、0.5 未満であれば「0」の方を出力するよう構成される。またセクタ 113、114 は、入力 x の値が 2 以上であれば「1」の方を出力し、2 未満であれば「0」の方を出力するよう構成される。

[0067] 図 9 は、図 7 と同様に、場合分けを入力 x の指数部のビット判定ではなく入力 x の値で行い、かつ図 7 の回路からセクタ 111、112 の出力を逆にした場合の、演算部 110 の回路構成例である。すなわち、セクタ 111、112 は、入力 x の値が 0.5 未満であれば「1」の方を出力し、0.5 以上であれば「0」の方を出力するよう構成される。

[0068] 図 10 は、入力 x が 0.5 以上かどうかの場合分けを別のビット判定（{

$x_e[EW-2:1], 1'b1\} == EMAX)$ で行う場合の、演算部 110 の回路構成例である。セクタ 111、112 は、 $\{x_e[EW-2:1], 1'b1\} == EMAX$ であれば「1」の方を出力し、 $\{x_e[EW-2:1], 1'b1\} == EMAX$ でなければ「0」の方を出力するように構成される。

[0069] ここまでは、セクタ 111～114 の入力を 1 ビットにした場合の演算部 110 の回路構成例を示したが、本開示は係る例に限定されるものではない。セクタの入力は 2 ビットであってもよい。

[0070] 図 11 は、演算部 110 の回路構成例を示す説明図である。図 11 には、2 ビットの入力を受けるセクタ 121、122 が設けられた演算部 110 が示されている。

[0071] セクタ 121 は、入力 x の指数部のビット判定の結果 ($x_e[EW-2] \& x_e[EW-3]$

$\& \dots \& x_e[2] \& x_e[1])$ を 1 ビット目、入力 x の指数部 x_e の MSB である $x_e[EW-1]$ を 2 ビット目の入力とした 2 ビットの入力を受けて、その入力結果に応じて 1 つの出力を選択する。セクタ 121 は、2 ビット目 ($x_e[EW-1]$) が 1 の場合は、パラメータ EMAX を出力し、0 の場合は、1 ビット目 ($x_e[EW-2] \& x_e[EW-3]$

$\& \dots \& x_e[2] \& x_e[1])$ が 1 であればパラメータ EMAX-1 を出力し、0 であれば $x_m[MW-1:0]$ を出力する。

[0072] セクタ 122 は、セクタ 121 と同様に入力 x の指数部のビット判定の結果 ($x_e[EW-2] \& x_e[EW-3]$

$\& \dots \& x_e[2] \& x_e[1])$ を 1 ビット目、入力 x の指数部 x_e の MSB である $x_e[EW-1]$ を 2 ビット目の入力とした 2 ビットの入力を受けて、その入力結果に応じて 1 つの出力を選択する。セクタ 122 は、2 ビット目 ($x_e[EW-1]$) が 1 の場合は、0 を出力し、0 の場合は、1 ビット目 ($x_e[EW-2] \& x_e[EW-3]$

$\& \dots \& x_e[2] \& x_e[1])$ が 1 であればビット列 $\{x_e[0], x_m$

[MW-1 : 1] } を出力し、0の場合はx__m [MW-1 : 0] を出力する。

[0073] このように、2ビットの信号を入力して入力した信号に応じて出力を選択するセレクタ121、122を備えることによっても、演算部110は、ビット操作を行うブロックと、ビット和を取るブロックと、セレクタと、を備える簡易な構成でありながら、双曲線正接関数を精度良く近似して演算することができることがわかる。

[0074] なお、図11に示した演算部110の構成を、図7～10等を示す変形例のように、場合分けを入力xの指数部のビット判定ではなく入力xの値で行ったり、セレクタ121、122の出力を入れ替えたりするものとしてもよいことは言うまでもない。

[0075] 演算部110に入力されるデータの形式は、例えば指数部のビットが反転されたものであってもよい。指数部のビットが反転されている場合は、演算部110では、上述した指数部におけるビット判定処理も反転することになる。

[0076] 演算部110に入力されるデータの形式は、例えばIEEE754における指数部に所定のビットが付加されたようなものであってもよい。この場合は、演算部110では、パラメータEMAXの値を変更して、表現するレンジを変化させることで対応することが可能となる。例えばIEEE754における指数部に2ビットデータが付加されていれば、演算部110では、パラメータEMAXに2を追加すれば良い。

[0077] 上述の説明では、演算部110に入力されるデータは浮動小数点形式のデータであるとしたが、本開示は係る例に限定されるものではない。例えば、演算部110に入力されるデータは固定小数点形式のデータであってもよい。固定小数点形式のデータが入力される場合、演算部110は、固定小数点形式のデータを浮動小数点形式のデータに変換する回路を備えていても良い。

[0078] 本開示の実施の形態に係る演算装置100は、ビット操作を行うブロック

と、ビット和を取るブロックと、セクタと、を備える演算部 110 を有することにより、簡易な構成でありながらも双曲線正接関数を精度良く近似して演算することができる。演算部 110 の構成が簡易なものであるため、例えば演算部 110 を複数搭載して並列処理をさせても、演算装置 100 の回路規模の増加が少なく済む。

[0079] 本開示の実施の形態に係る演算装置 100 は、演算部 110 の構成が簡易なものであるため、例えば固定小数点形式のデータを浮動小数点形式のデータに変換するモジュールに演算部 110 を組み込んだ場合でもパイプラインのステージ追加が不要である。

[0080] 本開示の実施の形態に係る演算装置 100 は、入力される浮動小数点形式のデータにおける仮数部の正規化処理が不要である。従って、正規化処理のための回路（CLZ（Count Leading Zero）回路やシフト回路）が不要となる。

[0081] 本開示の実施の形態に係る演算装置 100 は、7 区間で傾きが変わる折れ線で双曲線正接関数を近似するために、これより傾きが変わる区間が少ない折れ線で双曲線正接関数を近似する場合に比べて近似の精度が大きく向上する。また本開示の実施の形態に係る演算装置 100 は、近似の際の誤差の偏りも少なくなる。

[0082] 図 12 は、本開示の実施の形態に係る演算装置 100 を用いることによる効果を示す説明図である。図 12 には、3 区間折れ線近似、3 区間階段関数近似、そして本開示の実施の形態に係る演算装置 100 で用いる 7 区間折れ線近似のそれぞれにおける誤差が示されている。符号 131 が 3 区間折れ線近似による誤差を示し、符号 132 が 3 区間階段関数近似による誤差を示し、符号 133 が 7 区間折れ線近似による誤差を示している。図 12 に示したように、演算装置 100 で用いる 7 区間折れ線近似の場合は、他の近似方法に比べて誤差が極めて小さく、また誤差が現れたとしても正負双方に現れているので、近似を繰り返すことによる誤差の増大も抑えることができる。

[0083] 本開示の実施の形態に係る演算装置 100 は、パラメータの設定により、

IEEE 754 形式の非正規化数（指数部が 0）にも自動的に対応することが出来る。また本開示の実施の形態に係る演算装置 100 は、シグモイド関数 $(\tanh(x/2) + 1) / 2$ の近似を、双曲線正接関数の近似を使って求めることにも使える。すなわち、 $\tanh(x/2) / 2$ は、演算装置 100 への入出力の指数部から 1 を減じる操作のみで演算することができる。従って、本開示の実施の形態に係る演算装置 100 は、演算装置 100 への入出力の指数部から 1 を減じ、出力結果に $1/2$ を加算することで、シグモイド関数の演算を行うことができる。

[0084] <2. ハードウェア構成例>

次に、図 13 を参照して、本開示の実施形態に係る演算装置 100 が設けられる情報処理装置のハードウェア構成について説明する。図 13 は、本開示の実施形態に係る情報処理装置のハードウェア構成例を示すブロック図である。

[0085] 情報処理装置 900 は、CPU (Central Processing unit) 901、ROM (Read Only Memory) 903、および RAM (Random Access Memory) 905 を含む。また、情報処理装置 900 は、ホストバス 907、ブリッジ 909、外部バス 911、インターフェース 913、入力装置 915、出力装置 917、ストレージ装置 919、ドライブ 921、接続ポート 923、通信装置 925 を含んでもよい。さらに、情報処理装置 900 は、必要に応じて、撮像装置 933、およびセンサ 935 を含んでもよい。情報処理装置 900 は、CPU 901 に代えて、またはこれとともに、DSP (Digital Signal Processor)、ASIC (Application Specific Integrated Circuit)、または FPGA (Field-Programmable Gate Array) などの処理回路を有してもよい。

[0086] CPU 901 は、演算処理装置および制御装置として機能し、ROM 903、RAM 905、ストレージ装置 919、またはリムーバブル記録媒体 927 に記録された各種プログラムに従って、情報処理装置 900 内の動作全般またはその一部を制御する。ROM 903 は、CPU 901 が使用するプ

プログラムや演算パラメータなどを記憶する。RAM 905は、CPU 901の実行において使用するプログラムや、その実行において適宜変化するパラメータなどを一次記憶する。CPU 901、ROM 903、およびRAM 905は、CPUバスなどの内部バスにより構成されるホストバス907により相互に接続されている。さらに、ホストバス907は、ブリッジ909を介して、PCI (Peripheral Component Interconnect/Interface) バスなどの外部バス911に接続されている。

[0087] 入力装置915は、例えば、マウス、キーボード、タッチパネル、ボタン、スイッチおよびレバーなど、ユーザによって操作される装置である。入力装置915は、例えば、赤外線やその他の電波を利用したリモートコントロール装置であってもよいし、情報処理装置900の操作に対応した携帯電話などの外部接続機器929であってもよい。入力装置915は、ユーザが入力した情報に基づいて入力信号を生成してCPU 901に出力する入力制御回路を含む。ユーザは、この入力装置915を操作することによって、情報処理装置900に対して各種のデータを入力したり処理動作を指示したりする。

[0088] 出力装置917は、取得した情報をユーザに対して視覚や聴覚、触覚などの感覚を用いて通知することが可能な装置で構成される。出力装置917は、例えば、LCD (Liquid Crystal Display) または有機EL (Electro-Luminescence) ディスプレイなどの表示装置、スピーカまたはヘッドフォンなどの音声出力装置、もしくはバイブレータなどでありうる。出力装置917は、情報処理装置900の処理により得られた結果を、テキストもしくは画像などの映像、音声もしくは音響などの音声、またはバイブレーションなどとして出力する。

[0089] ストレージ装置919は、情報処理装置900の記憶部の一例として構成されたデータ格納用の装置である。ストレージ装置919は、例えば、HDD (Hard Disk Drive) などの磁気記憶部デバイス、半導体記憶デバイス、光記憶デバイス、または光磁気記憶デバイスなどにより構成される。ストレ

ージ装置 919 は、例えば CPU 901 が実行するプログラムや各種データ、および外部から取得した各種のデータなどを格納する。

[0090] ドライブ 921 は、磁気ディスク、光ディスク、光磁気ディスク、または半導体メモリなどのリムーバブル記録媒体 927 のためのリーダライタであり、情報処理装置 900 に内蔵、あるいは外付けされる。ドライブ 921 は、装着されているリムーバブル記録媒体 927 に記録されている情報を読み出して、RAM 905 に出力する。また、ドライブ 921 は、装着されているリムーバブル記録媒体 927 に記録を書き込む。

[0091] 接続ポート 923 は、機器を情報処理装置 900 に接続するためのポートである。接続ポート 923 は、例えば、USB (Universal Serial Bus) ポート、IEEE 1394 ポート、SCSI (Small Computer System Interface) ポートなどでありうる。また、接続ポート 923 は、RS-232C ポート、光オーディオ端子、HDMI (登録商標) (High-Definition Multimedia Interface) ポートなどであってもよい。接続ポート 923 に外部接続機器 929 を接続することで、情報処理装置 900 と外部接続機器 929 との間で各種のデータが交換されうる。

[0092] 通信装置 925 は、例えば、通信ネットワーク 931 に接続するための通信デバイスなどで構成された通信インターフェースである。通信装置 925 は、例えば、LAN (Local Area Network)、Bluetooth (登録商標)、Wi-Fi、または WUSB (Wireless USB) 用の通信カードなどでありうる。また、通信装置 925 は、光通信用のルータ、ADSL (Asymmetric Digital Subscriber Line) 用のルータ、または、各種通信用のモデムなどであってもよい。通信装置 925 は、例えば、インターネットや他の通信機器との間で、TCP/IP などの所定のプロトコルを用いて信号などを送受信する。また、通信装置 925 に接続される通信ネットワーク 931 は、有線または無線によって接続されたネットワークであり、例えば、インターネット、家庭内 LAN、赤外線通信、ラジオ波通信または衛星通信などを含みうる。

[0093] 撮像装置 933 は、例えば、CMOS (Complementary Metal Oxide Semiconductor) または CCD (Charge Coupled Device) などの撮像素子、および撮像素子への被写体像の結像を制御するためのレンズなどの各種の部材を用いて実空間を撮像し、撮像画像を生成する装置である。撮像装置 933 は、静止画を撮像するものであってもよいし、また動画を撮像するものであってもよい。

[0094] センサ 935 は、例えば、加速度センサ、角速度センサ、地磁気センサ、照度センサ、温度センサ、気圧センサ、または音センサ（マイクロフォン）などの各種のセンサである。センサ 935 は、例えば情報処理装置 900 の筐体の姿勢など、情報処理装置 900 自体の状態に関する情報や、情報処理装置 900 の周辺の明るさや騒音など、情報処理装置 900 の周辺環境に関する情報を取得する。また、センサ 935 は、GPS (Global Positioning System) 信号を受信して装置の緯度、経度および高度を測定する GPS 受信機を含んでもよい。

[0095] 以上、情報処理装置 900 のハードウェア構成の一例を示した。なお、情報処理装置 900 のハードウェア構成は、実施する時々の技術レベルに応じて適宜変更されうる。

[0096] <3. まとめ>

以上説明したように、本開示の実施の形態によれば、簡易な構成でありながらも双曲線正接関数を精度良く近似して演算することができる演算装置 100 が提供される。

[0097] 本開示の実施の形態に係る演算装置 100 は、簡易な構成でありながら双曲線正接関数を精度良く近似して演算することができるので、例えば、双曲線正接関数を用いることが多いニューラルネットワークの分野で幅広く活用されうる。

[0098] 各装置に内蔵される CPU、ROM および RAM などのハードウェアを、上述した各装置の構成と同等の機能を発揮させるためのコンピュータプログラムも作成可能である。また、該コンピュータプログラムを記憶させた記憶

媒体も提供されることが可能である。また、機能ブロック図で示したそれぞれの機能ブロックをハードウェアで構成することで、一連の処理をハードウェアで実現することもできる。

[0099] 以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0100] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

[0101] なお、以下のような構成も本開示の技術的範囲に属する。

(1)

入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、 2 の n 乗 ($n = -2, -1, 0$) の傾きを有し、前記入力 x の値が ± 2 の k 乗 ($k = -1, 0, 1$) を境界として前記傾きが変わる折れ線で近似する演算部を備え、

前記入力 x 及び出力 y は浮動小数点形式の値であり、

前記演算部は、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算装置。

(2)

前記演算部は、前記入力 x に対するビットの演算並びに並び替え及び定数を用いて前記出力 y を生成する、前記(1)に記載の演算装置。

(3)

前記演算部は、前記 k の値が $-1 \sim 1$ の間の区間における演算を1つの演算式で行う、前記(1)または(2)に記載の演算装置。

(4)

前記演算部は、前記入力 x の指数部と、前記入力 x の最大指数とのいずれかを、前記入力 x の指数部に対する所定のビット演算の結果に基づいて出力する第1のセレクタを備える、前記(1)～(3)のいずれかに記載の演算装置。

(5)

前記演算部は、前記入力 x の最大指数から1減算したものと、前記第1のセレクタの出力とのいずれかを、前記指数部の最上位ビットの値に基づいて出力する第2のセレクタを備える、前記(4)に記載の演算装置。

(6)

前記演算部は、前記入力 x の仮数部と、前記入力 x の指数部の最下位ビットに前記入力 x の仮数部の最下位ビット以外のビット列を連結したデータとのいずれかを、前記入力 x の指数部に対する所定のビット演算の結果に基づいて出力する第3のセレクタを備える、前記(1)～(5)のいずれかに記載の演算装置。

(7)

前記演算部は、0と、前記第3のセレクタの出力とのいずれかを、前記指数部の最上位ビットの値に基づいて出力する第4のセレクタを備える、前記(6)に記載の演算装置。

(8)

前記演算部は、前記入力 x の指数部と、前記入力 x の最大指数と、前記入力 x の最大指数から1減算したものと、前記入力 x の指数部に対する所定のビット演算の結果及び前記入力 x の指数部の最上位ビットの値に基づいて出力する第1のセレクタを備える、前記(1)～(3)のいずれかに記載の演算装置。

(9)

前記演算部は、0と、前記入力 x の仮数部と、前記入力 x の指数部の最下位ビットに前記入力 x の仮数部の最下位ビット以外のビット列を連結したデ

ータとのいずれかを、前記入力 x の指数部に対する所定のビット演算の結果及び前記入力 x の指数部の最上位ビットの値に基づいて出力する第2のセレクトを備える、前記(8)に記載の演算装置。

(10)

プロセッサが、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、2の n 乗($n = -2, -1, 0$)の傾きを有し、2の k 乗($k = -1, 0, 1$)の値を境界とする折れ線で近似することを含み、
前記入力 x 及び出力 y は浮動小数点形式の値であり、

前記プロセッサは、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算方法。

(11)

コンピュータに、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、2の n 乗($n = -2, -1, 0$)の傾きを有し、2の k 乗($k = -1, 0, 1$)の値を境界とする折れ線で近似することを実行させ、

前記入力 x 及び出力 y は浮動小数点形式の値であり、

前記コンピュータに、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行わせる、コンピュータプログラム。

符号の説明

[0102] 100 演算装置

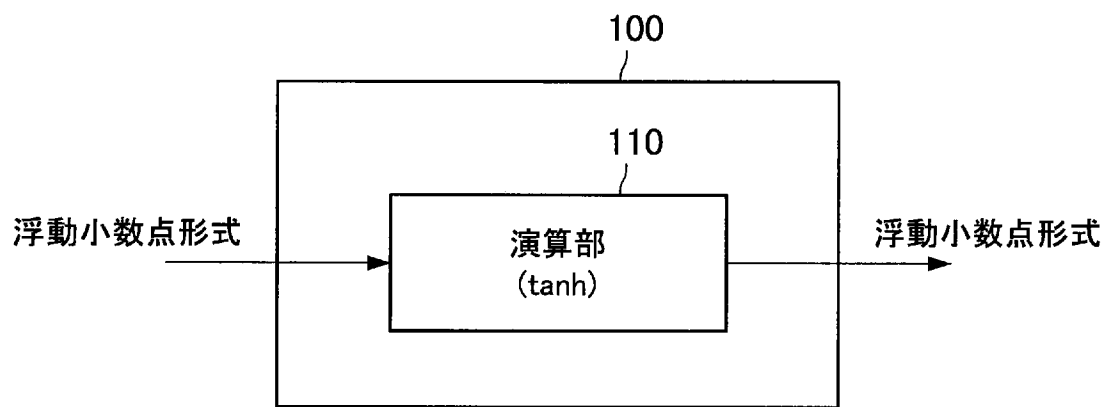
111、112、113、114、121、122 セレクト

請求の範囲

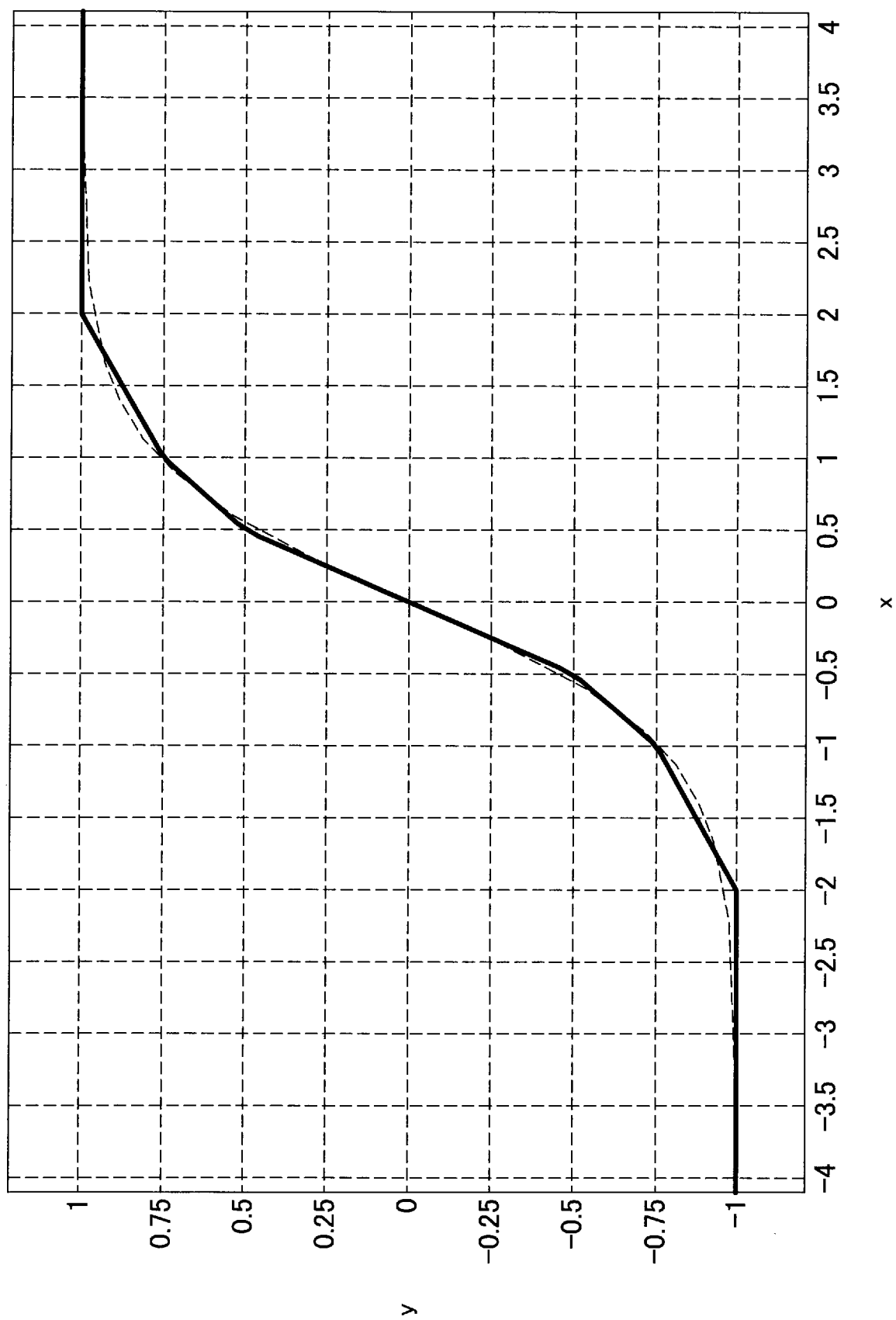
- [請求項1] 入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、 2 の n 乗（ $n = -2, -1, 0$ ）の傾きを有し、前記入力 x の値が ± 2 の k 乗（ $k = -1, 0, 1$ ）を境界として前記傾きが変わる折れ線で近似する演算部を備え、
- 前記入力 x 及び出力 y は浮動小数点形式の値であり、
- 前記演算部は、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算装置。
- [請求項2] 前記演算部は、前記入力 x に対するビットの演算並びに並び替え及び定数を用いて前記出力 y を生成する、請求項1に記載の演算装置。
- [請求項3] 前記演算部は、前記 k の値が $-1 \sim 1$ の間の区間における演算を1つの演算式で行う、請求項1に記載の演算装置。
- [請求項4] 前記演算部は、前記入力 x の指数部と、前記入力 x の最大指数とのいずれかを、前記入力 x の指数部に対する所定のビット演算の結果に基づいて出力する第1のセレクタを備える、請求項1に記載の演算装置。
- [請求項5] 前記演算部は、前記入力 x の最大指数から1減算したものと、前記第1のセレクタの出力とのいずれかを、前記指数部の最上位ビットの値に基づいて出力する第2のセレクタを備える、請求項4に記載の演算装置。
- [請求項6] 前記演算部は、前記入力 x の仮数部と、前記入力 x の指数部の最下位ビットに前記入力 x の仮数部の最下位ビット以外のビット列を連結したデータとのいずれかを、前記入力 x の指数部に対する所定のビット演算の結果に基づいて出力する第3のセレクタを備える、請求項1に記載の演算装置。
- [請求項7] 前記演算部は、0と、前記第3のセレクタの出力とのいずれかを、前記指数部の最上位ビットの値に基づいて出力する第4のセレクタを備える、請求項6に記載の演算装置。

- [請求項8] 前記演算部は、前記入力 x の指数部と、前記入力 x の最大指数と、前記入力 x の最大指数から1減算したもののいずれかを、前記入力 x の指数部に対する所定のビット演算の結果及び前記入力 x の指数部の最上位ビットの値に基づいて出力する第1のセレクタを備える、請求項1に記載の演算装置。
- [請求項9] 前記演算部は、0と、前記入力 x の仮数部と、前記入力 x の指数部の最下位ビットに前記入力 x の仮数部の最下位ビット以外のビット列を連結したデータとのいずれかを、前記入力 x の指数部に対する所定のビット演算の結果及び前記入力 x の指数部の最上位ビットの値に基づいて出力する第2のセレクタを備える、請求項8に記載の演算装置。
- [請求項10] プロセッサが、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、2の n 乗（ $n = -2, -1, 0$ ）の傾きを有し、2の k 乗（ $k = -1, 0, 1$ ）の値を境界とする折れ線で近似することを含み、
前記入力 x 及び出力 y は浮動小数点形式の値であり、
前記プロセッサは、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行う、演算方法。
- [請求項11] コンピュータに、入力 x に対して双曲線正接の演算を行って出力 y を出力する双曲線正接関数を、2の n 乗（ $n = -2, -1, 0$ ）の傾きを有し、2の k 乗（ $k = -1, 0, 1$ ）の値を境界とする折れ線で近似することを実行させ、
前記入力 x 及び出力 y は浮動小数点形式の値であり、
前記コンピュータに、前記折れ線における異なる傾きを有する複数の区間における演算を1つの演算式で行わせる、コンピュータプログラム。

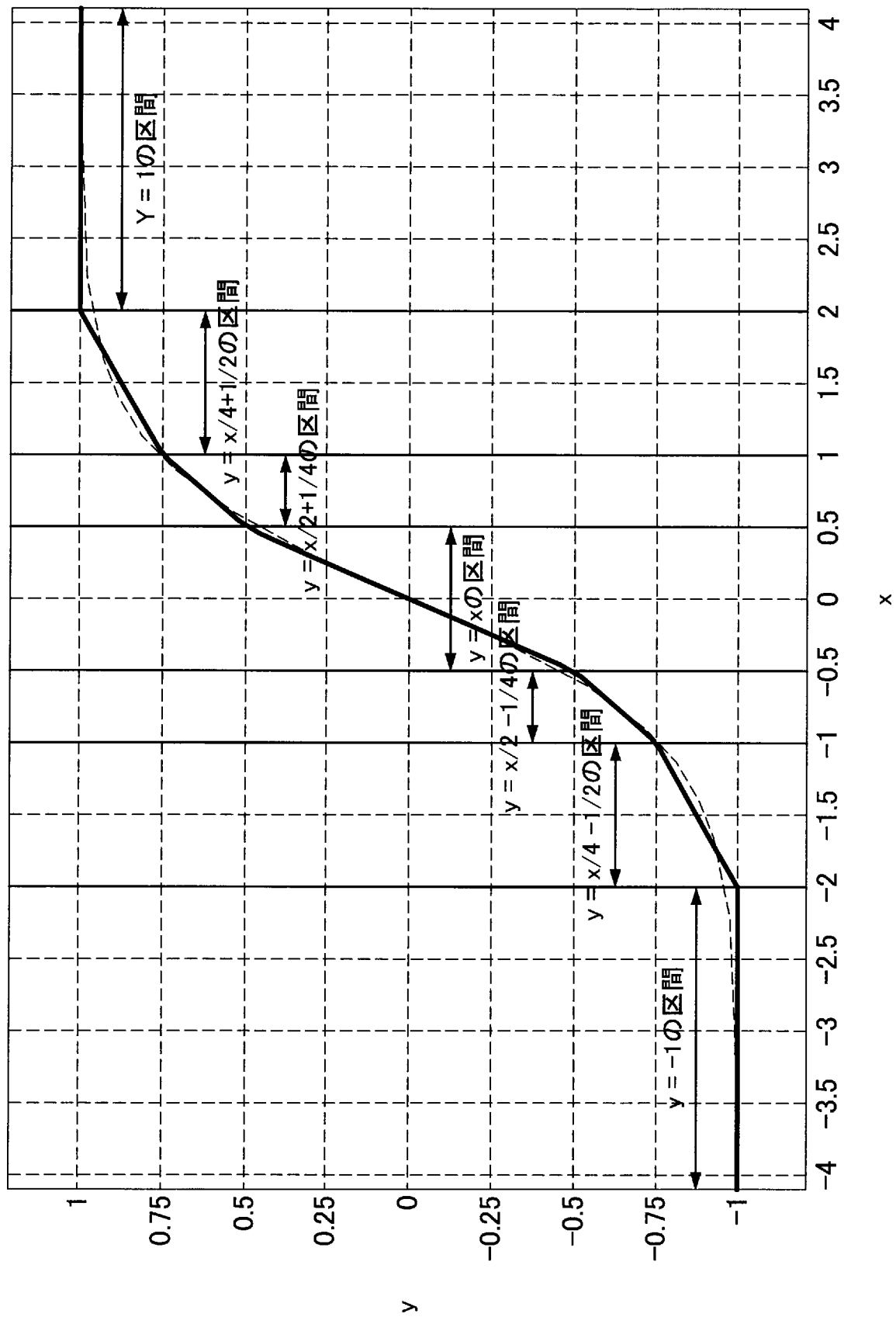
[図1]



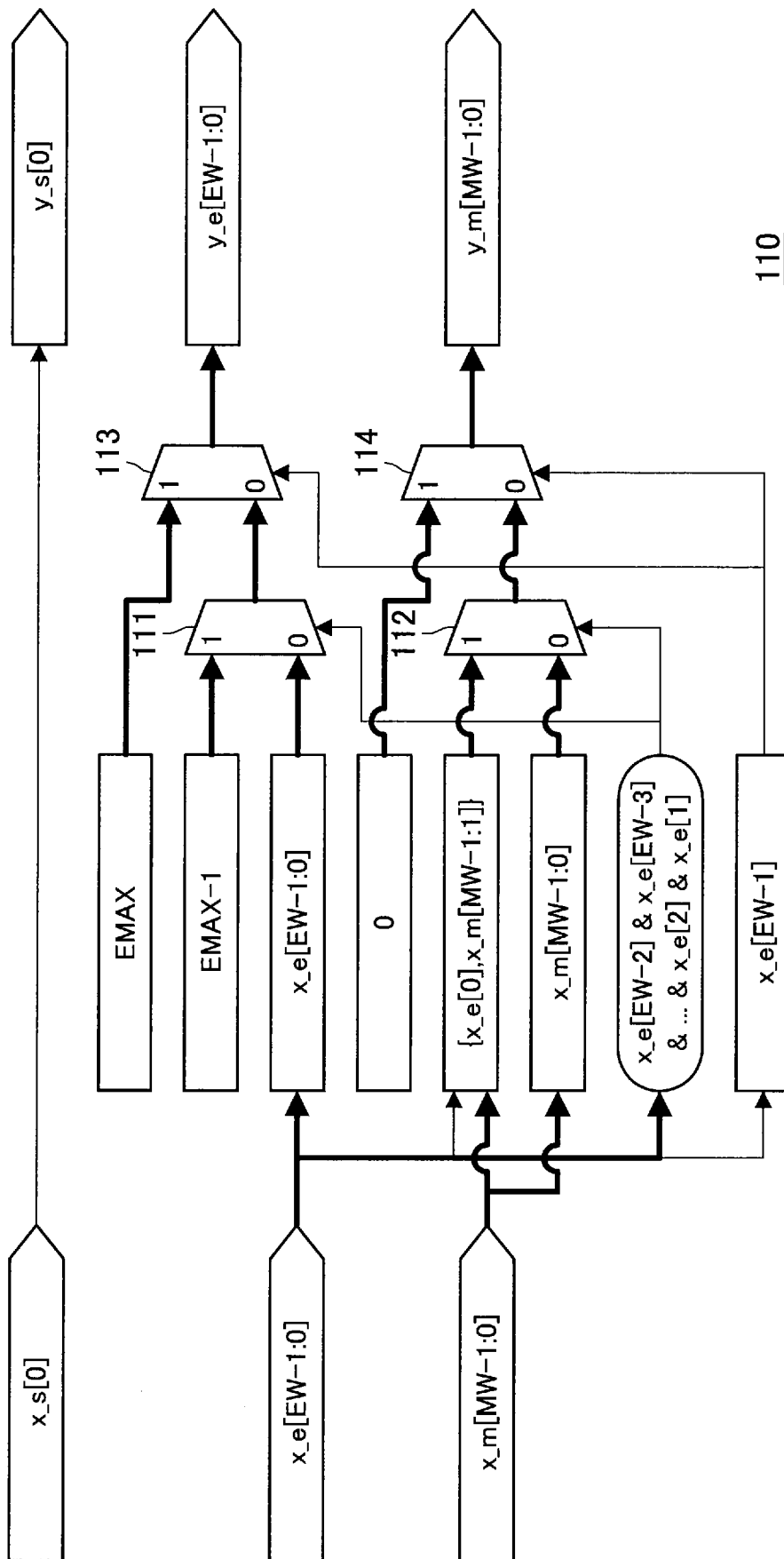
[図2]



[図3]



[図4]



[図5]

	半精度	単精度	倍精度	四倍精度
符号bit幅:SW	1	1	1	1
指数bit幅:EW	5	8	11	15
仮数bit幅:MW	10	23	52	112
最大指数:EMAX	15	127	1023	16383
$0.5 \leq x < 1.0$ の指数部	0x0E	0x7E	0x3FE	0x3FFE
$1.0 \leq x < 2.0$ の指数部	0x0F	0x7F	0x3FF	0x3FFF
2.0の指数部	0x10	0x80	0x400	0x4000

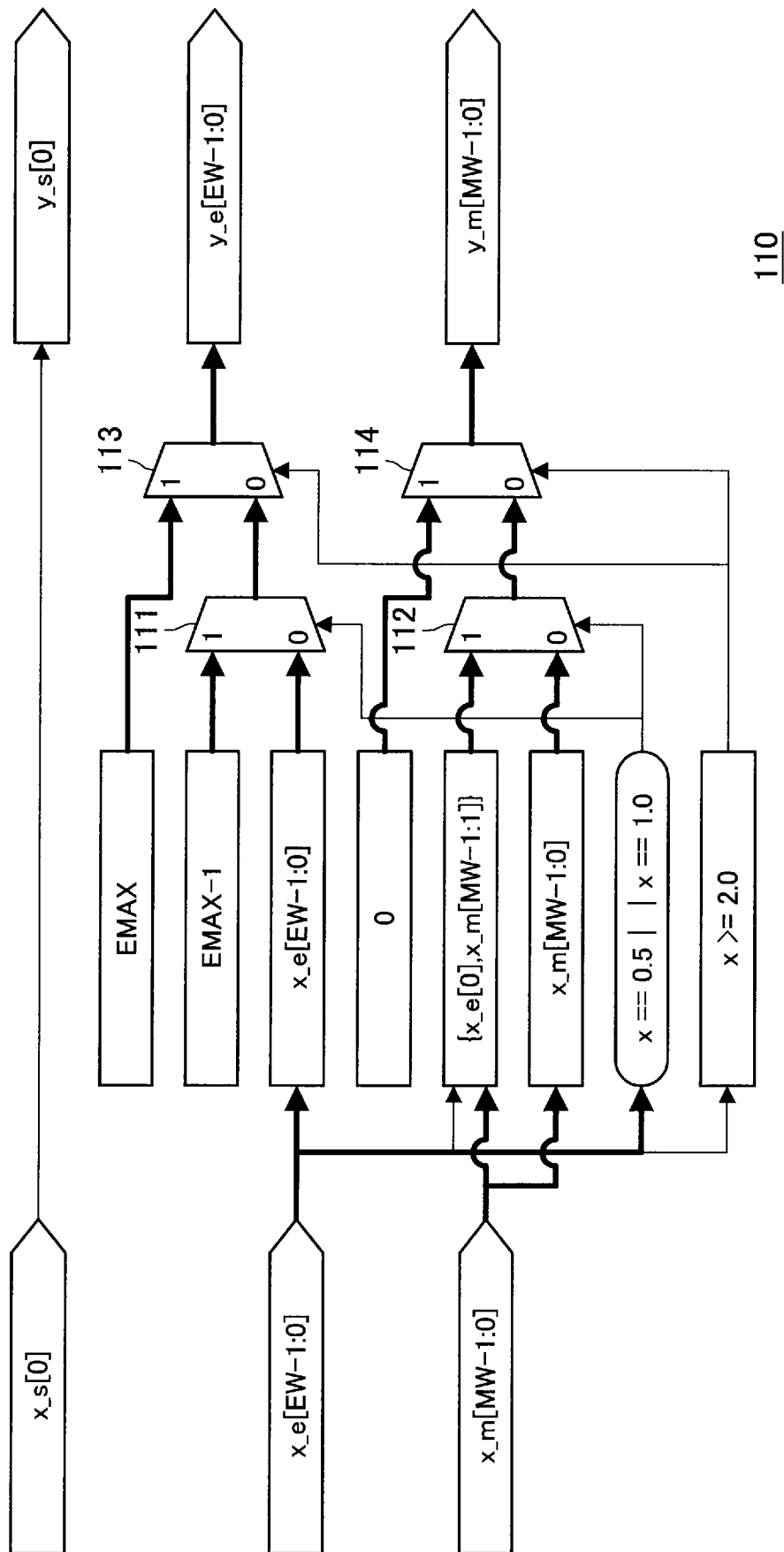
$(1 \ll (\text{EW} - 1)) - 1$

EMAX-1

EMAX

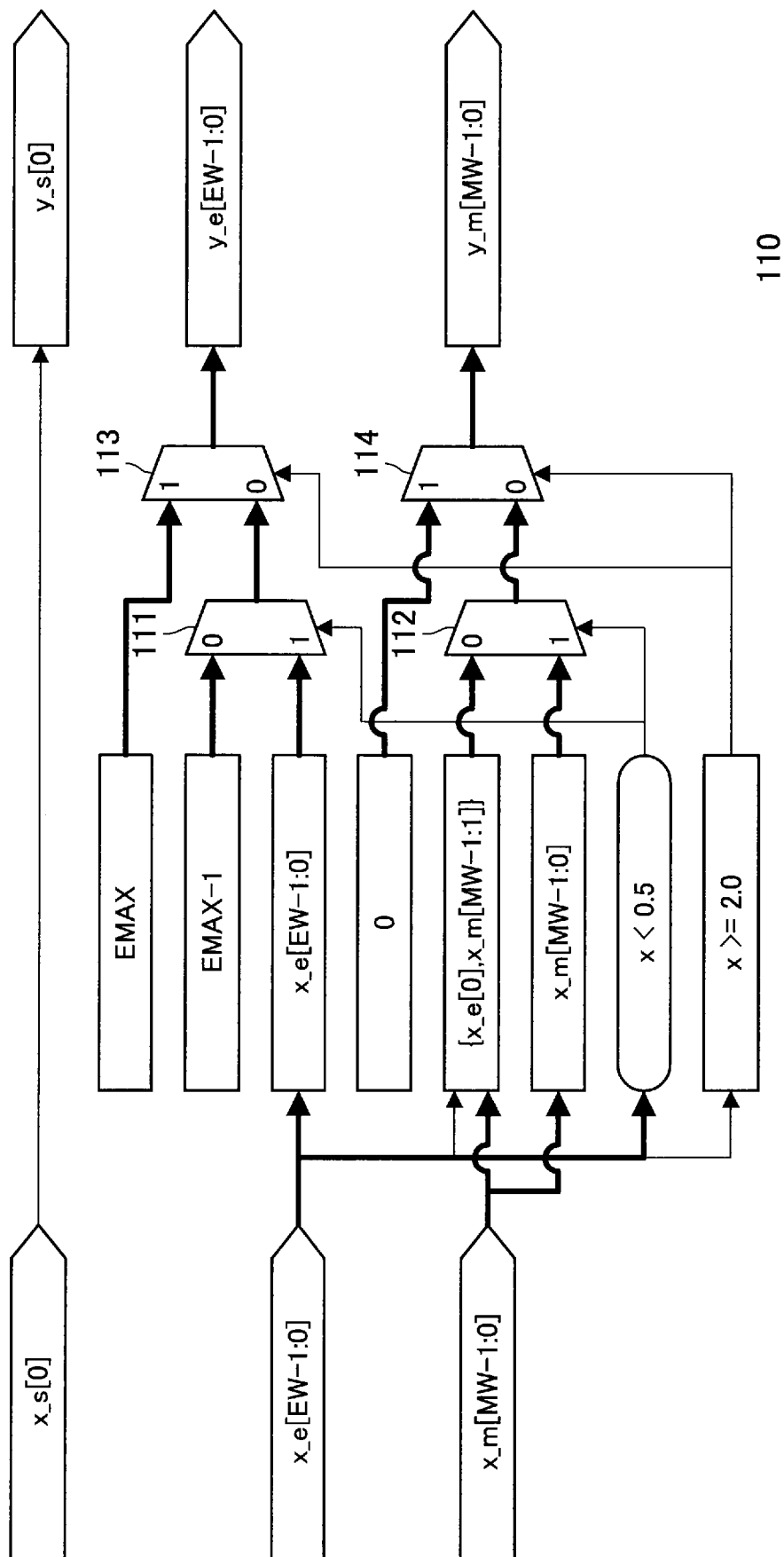
$\text{EMAX} + 1 = (1 \ll (\text{EW} - 1))$

[図8]



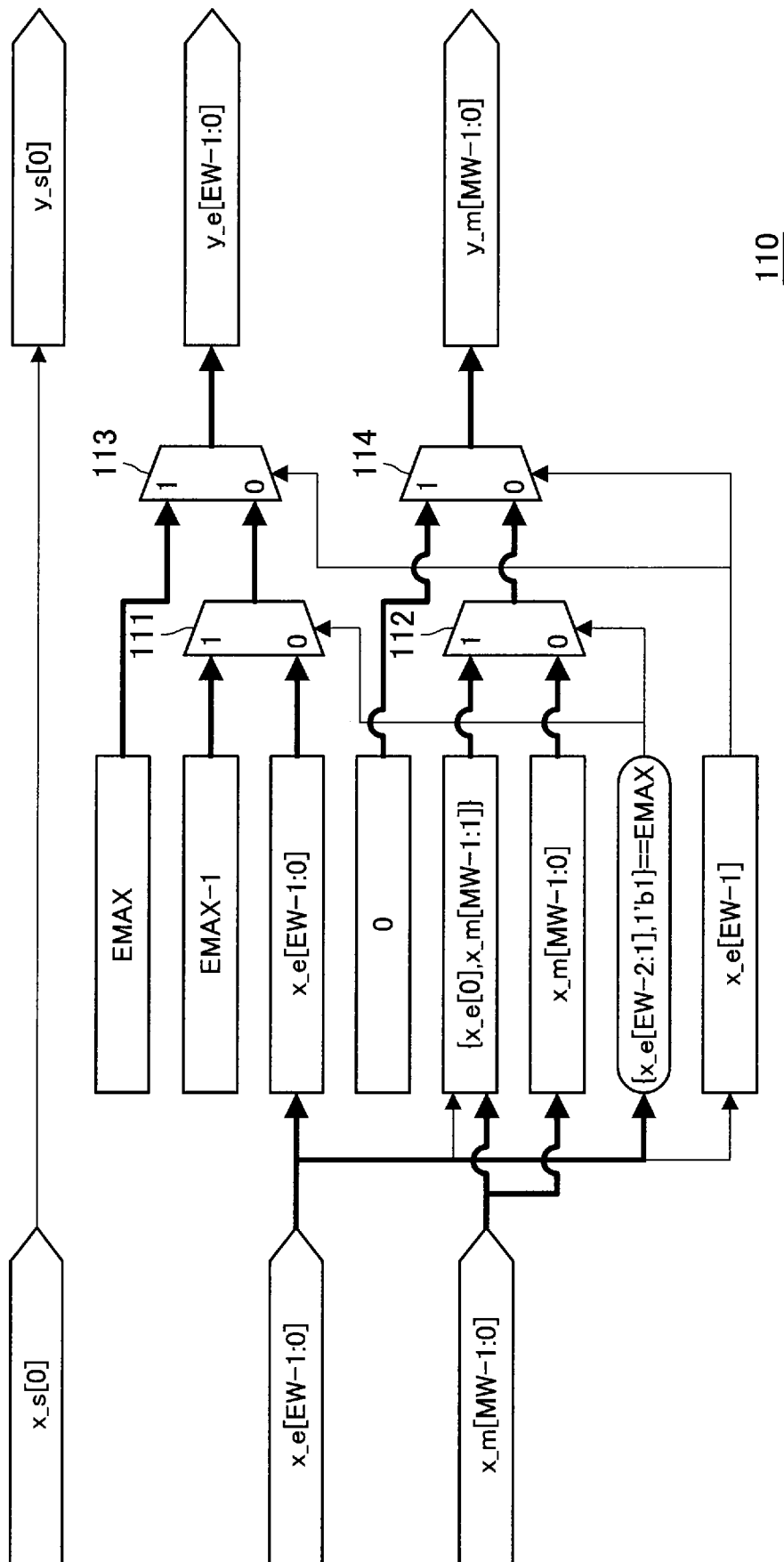
110

[図9]

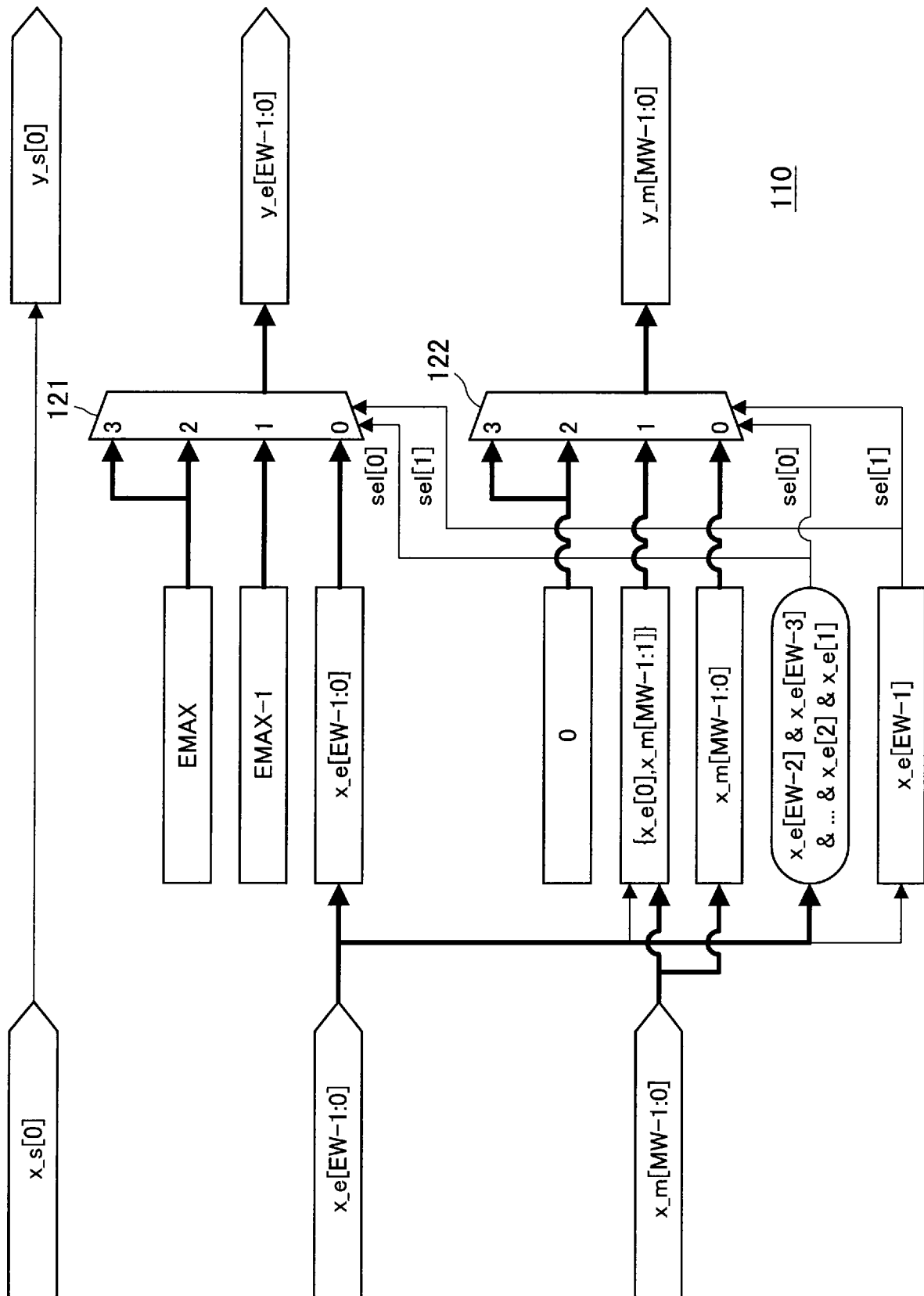


110

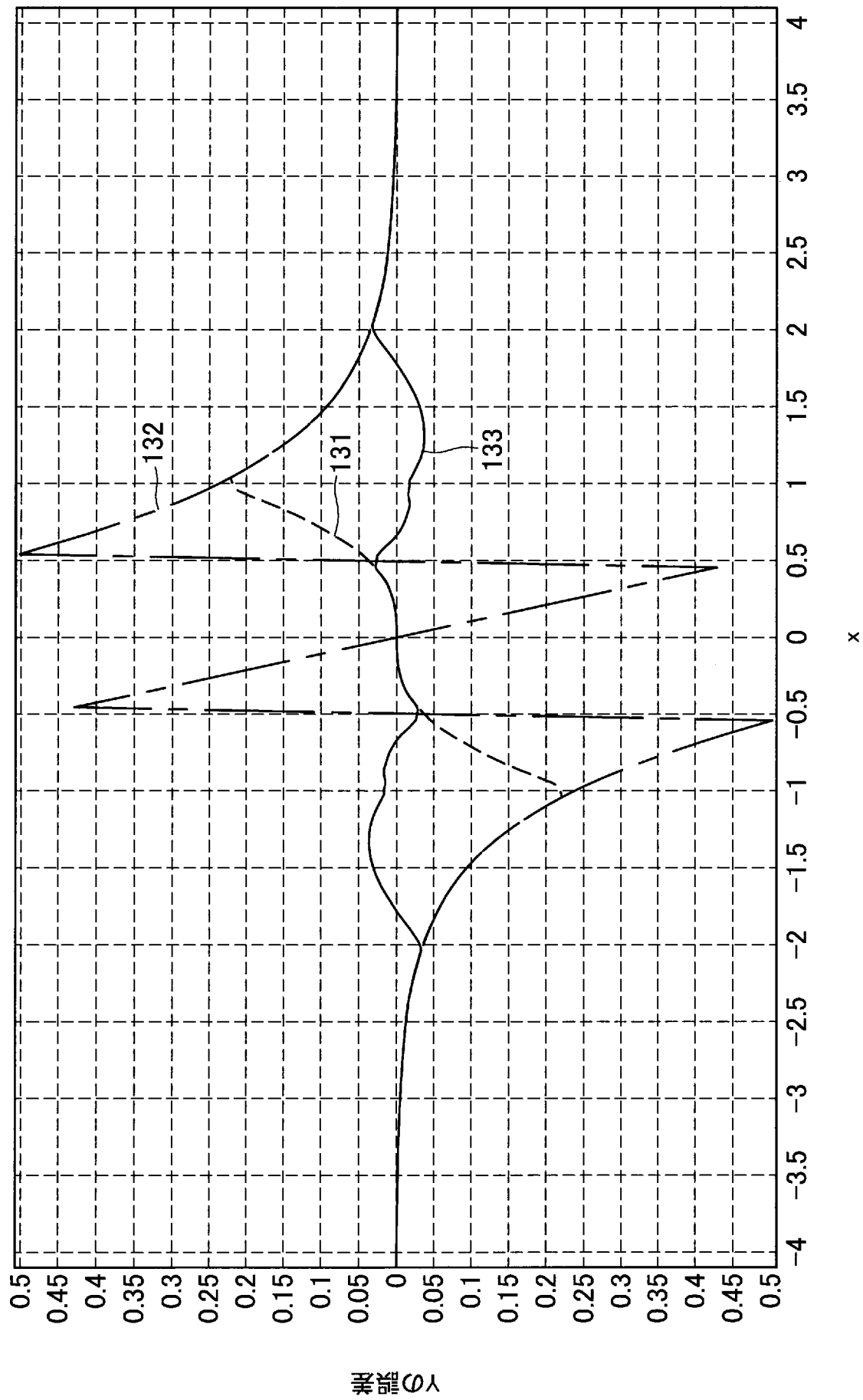
[図10]



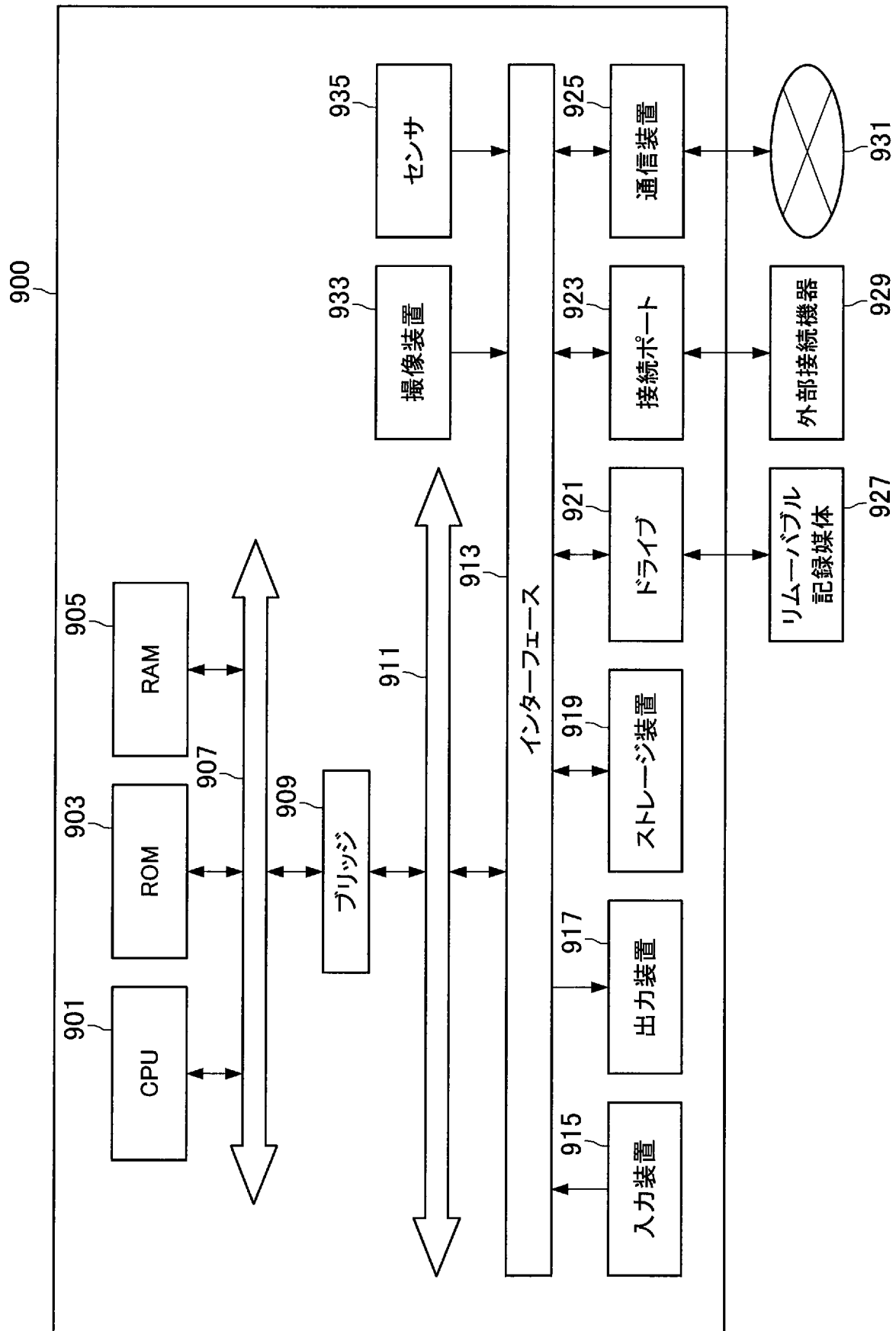
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/038104

A. CLASSIFICATION OF SUBJECT MATTER

G06F7/548(2006.01)i, G06F17/17(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F7/548, G06F17/17

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-242068 A (N.V. Philips' Gloeilampenfabrieken), 21 September 1993 (21.09.1993), & US 5796925 A & EP 546624 A1	1-11
A	JP 6-215021 A (Fujitsu Ltd.), 05 August 1994 (05.08.1994), (Family: none)	1-11
A	JP 2005-509371 A (Qualcomm Inc.), 07 April 2005 (07.04.2005), & US 2003/0087620 A1 & WO 2003/041351 A2 & RU 2004117210 A	1-11

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 November 2017 (02.11.17)

Date of mailing of the international search report
14 November 2017 (14.11.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G06F7/548(2006.01)i, G06F17/17(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G06F7/548, G06F17/17

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 5-242068 A (エヌ・ベー・フィリップス・フルーイランペンファブリケン) 1993.09.21 & US 5796925 A & EP 546624 A1	1-11
A	JP 6-215021 A (富士通株式会社) 1994.08.05 (ファミリーなし)	1-11
A	JP 2005-509371 A (クアラルコム・インコーポレイテッド) 2005.04.07 & US 2003/0087620 A1 & WO 2003/041351 A2 & RU 2004117210 A	1-11

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

02.11.2017

国際調査報告の発送日

14.11.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

宮下 誠

5 U

9296

電話番号 03-3581-1101 内線 3565