

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5444698号
(P5444698)

(45) 発行日 平成26年3月19日 (2014. 3. 19)

(24) 登録日 平成26年1月10日 (2014. 1. 10)

(51) Int. Cl.

F I

G 0 6 F 12/16 (2006. 01)

G 0 6 F 12/16 3 4 O Q

G 0 7 G 1/12 (2006. 01)

G 0 6 F 12/16 3 4 O H

G 0 7 G 1/12 3 3 1 F

請求項の数 4 (全 25 頁)

(21) 出願番号 特願2008-299322 (P2008-299322)
 (22) 出願日 平成20年11月25日 (2008. 11. 25)
 (65) 公開番号 特開2010-128537 (P2010-128537A)
 (43) 公開日 平成22年6月10日 (2010. 6. 10)
 審査請求日 平成23年9月14日 (2011. 9. 14)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町 1 丁目 6 番 2 号
 (74) 代理人 110001254
 特許業務法人光陽国際特許事務所
 (74) 代理人 100090033
 弁理士 荒船 博司
 (74) 代理人 100093045
 弁理士 荒船 良男
 (72) 発明者 二川 隆宏
 東京都八王子市石川町 2 9 5 1 番地 5 カ
 シオ計算機株式会社 八王子技術センター
 内

最終頁に続く

(54) 【発明の名称】 データ処理装置及びプログラム

(57) 【特許請求の範囲】

【請求項 1】

主電源からの給電によりデータを記憶する揮発性記憶手段と、
 前記主電源の遮断時に前記揮発性記憶手段に記憶されているデータを退避するための不揮発性記憶手段と、

入力手段に対する入力処理が行われているか否かを判別し、入力処理が行われていない場合は、予め決められたデータ単位で前記不揮発性記憶手段に記憶されているデータの消去処理を実行し、前記主電源が遮断された際に、前記不揮発性記憶手段の最終領域まで前記データの消去処理が完了しているか否かを判別し、前記データの消去処理が完了していない場合は、補助電源からの給電により前記不揮発性記憶手段に記憶されている未消去の残存データの消去処理を実行し前記揮発性記憶手段に記憶されているデータを前記不揮発性記憶手段に退避させる制御手段と、

を備えるデータ処理装置。

【請求項 2】

前記不揮発性記憶手段を複数備え、
 前記制御手段は、前記揮発性記憶手段に記憶されているデータを前記複数の不揮発性記憶手段に分散して退避させる請求項 1 に記載のデータ処理装置。

【請求項 3】

前記補助電源からの電源の供給と遮断とを切り替える切り替え手段を備え、
 前記制御手段は、前記主電源が遮断された際に前記切り替え手段により前記補助電源に

10

20

給電を行わせ、前記不揮発性記憶手段へのデータ退避の終了後、前記切り替え手段により前記補助電源を遮断させる請求項 1 又は 2 に記載のデータ処理装置。

【請求項 4】

主電源からの給電によりデータを記憶する揮発性記憶手段と、前記主電源の遮断時に前記揮発性記憶手段に記憶されているデータを退避するための不揮発性記憶手段と、を備えるデータ処理装置に用いられるコンピュータを、

入力手段に対する入力処理が行われているか否かを判別し、入力処理が行われていない場合は、予め決められたデータ単位で前記不揮発性記憶手段に記憶されているデータの消去処理を実行し、前記主電源が遮断された際に、前記不揮発性記憶手段の最終領域まで前記データの消去処理が完了しているか否かを判別し、前記データの消去処理が完了していない場合は、補助電源からの給電により前記不揮発性記憶手段に記憶されている未消去の残存データの消去処理を実行し前記揮発性記憶手段に記憶されているデータを前記不揮発性記憶手段に退避させる制御手段、

として機能させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、データ処理装置及びプログラムに関する。

【背景技術】

【0002】

従来、E C R（電子レジスタ）等の売上データ処理装置では、主電源遮断時のシステムの動作状態を示すデータを電池でバックアップされた揮発性メモリに保存しておくことで、停電時や誤操作による主電源の遮断時でもすぐに電源遮断前の動作状態で起動できるようにしている。しかし、近年、売上データ処理装置の高機能化が進み、それに伴いメモリも大容量となっている。そのため、店舗の夏季休業等により主電源の遮断状態が長時間続いた場合に備えて大容量のバックアップ電池が必要となっている。

【0003】

例えば、特許文献 1 には、商用電源の瞬断あるいは停電時において中央処理装置と揮発性メモリのみをバッテリーでバックアップし、消費電力の大きい周辺装置はバックアップしないようにした商品情報ターミナルが記載されている。

【特許文献 1】特開平 5 - 1 1 8 9 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献 1 の技術においては、主電源である商用電源の瞬断あるいは停電時のバッテリーの容量は低減できるが、店舗の夏季休業等により主電源の遮断状態が長時間続く場合には、大容量のバッテリーが必要となる。

【0005】

一方、主電源が遮断された際に、補助電源の給電により揮発性メモリのデータを不揮発性記憶手段に退避させることも考えられるが、この場合、前回の主電源の遮断時に不揮発性記憶手段に退避されたデータが残っているため、まず不揮発性記憶手段に記憶されたデータの消去をしてから揮発性メモリのデータの退避を行わなければならない。そのため、主電源を遮断してから動作が完全に停止するまでに時間がかかり、補助電源の消耗が大きい。

【0006】

本発明の課題は、主電源遮断時のデータのバックアップに使用される補助電源の消耗を低減させることである。

【課題を解決するための手段】

【0007】

上記課題を解決するため、請求項 1 に記載の発明のデータ処理装置は、

主電源からの給電によりデータを記憶する揮発性記憶手段と、
前記主電源の遮断時に前記揮発性記憶手段に記憶されているデータを退避するための不揮発性記憶手段と、

入力手段に対する入力処理が行われているか否かを判別し、入力処理が行われていない場合は、予め決められたデータ単位で前記不揮発性記憶手段に記憶されているデータの消去処理を実行し、前記主電源が遮断された際に、前記不揮発性記憶手段の最終領域まで前記データの消去処理が完了しているか否かを判別し、前記データの消去処理が完了していない場合は、補助電源からの給電により前記不揮発性記憶手段に記憶されている未消去の残存データの消去処理を実行し前記揮発性記憶手段に記憶されているデータを前記不揮発性記憶手段に退避させる制御手段と、

を備える。

【0008】

請求項2に記載の発明は、請求項1に記載の発明において、
前記不揮発性記憶手段を複数備え、
前記制御手段は、前記揮発性記憶手段に記憶されているデータを前記複数の不揮発性記憶手段に分散して退避させる。

【0009】

請求項3に記載の発明は、請求項1又は2に記載の発明において、
前記補助電源からの電源の供給と遮断とを切り替える切り替え手段を備え、
前記制御手段は、前記主電源が遮断された際に前記切り替え手段により前記補助電源に給電を行わせ、前記不揮発性記憶手段へのデータ退避の終了後、前記切り替え手段により前記補助電源を遮断させる。

【0010】

請求項4に記載の発明のプログラムは、
主電源からの給電によりデータを記憶する揮発性記憶手段と、前記主電源の遮断時に前記揮発性記憶手段に記憶されているデータを退避するための不揮発性記憶手段と、を備えるデータ処理装置に用いられるコンピュータを、

入力手段に対する入力処理が行われているか否かを判別し、入力処理が行われていない場合は、予め決められたデータ単位で前記不揮発性記憶手段に記憶されているデータの消去処理を実行し、前記主電源が遮断された際に、前記不揮発性記憶手段の最終領域まで前記データの消去処理が完了しているか否かを判別し、前記データの消去処理が完了していない場合は、補助電源からの給電により前記不揮発性記憶手段に記憶されている未消去の残存データの消去処理を実行し前記揮発性記憶手段に記憶されているデータを前記不揮発性記憶手段に退避させる制御手段、

として機能させる。

【発明の効果】

【0011】

本発明によれば、主電源遮断時のデータのバックアップに使用される補助電源の消費を低減させることが可能となる。

【発明を実施するための最良の形態】

【0012】

(実施形態1)

まず、本発明の実施形態1について説明する。

図1に、実施形態1におけるECR1の機能構成例を示す。

ECR1は、店舗に設けられ、オペレータの操作に基づいて商品登録処理（取引された日時、商品名、商品の売上個数、売上金額等の売上データ、担当者等の登録処理）、点検処理、精算処理、店舗内の売上集計等を行う売上データ処理装置である。ECR1としては、例えば、電子レジスタ等が適用可能である。

【0013】

図1に示すように、ECR1は、CPU10と、RTC11と、プログラム格納メモリ

10

20

30

40

50

１２と、メインメモリ１３と、ハイバネーション用メモリ１４と、メイン表示装置１５１と、サブ表示装置１５２と、ＬＥＤ１６と、印字装置１７と、入力装置１８と、ストレージＩ／Ｆ１９と、通信部２０と、を備えて構成され、各部はバス２１を介して接続されて構成されている。

【００１４】

ＣＰＵ（Central Processing Unit）１０は、ＥＣＲ１の各部を集中制御する制御手段である。ＣＰＵ１０は、プログラム格納メモリ１２に記憶されている各種プログラムをメインメモリ１３に展開し、メインメモリ１３に展開されたプログラムとの協働により、ＥＣＲ１全体の制御及び各種処理を実行する。

【００１５】

例えば、ＣＰＵ１０は、ＡＣ電源状態監視回路３４（図３参照）からＡＣ電源供給を通知する信号が入力されると、プログラム格納メモリ１２に記憶されている起動処理プログラム及び終了処理プログラムをメインメモリ１３の起動処理・終了処理用ワークエリア１３１（図２参照）に読み出して、読み出した起動処理プログラムとの協働により後述する起動処理を実行する。

【００１６】

起動処理によりＥＣＲ１が起動されると、ＣＰＵ１０は、メインメモリ１３に記憶されているＥＣＲ制御プログラムとの協働により後述するＥＣＲ制御処理を実行し、ＥＣＲ１の各部を制御する。具体的には、入力装置１８からの入力があると、ＣＰＵ１０は、入力に応じた処理プログラムを起動させ、商品登録処理、点検処理、精算処理、店舗内の売上集計処理等を行う。入力装置１８からの入力がない、即ち他に実行すべき処理のない空き時間には、後述する書込みエリア事前消去処理を実行する。なお、「他に実行すべき処理」には、実行すべき処理があるか否かを判断して実行する「ＥＣＲ制御処理」は含まない。

【００１７】

また、ＣＰＵ１０は、動作中にＡＣ電源状態監視回路３４からＡＣ電源遮断を通知する信号が入力されると、メインメモリ１３に記憶されている終了処理プログラムとの協働により、サスペンド処理（第１の退避処理）、ハイバネーション処理（第２の退避処理）を含む終了処理を実行する。

【００１８】

ここで、本実施形態において、サスペンド処理とは、ＡＣ電源３１の遮断時にＣＰＵ１０のシステム動作状態を示すデータ（プログラムカウンタ（ＰＣ）、スタックポインタ（ＳＰ）、レジスタ、システムデータ等）を揮発性のメインメモリ１３に退避する処理をいう。ハイバネーション処理とは、メインメモリ１３に記憶されているシステム動作状態を示すデータ等を不揮発性のハイバネーション用メモリ１４に退避する処理をいう。

【００１９】

ハイバネーション処理中にＡＣ電源状態監視回路３４からＡＣ電源供給を通知する信号が入力されると、ＣＰＵ１０は、ハイバネーション処理を中断させて起動処理を実行し、メインメモリ１３に退避されているシステム動作状態を示すデータに基づいてＡＣ電源遮断前の状態にシステムを復帰させる。

【００２０】

ＲＴＣ（Real Time Clock）１１は、計時回路を内蔵し、現在時刻及び現在日付を計時してＣＰＵ１０に出力する。ＲＴＣ１１は、ＲＴＣ用バックアップ電源１１１が備えられており（図３参照）、ＡＣ電源３１及びバックアップ用電源３２の何れからも電源が供給されない状態でも動作可能となっている。

【００２１】

プログラム格納メモリ１２は、不揮発性のＲＯＭ（Read Only Memory）等により構成され、図２に示すように、ＥＣＲ１で実行可能な各種プログラムやＥＣＲ１の固有データ（例えば、ＥＣＲ１のＭＡＣアドレス、タッチパネルキャリブレーションデータ等）を記憶する。

10

20

30

40

50

【 0 0 2 2 】

メインメモリ 1 3 は、C P U 1 0 によって実行される各種プログラム及びこれらプログラムに係る各種データ等を記憶する揮発性記憶手段である。

メインメモリ 1 3 は、図 2 に示すように、起動処理・終了処理用ワークエリア 1 3 1、サスペンド用エリア 1 3 2、コピー領域 1 3 3、システムデータ領域 1 3 4、設定データ領域 1 3 5、ユーザデータ領域 1 3 6 を有している。

【 0 0 2 3 】

起動処理・終了処理用ワークエリア 1 3 1 は、A C 電源投入時に C P U 1 0 によりプログラム格納メモリ 1 2 から読み出された起動処理プログラム、終了処理プログラム（サブルーチンの処理を含む）を記憶するとともに、これらのプログラムが動作するためのワークエリアである。起動処理・終了処理用ワークエリア 1 3 1 は、消去ブロック番号領域 1 3 1 a を有している。消去ブロック番号領域 1 3 1 a は、ハイバネーション用メモリ 1 4 において最終に消去されたブロックのブロック番号（1 ~ n）を記憶するための領域である。ブロックとは、ハイバネーション用メモリ 1 4 において一度にデータ書込み及び消去可能なデータ単位を示す。なお、「0」は、ハイバネーション用メモリ 1 4 が未消去状態であることを示す。サスペンド用エリア 1 3 2 は、サスペンド処理において、C P U 1 0 のシステム動作状態を示すデータ（プログラムカウンタ（P C）、スタックポインタ（S P）、レジスタ、システムデータ等）を退避するための領域である。

コピー領域 1 3 3 は、プログラム格納メモリ 1 2 に記憶されているプログラムのコピーを書込むための領域である。

システムデータ領域 1 3 4 は、スタック、変数やオペレーティングシステム（O S）のシステムデータを記憶する領域である。

設定データ領域 1 3 5 は、入力装置 1 8 を介して設定された周辺機器（メイン表示装置 1 5 1、サブ表示装置 1 5 2、印字装置 1 7、入力装置 1 8 等）に関する各種設定データを記憶する領域である。

ユーザデータ領域 1 3 6 は、入力装置 1 8 を介して入力された売上データ、メイン表示装置 1 5 1 で表示中の表示データ、印字装置 1 7 に印字させる印字データ等のユーザデータを記憶する領域である。

【 0 0 2 4 】

ハイバネーション用メモリ 1 4 は、フラッシュメモリ等の不揮発性メモリにより構成され、A C 電源 3 1 の遮断時にメインメモリ 1 3 に記憶されているデータを退避するための不揮発性記憶手段である。ハイバネーション用メモリ 1 4 は、n 個のブロックのデータ書込みが可能である。

また、本実施の形態において、ハイバネーション用メモリ 1 4 は、C P U 1 0 から書込み指示されたデータの上位 B i t を格納するためのハイバネーション用メモリ 1 4 a、C P U 1 0 から書込み指示されたデータの下位 B i t を格納するためのハイバネーション用メモリ 1 4 b を備えて構成されている。ハイバネーション処理におけるデータの書込み速度及び消去速度を向上させるためである。

【 0 0 2 5 】

ハイバネーション用メモリ 1 4 は、図 2 に示すように、ヘッダ領域 1 4 1、バックアップ領域 1 4 2、チェックサム格納領域 1 4 3 を有している。ヘッダ領域 1 4 1 は、ハイバネーション処理が完了したことを示すハイバネーション完了フラグを設定するためのハイバネーション完了フラグ領域 1 4 1 a を有する領域である。バックアップ領域 1 4 2 は、ハイバネーション処理において、メインメモリ 1 3 の起動処理・終了処理用ワークエリア 1 3 1 以外の領域のデータを退避するための領域である。チェックサム格納領域 1 4 3 は、ハイバネーション処理において算出されたチェックサムを書込むための領域である。

【 0 0 2 6 】

メイン表示装置 1 5 1、サブ表示装置 1 5 2 は、L C D（Liquid Crystal Display）や有機 E L（Electro-Luminescence）ディスプレイ等により構成され、C P U 1 0 から入力される表示信号の指示に従って、各種画面を表示する。メイン表示装置 1 5 1 は、オペレー

10

20

30

40

50

タ側に向けて設けられた表示装置であり、サブ表示装置 152 は、顧客側に向けて設けられた表示装置である。

【0027】

LED (Light Emitting Diode) 16 は、CPU 10 から入力される指示信号に応じて駆動され、点灯、点滅する。

【0028】

印字装置 17 は、例えば、サーマルプリンタ(感熱式プリンタ)であり、レシート用、ジャーナル用のロール紙(感熱紙)を有し、CPU 10 から入力される指示信号に従って、各ロール紙に対して金額等のデータをプリントアウトする。

【0029】

入力装置 18 は、電源キー、カーソルキー、文字、数字入力キーや、INIT キー、F C キー等の各種機能キー等を備えたレジ用のキーボードを含む構成とし、オペレータによる各キーの操作信号を CPU 10 に出力する。また、入力装置 18 は、メイン表示装置 151 の画面上に設けられたタッチパネルを含む。タッチパネルは、メイン表示装置 151 の上面を覆うように設置されており、オペレータの指などを用いた操作によって押圧入力された所望の入力位置を検出し、その検出信号を CPU 10 に出力する。また、入力装置 18 は、商品に設けられたバーコードを読み取るバーコードリーダーやバーコードスキャナ等を備える。

【0030】

ストレージ I / F 19 は、CF (Compact Flash) カード、SD カード (Secure Digital Card) 等の外部ストレージ 19a を接続可能であり、外部ストレージ 19a とのデータの入出力を行う。

【0031】

通信部 20 は、LAN (Local Area Network) アダプタやルータ等により構成され、LAN やインターネット等の通信ネットワークを介してサーバ 100 等の外部機器とデータ送受信を行う。

【0032】

図 3 に、ECR 1 における電源系の要部構成例を示す。

図 3 に示す電源生成回路 33 は、AC 電源 (主電源) 31、及び、スイッチ 35 を介して補助電源としてのバックアップ用電源 (充電電池) 32 に接続されている。電源生成回路 33 は、AC 電源 31 から入力された AC (交流) 電源電力を DC (直流) 電源電力に変換し、図 1 に示す各部にそれぞれ供給する。また、電源生成回路 33 は、スイッチ 35 を介してバックアップ用電源 32 から入力された電源電力を CPU 10、RTC 11、プログラム格納メモリ 12、メインメモリ 13 及びハイバネーション用メモリ 14a、14b、LED 16 に供給する。

AC 電源状態監視回路 34 は、AC 電源 31 の電源状態を監視する電源監視手段であり、AC 電源 31 から電源が供給されている間は、AC 電源供給を通知する信号 (HIGH 信号) を CPU 10 に出力し、AC 電源 31 からの電源が遮断されている間は、AC 電源遮断を通知する信号 (LOW 信号) を CPU 10 に出力する。

スイッチ 35 は、CPU 10 からのバックアップ用電源 ON / OFF スイッチ切替制御信号に基づいて、バックアップ電源 32 の ON / OFF (電源の供給 / 遮断) を切り替える切り替え手段である。

【0033】

このように、AC 電源 31 からの電源が供給状態である場合、電源生成回路 33 により ECR 1 の各部に AC 電源 31 からの電源が供給される。AC 電源 31 が遮断されると、CPU 10 からの制御に基づいて、CPU 10、RTC 11、プログラム格納メモリ 12、メインメモリ 13 及びハイバネーション用メモリ 14a、14b、LED 16 のみにバックアップ用電源 32 からの電源が供給される。このように構成することで、バックアップ用電源 32 の消耗を必要最低限に抑えることができる。なお、AC 電源 31 遮断後一定時間 T 内は回路的に電源が保持されている。この一定時間内に CPU 10 はバックアップ

10

20

30

40

50

用電源 3 2 を ON に切り替え、CPU 動作電源、メモリ動作電源を維持する。

【0034】

次に、実施形態 1 における ECR 1 の主要な動作についてフローチャートを参照して詳細に説明する。なお、実施形態 1 においては、シングルタスクで各種処理が実行される場合の一例について説明する。

【0035】

まず、ECR 1 の起動後に CPU 1 0 により実行される ECR 制御処理について説明する。図 4 に、ECR 制御処理のフローチャートを示す。ECR 制御処理は、CPU 1 0 と ECR 制御プログラムとの協働によるソフトウェア処理により実現される。

【0036】

まず、起動処理・終了処理用ワークエリア 1 3 1 の消去ブロック番号領域 1 3 1 a に 0 が設定される（ステップ S 1 ）。

【0037】

次いで、入力装置 1 8 から入力がされたか否かが判断され（ステップ S 2 ）、入力装置 1 8 から入力がされてないと判断されると（ステップ S 2 ； NO ）、書込みエリア事前消去処理が実行される（ステップ S 3 ）。

【0038】

図 5 に、ステップ S 3 において CPU 1 0 により実行される書込みエリア事前消去処理を示す。書込みエリア事前消去処理は、CPU 1 0 と書込みエリア事前消去処理プログラムとの協働により実行される。

【0039】

ここで、書込みエリア事前消去処理は、ハイバネーション用メモリ 1 4 a、1 4 b に記憶されているデータを消去する処理である。ハイバネーション用メモリ 1 4 a、1 4 b には、上述したように、AC 電源 3 1 の遮断時にメインメモリ 1 3 に記憶されているデータが退避される（書込まれる）。このデータ退避は、後述する終了処理において、バックアップ用電源 3 2 の給電により行われる。しかし、ハイバネーション用メモリ 1 4 a、1 4 b にデータを書込む前に、まず前回の AC 遮断時に書込まれたデータをハイバネーション用メモリ 1 4 a、1 4 b から消去する必要がある。この処理を全て終了処理において行くと、AC 電源 3 1 が遮断されてから動作が完全に停止するまでに時間がかかり、バックアップ用電源 3 2 が消耗する。そこで、CPU 1 0 において他に実行すべき処理のない、即ち、商品登録処理や他の処理が要求又は実行されていない「処理の空き時間」に書込みエリア事前消去処理を実行することで、AC 電源 3 1 の遮断時におけるハイバネーション用メモリ 1 4 a、1 4 b からのデータ消去にかかる時間を短縮し、バックアップ用電源 3 2 の消耗を低減する。即ち、本実施形態において、「処理の空き時間」とは、CPU 1 0 が商品登録処理や他の処理を要求又は実行していない時間をいう。

【0040】

書込みエリア事前消去処理においては、まず、メインメモリ 1 3 の消去ブロック番号領域 1 3 1 a に記憶されている番号が取得される（ステップ S 1 0 1 ）。次いで、取得された番号がハイバネーション用メモリ 1 4 a、1 4 b の最終ブロック番号 n であるか否かが判断される（ステップ S 1 0 2 ）。

【0041】

取得された番号が最終ブロック番号 n ではないと判断されると（ステップ S 1 0 2 ； NO ）、取得された番号の次の番号のブロックのデータ消去がハイバネーション用メモリ 1 4 a、1 4 b に指示される（ステップ S 1 0 3 ）。そして、処理は、ハイバネーション用メモリ 1 4 a、1 4 b からのブロック消去完了の通知待ち状態となる。ハイバネーション用メモリ 1 4 a、1 4 b においては、1 ブロック分のデータ消去が終了すると、CPU 1 0 にブロック消去完了が通知される。

【0042】

1 ブロック分のデータ消去が完了した旨がハイバネーション用メモリ 1 4 a、1 4 b から通知されると（ステップ S 1 0 4 ； YES ）、データ消去されたブロックのブロック番

10

20

30

40

50

号が消去ブロック番号領域 131a に書込まれ (ステップ S105)、処理は図 4 のステップ S2 に戻る。

【0043】

一方、ステップ S102 において、取得された番号が最終ブロック番号 n であると判断されると (ステップ S102; YES)、書込みエリア事前消去処理は終了し、図 4 のステップ S2 に戻る。

【0044】

図 4 のステップ S2 において、入力装置 18 から入力がされたと判断されると (ステップ S2; YES)、当該入力が商品登録の指示であるか否か判断される (ステップ S4)。当該入力が商品登録の指示であると判断されると (ステップ S4; YES)、商品登録処理が実行される (ステップ S5)。商品登録処理は、商品が取引された日時、商品名、商品の売上個数、売上金額等の売上データ、担当者等をユーザデータ領域 136 に登録する処理である。そして、商品名、売上 (購入) 個数、売上 (購入) 金額、お預かり金額、返金額等が印字装置 17 によりレシートに印字され (ステップ S6)、処理はステップ S8 に移行する。

10

【0045】

入力装置 18 からの入力が商品登録の指示ではないと判断されると (ステップ S4; NO)、入力に応じた他の処理が実行され (ステップ S7)、処理はステップ S8 に移行する。

【0046】

20

ステップ S8 においては、AC 電源監視回路 34 から入力される通知信号に基づいて AC 電源 31 の電源状態が判断される。AC 電源 31 が供給状態であると判断されると (ステップ S8; NO)、処理はステップ S2 に戻る。AC 電源 31 が遮断状態であると判断されると (ステップ S8; YES)、終了処理が実行され (ステップ S9)、ECR 制御処理は終了する。

【0047】

図 6 に、図 4 のステップ S9 において CPU10 により実行される終了処理のフローチャートを示す。当該処理は、CPU10 と終了処理プログラムとの協働により実行される。

【0048】

30

まず、サスペンド処理 (第 1 の退避処理) が実行され、CPU10 に記憶されているスタックポインタ、プログラムカウンタ、レジスタ、システムデータ等がメインメモリ 13 のサスペンド用エリア 132 に退避される (ステップ S201)。

【0049】

次いで、バックアップ用電源 ON/OFF スイッチ切替制御信号によりスイッチ 35 が ON に切り替えられることにより、バックアップ用電源 32 が ON に切り替えられる (ステップ S202)。

【0050】

次いで、ハイバネーション処理 (第 2 の退避処理) が実行され、メインメモリ 13 における起動処理・終了処理用ワークエリア 131 以外の領域のデータがハイバネーション用メモリ 14 に退避 (バックアップ) される (ステップ S203)。なお、ハイバネーション処理実行中に AC 電源監視回路 34 により AC 電源供給を通知する信号が入力されると、CPU10 により本処理は中断され、図 11a ~ 図 11b に示す起動処理が実行される。

40

【0051】

図 7 に、図 6 のステップ S203 において CPU10 により実行されるハイバネーション処理のフローチャートを示す。当該処理は、CPU10 とハイバネーション処理プログラムとの協働によるソフトウェア処理により実現される。

【0052】

ハイバネーション処理においては、まず、LED16 の点滅が開始される (ステップ S

50

301)。次いで、書込みエリア消去処理が実行される(ステップS302)。

図8に、書込みエリア消去処理のフローチャートを示す。

図8に示すように、書込みエリア消去処理においては、まず、消去ブロック番号領域131aに記憶されている番号が取得される(ステップS1000)。次いで、取得された番号がハイバネーション用メモリ14a、14bの最終ブロック番号nであるか否かが判断される(ステップS1001)。取得された番号が最終ブロック番号nであると判断されると(ステップS1001; YES)、書込みエリア消去処理は終了し、処理は図7のステップS303に移行する。

【0053】

取得された番号が最終ブロック番号nではないと判断されると(ステップS1001; NO)、次の番号のブロックのデータ消去がハイバネーション用メモリ14a、14bに指示される(ステップS1002)。

【0054】

次いで、AC電源状態監視回路34から入力される信号が監視され、AC電源31の電源状態が判断される(ステップS1003)。AC電源31が遮断状態であると判断されると(ステップS1003; AC電源遮断状態)、ハイバネーション用メモリ14a、14bにおいて、1ブロックの消去が完了したか否かが判断される。ここで、ハイバネーション用メモリ14a、14bにおいては、1ブロック分のデータ消去が終了すると、CPU10にブロック消去完了が通知される。1ブロックの消去が完了していないと判断されると(ステップS1004; NO)、処理はステップS1003に戻る。

【0055】

1ブロックの消去が完了したと判断されると(ステップS1004; YES)、ハイバネーション用メモリ14a、14bの全領域の消去が完了したか否かが判断され、完了していないと判断されると(ステップS1005; NO)、処理はステップS1002に戻り、次の番号の1ブロックについての消去が実行される。ハイバネーション用メモリ14a、14bの全領域の消去が完了したと判断されると(ステップS1005; YES)、書込みエリア消去処理は終了し、処理は図7のステップS303に移行する。

【0056】

一方、ステップS1003において、AC電源31が供給状態であると判断されると(ステップS1003; AC電源供給状態)、スイッチ35によりバックアップ用電源32がOFFに切り替えられ(ステップS1006)、本処理は中断され、図11a~図11bに示す起動処理(ハイバネーション中断リスタート)に移行する。

【0057】

図7のステップS303においては、書込み処理が実行される。

図9に、書込み処理のフローチャートを示す。

図9に示すように、書込み処理においては、まず、退避対象のデータ、即ち、メインメモリ13の起動処理・終了処理用ワークエリア131以外の領域に記憶されているデータがハイバネーション用メモリ14a、14bに1ブロック分ずつ転送され、1ブロック分のデータ書込みが指示される(ステップS2001)。ハイバネーション用メモリ14aには、データの上位Bit(例えば、8Bitデータであれば上位4Bit)が1ブロック分転送され、ハイバネーション用メモリ14bには、データの下位Bit(例えば、8Bitデータであれば下位4Bit)が1ブロック分転送される。

【0058】

次いで、AC電源状態監視回路34から入力される信号が監視され、AC電源31の電源状態が判断される(ステップS2002)。AC電源31が遮断状態であると判断されると(ステップS2002; AC電源遮断状態)、ハイバネーション用メモリ14a、14bにおいて、1ブロックの書込みが完了したか否かが判断される(ステップS2003)。ここで、ハイバネーション用メモリ14a、14bにおいては、1ブロック分のデータ書込みが終了すると、CPU10にブロック書込み完了が通知される。1ブロックの書込みが完了していないと判断されると(ステップS2003; NO)、処理はステップ

10

20

30

40

50

S 2 0 0 2 に戻る。

【 0 0 5 9 】

1 ブロックの書込みが完了したと判断されると(ステップ S 2 0 0 3 ; Y E S)、メインメモリ 1 3 の起動処理・終了処理用ワークエリア 1 3 1 以外の全領域のデータの書込みが完了したか否かが判断され、完了していないと判断されると(ステップ S 2 0 0 4 ; N O)、処理はステップ S 2 0 0 1 に戻り、次のブロックについての書込みが実行される。メインメモリ 1 3 の起動処理・終了処理用ワークエリア 1 3 1 以外の全領域のデータの書込みが完了したと判断されると(ステップ S 2 0 0 4 ; Y E S)、処理は図 7 のステップ S 3 0 4 に移行する。上記書込み処理によりハイバネーション用メモリ 1 4 a、1 4 b に書込まれたデータをバックアップデータとよぶ。

10

【 0 0 6 0 】

一方、ステップ S 2 0 0 2 において、A C 電源 3 1 が供給状態であると判断されると(ステップ S 2 0 0 2 ; A C 電源供給状態)、スイッチ 3 5 によりバックアップ用電源 3 2 が O F F に切り替えられ(ステップ S 2 0 0 5)、本処理は中断され、図 1 1 a ~ 図 1 1 b に示す起動処理(ハイバネーション中断リスタート)に移行する。

【 0 0 6 1 】

図 7 のステップ S 3 0 4 においては、書込み内容保証処理が実行される。

書込み内容保証処理は、メインメモリ 1 3 における退避対象となったデータとハイバネーション用メモリ 1 4 に退避されたデータの整合性を確認するための処理である。

【 0 0 6 2 】

20

図 1 0 に、書込み内容保証処理のフローチャートを示す。

図 1 0 に示すように、書込み内容保証処理においては、まず、メインメモリ 1 3 に記憶されているハイバネーション用メモリ 1 4 a、1 4 b への退避対象となったデータ、具体的には、起動処理・終了処理用ワークエリア 1 3 1 以外の領域に書込まれたデータと、ハイバネーション用メモリ 1 4 a、1 4 b に退避されたデータのペリファイ処理(誤り検査)が実行される(ステップ S 3 0 0 1)。なお、ペリファイ処理により誤りがあった場合は、ハイバネーション処理を再実行することが好ましい。

【 0 0 6 3 】

次いで、メインメモリ 1 3 上における退避対象となったデータのチェックサム(合計値)が算出され(ステップ S 3 0 0 2)、算出されたチェックサムがハイバネーション用メモリ 1 4 a、1 4 b のチェックサム格納領域 1 4 3 に書込まれる(ステップ S 3 0 0 3)。そして、ハイバネーション用メモリ 1 4 a、1 4 b のハイバネーション完了フラグ領域 1 4 1 a にハイバネーション完了フラグ O N が設定され(ステップ S 3 0 0 4)、処理は図 7 のステップ S 3 0 5 に移行する。

30

【 0 0 6 4 】

図 7 のステップ S 3 0 5 においては、L E D 1 6 の点滅が停止され(ステップ S 3 0 5)、ハイバネーション処理は終了し、処理は図 6 のステップ S 2 0 4 に移行する。

【 0 0 6 5 】

図 6 のステップ S 2 0 4 においては、スイッチ 3 5 によりバックアップ用電源 3 2 が O F F に切り替えられ、終了処理は終了する。

40

【 0 0 6 6 】

バックアップ用電源 3 2 が O F F に切り替えられた後、A C 電源 3 1 が遮断状態から供給状態となると、C P U 1 0 により、プログラム格納メモリ 1 2 の起動処理プログラム及び終了処理プログラムがメインメモリ 1 3 の起動処理・終了処理用ワークエリア 1 3 1 に読み出される。そして、図 1 1 a ~ 図 1 1 b に示す起動処理が実行される。

【 0 0 6 7 】

図 1 1 a ~ 図 1 1 b に、起動処理のフローチャートを示す。当該処理は、C P U 1 0 と起動処理プログラムとの協働によるソフトウェア処理により実現される。ここで、起動処理は図 1 1 a ~ 図 1 1 b に示す「リセットスタート」の位置から開始されるが、ハイバネーション処理中断時においては、ハイバネーション処理プログラムによって図 1 1 a に示

50

す「ハイバネーション中断リスタート」の位置への移行が指示されているため、「ハイバネーション中断リスタート」の位置から処理が開始される。

【 0 0 6 8 】

「リセットスタート」から処理が開始された場合、まず、システム初期化処理が実行される（ステップ S 1 0）。システム初期化処理とは、C P U 1 0 がこれから使用するシステム環境を認識し、システムを確立させるための処理である。例えば、どのようなメモリが接続されているかを C P U 1 0 が認識する処理等が挙げられる。

次いで、リセットスタートであることを示すスタート情報がメインメモリ 1 3 の起動処理・終了処理用ワークエリア 1 3 1 に設定され（ステップ S 1 1）、処理はステップ S 1 4 に移行する。

10

【 0 0 6 9 】

「ハイバネーション中断リスタート」から処理が開始された場合、まず、ハイバネーション用システム初期化処理が実行される（ステップ S 1 2）。ハイバネーション処理を中断して起動処理が開始された場合には C P U 1 0 は動作中であるので、システム初期化処理の全てを行う必要はない。そこで、ステップ S 1 2 においては、例えば、C P U 1 0 内のキャッシュ情報の初期化等、一部の初期化処理が行われる。

次いで、ハイバネーション中断リスタートであることを示すスタート情報がメインメモリ 1 3 の起動処理・終了処理用ワークエリア 1 3 1 に設定され（ステップ S 1 3）、処理はステップ S 1 4 に移行する。

【 0 0 7 0 】

20

ステップ S 1 4 においては、メイン表示装置 1 5 1、サブ表示装置 1 5 2、印字装置 1 7、入力装置 1 8 等の周辺機器のドライバが初期化される（ステップ S 1 4）。

【 0 0 7 1 】

次いで、入力装置 1 8 の I N I T キーが押下されたか否かが判断される（ステップ S 1 5）。ここで、I N I T キー（イニシャルキー）は、E C R 1 の設置の際にディーラーが使用するキーであり、メインメモリ 1 3 上の起動処理・終了処理用ワークエリア 1 3 1 以外の領域のデータ、即ち、設定データやユーザデータを含む全てのデータを初期化することを指示するためのキーである。入力装置 1 8 の電源キーが O F F された後、I N I T キーを押しながら電源キーが O N に切り替えられると、I N I T キーが有効となる。即ち、I N I T キーが押下されるタイミングでは、ほとんどの場合、ハイバネーション処理中断後のリスタートとなる。

30

【 0 0 7 2 】

I N I T キーが押下された場合（ステップ S 1 5；Y E S）、処理は図 1 1 b のステップ S 3 5 に移行し、プログラム格納メモリ 1 2 のプログラムに誤りがないかチェックが行われる。チェック結果が O K である場合（ステップ S 3 5；O K）、プログラム格納メモリ 1 2 のプログラムがメインメモリ 1 3 のコピー領域 1 3 3 にコピーされ（ステップ S 3 6）、E C R 1 が I N I T 状態にて起動され（ステップ S 3 7）、本処理は終了する。I N I T 状態にて起動とは、メインメモリ 1 3 から起動処理・終了処理用ワークエリア 1 3 1 以外の領域のデータ、即ち、サスペンド用エリア 1 3 2、システムデータ領域 1 3 4、設定データ領域 1 3 5、ユーザデータ領域 1 3 6 のデータが消去された後に起動されることを意味する。起動後は、図 4 に示す E C R 制御処理が実行される。チェック結果が N G である場合（ステップ S 3 5；N G）、システムエラーが発生したことを示すシステムエラーメッセージ、例えば「システムエラー」という文字列がメイン表示装置 1 5 1 に表示され（ステップ S 3 8）、本処理は終了する。

40

【 0 0 7 3 】

I N I T キーが押下されていない場合（ステップ S 1 5；N O）、F C キーが押下されたか否かが判断される（ステップ S 1 6）。ここで、F C キー（フラグクリアキー）は、メインメモリ 1 3 上の起動処理・終了処理用ワークエリア 1 3 1 以外のデータのうち設定データを残して初期化することを指示するためのキーである。入力装置 1 8 の電源キーが O F F された後、F C キーを押しながら電源キーが O N に切り替えられると、F C キーが

50

有効となる。即ち、F Cキーが押下されるタイミングでは、ほとんどの場合、ハイバネーション処理中断後のリスタートとなる。F Cキーが押下されていない場合（ステップS 16；NO）、処理はステップS 18に移行する。F Cキーが押下されている場合（ステップS 16；YES）、F Cキー検知済みを示すフラグがメインメモリ13上の起動処理・終了処理用ワークエリア131に設定され（ステップS 17）、処理はステップS 18に移行する。

【0074】

ステップS 18においては、ハイバネーション処理中断後のリスタートであるか否かが判断される。具体的に、起動処理・終了処理用ワークエリア131に設定されているスタート情報が参照され、設定されているスタート情報がハイバネーション中断リスタートであることを示す情報である場合は、ハイバネーション中断リスタートであると判断される。設定されているスタート情報がリセットスタートであることを示す情報である場合は、ハイバネーション中断リスタートではないと判断される。ハイバネーション処理中断後のリスタートであると判断されると（ステップS 18；YES）、処理は図11bのステップS 23に移行する。即ち、ステップS 19～S 22の処理がスキップされる。ハイバネーション処理中断後のリスタートである場合、メインメモリ13にAC電源31遮断前のメインメモリ13上のデータがそのまま残されているので、ハイバネーション用メモリ14からデータを復帰させる必要はない。

【0075】

ハイバネーション処理中断後のリスタートではないと判断されると（ステップS 18；NO）、ハイバネーション用メモリ14のハイバネーション完了フラグ領域141aが参照される。ハイバネーション完了フラグがONに設定されている場合（ステップS 19；YES）、チェックサムの検証が行われる（ステップS 20）。即ち、チェックサム格納領域143に記憶されているチェックサムとバックアップ領域142に記憶されているデータの合計値とが一致するか否かの検証が行われる。チェックサムの検証結果がOKである場合（ステップS 20；OK）、ハイバネーション用メモリ14のバックアップ領域142に記憶されているバックアップデータがメインメモリ13に書き戻される（ステップS 21）。

【0076】

次いで、メインメモリ13に書き戻されたプログラムに誤りがないかチェックが行われる（ステップS 22）。チェック結果がOKである場合（ステップS 22；OK）、F Cキーが検知済みであるか否かが判断される（図11bのステップS 23）。F Cキーが検知済みではないと判断されると（ステップS 23；NO）、サスペンド用エリア132上のプログラムカウンタ、スタックポインタ、レジスタ、システムデータ等がCPU10に書き戻される（ステップS 24）。また、周辺機器がAC電源遮断前の状態へ復帰される（ステップS 25）。例えば、メイン表示装置151にメインメモリ13のユーザデータに含まれる表示データが送信され、AC電源遮断前の表示状態に戻される。そして、AC電源遮断前の状態でシステムが復帰され（ステップS 26）、本処理は終了する。

【0077】

一方、F Cキーが検知済みであると判断されると（ステップS 23；YES）、処理は図11bのステップS 27に移行し、プログラム格納メモリ12のプログラムに誤りがないかチェックが行われる。チェック結果がOKである場合（ステップS 27；OK）、プログラム格納メモリ12のプログラムがメインメモリ13のコピー領域133にコピーされ（ステップS 28）、ECR1がF C状態にて起動され（ステップS 29）、本処理は終了する。F C状態にて起動とは、メインメモリ13のサスペンド用エリア132、システムデータ領域134、ユーザデータ領域136のデータが消去された後に起動されることを意味する。起動後は、図4に示すECR制御処理が実行される。チェック結果がNGである場合（ステップS 27；NG）、システムエラーが発生したことを示すシステムエラーメッセージ、例えば「システムエラー」という文字列がメイン表示装置151に表示され（ステップS 30）、本処理は終了する。

10

20

30

40

50

【 0 0 7 8 】

一方、ステップ S 1 9 でハイバネーション完了フラグが O N でないと判断された場合 (ステップ S 1 9 ; N O)、ステップ S 2 0 でチェックサムの検証が N G であると判断された場合 (ステップ S 2 0 ; N G)、又は、ステップ S 2 2 でメインメモリ 1 3 のプログラムチェック結果が N G である場合 (ステップ S 2 2 ; N G)、処理は図 1 1 b のステップ S 3 1 に移行し、プログラム格納メモリ 1 2 のプログラムに誤りがないかチェックが行われる。チェック結果が O K である場合 (ステップ S 3 1 ; O K)、プログラム格納メモリ 1 2 のプログラムがメインメモリ 1 3 のコピー領域 1 3 3 にコピーされ (ステップ S 3 2)、E C R 1 がバックアップエラー状態にて起動され (ステップ S 3 3)、本処理は終了する。バックアップエラー状態にて起動とは、メイン表示装置 1 5 1 に「バックアップエラーが発生しました」等のメッセージが表示され、メインメモリ 1 3 から起動処理・終了処理用ワークエリア 1 3 1 以外の領域のデータ、即ち、サスペンド用エリア 1 3 2、システムデータ領域 1 3 4、設定データ領域 1 3 5、ユーザデータ領域 1 3 6 のデータが消去された後、起動されることを意味する。起動後は、図 4 に示す E C R 制御処理が実行される。プログラムのチェック結果が N G である場合 (ステップ S 3 1 ; N G)、システムエラーが発生したことを示すシステムエラーメッセージ、例えば「システムエラー」という文字列がメイン表示装置 1 5 1 に表示され (ステップ S 3 4)、本処理は終了する。

10

【 0 0 7 9 】

図 1 2 に、A C 電源 3 1 の電源遮断前のメイン表示装置 1 5 1 及び A C 電源 3 1 の電源供給後のメイン表示装置 1 5 1 の画面表示例を示す。図 1 2 では、商品登録処理中に停電等により A C 電源 3 1 が遮断された場合を示している。上述のように、終了処理では、C P U 1 0 のプログラムカウンタ、スタックポインタ、レジスタ、システムデータ等のシステムの動作状態を示すデータがメインメモリ 1 3 に退避され、バックアップ電源 3 2 の O F F 前に更に不揮発性メモリであるハイバネーション用メモリ 1 4 に退避される。再度 A C 電源 3 1 が供給状態になった場合には、メインメモリ 1 3 上 (又はハイバネーション用メモリ 1 4) からプログラムカウンタ、スタックポインタ、レジスタ、システムデータ等が C P U 1 0 に読み出される。そのため、中断された商品登録処理プログラムの処理の実行位置を A C 電源遮断前の状態に戻すことができ、図 1 2 に示すように、A C 電源遮断前と同じ画面がメイン表示装置 1 5 1 に表示される。ユーザは、A C 電源遮断前に行った登録をやり直すことなく、商品登録処理を継続して実行することが可能となる。

20

30

【 0 0 8 0 】

また、バックアップ用電源 3 2 の O F F 前にメインメモリ 1 3 上のデータが不揮発メモリであるハイバネーション用メモリ 1 4 に退避されるので、大容量のバックアップ用電源を搭載することなく、長期の A C 電源遮断後に電源遮断前の状態にシステムを復帰させることが可能となる。

【 0 0 8 1 】

ハイバネーション用メモリ 1 4 に退避されたデータは、C P U 1 0 において他に実行すべき処理のない空き時間に書込みエリア事前消去処理により事前に消去されるので、A C 電源 3 1 の遮断時にバックアップ用電源 3 2 からの給電をうけて実行されるハイバネーション処理におけるハイバネーション用メモリ 1 4 a、1 4 b からのデータ消去にかかる時間を短縮することが可能となる。その結果、バックアップ電源 3 2 の消耗を低減することが可能となる。

40

【 0 0 8 2 】

また、ハイバネーション処理の実行時以外はバックアップ用電源 3 2 が O F F に切り替えられるので、バックアップ電源 3 2 の消耗を必要最低限に抑えることが可能となる。

【 0 0 8 3 】

また、ハイバネーション用メモリ 1 4 が複数備えられ、データの書込み及び消去を複数のハイバネーション用メモリ 1 4 において並行して行うので、ハイバネーション用メモリ 1 4 へのデータ書込み速度及び消去速度を向上させることができる。その結果、バックアップ電源 3 2 の消耗を低減することが可能となる。

50

【 0 0 8 4 】

また、ハイバネーション処理が終了するまではＡＣ電源遮断時におけるメインメモリ１３の状態が保持され、ハイバネーション処理中には、ＣＰＵ１０によりＡＣ電源３１の電源状態が監視され、ＡＣ電源３１が供給状態となった場合には、ハイバネーション処理を中断して起動処理に移行し、メインメモリ１３に記憶されているシステム動作状態を示すデータをＣＰＵ１０に書き戻してＡＣ電源遮断前の状態で動作を復帰させる制御が行われる。具体的に、ハイバネーション処理は、書込みエリアの消去処理、書込み処理、書込み内容保証処理を含んで構成されるが、ＣＰＵ１０により、ハイバネーション用メモリ１４における１ブロック毎のデータ消去中、書込み中にＡＣ電源状態が監視されており、ＡＣ電源３１が供給状態となった場合は、ハイバネーション処理を中断して起動処理のハイバネーション中断リスタート位置に移行する制御が行われる。従って、ハイバネーション処理中にＡＣ電源３１が供給状態となった場合、ハイバネーション処理の完了を待つことなく直ちにＡＣ電源遮断前のシステム状態に復帰することが可能となる。

10

【 0 0 8 5 】

また、書込み内容保証処理では、メインメモリ１３の退避対象データとハイバネーション用メモリ１４に退避されたデータとの整合性をチェックするデータベリファイ処理の実施、書込んだバックアップデータのチェックサムの書込み、ハイバネーション完了フラグＯＮの設定が行われるので、ハイバネーション用メモリ１４に退避されたデータとハイバネーション用メモリ１４からメインメモリ１３に書き戻されるデータの整合性を保証することが可能となる。

20

【 0 0 8 6 】

(実施形態２)

次に、本発明の実施形態２について説明する。

実施形態２においては、マルチタスクで各種処理が実行される場合の一例について説明する。

【 0 0 8 7 】

なお、実施形態２において、プログラム格納メモリ１２には、オペレーティングシステムが記憶されている。オペレーティングシステムには、後述するＥＣＲ制御処理（実施形態１と区別するためＥＣＲ制御処理Ｂとする）、外部入力イベント割込み処理、タイマ割込み処理、終了処理、を実行するためのプログラムが含まれる。また、プログラム格納メモリ１２には、商品登録処理タスク、書込みエリア事前消去処理タスクを実行するための各種プログラムが記憶されている。なお、各タスクのプログラムは、処理関数により構成される。

30

【 0 0 8 8 】

その他のＥＣＲ１の構成については図１～３を用いて実施形態１で説明したものと同様であるので説明を援用し、以下実施形態２の動作について説明する。

【 0 0 8 9 】

図１３～図１６に、ＣＰＵ１０とオペレーティングシステムとの協働により実行される処理のフローチャートを示す。

【 0 0 9 0 】

図１３～図１６に示す処理は、ＣＰＵ１０とオペレーティングシステムの協働により以下のように切り替えながら実行される。

40

ＥＣＲ１の起動後は、まず、図１３に示すＥＣＲ制御処理Ｂが実行される。入力装置１８による入力（外部入力イベント割込み）が発生すると、ＥＣＲ制御処理Ｂは中断され、図１４に示す外部入力イベント割込み処理が実行される。外部入力イベント割込み処理が終了すると、ＥＣＲ制御処理Ｂの中断した実行位置から処理が再開される。ＣＰＵ１０の内部クロックによるタイマ割込みが発生すると、ＥＣＲ制御処理Ｂは中断され、図１５に示すタイマ割込み処理が実行される。タイマ割込み処理が終了すると、ＥＣＲ制御処理Ｂの中断した位置の処理に戻る。ＡＣ電源状態監視回路３４によりＡＣ電源遮断を通知する信号が入力され、電源遮断割込みが発生すると、図１６に示す終了処理が実行され、ＥＣ

50

R 1 の動作が停止される。

【 0 0 9 1 】

図 1 3 を参照して E C R 制御処理 B について説明する。

まず、タスク登録処理が実行される（ステップ S 4 1）。タスク登録処理は、例えば、メインメモリ 1 3 のシステムデータ領域 1 3 4 に、O S のシステムデータとしてタスクとなる処理（処理関数）へのポインタ及びタスクの実行優先度（以下、単に優先度という）を登録する処理、タスクのスタックエリアを確保する処理等が含まれる。

【 0 0 9 2 】

図 1 7 に、メインメモリ 1 3 のシステムデータ領域 1 3 4 に、オペレーティングシステムのシステムデータとして登録される情報の一例を示す。

タスク登録処理では、図 1 7 に示す優先度 1 の登録タスク情報 1 3 4 a、優先度 2 の登録タスク情報 1 3 4 b、優先度 3 の登録タスク情報 1 3 4 c が登録される。ここでは、優先度 1 が最も高く、優先度 3 が最も低い優先度を示している。各登録タスク情報には、タスクとなる処理（処理関数）へのポインタ等が含まれる。実施形態 2 においては、優先度 1 の登録タスク情報 1 3 4 a として、商品登録処理タスク（タスク A とする）が書込まれており、優先度 3 の登録タスク情報 1 3 4 c として、書込みエリア事前消去処理タスク（タスク C とする）が書込まれている。なお、図 1 7 においては、タスクの優先度が 3 段階の場合を例として示しているが、これに限定されない。

その他、オペレーティングシステムのシステムデータには、図 1 7 に示すように、その他情報 1 3 4 d が書込まれる。その他情報 1 3 4 d には、登録された各タスクの起動要求フラグ等が書込まれる。本実施形態 2 においては、タスク A の起動要求フラグ、タスク C の起動要求フラグ、タスク C の次の起動までの指定時間及びタスク C の次の実行位置等が書込まれる。タスク A の起動要求フラグ及びタスク C の起動要求フラグが「 1 」の場合は起動要求があることを示し、「 0 」の場合は起動要求がないことを示す。なお、タスク登録処理においては、タスク A の起動要求フラグの初期値として「 0 」が、タスク C の起動要求フラグの初期値として「 1 」が書込まれる。

【 0 0 9 3 】

次いで、システムデータ領域 1 3 4 のタスク A の起動要求フラグが参照され、タスク A の起動要求フラグが「 1 」であるか否かが判断される（ステップ S 4 2）。

【 0 0 9 4 】

タスク A の起動要求フラグは、初期値は「 0 」であるが、入力装置 1 8 から商品登録処理の要求が入力され、入力装置 1 8 による外部入力イベント割込みが発生すると、図 1 4 に示すように、外部入力イベント割込み処理が実行され、「 1 」に書き替えられる（図 1 4 のステップ S 5 1）。

【 0 0 9 5 】

タスク A の起動要求フラグが「 1 」であると判断されると（ステップ S 4 2；Y E S）、タスク A の起動要求フラグが「 0 」に書き替えられ（ステップ S 4 3）、商品登録処理タスク（タスク A）が実行される（ステップ S 4 4）。

【 0 0 9 6 】

商品登録処理タスクは、入力装置 1 8 からの入力に従って、商品が取引された日時、商品名、商品の売上個数、売上金額等の売上データ、担当者等をユーザデータ領域 1 3 6 に登録し、商品名、売上（購入）個数、売上（購入）金額、お預かり金額、返金額等が印字装置 1 7 によりレシートに印字する処理である。

商品登録処理タスクの実行中に外部入力イベント割込み又はタイマ割込みが発生すると、商品登録処理タスクは中断され、外部入力イベント割込み処理又はタイマ割込み処理が実行される。このとき、中断されたタスクの実行位置は C P U 1 0 のレジスタに書込まれ、割り込みによる処理の終了後、中断された実行位置から商品登録処理タスクが再開される。

【 0 0 9 7 】

ステップ S 4 4 の処理が終了すると、処理はステップ S 4 2 に戻る。

ステップS 4 2において、タスクAの起動要求フラグが「0」であると判断されると(ステップS 4 2; NO)、システムデータ領域1 3 4のタスクCの起動要求フラグが参照され、タスクCの起動要求フラグが「1」であるか否かが判断される(ステップS 4 5)。タスクCの起動要求フラグが「1」であると判断されると(ステップS 4 5; YES)、タスクCの起動要求フラグが「0」に書き替えられ(ステップS 4 6)、書込みエリア事前消去処理タスク(タスクC)が実行される(ステップS 4 7)。

【0098】

図18に、書込みエリア事前消去処理タスクのフローチャートを示す。

ここで、書込みエリア事前消去処理タスクは、ハイバネーション用メモリ14a、14bに記憶されているデータを消去する処理である。ハイバネーション用メモリ14a、14bには、上述したように、AC電源31の遮断時にメインメモリ13に記憶されているデータが退避される(書込まれる)。このデータ退避は、後述する電源遮断割込みによって実行される終了処理において、バックアップ用電源32の給電により行われる。しかし、ハイバネーション用メモリ14a、14bにデータを書込む前に、まず前回のAC遮断時に書込まれたデータをハイバネーション用メモリ14a、14bから消去する必要がある。この処理を全て終了処理において行うと、AC電源31が遮断されてから動作が完全に停止するまでに時間がかかり、バックアップ用電源32が消耗する。そこで、CPU10において他に実行すべき処理のない、即ち、商品登録処理タスク等が実行されていない空き時間に書込みエリア事前消去処理タスクを実行することで、AC電源31の遮断時におけるハイバネーション用メモリ14a、14bからのデータ消去にかかる時間を短縮し、バックアップ用電源32の消耗を低減する。

【0099】

まず、消去ブロック番号領域131aに記憶されている番号が取得される(ステップS 401)。次いで、取得された番号がハイバネーション用メモリ14a、14bの最終ブロック番号nであるか否かが判断される(ステップS 402)。

【0100】

取得された番号が最終ブロック番号nではないと判断されると(ステップS 402; NO)、取得された番号の次の番号のブロックのデータ消去がハイバネーション用メモリ14a、14bに指示される(ステップS 403)。そして、システムデータ領域134に、書込みエリア事前消去処理タスク(タスクC)の次の起動までの指定時間及びタスクCの次の実行位置の情報(書込みエリア事前消去処理が再開されたときに実行を開始する位置、具体的には、ステップS 405)が書込まれ、書込みエリア事前消去処理タスクは待ち状態となる(ステップS 404)。

【0101】

図13に戻り、書込みエリア事前消去処理タスクが待ち状態となると、ECR制御処理Bに戻り、ステップS 42から処理が実行される。

ECR制御処理Bが予め定められた一定時間実行されると、タイマ割込みが発生し、図15に示すタイマ割込み処理が実行される。タイマ割込みの発生は、CPU10の内部クロックにより管理される。

【0102】

ここで、図15を参照してタイマ割込み処理について説明する。

まず、システムデータ領域134に書込まれている、タスクCの次の起動までの指定時間が経過したか否かが判断される(ステップS 61)。タスクCの次の起動までの指定時間が経過したか否かは、CPU10の内部クロックにより管理される。

【0103】

タスクCの次の起動までの指定時間が経過していないと判断されると(ステップS 61; NO)、タイマ割込み処理は終了する。

タスクCの次の起動までの指定時間が経過したと判断されると(ステップS 61; YES)、タスクCの起動要求フラグが「1」に書き替えられ、タイマ割込み処理は終了する。

。

10

20

30

40

50

【 0 1 0 4 】

タイマ割り込み処理が終了すると、処理は図 1 3 に示す E C R 制御処理 B のステップ S 4 2 に移行する。ステップ S 4 2 において、タスク A の起動要求フラグが「 1 」であると判断されると（ステップ S 4 2 ; Y E S ）、上述のステップ S 4 3、S 4 4 の処理が実行される。ステップ S 4 2 において、タスク A の起動要求フラグが「 0 」であると判断されると（ステップ S 4 2 ; N O ）、システムデータ領域 1 3 4 のタスク C の起動要求フラグが参照され、タスク C の起動要求フラグが「 1 」であるか否かが判断される（ステップ S 4 5 ）。

【 0 1 0 5 】

タスク C の起動要求フラグが「 1 」ではないと判断されると（ステップ S 4 5 ; N O ）
、処理はステップ S 4 2 に戻る。タスク C の起動要求フラグが「 1 」であると判断されると（ステップ S 4 5 ; Y E S ）、処理はステップ S 4 6 に進み、タスク C の起動要求フラグが「 0 」に書き替えられ、書込みエリア事前消去処理が再開される（ステップ S 4 7 ）。

【 0 1 0 6 】

ここで、システムデータ領域 1 3 4 には、書込みエリア事前消去処理が再開されたときの
の実行位置として、図 1 8 のステップ S 4 0 5 の位置が書込まれているので、書込みエリ
ア事前消去処理は図 1 8 のステップ S 4 0 5 から再開される。

【 0 1 0 7 】

図 1 8 のステップ S 4 0 5 においては、ステップ S 4 0 3 において指示したブロックの
データ消去が終了したか否かの問い合わせがハイバネーション用メモリ 1 4 a、1 4 b に
送信され、指示されたブロックのデータ消去が終了していない旨がハイバネーション用メ
モリ 1 4 a、1 4 b から応答されると（ステップ S 4 0 5 ; N O ）、処理はステップ S 4
0 4 に戻る。指示されたブロックのデータ消去が終了した旨がハイバネーション用メモリ
1 4 a、1 4 b から応答されると（ステップ S 4 0 5 ; Y E S ）、データ消去されたブロ
ックのブロック番号が消去ブロック番号領域 1 3 1 a に書込まれ（ステップ S 4 0 6 ）、
処理は図 4 のステップ S 4 0 1 に戻る。

【 0 1 0 8 】

一方、ステップ S 4 0 2 において、取得された番号が最終ブロック番号 n であると判断
されると（ステップ S 4 0 2 ; Y E S ）、書込みエリア事前消去処理タスクは終了し、処
理は図 1 3 のステップ S 4 2 に移行する。

【 0 1 0 9 】

A C 電源状態監視回路 3 4 から A C 電源遮断を通知する信号が入力されると、電源遮断
割り込みが発生し、図 1 6 に示す終了処理が実行される。終了処理は、実施形態 1 において
図 6 を用いて説明したものと同様であるので詳細説明を援用する。即ち、サスペンド処理
（ステップ S 7 1 ）、スイッチ 3 5 の切り替えによるバックアップ用電源 3 2 の O N への
切り替え（ステップ S 7 2 ）、ハイバネーション処理（ステップ S 7 3 ）、スイッチ 3 5
の切り替えによるバックアップ用電源 3 2 の O F F への切り替え（ステップ S 7 4 ）が行
われ、動作が停止される。ハイバネーション処理の書込みエリア消去処理（図 8 参照）に
おいては、書込みエリア事前消去処理タスクによって消去しきれなかった未処理の残存デ
ータのみを消去すればよいので、A C 電源 3 1 の遮断時におけるハイバネーション用メモ
リ 1 4 a、1 4 b からのデータ消去にかかる時間を短縮し、バックアップ電源 3 2 の消耗
を低減することが可能となる。

【 0 1 1 0 】

A C 電源状態監視回路 3 4 から A C 電源投入を通知する信号が入力されると、図 1 1 a
~ 図 1 1 b に示す起動処理が実行される。起動処理は、実施形態 1 において説明したものと
同様であるので説明を援用する。

【 0 1 1 1 】

以上説明したように、実施形態 2 における E C R 1 によれば、A C 電源 3 1 の遮断時に
メインメモリ 1 3 上のデータが不揮発メモリであるハイバネーション用メモリ 1 4 に退避

10

20

30

40

50

されるので、大容量のバックアップ用電源を搭載することなく、長期のＡＣ電源遮断後に電源遮断前の状態にシステムを復帰させることが可能となる。

【０１１２】

ハイバネーション用メモリ１４に退避されたデータは、ＣＰＵ１０において他に実行すべきタスクのない空き時間に書込みエリア事前消去処理タスクにより事前に消去されるので、ＡＣ電源３１の遮断時にバックアップ用電源３２からの給電をうけて実行されるハイバネーション処理におけるハイバネーション用メモリ１４ａ、１４ｂからのデータ消去にかかる時間を短縮することが可能となる。その結果、バックアップ電源３２の消耗を低減することが可能となる。

【０１１３】

また、ハイバネーション処理の実行時以外はバックアップ用電源３２がＯＦＦに切り替えられるので、バックアップ電源３２の消耗を必要最低限に抑えることが可能となる。

【０１１４】

また、ハイバネーション用メモリ１４が複数備えられ、データの書込み及び消去を複数のハイバネーション用メモリ１４において並行して行うので、ハイバネーション用メモリ１４へのデータ書込み速度及び消去速度を向上させることができる。その結果、バックアップ電源３２の消耗を低減することが可能となる。

【０１１５】

また、ハイバネーション処理が終了するまではＡＣ電源遮断時におけるメインメモリ１３の状態が保持され、ハイバネーション処理中には、ＣＰＵ１０によりＡＣ電源３１の電源状態が監視され、ＡＣ電源３１が供給状態となった場合には、ハイバネーション処理を中断して起動処理に移行し、メインメモリ１３に記憶されているシステム動作状態を示すデータをＣＰＵ１０に書き戻してＡＣ電源遮断前の状態で動作を復帰させる制御が行われる。具体的に、ハイバネーション処理は、書込みエリアの消去処理、書込み処理、書込み内容保証処理を含んで構成されるが、ＣＰＵ１０により、ハイバネーション用メモリ１４における１ブロック毎のデータ消去中、書込み中にＡＣ電源状態が監視されており、ＡＣ電源３１が供給状態となった場合は、ハイバネーション処理を中断して起動処理のハイバネーション中断リスタート位置に移行する制御が行われる。従って、ハイバネーション処理中にＡＣ電源３１が供給状態となった場合、ハイバネーション処理の完了を待つことなく直ちにＡＣ電源遮断前のシステム状態に復帰することが可能となる。

【０１１６】

また、書込み内容保証処理では、メインメモリ１３の退避対象データとハイバネーション用メモリ１４に退避されたデータとの整合性をチェックするデータベリファイ処理の実施、書込んだバックアップデータのチェックサムの書込み、ハイバネーション完了フラグＯＮの設定が行われるので、ハイバネーション用メモリ１４に退避されたデータとハイバネーション用メモリ１４からメインメモリ１３に書き戻されるデータの整合性を保証することが可能となる。

【０１１７】

なお、上記実施形態１～２における記述内容は、本発明に係るＥＣＲ１の好適な一例であり、これに限定されるものではない。

例えば、メインメモリ１３に記憶されるデータは一例であり、これに限定されない。

その他、ＥＣＲ１を構成する各装置の細部構成及び細部動作に関しても、発明の趣旨を逸脱することのない範囲で適宜変更可能である。

【図面の簡単な説明】

【０１１８】

【図１】本発明の実施形態におけるＥＣＲの機能構成例を示すブロック図である。

【図２】図１のＣＰＵ、プログラム格納メモリ、メインメモリ、ハイバネーション用メモリのデータ格納例及びデータの流れを示す図である。

【図３】図１のＥＣＲの電源系の要部構成例を示す図である。

【図４】図１のＣＰＵにより実行されるＥＣＲ制御処理を示すフローチャートである。

10

20

30

40

50

【図 5】図 1 の C P U により実行される書込みエリア事前消去処理を示すフローチャートである。

【図 6】図 1 の C P U により実行される終了処理を示すフローチャートである。

【図 7】図 1 の C P U により実行されるハイパネーション処理を示すフローチャートである。

【図 8】図 1 の C P U により実行される書込みエリア消去処理を示すフローチャートである。

【図 9】図 1 の C P U により実行される書込み処理を示すフローチャートである。

【図 10】図 1 の C P U により実行される書込み内容保証処理を示すフローチャートである。

10

【図 11 a】図 1 の C P U により実行される起動処理を示すフローチャートである。

【図 11 b】図 1 の C P U により実行される起動処理を示すフローチャートである。

【図 12】図 1 のメイン表示装置の A C 電源遮断前後における表示例を示す図である。

【図 13】図 1 の C P U により実行される E C R 制御処理 B を示すフローチャートである。

【図 14】図 1 の C P U により実行される外部入力イベント割込み処理を示すフローチャートである。

【図 15】図 1 の C P U により実行されるタイマ割込み処理を示すフローチャートである。

【図 16】図 1 の C P U により実行される電源遮断割込み処理を示すフローチャートである。

20

【図 17】図 2 に示すメインメモリのシステムデータ領域に、オペレーティングシステムのシステムデータとして登録される情報の一例を示す図である。

【図 18】図 1 の C P U により実行される書込みエリア事前消去処理タスクを示すフローチャートである。

【符号の説明】

【 0 1 1 9 】

1 E C R

1 0 C P U

1 1 R T C

30

1 2 プログラム格納メモリ

1 3 メインメモリ

1 3 1 起動処理・終了処理用ワークエリア

1 3 1 a 消去ブロック番号領域

1 3 2 サスペンド用エリア

1 3 3 コピー領域

1 3 4 システムデータ領域

1 3 5 設定データ領域

1 3 6 ユーザデータ領域

1 4 ハイパネーション用メモリ

40

1 4 1 ヘッダ領域

1 4 2 バックアップ領域

1 4 3 チェックサム格納領域

1 5 1 メイン表示装置

1 5 2 サブ表示装置

1 6 L E D

1 7 印字装置

1 8 入力装置

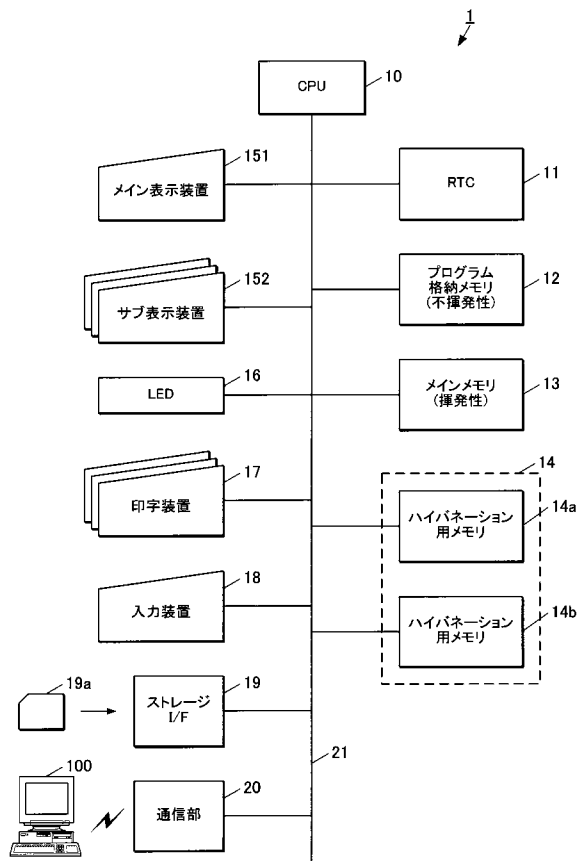
1 9 ストレージ I / F

1 9 a 外部ストレージ

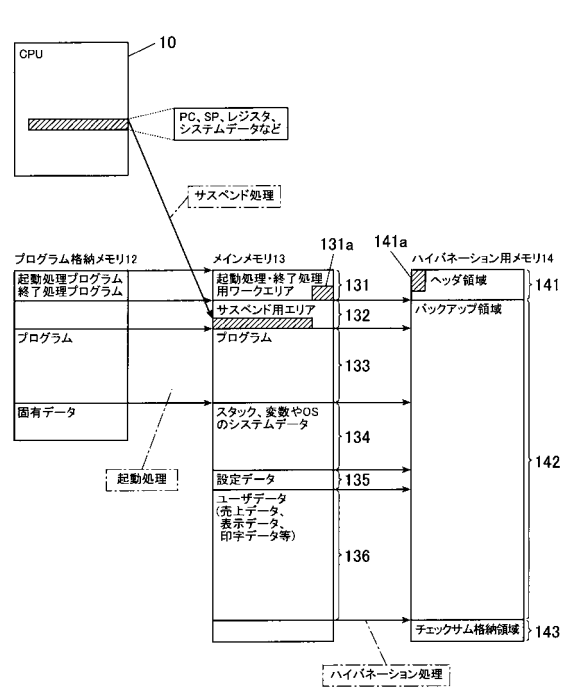
50

20 通信部

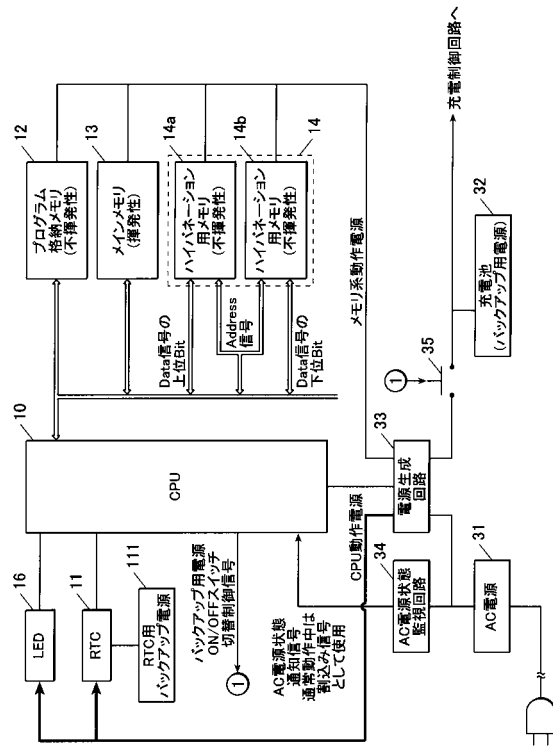
【図 1】



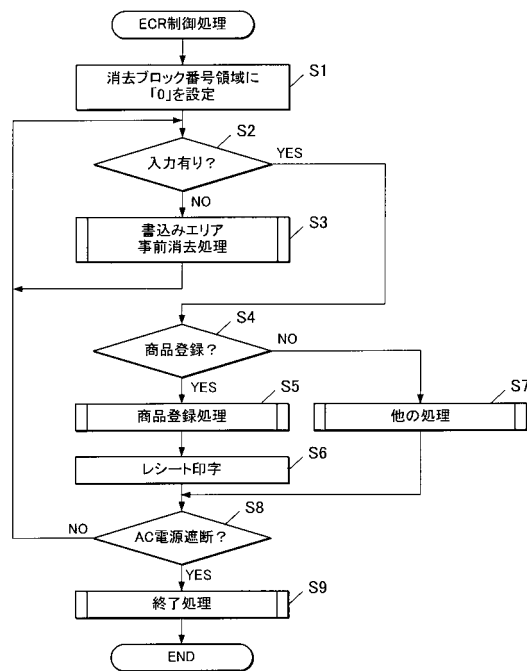
【図 2】



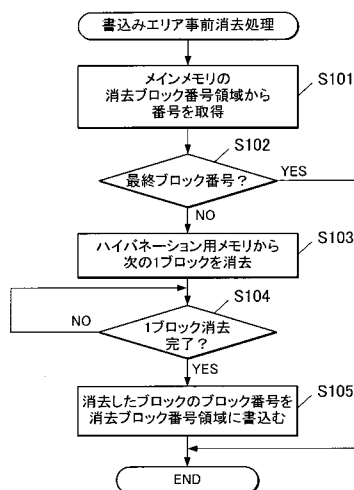
【 図 3 】



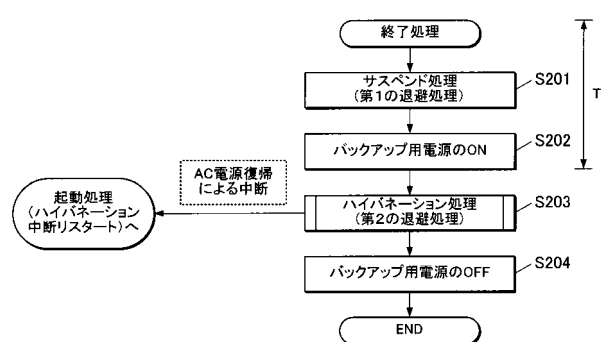
【 図 4 】



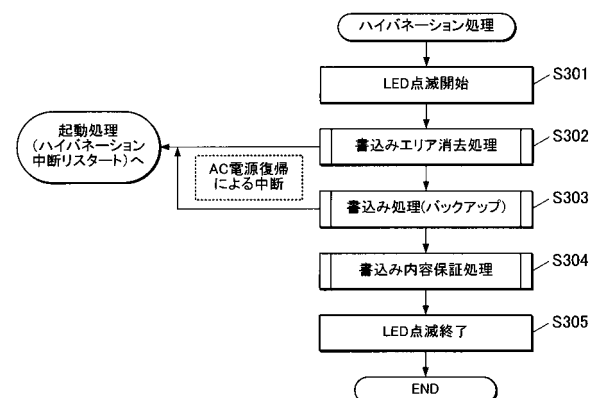
【 図 5 】



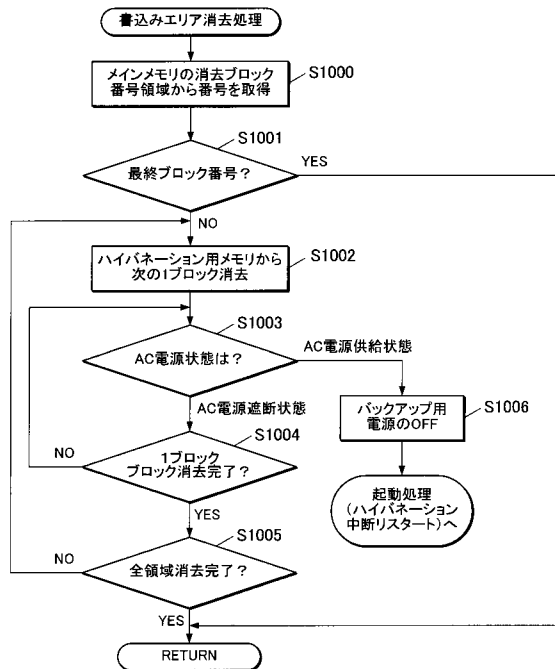
【 図 6 】



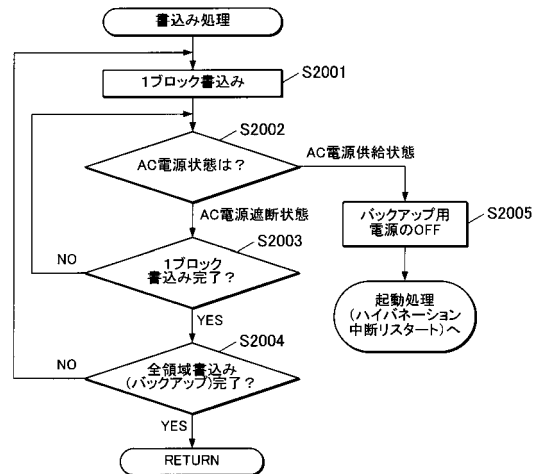
【圖 7】



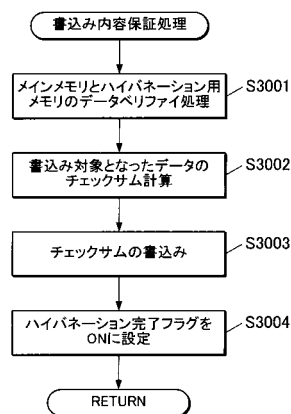
【図 8】



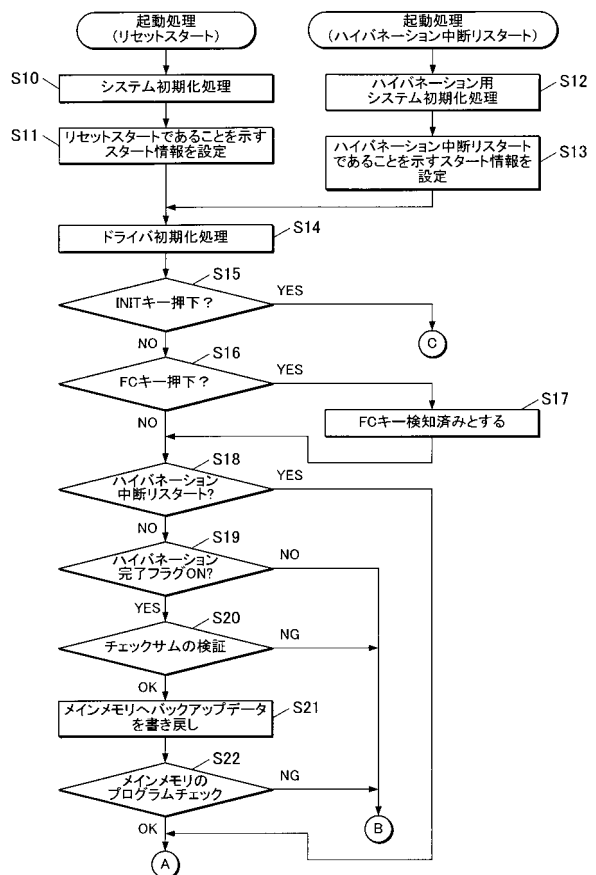
【図 9】



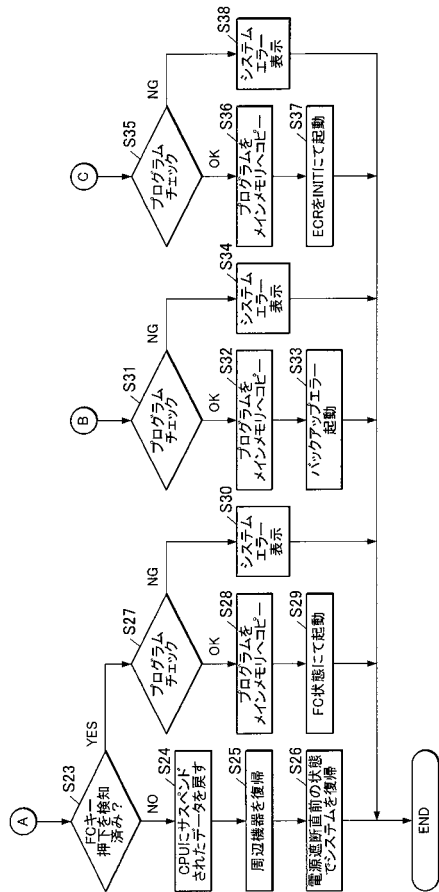
【図 10】



【図 11 a】



【図11b】



【図12】

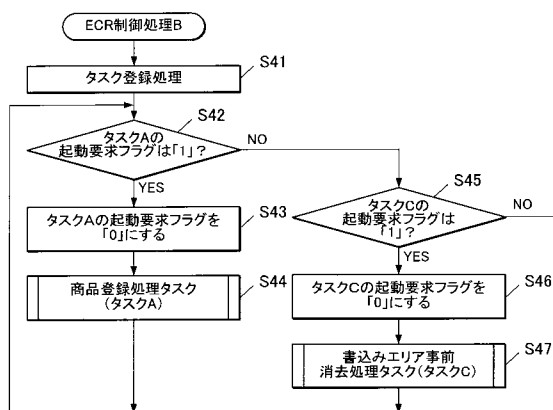
REG	C01	22-05-08 10:46	000004
1	SODA		・1.50
1	BEER		・5.00
1	WHISKY		・6.00
1	MILK		・2.00
1	WATER		・0.50
WATER			・0.50
5			・15.00

↓ AC電源遮断発生

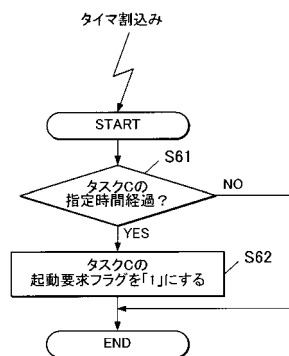
↓ AC電源供給

REG	C01	22-05-08 10:46	000004
1	SODA		・1.50
1	BEER		・5.00
1	WHISKY		・6.00
1	MILK		・2.00
1	WATER		・0.50
WATER			・0.50
5			・15.00

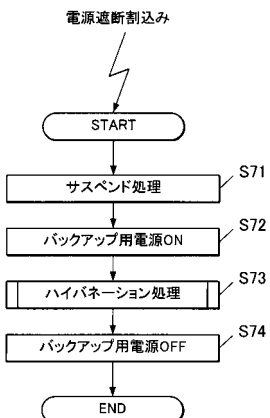
【図13】



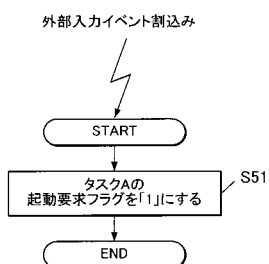
【図15】



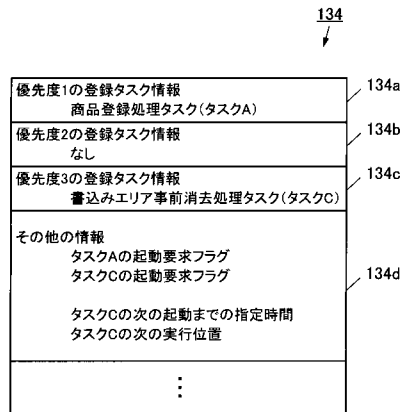
【図16】



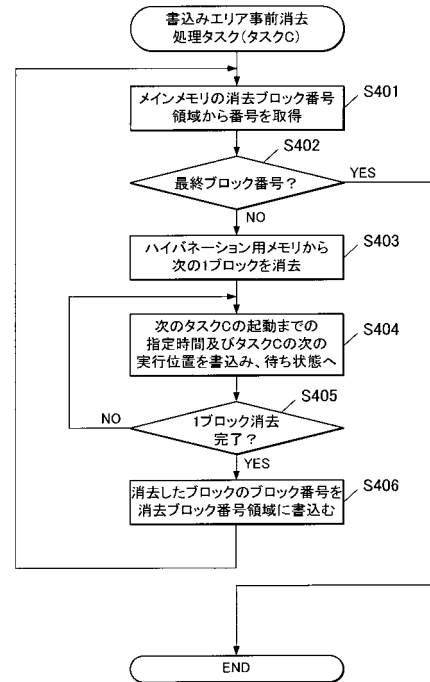
【図14】



【図 17】



【図 18】



フロントページの続き

(72)発明者 山下 智之

東京都八王子市石川町２９５１番地５ カシオ計算機株式会社 八王子技術センター内

審査官 酒井 恭信

(56)参考文献 特開２００４－２５９０９３（ＪＰ，Ａ）

特開２００７－００４２３７（ＪＰ，Ａ）

特開昭６２－１４０１５４（ＪＰ，Ａ）

特開２００３－２５６２９５（ＪＰ，Ａ）

特開２００９－１８７０６２（ＪＰ，Ａ）

特開２０１０－０２６７８９（ＪＰ，Ａ）

特開２０１０－０２６７９１（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)

G 0 6 F 1 2 / 1 6

G 0 7 G 1 / 1 2