

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 2 月 7 日 (07.02.2019)



(10) 国际公布号
WO 2019/024329 A1

(51) 国际专利分类号:
H01L 33/48 (2010.01) **H01L 23/60** (2006.01)
H01L 25/075 (2006.01)

(21) 国际申请号: PCT/CN2017/111525

(22) 国际申请日: 2017 年 11 月 17 日 (17.11.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710638940.7 2017 年 7 月 31 日 (31.07.2017) CN

(71) 申请人: 广东工业大学 (GUANGDONG UNIVERSITY OF TECHNOLOGY) [CN/CN]; 中国广东省广州市越秀区东风东路 729 号大院, Guangdong 510006 (CN)。

(72) 发明人: 何苗 (HE, Miao); 中国广东省广州市番禺区广州大学城外环西路 100 号广东工业大学物理

与光电工程学院, Guangdong 510006 (CN)。 杨思攀 (YANG, Sipan); 中国广东省广州市番禺区广州大学城外环西路 100 号广东工业大学物理与光电工程学院, Guangdong 510006 (CN)。 王成民 (WANG, Chengmin); 中国广东省广州市番禺区广州大学城外环西路 100 号广东工业大学物理与光电工程学院, Guangdong 510006 (CN)。 周海亮 (ZHOU, Hailiang); 中国广东省广州市番禺区广州大学城外环西路 100 号广东工业大学物理与光电工程学院, Guangdong 510006 (CN)。

(74) 代理人: 北京集佳知识产权代理有限公司 (UNITALEN ATTORNEYS AT LAW); 中国北京市朝阳区建国门外大街 22 号赛特广场 7 层, Beijing 100004 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: ULTRAVIOLET LED EPITAXIAL CHIP FLIP STRUCTURE AND MANUFACTURING METHOD THEREOF

(54) 发明名称: 一种紫外 LED 外延芯片倒装结构及其制作方法

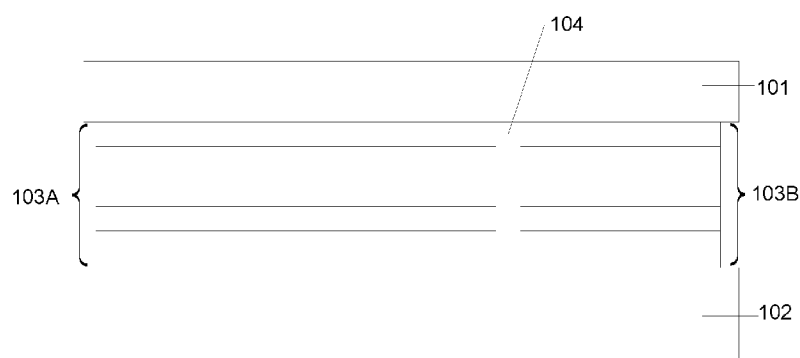


图 1

(57) Abstract: The invention provides an ultraviolet LED epitaxial chip flip structure and a manufacturing method thereof. The ultraviolet LED epitaxial chip flip structure comprises: an underlying base (101) and a substrate (102) which are oppositely arranged; an epitaxial layer structure which is arranged between the underlying base and the substrate; and an isolation layer (104) which is arranged in a way of being perpendicular to the underlying base, penetrates through the epitaxial layer structure and isolates the epitaxial layer structure into a light-emitting diode structure (103A) and an electrostatic protection diode structure (103B), wherein the second electrode of the light-emitting diode structure is electrically connected with the first electrode of the electrostatic protection diode structure. The first electrode of the electrostatic protection diode structure is electrically connected with the second electrode of the light-emitting diode structure so that the electrostatic protection diode structure and the light-emitting diode structure are reversely connected in parallel. Therefore, an electrostatic discharge channel is directly provided, so that surge voltage or high pulse current can bypass the light-emitting diode structure to flow through the electrostatic protection diode structure, and thus normal working of the light-emitting diode structure can be guaranteed and the yield rate and the reliability of the ultraviolet LED epitaxial chip can be enhanced.

(57) 摘要: 一种紫外 LED 外延芯片倒装结构及其制作方法, 紫外 LED 外延芯片倒装结构包括: 相对设置的

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

衬底(101)和基板(102); 位于衬底和基板之间的外延层结构; 隔离层(104), 隔离层垂直于衬底设置, 贯穿外延层结构, 并将外延层结构隔离成发光二极管结构(103A)与静电保护二极管结构(103B); 其中, 发光二极管结构的第二电极和静电保护二极管结构的第一电极电连接。由于静电保护二极管结构的第一电极与发光二极管结构的第二电极电连接, 使得静电保护二极管结构与发光二极管结构反向并联, 直接提供了一条静电放电通道, 浪涌电压或大脉冲电流可以绕过发光二极管结构而流经静电保护二极管结构, 从而保证了发光二极管结构正常工作, 提高了紫外LED外延芯片的成品率和可靠性。

一种紫外LED外延芯片倒装结构及其制作方法

技术领域

本申请要求于 2017 年 7 月 31 日提交中国专利局、申请号为 201710638940.7、发明名称为“一种紫外 LED 外延芯片倒装结构及其制作方法”的国内申请的优先权，其全部内容通过引用结合在本申请中。

背景技术

随着紫外LED技术的发展、生产成本的下降、输出性能的提升，与目前传统的紫外光源相比，紫外LED具有理论寿命长、冷光源、高效可靠、照射亮度均匀以及不含有毒物质等优点，在生物医疗、杀菌消毒、印刷光刻、光固化生产以及通信探测等领域应用的越来越广泛，近年来也受到半导体照明行业越来越多的关注。

但目前紫外LED正处于技术发展期，还存在一些难以突破的问题，如紫外LED在后期倒装封装过程中存在漏电、电压浪涌、外界静电放电危害等缺点。

因此，如何解决紫外LED在倒装封装过程中的漏电、电压浪涌、外界静电放电等问题成为亟待解决的问题。

20 发明内容

有鉴于此，本发明提供一种紫外LED外延芯片倒装结构及其制作方法，以解决现有技术中紫外LED在倒装封装过程中的漏电、电压浪涌、外界静电放电等问题。

为实现上述目的，本发明提供如下技术方案：

25 一种紫外LED外延芯片倒装结构，包括：

相对设置的衬底和基板；

位于所述衬底和所述基板之间的外延层结构；

隔离层，所述隔离层垂直于所述衬底设置，贯穿所述外延层结构，并将所述外延层结构隔离成发光二极管结构与静电保护二极管结构；

其中，所述发光二极管结构的第二电极和所述静电保护二极管结构的第一电极电连接。

一种紫外LED外延芯片制作方法，用于制作形成上面所述的紫外LED外延芯片倒装结构，所述紫外LED外延芯片制作方法包括：

5 提供衬底和基板；

 在所述衬底上生长外延层结构；

 形成隔离层，所述隔离层将所述外延层结构分隔为发光二极管结构和静电保护二极管结构，所述发光二极管结构的第二电极和所述静电保护二极管结构的第一电极电连接；

10 将所述发光二极管结构和所述静电保护二极管结构倒扣在所述基板上。

 经由上述的技术方案可知，本发明提供的紫外LED外延芯片倒装结构中，通过隔离层将外延层结构分隔为两个部分，分别为用于发光的发光二极管结构和用于对所述发光二极管结构进行静电保护的静电保护二极管结构。由于本发明中提供的紫外LED外延芯片倒装结构包括静电保护二极管结构，且所述静电保护二极管结构的第一电极与所述发光二极管结构的第二电极电连接，使得所述静电保护二极管结构与所述发光二极管结构反向并联，直接提供了一条静电放电通道，浪涌电压或大脉冲电流可以绕过发光二极管结构而流经静电保护二极管结构，从而保证了发光二极管结构正
15 常工作而免受静电放电或应力的危害，同时还增大了发光二极管结构的正向电压和抗静电放电打击的强度，提高了紫外LED外延芯片的成品率和可靠性。

 本发明还提供一种紫外LED外延芯片制作方法，用于制作形成上述紫外LED外延芯片倒装结构，从而提高紫外LED外延芯片的成品率和可靠性。
25 性。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对

实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据提供的附图获得其他的附图。

图1为本发明实施例提供的一种紫外LED外延芯片倒装结构示意图；

5 图2为本发明实施例提供的一种具体的紫外LED外延芯片倒装结构示意图；

图3为本发明实施例提供的具有静电保护二极管结构的紫外LED外延芯片倒装结构等效电路图；

图4为本发明实施例提供的一种紫外LED外延芯片制作方法。

10 其中：

1-蓝宝石衬底，2-AlN 缓冲层，3-AlN/AlGaIn 超晶格，4-重掺杂 N 型 AlGaIn 层，5-轻掺杂 N 型 AlGaIn 层，6-多量子阱有源区，7-P 型 AlGaIn 电子阻挡层，8-P 型能量调节层，9-P 型 GaN 接触层，10-反射层，11-电流扩展层，12-导电薄膜层，13-N 型电极，14-金属布线层，15-AlN 层，16-导电银浆，17-底座，18-钝化绝缘层，19-第一 N 型电极接触层，20-隔离层，21-P 型电极，22-第二 N 型电极接触层，23-P 型电极接触层。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

25 请参见图1，本发明实施例提供一种紫外LED外延芯片倒装结构，包括：相对设置的衬底101和基板102；位于衬底101和基板102之间的外延层结构；隔离层104，隔离层104垂直于衬底101设置，并将外延层结构分隔为发光二极管结构103A与静电保护二极管结构103B；其中，发光二极管结构103A的第二电极和静电保护二极管结构103B的第一电极电连接。

本实施例中不限定第一电极和第二电极的具体形式，可选的，所述第一电极为P型电极，所述第二电极为N型电极。

由于本实施例中的紫外LED外延芯片倒装结构包括静电保护二极管结构，且静电保护二极管结构的第一电极与发光二极管结构的第二电极电连接，使得静电保护二极管结构与发光二极管结构反向并联，直接提供了一条静电放电通道，浪涌电压或大脉冲电流可以绕过发光二极管结构而流经静电保护二极管结构，从而保证了发光二极管结构正常工作而免受静电放电或应力的危害，同时还增大了发光二极管结构的正向电压和抗静电放电打击的强度，提高了紫外LED外延芯片的成品率和可靠性。

10 本实施例中不限定所述紫外LED外延芯片倒装结构中发光二极管结构与静电保护二极管结构的具体结构，可选的，发光二极管结构与静电保护二极管结构的每层叠加结构均相同，从而能够通过外延工艺同时形成发光二极管结构与静电保护二极管结构。

15 本实施例中发光二极管结构和静电保护结构均包括：第一电极、第一型电极接触层、第二电极、第二型电极接触层、外延层结构；外延层结构包括：沿背离衬底的方向依次设置的缓冲层、超晶格结构、第二型导电层、有源区、第一型导电层、反射层和导电薄膜层；第二型电极接触层设置在垂直于衬底的凹槽内，凹槽贯穿导电薄膜层、反射层、第一型导电层和有源区，与第二型导电层接触；第一电极与第一型电极接触层相连；第二电
20 极位于导电薄膜层背离反射层的表面。

需要说明的是，本实施例中不限定所述第一型电极接触层与第二型电极接触层的具体类型，可选的，本实施例中所述第一型电极接触层为P型电极接触层，所述第二型电极接触层为N型电极接触层。

25 另外，本实施例中也不限定外延层结构的具体材质，可选的，如图2所示，外延层结构包括依次生长在衬底1上的AlN缓冲层2、AlN/AlGa_N超晶格3、重掺杂N型AlGa_N层4、轻掺杂N型AlGa_N层5、电流扩展层11、多量子阱有源区6、P型AlGa_N电子阻挡层7和P型Ga_N接触层9，其中，重掺杂N型AlGa_N层4与凹槽内的N型电极接触层接触。即本实施例中第二型导电层包括重掺杂N型AlGa_N层4、轻掺杂N型AlGa_N层5；第一型导电层为P型

GaN接触层9。

本实施例中通过依次设置不同掺杂类型和不同载流子浓度的重掺杂N型AlGaIn层和轻掺杂N型AlGaIn层，并对轻掺杂N型AlGaIn层的厚度进行了优化处理，可选的，本实施例中所述轻掺杂N型AlGaIn层的厚度为0.25 μm 。

- 5 使得LED外延层结构在垂直于衬底表面方向上的等效串联电阻变大，也就是说在平行于衬底表面方向上的电流扩展更快、更均匀，不仅提高了LED的输出强度，还减小了静电放电、浪涌电压以及大脉冲电流对LED芯片的危害，提高了LED的可靠性。

- 10 本实施例中还在外延层结构中的多量子阱有源区6和轻掺杂N型AlGaIn层5这两者结构之间设置电流扩展层11，电流在横向流过N型AlGaIn层的过程中，使得通过多量子阱有源区6的大部分电流不会集中拥堵在这一区域，电流扩展更有效，提高了载流子的注入效率，减少了焦耳热的产生。

需要说明的是，在本发明的其他实施例中，P型AlGaIn电子阻挡层7和P型GaN接触层9之间还设置有P型能量调节层8。

- 15 通过在外延层结构中的P型AlGaIn电子阻挡层7和P型GaN接触层9之间，设置了一种低势垒的、调制掺杂类型的P型能量调节层8，而P型AlGaIn电子阻挡层7和P型GaN接触层9还充当了材料传输层的作用。由于外延层结构与蓝宝石衬底之间存在着湮没效应、阻挡效应进而降低了外延层结构中的螺旋位错和晶格失配，改善了晶体的质量和表面形态，缩小了载流子的
20 散射中心，载流子密度增大，减小了表面电阻；另外，由于所述P型空穴能量调节层8在不增加空穴势垒的条件下，还可以利用所产生的极化电场来调节空穴的能量，减少漏电流的形成，进而提高了空穴的注入效率以及LED的内量子效率。

- 25 本实施例中不限定P型能量调节层8的具体材质，可选的，P型能量调节层8为铝组分为50%的AlGaIn层。P型能量调节层8的晶格常数比P型AlGaIn电子阻挡层7和P型GaN接触层9都要大，但其禁带宽度却比P型AlGaIn电子阻挡层7和P型GaN接触层9都要小，有效地调节了P型区域空穴的能量，提高了LED的内量子效率。

本发明实施例中在所述P型GaN接触层9的表面上还外延了反射层10结构。其厚度优化地设置为50nm，且进行了表面粗化等特殊工艺处理，本实施例中不限定反射层10的具体材质，只要能够实现发光二极管发射的光反射回衬底侧即可，本实施例中反射层10采用金属铝或者Ti/Al合金材质，使得其中射向底部的一部分光线能够最大程度地被反射回正面后继续出射，有效地提高了光线的反射效果，增强了LED芯片的出光量。

本发明实施例中在反射层10结构的表面上均匀沉积了导电薄膜层12，以及所述发光二极管结构在生长前后工艺中，均采用不同温度梯度下的多次退火工艺处理，增强了外延材料和结构之间的粘结强度，降低了内部接触电阻以及提高了LED芯片的抗静电放电危害的强度。此时位于LED外延结构顶部的电极区域位置处，导电薄膜层较好地充当了将外部接触电极结构与内部外延层结构相互连接的一种起桥梁作用的中间接触层媒介。具体地，通过采用磁控溅射设备、结合蒸镀或电镀等工艺，沉积一种导电性能优越的氧化铟锡(ITO)材料，所述导电薄膜层的厚度优化地设置为50nm。由于导电薄膜层12具有高密度特性，进而表现出很高的反射率，使得LED芯片发光更均匀、光效更高，大大增加了光输出功率。

请继续参见图2，发光二极管结构或静电保护二极管结构还包括第一电极和第二电极，如图2中所示，发光二极管结构包括第一电极A和第二电极B；静电保护二极管结构包括第一电极D和第二电极C。其中，发光二极管结构的第一电极A通过P型电极接触层23与反射层10电连接，发光二极管结构的第二电极B通过发光二极管结构的凹槽区域的第二N型电极接触层22与重掺杂N型AlGaIn层4电连接；静电保护二极管结构的第一电极D直接与导电薄膜层12电连接的同时，还与第二N型电极接触层22电连接，静电保护二极管结构的第二电极C通过静电保护二极管结构的凹槽内的第一N型电极接触层19与重掺杂N型AlGaIn层4电连接。如图3所示，为本发明实施例提供的紫外LED外延芯片倒装结构的等效电路图，发光二极管结构103A的第一电极与静电保护二极管结构103B的第二电极相连。

其中，如图2中所示，第二N型电极接触层22所在凹槽和第一N型电极接触层19所在凹槽背离隔离层一侧的侧壁上均设置有钝化绝缘层，以杜绝

凹槽侧壁漏电。凹槽中与隔离层相近的一侧侧壁也可以设置钝化绝缘层，但是由于已经设置了隔离层，已经可以起到防漏电隔离的效果，可选的，凹槽中与隔离层相近的一侧侧壁也可以不设置钝化绝缘层，本实施例中不限定所述钝化绝缘层的材质。所述钝化绝缘层能够对内部接触层的表面进行钝化处理，较好的避免了LED芯片侧壁或者台面处漏电流的形成，防止了金属电极接触层结构的侧壁表面与芯片内部接触层直接形成电流回路而造成短路。其中，所述钝化绝缘层的厚度均优化地设置为10nm。

需要说明的是，如图2所示，发光二极管结构与静电保护二极管结构之间通过隔离层20隔离开来，但发光二极管结构的第二电极B与静电保护二极管结构的第一电极D电连接，具有相同电位，从而使得静电保护二极管结构与发光二极管结构反向并联，直接提供了一条静电放电通道，浪涌电压或大脉冲电流可以绕过发光二极管结构而流经静电保护二极管结构，从而保证了发光二极管结构正常工作而免受静电放电或应力的危害，同时还增大了发光二极管结构的正向电压和抗静电放电打击的强度，提高了紫外LED外延芯片的成品率和可靠性。

本实施例中不限定基板的具体结构，为避免紫外LED外延芯片发光过程中产生较大热量，温度较高存在安全隐患的现象，本实施例中可选的，如图2中所示，本实施例中的基板102包括底座17，位于底座17上依次层叠的导电银浆16、AlN层15和金属布线层14；其中，金属布线层14为图形化结构，包括第一金属布线层和第二金属布线层；第一金属布线层与第一电极相连，第二金属布线层与第二电极相连。

本实施例中基板散热器结构包括改进型金属布线层和AlN陶瓷层共同组成的散热器结构。多量子阱有源区是LED芯片中的主要发热源，由于本发明实施例中所设置的AlN陶瓷层和高密度的金属布线层结构，使得发热源与底座热沉结构之间的热扩散路径明显的缩短，LED芯片散热加快，保护了芯片因过热而失效。另一方面，本发明所述LED外延片结构中设置多条内部接触层结构，由于填充的是导热性好的金属或者金属合金材料，也可以及时地将LED芯片内部的热量传递到外部。其中，所述金属布线层在基板结构表面上最大限度地向外部展开，并保证金属布线层中间被划开后

形成两部分，以及在P电极区域和N电极区域之间形成一条绝缘的、具有一定宽度的隔离型绝缘跑道，防止了LED芯片中直接短路现象的发生。

本实施例中不限定衬底的具体材质，需要说明的是，蓝宝石衬底具有较高的透光性，且在图形化蓝宝石衬底上生长外延层结构时能够得到质量较好的晶体，因此，本实施例中可选的所述衬底为微型纳米图形化蓝宝石衬底，所述微型纳米图形化蓝宝石衬底上的凹凸结构能够有效地减小外延材料之间的残余应力和位错，缓解晶格失配和热失配等问题。

本发明实施例提供的紫外LED外延芯片倒装结构由于隔离层的存在，额外地形成了静电保护二极管，能够降低发光二极管的静电放电危害、电压浪涌；重掺杂N型AlGaIn层、轻掺杂N型AlGaIn层以及P型能量调节层的存在使得空穴注入效率高、内量子效率高、发光效率高；基板的散热器结构使得紫外LED外延芯片倒装结构的散热性好，综上使得紫外LED外延芯片倒装结构具有高效可靠等优点。

另外，本发明实施例还提供一种紫外LED外延芯片制作方法，用于制作形成上面所述的紫外LED外延芯片倒装结构，所述紫外LED外延芯片制作方法包括：

S101：提供衬底和基板；

本实施例中紫外LED外延芯片为倒装结构，因此，蓝宝石衬底位于顶部，基板位于底部，本实施例中底部的基板散热器结构中主要包括2μm厚的金属布线层，0.5mm厚的AlN陶瓷层，10μm厚的导电银浆以及1mm厚的底座。

S102：在所述衬底上生长外延层结构；

本实施例中不限定所述外延层结构的具体结构，可选的，以上一实施例中的LED外延结构为例进行说明，在所述蓝宝石衬底的表面依次设置有1μm厚的AlN缓冲层，0.8μm厚的AlN/AlGaIn超晶格结构，1.75μm厚的重掺杂N型AlGaIn层，0.25μm厚的轻掺杂N型AlGaIn层，0.1μm厚的电流扩展层，62.5nm厚的多量子阱有源区，60nm厚的P型AlGaIn电子阻挡层，10nm厚的P型能量调节层，100nm厚的P型GaIn接触层，50nm

厚的反射层，50nm 厚的导电薄膜层层以及 10nm 厚的钝化绝缘层。

具体制作工艺包括：

对所述蓝宝石衬底进清洗、高温烘烤等预处理，以除去衬底表面的污染物；

- 5 采用 MOCVD 反应设备进行氮化物 LED 外延层结构的生长之前，在低温实验条件下采用磁控溅射设备，选择在半极性面的蓝宝石衬底上制备 AlN 缓冲层结构；

在所述 AlN 缓冲层的表面上外延 20 个周期的 AlN/AlGa_N 超晶格结构；

- 10 具体地，每个周期中的 AlN/AlGa_N 超晶格结构包含 20nm 厚的 AlN 层和 20nm 厚的 AlGa_N 层。

在确保 N 型 AlGa_N 层的厚度保持 2 μm 不变的前提下，将反应设备里面的温度迅速升高到 1040℃ 并维持稳定后，在 AlN/AlGa_N 超晶格结构的表面依次外延重掺杂 N 型 AlGa_N 层和轻掺杂 N 型 AlGa_N 层；

- 15 在确保重掺杂 N 型 AlGa_N 层中的载流子浓度高达 $3 \times 10^{18} \text{ cm}^{-3}$ 的同时，将轻掺杂 N 型 AlGa_N 层中的载流子浓度维持在 $5 \times 10^{17} \text{ cm}^{-3}$ 数量级范围左右。

特别地，考虑到芯片材料存在着对光线的反射和吸收，还通过结合外延片厚度减薄处理技术的同时，对所述重掺杂 N 型 AlGa_N 层的厚度进行薄膜化处理，其厚度优化地设置为 1.75 μm。

- 20 在所述轻掺杂 N 型 AlGa_N 层上沉积掩模板，以及采用刻蚀或者腐蚀工艺，在所述掩模板上形成一种网格结构的 SiO₂ 层，并对此时的外延层结构进行简单的清洗、烘干处理后，再采用磁控溅射反应设备沉积电流扩展层结构；

- 25 具体地，本发明在所述轻掺杂 N 型 AlGa_N 层上外延了电流扩展层，其厚度优化地设置为 100nm，并且经过进一步地刻蚀、粗化等处理后形成一种电流扩展图形。电流在横向流过 N 型 AlGa_N 层的过程中，使得通过多量子阱有源区后的大部分电流不会集中拥堵在这一区域，进而电流扩展现象更有效，提高了载流子的注入效率，减少了芯片中热量的产生。

将 MOCVD 反应设备中的温度缓慢地降低到 750℃，进而在所述电流

扩展层的表面上外延 5 个周期的 AlGaIn/AlGaIn 多量子阱有源区；其中，每个周期的量子阱层中包含了 10nm 厚的 AlGaIn 阱层和 2.5nm 厚的 AlGaIn 势垒层。

5 将生长的环境温度迅速升高，恢复到 1040℃ 并达到稳定之后，在所述多量子阱有源区的表面，继续依次外延掺杂 Mg 的 P 型 AlGaIn 电子阻挡层和调制掺杂类型的 P 型能量调节层；具体地，所述 P 型能量调节层选用的是铝组分为 50% 的 AlGaIn 材质。

10 将反应设备里面的生长温度缓慢地降低，在所述 P 型能量调节层的表面上外延 P 型 GaN 接触层，以及通过腐蚀工艺除去网格结构的 SiO₂ 层。其中，所述 P 型 AlGaIn 电子阻挡层和 P 型 GaN 接触层均充当了材料传输层的作用。

在所述 P 型 GaN 接触层的表面上还外延了反射层结构。其厚度优化地设置为 50nm，且进行了表面粗化等特殊工艺处理；

在反射层结构的表面上均匀沉积导电薄膜层；

15 本实施例中通过光刻、干法刻蚀或湿法腐蚀等工艺，从导电薄膜层开始对所述 LED 外延结构进行不同程度的反向刻蚀，结合掩膜板从外延结构的中部进行刻蚀或镂空处理，首先形成一条相对较浅的、但较宽的凹槽。其中，所述凹槽的刻蚀深度从顶部的导电薄膜层层开始由上往下直到露出一部分重掺杂 N 型 AlGaIn 层为止。

20 本发明通过继续采用反向刻蚀工艺对 LED 外延片中的 N 型电极区域和 P 型电极区域进行处理，分别形成具有不同深度的、正六边形柱状的 N 型或者 P 型电极接触层。其中，N 型电极接触层结构的刻蚀范围也从顶部的导电薄膜层开始由上往下直到露出一部分重掺杂 N 型 AlGaIn 层为止；而 P 型电极接触层结构的刻蚀范围则只贯穿了整个导电薄膜层。通过严格控制刻蚀
25 过程中的刻蚀速率，确保只对台面的很少部分区域进行刻蚀，减少了刻蚀对外延片发光区域的损害，提高了 LED 的光输出强度。

接着再往凹槽的内壁先进行环形钝化、绝缘处理，然后再往里面填充金属或合金材料，分别形成两种相对应的内部接触层结构。

具体地，通过选用Ti/Al合金作为电极接触材料，使得电极底面的铝增强了光线的反射效果，降低了电极边缘对部分光线的吸收，以及增加了蓝宝石衬底对边光的提取。

5 本发明在LED外延片的制备过程中，在所述导电薄膜层上设置了与所述内部电极接触层结构相对应的外部接触电极。

具体地，通过在内部接触层和导电薄膜层结构之间的界面处分别设置外部接触电极，而所述外部接触电极的另一端则与后续形成的金属布线层相连接。其中，在进行外部接触电极结构的沉积、蒸镀时，通过设计新型的Ti/Al合金材质的反射电极，优化其欧姆接触的方式与结合强度，进而
10 进一步提高LED芯片的出光效率。通过采用图形化处理技术将P型接触电极和N型接触电极表面的薄膜进行粗化处理，再结合透明导电电极制备技术以及优化电极处的面接触材料类型，有效地增大了接触电极的有效面积，降低了接触电阻，使得电流分布更均匀、电流扩展更快。

S103：形成隔离层，所述隔离层将所述外延层结构分隔为发光二极管
15 结构和静电保护二极管结构，所述发光二极管结构的第二电极和所述静电保护二极管结构的第一电极电连接；

本实施例中在紧邻所述第二型电极接触层结构所在的凹槽边缘的一端处进行深刻蚀处理，进而一种更深的、但较窄的凹槽隔离通道。其中，所述隔离通道的刻蚀深度则从顶部的导电薄膜层层开始由上往下直到暴露出
20 蓝宝石衬底为止。然后再往所述隔离通道里面填充绝缘介质材料进而所形成一种隔离层结构，所述隔离层将外延层结构从中部被分割成了两个部分，进而使得原本完整的外延片结构从中间被隔离成了两种不同的二极管结构。

再通过外部电极接触层结构将发光二极管的N型电极与静电放电保护
25 二极管的P型电极进行电气连接，最终使得发光二极管和静电放电保护二极管结构相互并联、反向连接，其等效电路如下图3所示。这就直接绕过了LED芯片中的大电流脉冲或者浪涌电压对发光二极管的冲击，减小了静电放电对发光二极管的危害。

S104：将所述发光二极管结构和所述静电保护二极管结构倒扣在所述

基板上。

本实施例中通过将以上所述外延层结构通过电极接触层结构直接倒扣固定并安装在基板散热结构中的金属布线层上，进而完成紫外LED的倒装共晶焊过程。

- 5 本实施例中通过对LED外延片进行刻蚀和填充等工艺处理，设置凹槽、第二型电极接触层结构、隔离型凹槽和电极接触层，在LED外延片中额外地形成一种内部的、旁路的静电放电保护二极管，再通过电极接触层将发光二极管的N型电极与静电放电保护二极管的P型区域进行电气连接，使得所述静电保护二极管与LED反向并联、平行连接后，直接提供了一条静电
- 10 放电的通道，浪涌电压或大脉冲电流可以绕过LED而流经静电保护二极管，保证LED正常工作而免受静电放电或应力的危害，同时还增大了LED的正向电压和抗静电放电打击的强度，简化了器件的制备工艺，以及提高了LED的成品率和可靠性。

- 需要说明的是，本发明所述LED外延片结构中的台面、外延层结构的
- 15 侧壁以及外部电极表面均采用钝化处理，防止了外界环境对芯片的腐蚀，减小了台面和台阶侧壁处漏电流对芯片的影响，以及改进了LED外延片中有源区的电流扩展问题，降低了电流堆积效应，提高了LED器件的光输出功率。

- 20 需要说明的是，本说明书中的各个实施例均采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似的部分互相参见即可。

- 对所公开的实施例的上述说明，使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的，本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下，在其它实施例中实现。因此，本发明将不会被限制于本文所示的这些实施例，而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。
- 25

权 利 要 求

1、一种紫外 LED 外延芯片倒装结构，其特征在于，包括：

相对设置的衬底和基板；

位于所述衬底和所述基板之间的外延层结构；

5 隔离层，所述隔离层垂直于所述衬底设置，贯穿所述外延层结构，并将所述外延层结构隔离成发光二极管结构与静电保护二极管结构；

其中，所述发光二极管结构的第二电极和所述静电保护二极管结构的第一电极电连接。

2、根据权利要求 1 所述的紫外 LED 外延芯片倒装结构，其特征在于，
10 所述发光二极管结构和所述静电保护二极管结构均包括：

第一电极、第一型电极接触层、第二电极、第二型电极接触层、所述外延层结构；

所述外延层结构包括：沿背离所述衬底的方向依次设置的缓冲层、超晶格结构、第二型导电层、有源区、第一型导电层、反射层和导电薄膜层；

15 所述第二型电极接触层设置在垂直于所述衬底的凹槽内，所述凹槽贯穿所述导电薄膜层、所述反射层、所述第一型导电层和所述有源区，并与所述第二型导电层接触；

所述第一电极与所述第一型电极接触层相连；

所述第二电极位于所述导电薄膜层背离所述反射层的表面。

20 3、根据权利要求 2 所述的紫外 LED 外延芯片倒装结构，其特征在于，所述第一型电极接触层为 P 型电极接触层，所述第二型电极接触层为 N 型电极接触层。

4、根据权利要求 3 所述的紫外 LED 外延芯片倒装结构，其特征在于，所述外延层结构包括依次生长在所述衬底上的 AlN 缓冲层、AlN/AlGa_N 超
25 晶格、重掺杂 N 型 AlGa_N 层、轻掺杂 N 型 AlGa_N 层、电流扩展层、多量子阱有源区、P 型 AlGa_N 电子阻挡层和 P 型 Ga_N 接触层，其中，所述重掺杂 N 型 AlGa_N 层与所述 N 型电极接触层接触。

5、根据权利要求 4 所述的紫外 LED 外延芯片倒装结构，其特征在于，

所述 P 型 AlGaIn 电子阻挡层和所述 P 型 GaN 接触层之间还设置有 P 型能量调节层。

6、根据权利要求 5 所述的紫外 LED 外延芯片倒装结构，其特征在于，所述 P 型能量调节层为铝组分为 50% 的 AlGaIn 层。

5 7、根据权利要求 2 所述的紫外 LED 外延芯片倒装结构，其特征在于，所述凹槽的侧壁上背离所述隔离层的一侧设置有钝化绝缘层。

8、根据权利要求 1-7 任意一项所述的紫外 LED 外延芯片倒装结构，其特征在于，所述基板包括：

底座，位于所述底座上依次层叠的导电银浆、AlN 层和金属布线层；

10 其中，所述金属布线层为图形化结构，包括第一金属布线层和第二金属布线层；

所述第一金属布线层与所述第一电极相连，所述第二金属布线层与所述第二电极相连。

9、根据权利要求 1 所述的紫外 LED 外延芯片倒装结构，其特征在于，
15 所述衬底为微型纳米图形化蓝宝石衬底。

10、一种紫外 LED 外延芯片制作方法，其特征在于，用于制作形成权利要求 1 所述的紫外 LED 外延芯片倒装结构，所述紫外 LED 外延芯片制作方法包括：

提供衬底和基板；

20 在所述衬底上生长外延层结构；

形成隔离层，所述隔离层将所述外延层结构分隔为发光二极管结构和静电保护二极管结构，所述发光二极管结构的第二电极和所述静电保护二极管结构的第一电极电连接；

25 将所述发光二极管结构和所述静电保护二极管结构倒扣在所述基板上。

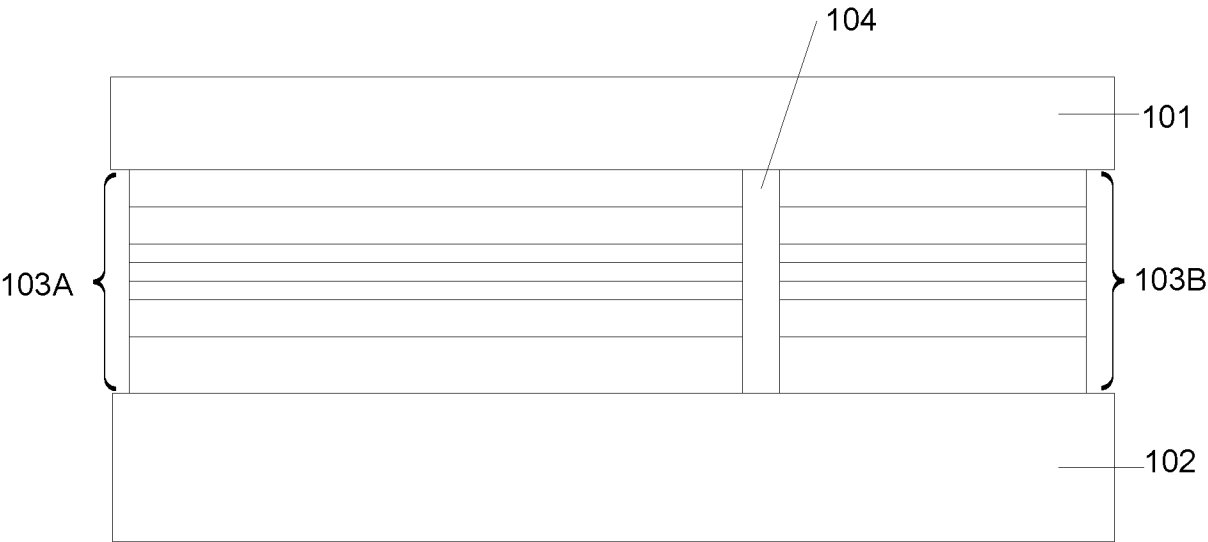


图 1

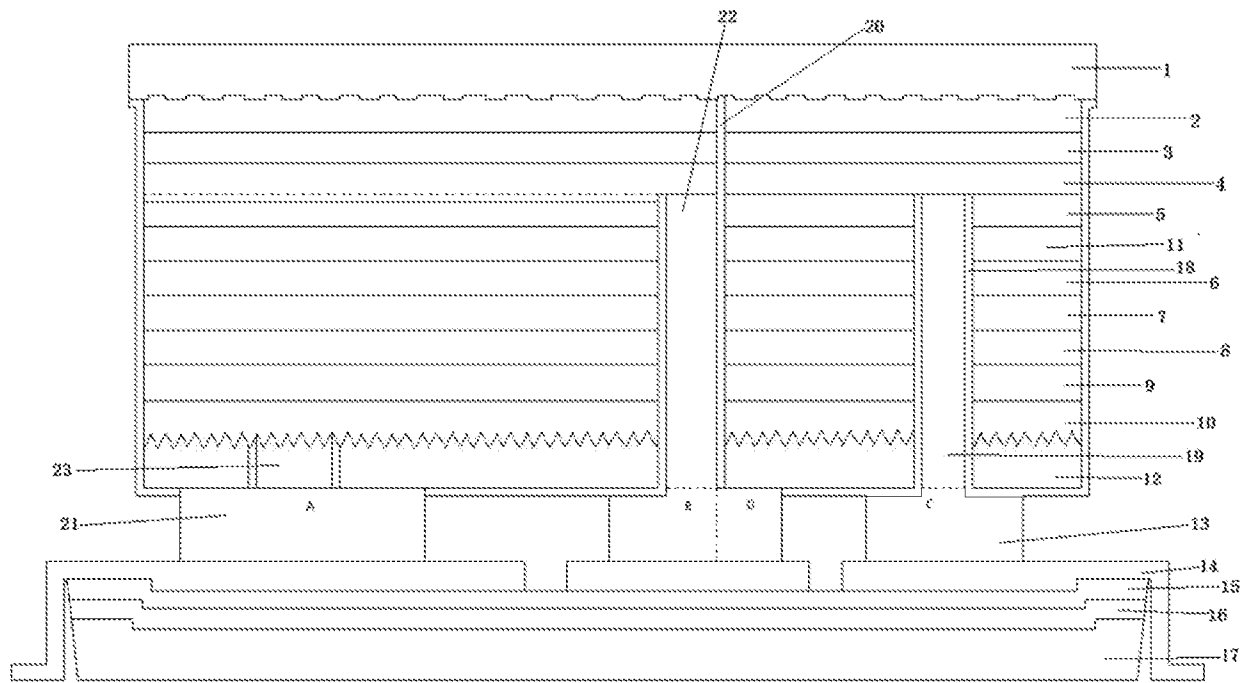


图 2

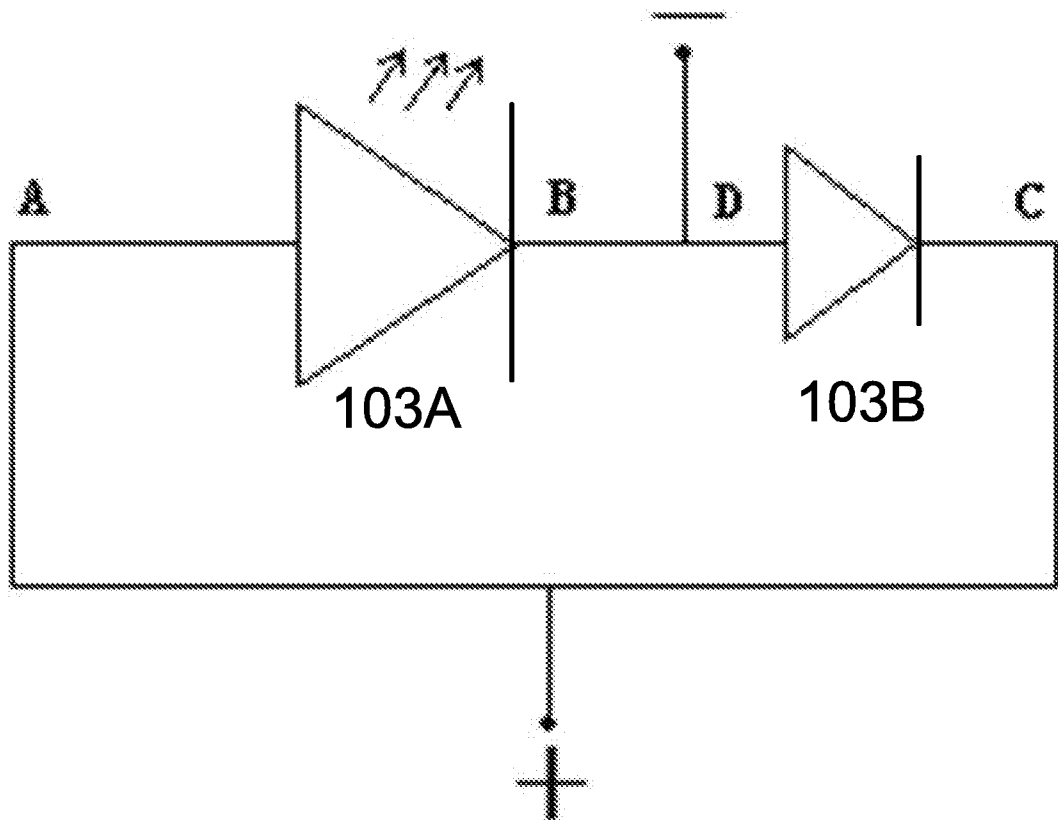


图 3

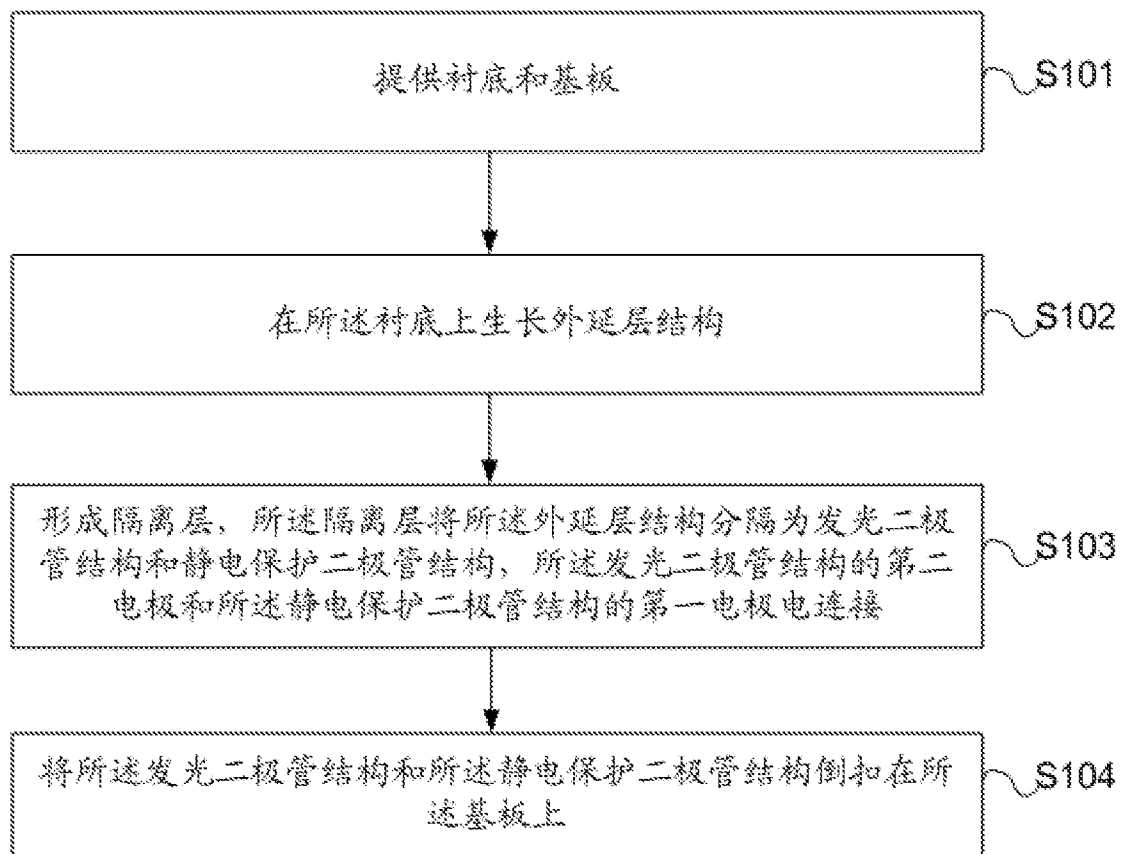


图 4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/111525

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/48 (2010.01) i; H01L 25/075 (2006.01) i; H01L 23/60 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; DWPI; SIPOABS; CNKI; IEEE: 发光二极管, 紫外, 静电保护, 衬底, 外延, light emitting diode, LED, ultraviolet, electrostatic protection, substrate, epitaxial

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106981563 A (GUANGDONG UNIVERSITY OF TECHNOLOGY) 25 July 2017 (25.07.2017), description, paragraphs [0016]-[0045], and figures 1 and 2	1-10
PX	CN 107293629 A (GUANGDONG UNIVERSITY OF TECHNOLOGY) 24 October 2017 (24.10.2017), entire document	1-10
A	US 6407411 B1 (WOJNAROWSKI et al.) 18 June 2002 (18.06.2002), entire document	1-10
E	CN 206947377 U (GUANGDONG UNIVERSITY OF TECHNOLOGY) 30 January 2018 (30.01.2018), entire document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 26 April 2018	Date of mailing of the international search report 15 June 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer SONG, Lin Telephone No. (86-10) 62411800

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/111525

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 106981563 A	25 July 2017	None	
CN 107293629 A	24 October 2017	CN 206947377 U	30 January 2018
US 6407411 B1	18 June 2002	None	
CN 206947377 U	30 January 2018	CN 107293629 A	24 October 2017

国际检索报告

国际申请号

PCT/CN2017/111525

A. 主题的分类 H01L 33/48(2010.01)i; H01L 25/075(2006.01)i; H01L 23/60(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;DWPI;SIPOABS;CNKI;IEEE:发光二极管, 紫外, 静电保护, 衬底, 外延, light emitting diode, LED, ultraviolet, electrostatic protection, substrate, epitaxial																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 106981563 A (广东工业大学) 2017年 7月 25日 (2017 - 07 - 25) 说明书第【0016】-【0045】段, 图1-2</td> <td>1-10</td> </tr> <tr> <td>PX</td> <td>CN 107293629 A (广东工业大学) 2017年 10月 24日 (2017 - 10 - 24) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>US 6407411 B1 (WOJNAROWSKI 等) 2002年 6月 18日 (2002 - 06 - 18) 全文</td> <td>1-10</td> </tr> <tr> <td>E</td> <td>CN 206947377 U (广东工业大学) 2018年 1月 30日 (2018 - 01 - 30) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 106981563 A (广东工业大学) 2017年 7月 25日 (2017 - 07 - 25) 说明书第【0016】-【0045】段, 图1-2	1-10	PX	CN 107293629 A (广东工业大学) 2017年 10月 24日 (2017 - 10 - 24) 全文	1-10	A	US 6407411 B1 (WOJNAROWSKI 等) 2002年 6月 18日 (2002 - 06 - 18) 全文	1-10	E	CN 206947377 U (广东工业大学) 2018年 1月 30日 (2018 - 01 - 30) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 106981563 A (广东工业大学) 2017年 7月 25日 (2017 - 07 - 25) 说明书第【0016】-【0045】段, 图1-2	1-10															
PX	CN 107293629 A (广东工业大学) 2017年 10月 24日 (2017 - 10 - 24) 全文	1-10															
A	US 6407411 B1 (WOJNAROWSKI 等) 2002年 6月 18日 (2002 - 06 - 18) 全文	1-10															
E	CN 206947377 U (广东工业大学) 2018年 1月 30日 (2018 - 01 - 30) 全文	1-10															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2018年 4月 26日		国际检索报告邮寄日期 2018年 6月 15日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 宋霖 电话号码 62411800															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/111525

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	106981563	A	2017年 7月 25日	无	
CN	107293629	A	2017年 10月 24日	CN 206947377	U 2018年 1月 30日
US	6407411	B1	2002年 6月 18日	无	
CN	206947377	U	2018年 1月 30日	CN 107293629	A 2017年 10月 24日