

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 12 月 8 日(08.12.2016)



(10) 国際公開番号
WO 2016/194893 A1

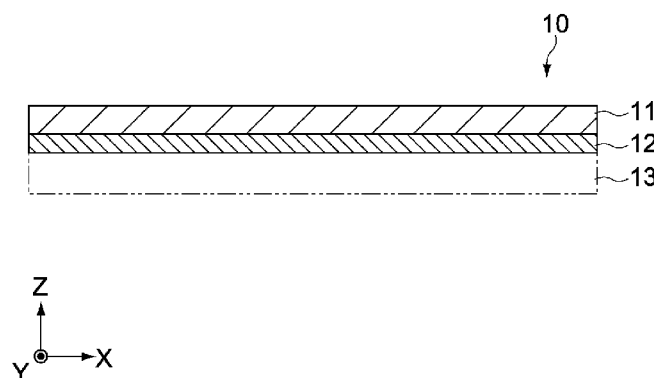
- (51) 国際特許分類:
H01L 23/00 (2006.01) H01L 25/065 (2006.01)
H01L 21/301 (2006.01) H01L 25/07 (2006.01)
H01L 21/60 (2006.01) H01L 25/18 (2006.01)
- (21) 国際出願番号: PCT/JP2016/065992
- (22) 国際出願日: 2016 年 5 月 31 日(31.05.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-113907 2015 年 6 月 4 日(04.06.2015) JP
- (71) 出願人: リンテック株式会社(LINTEC CORPORATION) [JP/JP]; 〒1730001 東京都板橋区本町 2 3 番 2 3 号 Tokyo (JP).
- (72) 発明者: 岡本 直也 (OKAMOTO, Naoya); 〒1730001 東京都板橋区本町 2 3 番 2 3 号 リンテック株式会社内 Tokyo (JP). 池田 亮平 (IKE-DA, Ryohei); 〒1730001 東京都板橋区本町 2 3 番 2 3 号 リンテック株式会社内 Tokyo (JP). 堀米 克彦 (HORIGOME, Katsuhiko); 〒1730001 東京都板橋区本町 2 3 番 2 3 号 リンテック株式会社内 Tokyo (JP).
- (74) 代理人: 大森 純一 (OMORI, Junichi); 〒1070052 東京都港区赤坂 7-5-47 U & M 赤坂ビル 2 F Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: PROTECTIVE FILM FOR SEMICONDUCTORS, SEMICONDUCTOR DEVICE AND COMPOSITE SHEET

(54) 発明の名称: 半導体用保護フィルム、半導体装置及び複合シート

[図3]



(57) Abstract: Provided are: a protective film for semiconductors, which is capable of suppressing warp of a semiconductor chip without deteriorating the productivity and reliability; a semiconductor device which is provided with this protective film for semiconductors; and a composite sheet. A protective film 10 for semiconductors according to one embodiment of the present invention is provided with: a protective layer 11 that is configured from a non-conductive inorganic material; and an adhesive layer 12 that is provided on one surface of the protective layer 11. The protective layer 11 contains at least a vitreous material, and is typically configured of a glass sheet. Consequently, warp of a semiconductor element, which is an object to be protected, is able to be effectively suppressed.

(57) 要約: 生産性、信頼性を損なうことなく、半導体チップの反りを抑制することが可能な半導体用保護フィルム及びこれを備えた半導体装置、並びに複合シートを提供する。本発明の一形態に係る半導体用保護フィルム 10 は、非導電性無機材料で構成された保護層 11 と、保護層 11 の一方の面に設けられた接着剤層 12 とを具備する。保護層 11 は、少なくともガラス質材料を含み、典型的には、板ガラスで構成される。これにより、保護対象である半導体素子の反りを効果的に抑制することが可能となる。



WO 2016/194893 A1

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：半導体用保護フィルム、半導体装置及び複合シート
技術分野

[0001] 本発明は、例えば半導体チップ等の半導体素子の裏面に貼着される半導体用保護フィルム及びこれを備えた半導体装置、並びに複合シートに関する。

背景技術

[0002] 近年、フェイスダウン方式あるいはフリップチップ接続と呼ばれる実装法を用いた半導体装置の製造が広く行われている。このような実装法では、半導体チップの回路面を構成する表面（能動面）が配線基板に対向して配置され、半導体チップの表面に形成された bumps と呼ばれる複数の電極を介して配線基板上に電氣的・機械的に接続される。

[0003] フェイスダウン方式で実装された半導体チップの裏面（非能動面）には、半導体チップを保護する目的で、保護フィルムが貼着されることが多い。このような保護フィルムとしては、接着剤層と、この接着剤層上に積層された保護層とを備え、上記保護層が耐熱性樹脂又は金属で構成された、フリップチップ型半導体裏面用フィルムが知られている（例えば特許文献1参照）。

[0004] 一方、近年における電子機器の小型化、高機能化に伴い、当該電子機器に搭載される半導体装置にも更なる小型化、高機能化が要求されている。このため、半導体チップの集積化、高密度化に必要な P o P （Package on Package）等のマルチチップモジュール技術の開発が各方面で進められている。

先行技術文献

特許文献

[0005] 特許文献1：特開2012-33626号公報

発明の概要

発明が解決しようとする課題

[0006] 半導体装置の小型化、薄型化を実現するためには、内蔵される半導体チップの更なる薄型化が必要とされる。しかしながら、半導体チップが薄くなる

ほど、半導体チップの剛性が低下し、その結果、熱応力に起因する半導体装置の反りがより顕著になる傾向がある。

[0007] そこで、特許文献1には、半導体チップの裏面に貼着される保護フィルムの接着剤層において、全樹脂成分に対する熱硬化性樹脂の含有量を所定以下にすることで、パッケージの反りを抑制することが提案されている（特許文献1の段落[0034]）。しかしながら、合成樹脂で構成された接着剤層の剛性あるいは弾性率は比較的低く、このため、半導体チップの反りを十分に抑制することができない。

[0008] 一方、保護層を金属で構成することで比較的高い弾性率を確保することができる。しかしながら、保護層が金属で構成された保護フィルムを用いると、ダイシング加工時における加工精度の低下、ダイシングソー（ブレード）の摩耗、切り屑の付着による半導体チップ回路面の短絡不良等、生産性及び信頼性の点で種々の問題を招く。さらには、接着剤層表面にレーザー等で印字した場合、視認性が確保できなくなる。

[0009] 以上のような事情に鑑み、本発明の目的は、生産性、信頼性を損なうことなく、半導体チップの反りを抑制し、さらには視認性を確保することが可能な半導体用保護フィルム及びこれを備えた半導体装置、並びに複合シートを提供することにある。

課題を解決するための手段

[0010] 上記目的を達成するため、本発明の一形態に係る半導体用保護フィルムは、保護層と、接着剤層とを具備する。

上記保護層は、非導電性無機材料で構成される。

上記接着剤層は、上記保護層の一方の面に設けられる。

[0011] 上記半導体用保護フィルムは、保護層が非導電性無機材料で構成されているため、保護層が合成樹脂で構成される場合と比較して、保護層の弾性率を高めることができる。これにより、保護対象である半導体素子の反りを効果的に抑制することが可能となる。

また、保護層が非導電性無機材料で構成されているため、保護層が金属で

構成される場合と比較して、ダイシング加工時における加工精度を向上させつつ、ダイシングソーの摩耗や劣化を抑制することができる。また、切り屑が半導体チップの回路面に付着したとしても短絡不良が生じることはない。これにより、生産性および信頼性の向上が図れることになる。

[0012] 保護層を構成する非導電性無機材料は特に限定されず、典型的には、ガラス質材料、セラミック材料もしくはこれらの混合物などが挙げられる。ガラス質材料としては、典型的には、板ガラス、ガラス繊維等が挙げられる。なお、板ガラスやガラス繊維に使用されるガラスの構造は、非晶質であってもよいし結晶質であってもよい。

さらに、非導電性無機材料にガラス等の透光性を有する材料を用いることで、接着剤層表面にレーザー等で印字した場合にも、視認性を確保することが可能となる。

[0013] 保護層が板ガラスで構成される場合、その厚さは、例えば、 $10\mu\text{m}$ 以上 $300\mu\text{m}$ 以下とすることができる。このような厚さの板ガラスを用いることで、半導体装置の薄型化に貢献することができるとともに、保護層のフレキシブル性が高まるためハンドリングが容易となる。

[0014] 本発明の一形態に係る半導体装置は、配線基板と、半導体素子と、保護フィルムとを具備する。

上記半導体素子は、上記配線基板にフリップチップ実装される。

上記保護フィルムは、非導電性無機材料で構成された保護層と、上記保護層の一方の面に設けられた接着剤層とを有し、上記接着剤層は上記半導体素子の裏面に接合される。

[0015] 上記半導体装置によれば、半導体素子の裏面に上記保護フィルムが設けられているため、半導体素子の反りを抑制しつつ、接続信頼性が高い半導体装置を得ることができる。

[0016] 保護層の少なくとも一方の面に印字層が設けられてもよい。印字層は、典型的には、文字、記号、図形等を含み、半導体素子あるいは半導体装置の種類等を識別可能に表示する。印字層は、典型的には、保護層又は接着剤層の

少なくとも一部で構成され、例えば、接着剤層の保護層との接着側表面に形成される。印字層は、例えば、保護層の表面をレーザー加工法等で削ることで形成されてもよいし、レーザー光の照射により接着剤層表面を改質させることで形成されてもよい。特に、保護層が板ガラス、透明セラミックス等、透光性を有する材料で構成される場合、保護層に透光性が付与されるため、レーザー印字等により保護層の上から印字層を容易に形成することができる。上記保護フィルムは、印字層を別途有してもよい。すなわち、印字層は、保護層及び接着剤層とは異なる層で構成されてもよい。

[0017] 上記半導体装置は、上記配線基板に電氣的に接続される半導体パッケージ部品をさらに具備してもよい。この場合、上記半導体素子は、上記配線基板と上記半導体パッケージ部品との間に配置される。

これにより、反りを抑制されたP o P構造等の半導体装置を得ることができる。

[0018] 本発明の他の形態に係る半導体装置は、第1の配線基板と、第1の半導体素子と、第2の半導体素子と、第2の配線基板とを具備する。

上記第1の半導体素子は、上記第1の配線基板にフリップチップ実装される。

上記第2の配線基板は、上記第1の半導体素子と上記第2の半導体素子との間に配置される。上記第2の配線基板は、保護層と、配線層と、接着剤層とを有する。上記保護層は、非導電性無機材料で構成される。上記配線層は、上記保護層に設けられ、上記第1の配線基板と上記第2の半導体素子との間を電氣的に接続する。上記接着剤層は、上記保護層の一方の面に設けられ、上記第1の半導体素子の裏面に接合される。

[0019] 上記半導体装置において、第2の配線基板は、非導電性無機材料で構成された保護層を有し、接着剤層を介して第1の半導体素子の裏面に接合される。これにより、第1の半導体チップの反りを抑制しつつ、接続信頼性の高い半導体装置を得ることができる。

[0020] さらに、本発明の一形態に係る複合シートは、ベース層の一方の面側に粘

着剤層が積層されてなる粘着シートと、上記粘着シートの上記粘着層側に積層された保護フィルムとを具備する。

上記保護フィルムは、非導電性無機材料で構成された保護層と、上記保護層の前記粘着層側とは反対側の面に設けられた接着剤層と、を有する。

発明の効果

[0021] 本発明によれば、生産性、信頼性を損なうことなく、半導体チップの反りを抑制することができる。

図面の簡単な説明

[0022] [図1]本発明の第1の実施形態に係る半導体装置の構成を示す概略側断面図である。

[図2]図1における要部の拡大図である。

[図3]本発明の一実施形態に係る保護フィルムを示す概略側断面図である。

[図4]保護フィルムを備えていない半導体パッケージの反りの様子をやや誇張して示す模式図である。

[図5]印字層を有する保護フィルムが貼着された半導体装置の構成例を示す概略側断面図である。

[図6]上記半導体装置における第1の半導体パッケージの製造方法を説明する概略工程断面図である。

[図7]構成が異なる保護フィルムが各々貼着された半導体チップの共平面性の評価結果を示す図である。

[図8]本発明の第2の実施形態に係る半導体装置の構成を示す概略側断面図である。

[図9]本発明の第3の実施形態に係る複合シートの構成を示す概略断面図である。

発明を実施するための形態

[0023] 以下、図面を参照しながら、本発明の実施形態を説明する。

[0024] <第1の実施形態>

図1は、本発明の一実施形態に係る半導体装置100の構成を示す概略側

断面図、図2は、図1における要部（第1の半導体パッケージP1）の拡大図である。

各図において、X軸、Y軸及びZ軸は、相互に直交する3軸方向を示しており、Z軸方向は、半導体装置100の高さ方向（厚さ方向）に相当する。

[0025] [半導体装置]

図1に示すように、本実施形態の半導体装置100は、第1の半導体パッケージP1と第2の半導体パッケージP2との積層構造（P o P : Package o n Package）を有する。

[0026] 第1の半導体パッケージP1は、第1の配線基板21と、第1の配線基板21の上にフリップチップ実装（フリップチップ接続）された第1の半導体チップC1とを有する。

[0027] 第2の半導体パッケージP2は、第1の半導体パッケージP1の上に搭載される。第2の半導体パッケージP2は、第2の配線基板22と、第2の配線基板22の上にワイヤボンド接続された第2の半導体チップC2とを有する。第2の半導体チップC2は、大きさの異なる2つの半導体チップC21、C22の積層構造を有する。

[0028] 第1の半導体チップC1、第2の半導体チップC2（C21、C22）は、典型的には、単結晶シリコン（Si）基板で構成され、その表面にトランジスタ、メモリ等の複数の回路素子が集積化された回路面が形成される。

[0029] 第1の半導体チップC1は、その回路面を第1の配線基板21に向けたフェイスダウン方式で、第1の配線基板21の上面にマウントされる。第1の半導体チップC1は、その回路面（図中下面）に形成された複数のバンプ（突起電極）41を介して第1の配線基板21に電氣的機械的に接続される。第1の配線基板21への第1の半導体チップC1の接合には、例えば、リフロー炉を用いたリフロー半田付け法が採用される。

[0030] 第1の半導体チップC1と第1の配線基板21との間には、典型的には、アンダーフィル樹脂層51が設けられる。アンダーフィル樹脂層51は、第1の半導体チップC1の回路面及びバンプ41を封止して外気から遮断し、

さらに、第1の半導体チップC1と第1の配線基板21との間の接合強度を高めてバンプ41の接続信頼性を確保する目的で設けられる。

[0031] 第1の半導体チップC1の裏面（回路面とは反対側の面であって、図において上面）には、当該半導体チップC1を保護するための半導体用保護フィルム（以下、保護フィルムという）10が貼着されている。保護フィルム10は、後述するように、第1の半導体チップC1及び第1の半導体パッケージP1の反りを抑制する機能を有する。

[0032] 一方、第2の半導体チップC2（C21，C22）は、各々の回路面とは反対側の裏面を第2の配線基板22に向けたフェイスアップ方式で、第2の配線基板22の上面にマウントされる。第2の半導体チップC2（C21，C22）は、それらの回路面（図中上面）の周囲に各々配列された複数の電極パッド（図示略）を有し、各電極パッドに接続された複数のボンディングワイヤ42を介して第2の配線基板22に電氣的に接続される。この場合、第2の配線基板22と半導体チップC21、及び、2つの半導体チップC21，C22は、非導電性の接着剤等によって、それぞれ相互に接合される。

[0033] 第2の配線基板22の上面は、第2の半導体チップC2（C21，C22）及びボンディングワイヤ42を封止する封止層52が設けられる。封止層52は、アンダーフィル樹脂層51と同様に、第2の半導体チップC2（C21，C22）の回路面を外気から遮断し、第2の半導体チップC2（C21，C22）と第2の配線基板22との接続信頼性を高める目的で設けられる。

[0034] 第1の配線基板21及び第2の配線基板22は、それぞれ同種の材料で構成されてもよいし、異種の材料で構成されてもよい。第1の配線基板21及び第2の配線基板22は、典型的には、ガラスエポキシ基板、ポリイミド基板等の有機系配線基板で構成されるが、これに限られず、セラミック基板やメタル基板が用いられてもよい。配線基板の種類は特に限定されず、片面基板、両面基板、多層基板、素子内蔵基板等の種々の基板が適用可能である。本実施形態において、第1及び第2の配線基板21，22は、それぞれビア

V 1, V 2を有するガラスエポキシ系の多層配線基板で構成される。

[0035] 第1の配線基板21の裏面（図中下面）には、マザーボード等と称される制御基板110に接続される複数の外部接続端子31が設けられている。すなわち、第1の配線基板21は、第1の半導体チップC1と制御基板110との間に介装されるインターポーザ基板（ドータ基板）として構成され、第1の半導体チップC1の回路面上のバンプ51の配置間隔を制御基板110のランドピッチに変換する再配線層としての機能をも有する。

[0036] 第2の配線基板22の裏面（図中下面）には、第1の配線基板21の表面に接続される複数のバンプ32が設けられている。すなわち、第2の配線基板22は、第2の半導体チップC2（C21, C22）を第1の配線基板に接続するインターポーザ基板として構成され、第1の配線基板21及び外部接続端子31を介して、制御基板110に電氣的に接続される。

[0037] 外部接続端子31及びバンプ41, 32は、典型的には、はんだバンプ（ボールバンプ）で構成されるが、これに限られず、めっきバンプやスタッドバンプ等の他の突起電極で構成されてもよい。第1の配線基板21に対する第2の配線基板22の接続、及び、制御基板110に対する半導体装置100の接続には、リフロー半田付け法が採用される。

[0038] ここで、リフロー実装時の半導体チップあるいは半導体装置の反り変形は、電子機器の故障や実装不良、信頼性低下の原因となるため、重要な課題の1つとなっている。例えば図1に示すようなP o P構造の半導体装置100の場合、第1及び第2の半導体パッケージP1, P2は片面封止構造であるために反りが発生しやすい。特に、下段側に位置する第1の半導体パッケージP1が上段側に位置する第2の半導体パッケージP2に比べて薄いこと、封止領域が部分的であること等から、第2の半導体パッケージP2よりも第1の半導体パッケージP1に反りが発生しやすい。そして、はんだリフロー時に第1の半導体パッケージP1が大きく反っていると、第2の半導体パッケージP2のバンプ32が第1の配線基板21から離間し、接続不良が生じることがある。

[0039] このような問題を解消するため、本実施形態の半導体装置１００は、第１の半導体チップＣ１の裏面に貼着された保護フィルム１０に、第１の半導体パッケージＰ１の反りを抑制する機能をもたせている。以下、保護フィルム１０の詳細について説明する。

[0040] [保護フィルムの構成]

図３は、本発明の一実施形態に係る保護フィルム１０を示す概略側断面図である。

[0041] 保護フィルム１０は、第１の半導体チップＣ１の裏面に設けられる。保護フィルム１０は、第１の半導体チップＣ１の裏面に設けられることで、第１の半導体チップＣ１の剛性の向上、第１の半導体チップＣ１の裏面の保護、第１の半導体チップＣ１の品種の表示、第１の半導体パッケージＰ１の反り抑制等の種々の機能を発揮するように構成される。保護フィルム１０は、典型的には、後述するように、バックグラインド（裏面研削）工程後、ダイシング加工前に、半導体ウエハの裏面に貼り付けられる。

[0042] 図２に示すように、本実施形態の保護フィルム１０は、保護層１１と、接着剤層１２との積層構造を有する。保護フィルム１０は、図２に示すように、接着剤層１２を介して第１の半導体チップＣ１の裏面に貼着される。

なお、保護フィルム１０は、第１の半導体チップＣ１の製造に用いられる半導体ウエハの裏面に貼着されたウエハサイズの保護フィルム１０Ｆ（図６（Ａ）参照）をチップレベルに切り出すことで形成される。なおまた、本発明に係る保護フィルムは、図１に示す半導体装置以外の半導体チップ用保護フィルムとして使用されることも、勿論可能である。

[0043] （保護層）

保護層１１は、保護フィルム１０の基材として構成される。保護層１１は、非導電性無機材料で構成される。非導電性無機材料としては、ワークの加工、例えば半導体ウエハのダイシングに適するものであれば特に限定されず、典型的には、ガラス質材料、セラミック材料もしくはこれらの混合物などが挙げられる。

[0044] ガラス質材料としては、典型的には、板ガラス、ガラス繊維等が挙げられる。板ガラスやガラス繊維に使用されるガラスの構造は、非晶質であってもよいし結晶質であってもよい。ガラスの種類は特に限定されず、典型的には、ソーダ石灰ガラス、鉛ガラス、ホウケイ酸ガラス、石英ガラス等が挙げられる。板ガラスは、例えば、ディスプレイ用の薄板ガラス、特に、ロール状に巻き取り可能なフレキシブル性を有する超薄板ガラスが好ましい。ガラス繊維としては、例えば、ガラス繊維紙（ガラスペーパー）や電池用材料（セパレータ）として構成されるガラス繊維が適用可能である。

[0045] 本実施形態の保護フィルム10は、保護層11が非導電性無機材料で構成されているため、保護層11が合成樹脂で構成される場合と比較して、保護層11の弾性率を高めることができる。

[0046] 保護層11の弾性率は、典型的には、リフロー実装時における第1の半導体パッケージP1の反りを抑制することができるものであれば特に限定されない。第1の半導体パッケージP1の反りは、主として、第1の半導体チップC1の線膨張係数と第1の配線基板21の線膨張係数のミスマッチングに起因し、両者の線膨張係数の違いが大きいほど、大きな反りが誘発される。反りの方向は、材料の種類や特性等に応じて異なるものの、加熱時と冷却時とで相互に逆方向となる傾向がある。図4は、保護フィルムを備えていない半導体パッケージの反りの様子をやや誇張して示す模式図であり、(A)は常温時、(B)は高温時の状態をそれぞれ示している。したがって、保護層11の弾性率は、第1の半導体パッケージP1の両方向における反りを抑制できるものであることが好ましい。

[0047] 本実施形態では、上述のように、第1の半導体チップC1はシリコン基板で構成され、第1の配線基板21はガラスエポキシ系の有機材料で構成される。第1の半導体チップC1の線膨張係数（ $\sim 10^{-6}/^{\circ}\text{C}$ ）と第1の配線基板21の線膨張係数（ $\sim 10^{-5}/^{\circ}\text{C}$ ）とは1桁ほど異なり、第1の配線基板21が第1の半導体チップC1よりも熱膨張（熱収縮）が大きい。保護層11の線膨張係数は、第1の配線基板21の線膨張係数を基準に設定されても

よいし、第1の半導体チップC1の線膨張係数を基準に設定されてもよい。

[0048] 例えば、保護層11の線膨張係数を第1の配線基板21の線膨張係数に合わせることで、または第1の配線基板21の線膨張係数より小さくすることで、第1の配線基板21と保護フィルム10との間に挟まれた第1の半導体チップC1の変形を抑制することが可能となる。また、保護層11の線膨張係数を第1の半導体チップC1の線膨張係数に合わせることで、または第1の半導体チップC1の線膨張係数より小さくすることで、第1の半導体チップC1の剛性を高めて上記熱応力に起因する第1の半導体チップC1の変形を抑制することが可能となる。さらに、保護層11の線膨張係数は、第1の配線基板21の線膨張係数と第1の半導体チップC1の線膨張係数の間の適宜の値に設定されてもよい。

[0049] 以上のように保護層11の線膨張係数を設定することで、第1の半導体パッケージP1の反りを効果的に抑制することが可能となる。保護層11を構成する非導電性無機材料は、目的とする線膨張係数が得られる材料から選択すればよい。また、目的とする線膨張係数が得られるように複数種の非導電性無機材料が組み合わされてもよい。

[0050] 本実施形態において、保護層11は、ガラス質材料で構成され、より具体的には、板ガラスで構成される。保護層11を板ガラスで構成することにより、保護フィルム10のハンドリング性が高まるとともに生産性の向上が図れるようになる。板ガラスには、いわゆる強化ガラス材料が用いられてもよいし、通常のガラス材が用いられてもよい。板ガラスには、リジッドなガラスシートが用いられてもよいし、フレキシブル性を有するガラスフィルムが用いられてもよい。板ガラスには、光透過性を有する材料が用いられるが、着色が施された材料が用いられてもよい。

[0051] 保護層11の線膨張係数は、保護層11を構成する板ガラスの成分、加工方法等によって選択あるいは調整することができる。保護層11を構成する板ガラスは、典型的には、線膨張係数が 10^{-5} から $10^{-7}/^{\circ}\text{C}$ オーダのものから選択することができる。

[0052] 保護層 11 を構成するガラス質材料の軟化点 (T_g) は、リフロー温度よりも高い温度（例えば 260°C 以上）であることが好ましい。これにより、リフロー実装時における保護層 11 の軟化、変形を抑制し、半導体チップ C1 の反り抑制効果を維持することが可能となる。

[0053] また、保護層 11 の厚さは、第 1 の半導体チップ C1 のサイズ（厚さ、大きさ）、第 1 の半導体パッケージ P1 のサイズ（厚さ、大きさ）、第 1 の半導体パッケージ P1 と第 2 の半導体パッケージ P2 との間の隙間等に応じて適宜設定することが可能である。本実施形態において、保護層 11 として、厚さが例えば $10\mu\text{m}$ 以上 $300\mu\text{m}$ 以下、好ましくは、 $50\mu\text{m}$ 以上 $200\mu\text{m}$ 以下のフレキシブル性を有する板ガラスが用いられる。これにより、第 1 の半導体パッケージ P1 の薄型化を確保しつつ、第 1 の半導体パッケージ P1 の反り変形を効果的に防止することができる。

[0054] また、保護層 11 がフレキシブル性を有することで、保護フィルム 10 をロール状に巻き取ることが可能となり、取扱い性、保存性、輸送性等が高められる。また、フレキシブル性を有するガラスフィルムは、ロールから巻き出されたときにカール等の変形が少ないため、ハンドリング性に優れるという利点がある。

[0055] このような板ガラスは、市販の材料が用いられてもよいし、用途に応じて最適化された材料が用いられてもよい。市販の材料としては、例えば、日本電気硝子株式会社製の無アルカリ超薄板ガラス「G-L e a f」（登録商標）等を用いることができる。

[0056] （接着剤層）

接着剤層 12 は、保護層 11 の一方の面に設けられる。接着剤層 12 は、典型的には、熱硬化性成分及びエネルギー線硬化性成分の少なくとも 1 種とバインダーポリマー成分とからなる。

[0057] 熱硬化性成分としては、例えば、エポキシ樹脂、フェノール樹脂、メラミン樹脂、尿素樹脂、ポリエステル樹脂、ウレタン樹脂、アクリル樹脂、ポリイミド樹脂、ベンゾオキサジン樹脂等、及びこれらの混合物が挙げられる。

特に本実施形態では、エポキシ樹脂、フェノール樹脂ならびにこれらの混合物が好ましく用いられる。

[0058] これらの中でも、本実施形態では、ビスフェノール系グリシジル型エポキシ樹脂、*o*-クレゾールノボラック型エポキシ樹脂およびフェノールノボラック型エポキシ樹脂が好ましく用いられる。これらエポキシ樹脂は、1種単独で、または2種以上を組み合わせ用いることができる。

[0059] エネルギー線硬化性成分は、紫外線、電子線等のエネルギー線の照射を受けると重合硬化する化合物からなる。この化合物は、分子内に少なくとも1つの重合性二重結合を有し、通常は、分子量が100～30000、好ましくは300～10000程度である。このようなエネルギー線重合型化合物としては、例えば、トリメチロールプロパントリアクリレート、テトラメチロールメタンテトラアクリレート、ペンタエリスリトールトリアクリレート、ジペンタエリスリトールモノヒドロキシペンタアクリレート、ジペンタエリスリトールヘキサアクリレートあるいは1,4-ブチレングリコールジアクリレート、1,6-ヘキサンジオールジアクリレート、ポリエチレングリコールジアクリレート、オリゴエステルアクリレート、さらにポリエステル型またはポリエーテル型のウレタンアクリレートオリゴマーやポリエステルアクリレート、ポリエーテルアクリレート、エポキシ変性アクリレート等を用いることができる。

[0060] これらの中でも本実施形態では、紫外線硬化型樹脂が好ましく用いられ、具体的には、オリゴエステルアクリレート、ウレタンアクリレートオリゴマー等が特に好ましく用いられる。エネルギー線硬化性成分に光重合開始剤を混入することにより、重合硬化時間ならびに光線照射量を少なくすることができる。

[0061] バインダーポリマー成分は、保護層11に適度なタックを与え、シートの操作性を向上するために用いられる。バインダーポリマーの重量平均分子量は、通常は5万～200万、好ましくは10万～150万、特に好ましくは20万～100万の範囲にある。分子量が低過ぎるとシート形成が不十分と

なり、高過ぎると他の成分との相溶性が悪くなり、結果として均一なシート形成が妨げられる。

[0062] このようなバインダーポリマーとしては、たとえばアクリル系ポリマー、ポリエステル樹脂、ウレタン樹脂、シリコン樹脂、ゴム系ポリマー等が用いられ、特にアクリル系ポリマーが好ましく用いられる。

[0063] アクリル系ポリマーとしては、たとえば、(メタ)アクリル酸エステルモノマーおよび(メタ)アクリル酸誘導体から導かれる構成単位とからなる(メタ)アクリル酸エステル共重合体が挙げられる。ここで(メタ)アクリル酸エステルモノマーとしては、好ましくはアルキル基の炭素数が1~18である(メタ)アクリル酸アルキルエステル、たとえば(メタ)アクリル酸メチル、(メタ)アクリル酸エチル、(メタ)アクリル酸プロピル、(メタ)アクリル酸ブチル等が用いられる。また、(メタ)アクリル酸誘導体としては、たとえば(メタ)アクリル酸、(メタ)アクリル酸グリシジル、(メタ)アクリル酸ヒドロキシエチル等を挙げることができる。

[0064] メタクリル酸グリシジル等を共重合してアクリル系ポリマーにグリシジル基を導入することにより、熱硬化型接着成分としてのエポキシ樹脂との相溶性が向上し、また硬化後のT_gが高くなり耐熱性も向上する。また、ヒドロキシエチルアクリレート等でアクリル系ポリマーに水酸基を導入することにより、チップへの密着性や粘着物性のコントロールが容易になる。

[0065] また、接着剤層12は、着色されていてもよい。接着剤層12の着色は、たとえば、顔料、染料等を配合することで行われる。接着剤層12を着色しておく、と、外観の向上が図られるとともに、レーザー印字を施した際にその視認性、識別性を高めることができる。接着剤層12の色は特に限定されず、無彩色でもよいし、有彩色でもよい。本実施形態において、接着剤層12は、黒色に着色される。

[0066] さらに、硬化後における保護フィルム10とチップ裏面との接着性・密着性を向上させる目的で、接着剤層12にカップリング剤を添加することもできる。カップリング剤は、保護フィルム10の耐熱性を損なわずに、接着性

、密着性を向上させることができ、さらに耐水性（耐湿熱性）も向上する。

[0067] このような接着剤層 12 は、市販の材料が用いられてもよいし、用途に応じて最適化された材料が用いられてもよい。市販の材料としては、例えば、リンテック株式会社製のチップ裏面保護テープ「LC テープ」シリーズ（例えば、LC2841、LC2824H、LC2826H、LC2850）が好適に用いられる。

[0068] （剥離シート）

図3に示すように、本実施形態の保護フィルム10は剥離シート13をさらに備える。剥離シート13は、接着剤層12を被覆するように設けられ、保護フィルム10の使用時には、接着剤層12から剥離される。

[0069] 剥離シート13としては、例えば、ポリエチレンフィルム、ポリプロピレンフィルム、ポリブテンフィルム、ポリブタジエンフィルム、ポリメチルペンテンフィルム、ポリ塩化ビニルフィルム、塩化ビニル共重合体フィルム、ポリエチレンテレフタレートフィルム、ポリエチレンナフタレートフィルム、ポリブチレンテレフタレートフィルム、ポリウレタンフィルム、エチレン酢ビフィルム、アイオノマー樹脂フィルム、エチレン・（メタ）アクリル酸共重合体フィルム、エチレン・（メタ）アクリル酸エステル共重合体フィルム、ポリスチレンフィルム、ポリカーボネートフィルム、ポリイミドフィルム、フッ素樹脂フィルム等が用いられる。またこれらの架橋フィルムも用いられる。さらにこれらの積層フィルムであってもよい。

[0070] さらに剥離シート1の表面張力は、好ましくは40mN/m以下、さらに好ましくは37mN/m以下、特に好ましくは35mN/m以下であることが望ましい。このような表面張力に低い剥離シート13は、材質を適宜に選択して得ることが可能であるし、また剥離シート13の表面にシリコーン樹脂等を塗布して離型処理を施すことで得ることもできる。

[0071] 剥離シート13の厚さは、通常は5～300μm、好ましくは10～200μm、特に好ましくは20～150μm程度である。

[0072] このような剥離シート13は、市販の材料が用いられてもよいし、用途に

応じて最適化された材料が用いられてもよい。市販の材料としては、例えば、リンテック株式会社製の剥離フィルム「D-645H」等が好適に用いられる。

[0073] (印字層)

保護層 11 の少なくとも一方の面に印字層が設けられてもよい。印字層は、典型的には、文字、記号、図形等を含み、半導体素子あるいは半導体装置の種類等を識別可能に表示する。印字層は、典型的には、保護層 11 又は接着剤層 12 の少なくとも一部で構成され、例えば、接着剤層の保護層との接着側表面に形成される。印字層は、例えば、保護層 11 の表面をレーザー加工法等で削ることで形成されてもよいし、レーザー光の照射により接着剤層 12 表面を改質させることで形成されてもよい。特に、保護層 11 が板ガラス、透明セラミックス等、透光性を有する材料で構成される場合、保護層 11 に透光性が付与されるため、レーザー印字等により保護層の上から接着剤層 12 表面の印字層を容易に形成することができる。保護フィルム 10 は、印字層を別途有してもよい。すなわち、印字層は、保護層 11 及び接着剤層 12 とは異なる層で構成されてもよい。

[0074] 図 5 (A) ~ (C) は、印字層を有する保護フィルム 10 が貼着された半導体装置の構成例を示す概略側断面図である。

[0075] 図 5 (A) は、保護層 11 の下面（接着剤層 12）に印字層 14 が設けられた例を示している。この場合、印字層 14 は、接着剤層 12 の少なくとも一部で構成され、保護層 11 の上から接着剤層 12 に赤外線レーザーを照射（レーザーマーキング）することで形成される。保護層 11 は透光性を有するガラス質材料で構成されているため、保護層 11 を介して接着剤層 12 へ赤外線レーザーを容易に到達させることができる。この例では、印字層 14 は、保護層 11 と接着剤層 12 との界面（接着剤層 12 の保護層 11 との接着側表面）に形成され、保護層 11 を介して認識可能な文字、記号又は図形を含む。印字層 14 は、典型的には、半導体チップあるいは半導体装置の種類等を表示する。

[0076] 図5 (B) は、保護層11の上面に印字層14が設けられた例を示している。本例において、印字層14は、接着剤層12と同様な材料で構成されてもよいし、接着剤層12とは異なる材料で構成されてもよい。また本例において、印字層14は、保護層11の上面に設けられているため、保護層11は、赤外線を透過しないものであってもよい。図5 (A) , (B) において、印字層14に対するレーザーマーキングは、接着剤層12の硬化前に行われてもよいし、接着剤層12の硬化後に行われてもよい。

[0077] 図5 (C) は、保護層11の少なくとも一部に印字層14が設けられた例を示している。保護層11がガラス質材料等の透光性を有する非導電性無機材料で構成されている場合、レーザー加工やマイクロカットを用いた表面加工が可能である。具体的には、例えば、保護層11を加工可能な（ガラス質材料が吸収可能な）レーザー光を用いて、保護層11の表面に印字情報が書き込まれてもよい。このようにして形成された印字層14は、保護層11を正面あるいは斜め方向から視認することで、保護層11の表面に印字情報を浮き上がらせることができる。

[0078] [半導体装置の製造方法]

続いて、保護フィルム10を備えた半導体装置、特に、第1の半導体パッケージP1の製造方法について説明する。

[0079] 図6 (A) ~ (E) は、第1の半導体パッケージP1の製造方法を説明する概略工程断面図である。

[0080] まず図6 (A) に示すように、バックグラインド工程によって所定の厚さ（例えば50 μm ）に薄化された半導体ウエハWの裏面（図中上面）に、保護フィルム10Fが貼着される。保護フィルム10Fは、例えば、半導体ウエハWと略同等の大きさ、形状に形成され、接着剤層12を介して半導体ウエハWの裏面に貼着される。保護フィルム10の剥離シート13（図3参照）は、半導体ウエハWへの貼着前に、接着剤層12から剥離される。接着剤層12は、その後、加熱処理あるいはエネルギー線照射処理によって硬化される。

- [0081] 半導体ウエハWに保護フィルム10Fが貼着されることで、半導体ウエハWの見掛け上の厚さが増し、その結果、半導体ウエハWの剛性が高められるとともにハンドリング性やダイシング適性が向上する。これにより、半導体ウエハWは損傷や割れ等から効果的に保護されることになる。
- [0082] 次に、保護フィルム10Fに製品情報を表示する印字層14（図5（A））が形成される。印字層14は、保護層11を介して接着剤層12へ赤外線レーザーを照射することで形成される（レーザーマーキング）。印字層14の形成をウエハレベルで行うことにより、個々のチップ領域へ所定の製品情報を効率よく印字することができる。
- [0083] 続いて、図6（B）に示すように、保護フィルム10Fが接着された半導体ウエハWがダイシングテープTの粘着面にマウントされる。ダイシングテープTは、その一方の面に設けられ粘着層を上向きにして図示しないダイシングテーブル上に配置され、リングフレームFによって固定される。半導体ウエハWは、その回路面を上向きにして、保護フィルム10Fを介してダイシングテープT上に固定される。
- [0084] そして、図6（C）に示すように、ダイサーDによって、半導体ウエハWが回路毎に（チップ単位に）ダイシングされる。このとき、ダイサーDのブレードは、ダイシングテープTの上面（粘着面）に達する深さで半導体ウエハWを切断し、これにより保護フィルム10Fは、半導体ウエハWとともにチップ単位に切断されて、各半導体チップC1に対応する保護フィルム10が形成される。
- [0085] 続いて、図6（D）に示すように、コレットKによって、半導体チップC1が保護フィルム10とともにダイシングテープTの粘着層から剥離される。その後、半導体チップC1の回路面（バンプ）へフラックスを付着させ、図6（E）に示すように、マウンタMを用いて、半導体チップ（第1の半導体チップ）C1が配線基板（第1の配線基板）21上へフリップチップ実装される。
- [0086] 本実施形態によれば、半導体チップC1の裏面に保護フィルム10が接着

されているため、半導体チップC 1の見掛け上の剛性が高まり、これによりダイシング適性が向上するとともに、ダイシングテープからのピックアップ工程や配線基板上へのマウント工程等において作用する応力から、チップ割れを防止することができる。

[0087] また、保護層1 1がガラス質材料（非導電性無機材料）で構成されているため、保護層1 1が金属で構成される場合と比較して、ダイシング加工時における加工精度を向上させつつ、ダイシングソー（ブレード）の摩耗や劣化を抑制することができる。また、切り屑が半導体チップC 1の回路面に付着したとしても短絡不良が生じることはない。これにより、生産性および信頼性の向上が図れることになる。

[0088] さらに本実施形態によれば、保護層1 1がガラス質材料で構成されているため、配線基板2 1への半導体チップC 1のリフロー実装工程における半導体チップC 1の反りを抑制することができる。

[0089] 図7（A）,（B）に、構成が異なる2つの保護フィルムが各々貼着された半導体チップの共平面性（Coplanarity）の評価結果を示す。評価に用いたシリコン半導体チップの厚さは50 μm 、大きさは10 mm×10 mmであり、ガラスエポキシ系配線基板にリフロー実装した後のチップの上面（保護フィルムの上面）の反り量を評価した。

[0090] リフロー条件としては、予備加熱温度130℃、加熱温度（最高温度）260℃、加熱時間（加熱温度での保持時間）1分間のIRリフローを3回行った。リフロー炉には、相模理工社製「WL-15-20DNX型」を用いた。また、共平面性（Coplanarity）の評価装置には、Akrometrix社製「サーモレイPS200e」を用いた。

[0091] そして、図7（A）に示すサンプルには、保護フィルムとして、厚さ25 μm のリンテック株式会社製保護テープ「LC2850」（以下、保護テープという）を用い、図7（B）に示すサンプルには、保護フィルムとして、上記保護テープと厚さ100 μm のガラスフィルム（日本電気硝子株式会社製超薄板ガラス「G-Leaf」（登録商標））との積層体（本実施形態に

係る保護フィルム10に相当)を用いた。

[0092] 評価の結果、図7(A)に示すサンプルでは、チップの反りが $214\mu\text{m}$ であったのに対して、図7(B)に示すサンプルでは、チップの反りが $56\mu\text{m}$ であった。また、図示せずとも、上記ガラスフィルムの厚さを $50\mu\text{m}$ としたときのチップの反り量は $111\mu\text{m}$ であった。

[0093] なお、参考例として、上記ガラスフィルムに代えて、厚さ $30\mu\text{m}$ のアルミニウムフィルムを積層したときのチップの反り量は $106\mu\text{m}$ 、厚さ $40\mu\text{m}$ のアルミニウムフィルムを積層したときのチップの反り量は $69\mu\text{m}$ であった。

[0094] 以上のように、本実施形態によれば、第1の半導体チップC1の反りを抑制することができるため、反りの少ない第1の半導体パッケージP1を安定に製造することができる。したがって、第1の半導体パッケージP1上への第2の半導体パッケージP2の実装、制御基板110への半導体装置100の実装に際しても、第1の半導体パッケージP1あるいは半導体装置100の反りが効果的に抑えられるため、反り変形に起因する各端子部の接続信頼性の低下を防止することが可能となる。

[0095] <第2の実施形態>

図8は、本発明の他の実施形態に係る半導体装置200の構成を示す概略側断面図である。以下、第1の実施形態と異なる構成について主に説明し、上述の実施形態と同様の構成については同様の符号を付しその説明を省略または簡略化する。

[0096] 本実施形態の半導体装置200は、第1の実施形態と同様にP○P構造を有する点で共通するが、第2の半導体パッケージP2における第2の配線基板210の基材211が、ガラス質材料で構成されているとともに、第1の半導体チップC1の保護層として構成される点で、第1の実施形態と異なる。

[0097] 本実施形態において、第2の配線基板210は、基材211と、配線層(ビアV2)と、接着剤層212とを有する。基材211は、ガラス質材料で

構成される。上記配線層は、基材 2 1 1 の上面及び下面に設けられた配線パターンと基材 2 1 1 の内部に設けられた層間接続部（ビア V 2）とを有し、第 1 の配線基板 2 1 と第 2 の半導体チップ C 2（C 2 1, C 2 2）との間を電氣的に接続する。接着剤層 2 1 2 は、基材 2 1 1 の下面に設けられ、第 1 の半導体チップ C 1 の裏面（図中上面）に接合される。

[0098] 基材 2 1 1 の厚さは、配線基板として要求される所定の剛性を確保できる大きさであれば特に限定されず、例えば、50 μ m 以上 300 μ m 以下のものが用いられる。基材 2 1 1 の形態は特に限定されず、自己支持性（自立性）の高いリジッドなシート状に構成されてもよいし、フレキシブル性を有するフィルム状に構成されてもよい。基材 2 1 1 を構成するガラス質材料には、典型的には、板ガラスが用いられるが、これ以外にも、ガラス繊維の積層体、ガラス粉末の焼結体等が用いられてもよい。

[0099] なお、基材 2 1 1 は、ガラス質材料以外の他の非導電性無機材料、例えばセラミック板などで構成されてもよい。

[0100] 接着剤層 2 1 2 は、第 1 の実施形態（接着剤層 1 2）と同様に構成される。接着剤層 2 1 2 は、基材 2 1 1 と第 1 の半導体チップ C 1 とを相互に密着し、第 1 の半導体チップ C 1 の裏面を外気から遮断する封止層として機能する。

[0101] 図示する接着剤層 2 1 2 は、第 1 の半導体チップ C 1 の裏面と対向する領域にのみ設けられているが、これに限られず、基材 2 1 1 の下面全域に接着剤層 2 1 2 が設けられていてもよい。この場合、接着剤層 2 1 2 には、 bumps 3 2 が設けられる位置に開口部が形成されてもよいし、接着剤層 2 1 2 自体が導電性接着層や、ACF（anisotropic conductive film）／ACP（anisotropic conductive paste）のような異方性導電材料で構成されてもよい。

[0102] 以上のように構成される本実施形態の半導体装置 2 0 0 において、第 2 の配線基板 2 1 0 は、ガラス質材料で構成された基材 2 1 1 を有し、接着剤層 2 1 2 を介して第 1 の半導体チップ C 1 の裏面に接合される。これにより、

例えば制御基板 110 へのリフロー実装時において、第 1 の半導体チップ C1 の反りを効果的に抑制することができるため、半導体装置 200 の反り変形が防止され、かつ、各端子部の接続信頼性を高めることが可能となる。

[0103] また、本実施形態によれば、第 2 の配線基板 210 の接着剤層 212 が第 1 の半導体チップ C1 の裏面に接合されているため、第 1 の半導体パッケージ P1 と第 2 の半導体パッケージ P2 との接合がより強固になり、バンプ 32 における接続信頼性を高めることが可能となる。また、第 2 の配線基板 210 と第 1 の半導体チップ C1 とのクリアランスがゼロになるため、半導体装置 200 の薄型化にも貢献することができる。

[0104] <第 3 の実施形態>

図 9 は、本発明の他の実施形態に係る複合シート 300 の構成を示す概略側断面図である。以下、第 1 の実施形態と異なる構成について主に説明し、上述の実施形態と同様の構成については同様の符号を付しその説明を省略または簡略化する。

[0105] 図 9 に示すように、本実施形態に係る複合シート 300 は、ベース層 71 の一方の面に粘着剤層 72 が積層されてなる粘着シート 70 と、粘着シート 70 の粘着層 72 側に積層された保護フィルム 10 とを備えて構成される。

保護フィルム 10 は、第 1 の実施形態と同様に構成され、非導電性無機材料で構成された保護層 11 と、保護層 11 の粘着層 74 側とは反対側の面に設けられた接着剤層 12 とを有する。

[0106] 複合シート 300 は、ワークを加工するときに、当該ワークに貼付されて当該ワークを保持するとともに、当該ワークまたは当該ワークを加工して得られる加工物に保護膜を形成するために用いられる。この保護膜は、保護フィルム 10、好ましくは、接着剤層 12 が硬化した保護フィルム 10 から構成される。

[0107] 複合シート 300 は、一例として、ワークとしての半導体ウエハのダイシング加工時に半導体ウエハを保持するとともに、ダイシングによって得られる半導体チップに保護膜を形成するために用いられるが、これに限定される

ものではない。この場合における複合シート 300 の粘着シート 70 は、通常、ダイシングシートと称される。

[0108] 粘着シート 70 のベース層 71 は、ワークの加工、例えば半導体ウエハのダイシングおよびエキスパンディングに適するものであれば、その構成材料は特に限定されず、通常は樹脂系の材料を主材とするフィルム（以下「樹脂フィルム」という）から構成される。

[0109] 樹脂フィルムの具体例として、低密度ポリエチレン（LDPE）フィルム、直鎖低密度ポリエチレン（LLDPE）フィルム、高密度ポリエチレン（HDPE）フィルム等のポリエチレンフィルム、ポリプロピレンフィルム、ポリブテンフィルム、ポリブタジエンフィルム、ポリメチルペンテンフィルム、エチレンーノルボルネン共重合体フィルム、ノルボルネン樹脂フィルム等のポリオレフィン系フィルム；エチレンー酢酸ビニル共重合体フィルム、エチレンー（メタ）アクリル酸共重合体フィルム、エチレンー（メタ）アクリル酸エステル共重合体フィルム等のエチレン系共重合フィルム；ポリ塩化ビニルフィルム、塩化ビニル共重合体フィルム等のポリ塩化ビニル系フィルム；ポリエチレンテレフタレートフィルム、ポリブチレンテレフタレートフィルム等のポリエステル系フィルム；ポリウレタンフィルム；ポリイミドフィルム；ポリスチレンフィルム；ポリカーボネートフィルム；フッ素樹脂フィルムなどが挙げられる。またこれらの架橋フィルム、アイオノマーフィルムのような変性フィルムも用いられる。ベース層 71 はこれらの 1 種からなるフィルムでもよいし、さらにこれらを 2 種類以上組み合わせた積層フィルムであってもよい。なお、本明細書における「（メタ）アクリル酸」は、アクリル酸およびメタクリル酸の両方を意味する。他の類似用語についても同様である。

[0110] 上記の中でも、環境安全性、コスト等の観点から、ポリオレフィン系フィルムが好ましく、その中でも耐熱性に優れるポリプロピレンフィルムが好ましい。ポリプロピレンフィルムであれば、粘着シート 70 のエキスパンド適性やチップのピックアップ適性を損なうことなく、ベース層 71 に耐熱性を

付与することができる。ベース層 71 がかかる耐熱性を有することにより、ワークが貼付された状態で保護フィルム 10 を熱硬化させた場合にも、粘着シート 70 の弛みの発生を抑制することができる。

[0111] 上記樹脂フィルムは、その表面に積層される粘着剤層 72 との密着性を向上させる目的で、所望により片面または両面に、酸化法や凹凸化法などによる表面処理、あるいはプライマー処理を施すことができる。上記酸化法としては、例えばコロナ放電処理、プラズマ放電処理、クロム酸化処理（湿式）、火炎処理、熱風処理、オゾン、紫外線照射処理などが挙げられ、また、凹凸化法としては、例えばサンドブラスト法、溶射処理法などが挙げられる。

[0112] ベース層 71 の厚さは、複合シート 300 が使用される各工程において適切に機能できる限り、特に限定されない。好ましくは $20 \sim 450 \mu\text{m}$ 、より好ましくは $25 \sim 400 \mu\text{m}$ 、特に好ましくは $50 \sim 350 \mu\text{m}$ の範囲である。

[0113] 粘着剤層 72 は、非エネルギー線硬化性粘着剤から構成されてもよいし、エネルギー線硬化性粘着剤から構成されてもよい。非エネルギー線硬化性粘着剤としては、所望の粘着力および再剥離性を有するものが好ましく、例えば、アクリル系粘着剤、ゴム系粘着剤、シリコン系粘着剤、ウレタン系粘着剤、ポリエステル系粘着剤、ポリビニルエーテル系粘着剤等を使用することができる。これらの中でも、保護フィルム 10 との密着性が高く、ダイシング工程等にてワークまたは加工物の脱落を効果的に抑制することのできるアクリル系粘着剤が好ましい。

[0114] 一方、エネルギー線硬化性粘着剤は、エネルギー線照射により粘着力が低下するため、ワークまたは加工物と粘着シート 70 とを分離させたいときに、エネルギー線照射することにより、容易に分離させることができる。

[0115] 粘着剤層 72 の厚さは、複合シート 300 が使用される各工程において適切に機能できる限り、特に限定されない。具体的には、 $1 \sim 50 \mu\text{m}$ であることが好ましく、特に $2 \sim 30 \mu\text{m}$ であることが好ましく、さらには $3 \sim 20 \mu\text{m}$ であることが好ましい。

- [0116] 以上、本発明の実施形態について説明したが、本発明は上述の実施形態にのみ限定されるものではなく種々変更を加え得ることは勿論である。
- [0117] 例えば以上の各実施形態では、半導体素子として、半導体（S i）チップを例に挙げて説明したが、G a A s（ガリウムヒ素）等の他の半導体ベアチップ部品が用いられてもよいし、C S P（Chip Size Package）等のパッケージ部品が用いられてもよい。
- [0118] さらに第1の実施形態において、保護フィルム10の接着剤層12もまた、ガラス質材料等の非導電性無機材料を含有する材料で構成されてもよい。これにより、保護フィルム10全体の剛性（弾性率）を高めることができるため、第1の半導体チップC1の反りを更に抑制することができる。また、接着剤層12単独で保護フィルム10を構成することも可能となり、保護フィルムの薄化を実現することができる。

符号の説明

- [0119] 10, 10F…保護フィルム
11…保護層
12, 212…接着剤層
13…剥離シート
14…印字層
21…第1の配線基板
22, 210…第2の配線基板
100, 200…半導体装置
211…基材
300…複合シート
C1…第1の半導体チップ
C2…第2の半導体チップ
P1…第1の半導体パッケージ
P2…第2の半導体パッケージ
T…ダイシングテープ

W…半導体ウエハ

請求の範囲

- [請求項1] 非導電性無機材料で構成された保護層と、
前記保護層の一方の面に設けられた接着剤層と
を具備する半導体用保護フィルム。
- [請求項2] 請求項1に記載の半導体用保護フィルムであって、
前記非導電性無機材料は、少なくともガラス質材料を含む
半導体用保護フィルム。
- [請求項3] 請求項2に記載の半導体用保護フィルムであって、
前記保護層は、板ガラスで構成される
半導体用保護フィルム。
- [請求項4] 請求項1～3のいずれか1つに記載の半導体用保護フィルムであって、
前記保護層は、 $10\mu\text{m}$ 以上 $300\mu\text{m}$ 以下の厚さを有する
半導体用保護フィルム。
- [請求項5] 配線基板と、
前記配線基板にフリップチップ実装された半導体素子と、
非導電性無機材料で構成された保護層と、前記保護層の一方の面に
設けられ前記半導体素子の裏面に接合された接着剤層とを有する保護
フィルムと
を具備する半導体装置。
- [請求項6] 請求項5に記載の半導体装置であって、
前記保護層は、板ガラスで構成される
半導体装置。
- [請求項7] 請求項6に記載の半導体装置であって、
前記保護フィルムは、前記保護層の少なくとも一方の面に設けられ
た印字層を有する
半導体装置。
- [請求項8] 請求項7に記載の半導体装置であって、

前記印字層は、前記保護層又は前記接着剤層の少なくとも一部で構成される

半導体装置。

[請求項9] 請求項5～8のいずれか1つに記載の半導体装置であって、
前記保護層は、 $10\mu\text{m}$ 以上 $300\mu\text{m}$ 以下の厚さを有する半導体装置。

[請求項10] 請求項5～9のいずれか1つに記載の半導体装置であって、
前記配線基板に電氣的に接続される半導体パッケージ部品をさらに具備し、

前記半導体素子は、前記配線基板と前記半導体パッケージ部品との間に配置される

半導体装置。

[請求項11] 第1の配線基板と、
前記第1の配線基板にフリップチップ実装された第1の半導体素子と、

第2の半導体素子と、

非導電性無機材料で構成された基材と、前記基材に設けられ前記第1の配線基板と前記第2の半導体素子との間を電氣的に接続する配線層と、前記基材の一方の面に設けられ前記第1の半導体素子の裏面に接合された接着剤層とを有し、前記第1の半導体素子と前記第2の半導体素子との間に配置された第2の配線基板と

を具備する半導体装置。

[請求項12] ベース層の一方の面側に粘着剤層が積層されてなる粘着シートと、
前記粘着シートの前記粘着層側に積層された保護フィルムと
を具備し、

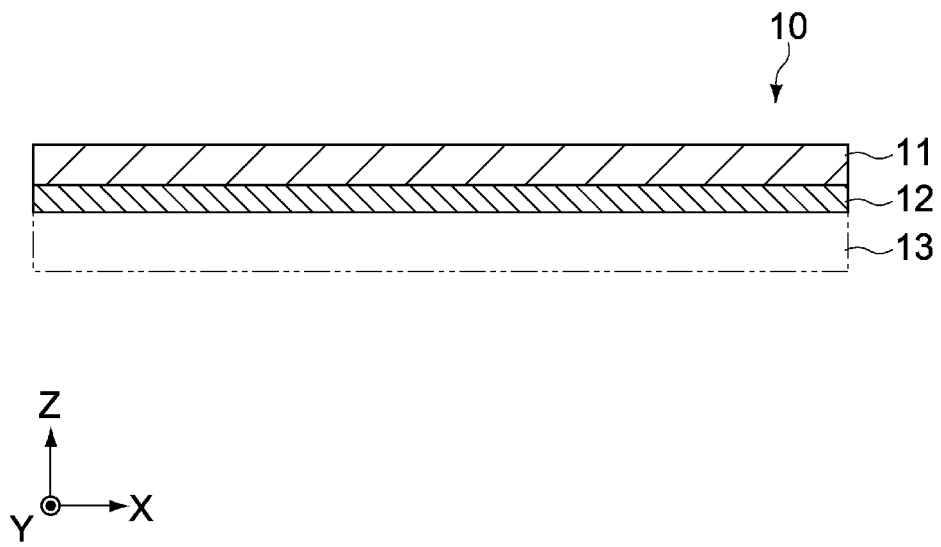
前記保護フィルムは、

非導電性無機材料で構成された保護層と、

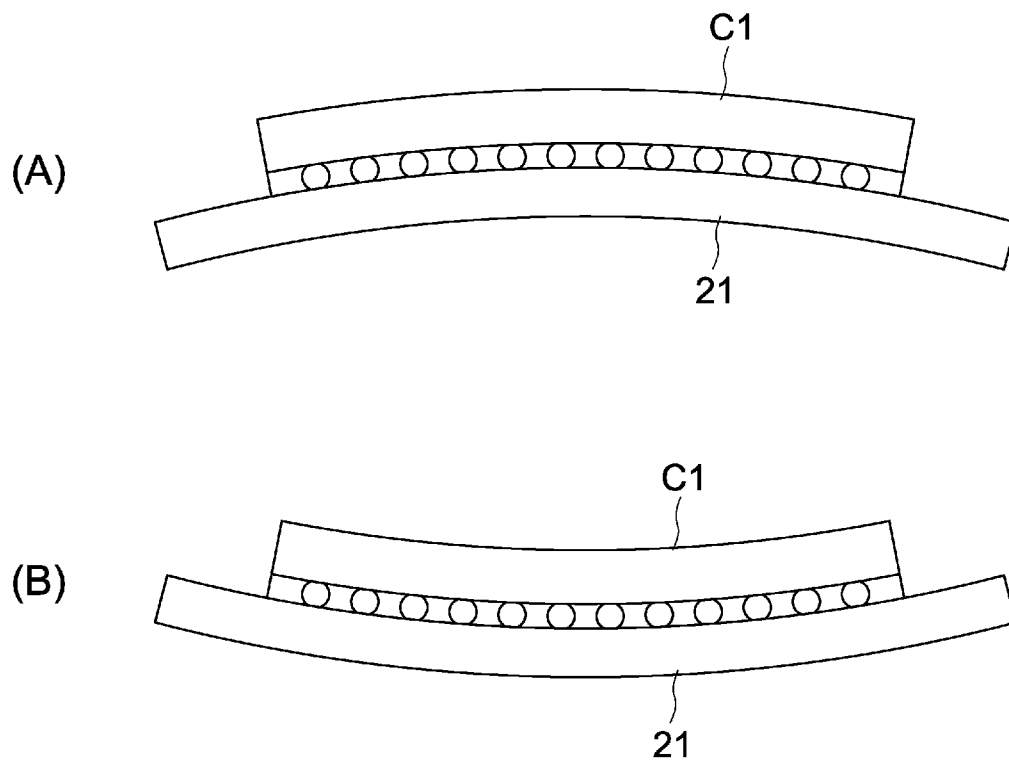
前記保護層の前記粘着層側とは反対側の面に設けられた接着剤層と

、を有する
複合シート。

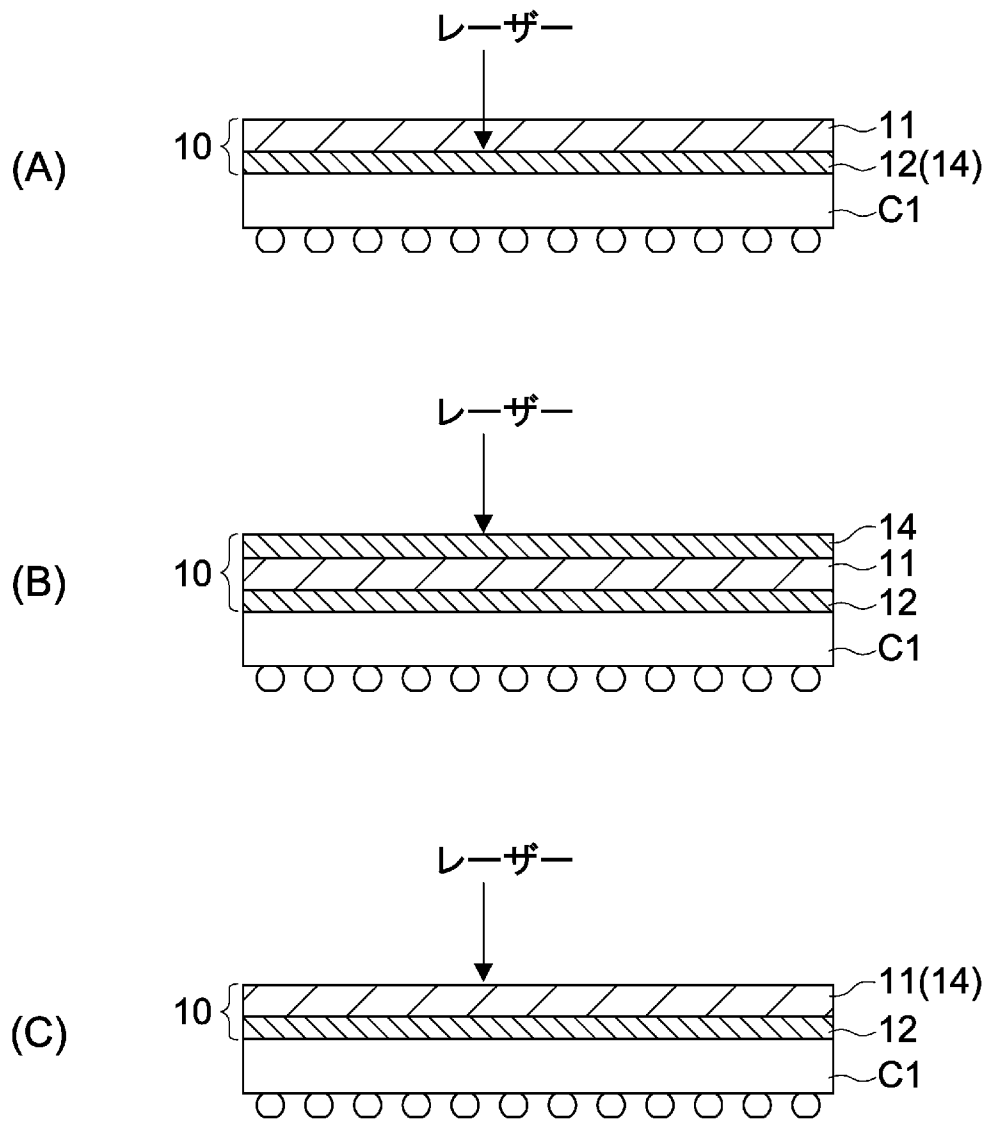
[図3]



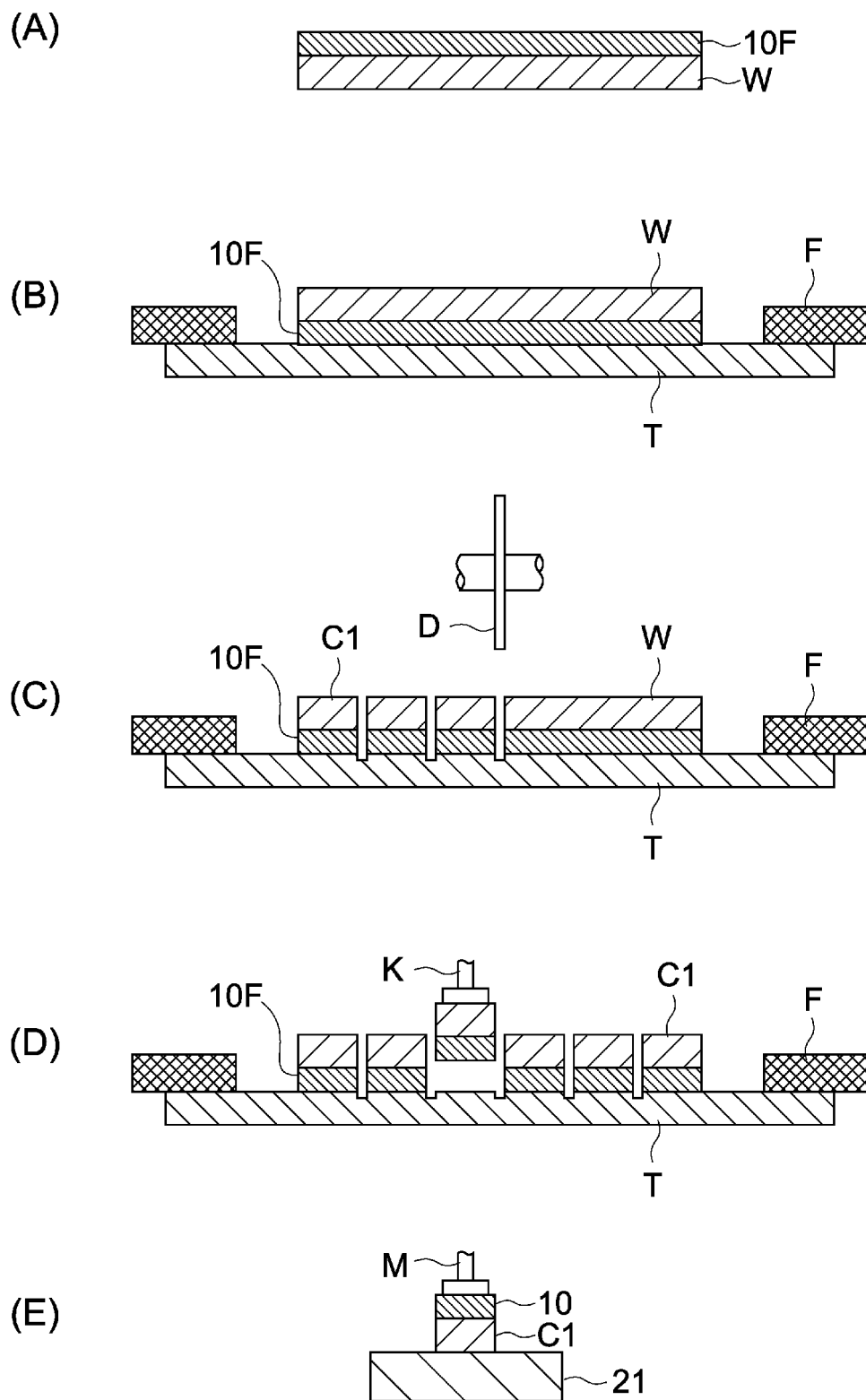
[図4]



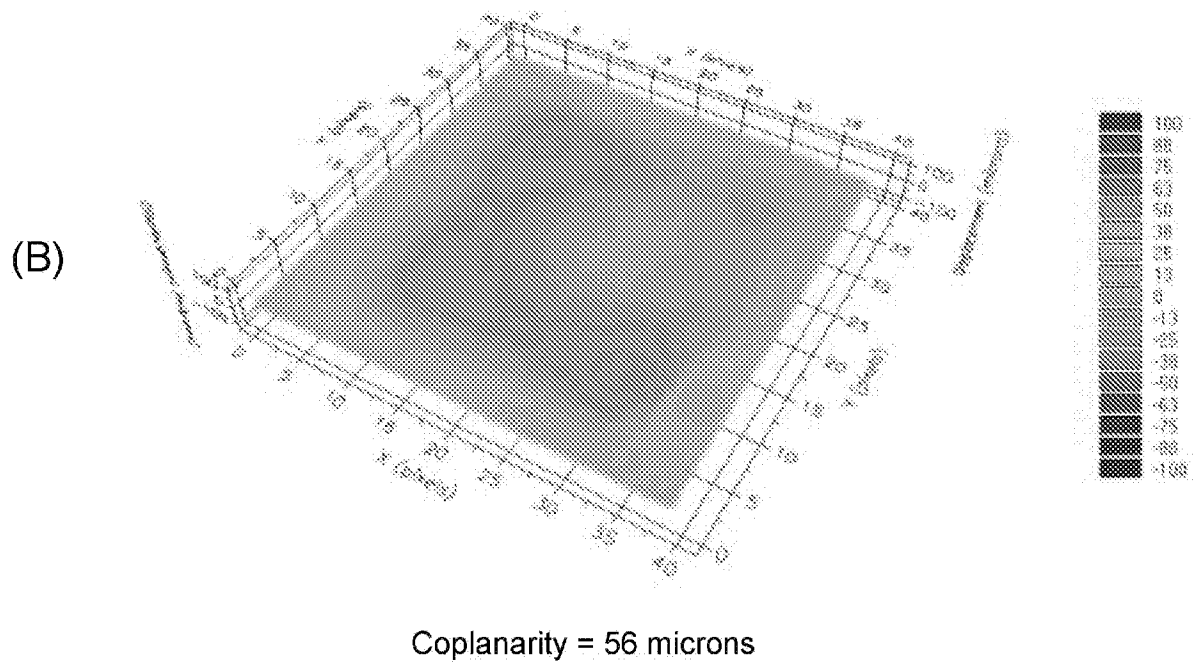
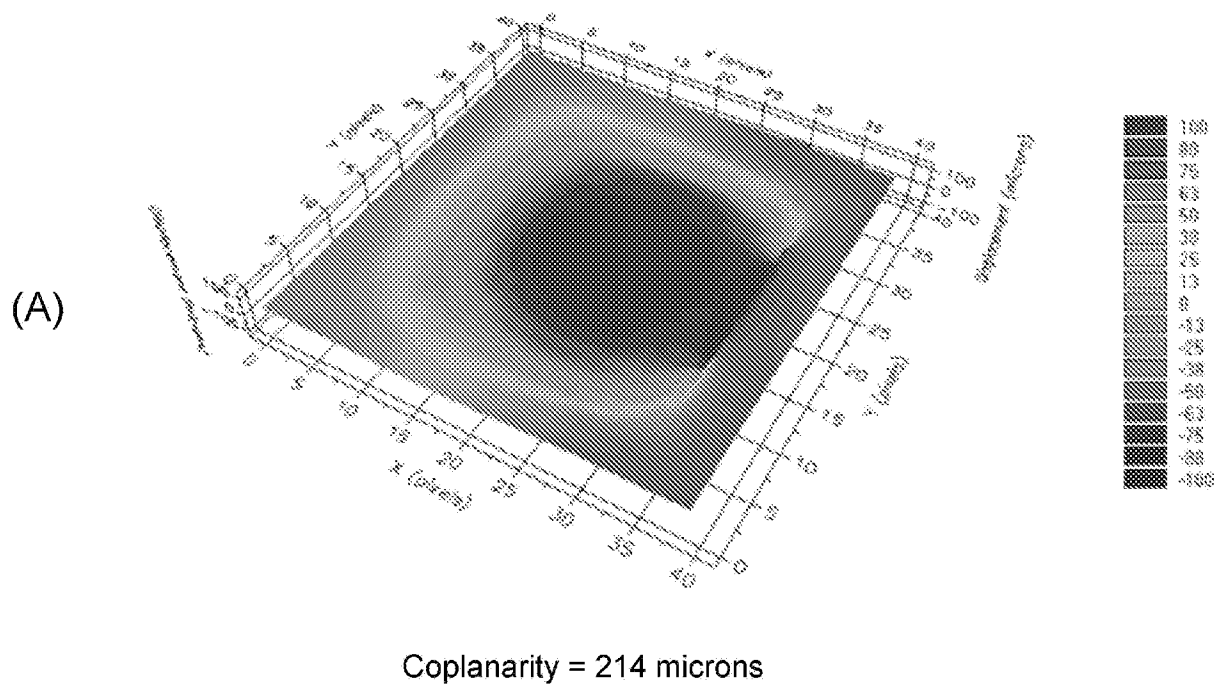
[図5]



[図6]



[図7]



[illegible]

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/065992

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/00(2006.01)i, H01L21/301(2006.01)i, H01L21/60(2006.01)i,
H01L25/065(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/00, H01L21/301, H01L21/60, H01L25/00-25/18, H01L23/544

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2002-208571 A (Matsushita Electric Industrial Co., Ltd.), 26 July 2002 (26.07.2002), paragraphs [0013] to [0020]; fig. 1 to 4 (Family: none)	1-9 10, 12
Y	US 2011/0062599 A1 (JOON Dong Kim), 17 March 2011 (17.03.2011), fig. 2, 3 (Family: none)	10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
15 August 2016 (15.08.16)

Date of mailing of the international search report
23 August 2016 (23.08.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/065992

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 10-294423 A (NEC Corp.), 04 November 1998 (04.11.1998), paragraphs [0021] to [0026]; fig. 1 & US 6025648 A specification, column 3, line 47 to column 4, line 34; fig. 1 & KR 10-1998-0081522 A	11
Y	JP 2010-199542 A (Nitto Denko Corp.), 09 September 2010 (09.09.2010), paragraphs [0018], [0074], [0114] to [0120]; fig. 1, 2 & US 2010/0193969 A1 paragraphs [0036], [0094], [0138] to [0143]; fig. 1, 2A to 2D & CN 101794722 A & KR 10-2010-0088578 A	12
A	JP 2013-41965 A (Fujikura Ltd.), 28 February 2013 (28.02.2013), paragraphs [0022] to [0024]; fig. 3 (Family: none)	1-12

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L23/00(2006.01)i, H01L21/301(2006.01)i, H01L21/60(2006.01)i, H01L25/065(2006.01)i,
H01L25/07(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L23/00, H01L21/301, H01L21/60, H01L25/00-25/18, H01L23/544

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2002-208571 A (松下電器産業株式会社) 2002.07.26, 段落 0013-0020, 図 1-4 (ファミリーなし)	1-9 10, 12
Y	US 2011/0062599 A1 (J00N Dong Kim) 2011.03.17, FIGS. 2, 3 (ファミリーなし)	10

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

15.08.2016

国際調査報告の発送日

23.08.2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

木下 直哉

5D

3858

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 10-294423 A (日本電気株式会社) 1998. 11. 04, 段落 0021-0026, 図 1 & US 6025648 A, 明細書第 3 欄第 47 行-第 4 欄第 34 行, Fig. 1 & KR 10-1998-0081522 A	11
Y	JP 2010-199542 A (日東電工株式会社) 2010. 09. 09, 段落 0018, 0074, 0114-0120, 図 1, 2 & US 2010/0193969 A1, 段落 0036, 0094, 0138-0143, FIG. 1, 2A-2D & CN 101794722 A & KR 10-2010-0088578 A	12
A	JP 2013-41965 A (株式会社フジクラ) 2013. 02. 28, 段落 0022-0024, 図 3 (ファミリーなし)	1-12