



(12)发明专利

(10)授权公告号 CN 106784233 B

(45)授权公告日 2018.10.19

(21)申请号 201611048693.7

(22)申请日 2011.06.13

(65)同一申请的已公布的文献号

申请公布号 CN 106784233 A

(43)申请公布日 2017.05.31

(30)优先权数据

10-2010-0134584 2010.12.24 KR

(62)分案原申请数据

201180062417.5 2011.06.13

(73)专利权人 首尔伟傲世有限公司

地址 韩国京畿道安山市

(72)发明人 许暨赞 陈相奇 金钟奎 慎镇哲

李晓罗 李剡劭

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 刘灿强 尹淑梅

(51)Int.Cl.

H01L 33/46(2010.01)

H01L 33/00(2010.01)

(56)对比文件

US 2009057702 A1, 2009.03.05,

CN 101438423 A, 2009.05.20,

审查员 林少华

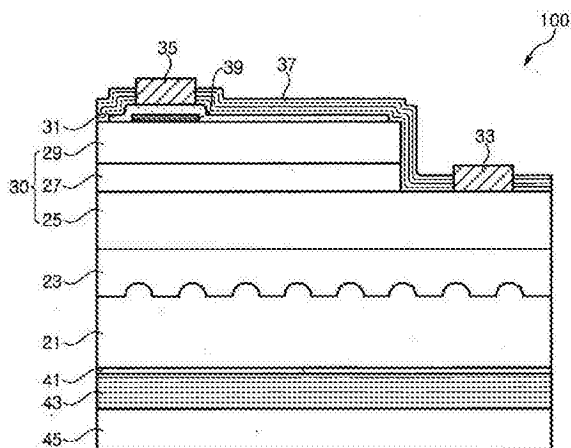
权利要求书2页 说明书7页 附图5页

(54)发明名称

发光二极管及其制造方法

(57)摘要

本发明的示例性实施例提供了发光二极管(LED)芯片和一种制造该发光二极管芯片的方法。根据示例性实施例的LED芯片包括:基底;发光结构,布置在基底上;以及布置在基底下方的交替层压底部结构。交替层压底部结构包括多个电介质对,每个电介质对包括具有第一折射率的第一材料层和具有第二折射率的第二材料层,第一折射率比第二折射率大。



1. 一种发光二极管芯片, 包括:

基底, 具有预定的图案;

氮化镓系发光结构, 布置在所述基底上, 并包括第一导电型半导体层、第二导电型半导体层以及设置在所述第一导电型半导体层与第二导电型半导体层之间的有源层; 以及

交替层压底部结构, 布置在所述基底下方,

其中, 从所述发光结构发出的光是蓝色光,

所述交替层压底部结构分别包括具有第一折射率的第一材料层和具有第二折射率的第二材料层的多个电介质对, 所述第一折射率大于所述第二折射率,

所述多个电介质对包括:

多个第一电介质对, 每个第一电介质对包括第一材料层和第二材料层, 第一电介质对中的第一材料层和第二材料层的光学厚度均小于 $\lambda/4$;

至少两个第二电介质对, 每个第二电介质对包括第一材料层和第二材料层, 第二电介质对中的第一材料层和第二材料层中的一个材料层的光学厚度小于 $\lambda/4$, 另一个材料层的光学厚度大于 $\lambda/4$; 以及

多个第三电介质对, 每个第三电介质对包括第一材料层和第二材料层, 第三电介质对中的第一材料层和第二材料层的光学厚度均大于 $\lambda/4$,

其中, λ 是可见光范围的中心波长。

2. 如权利要求1所述的发光二极管芯片, 其特征在于,

所述可见光范围的中心波长是550nm。

3. 如权利要求1所述的发光二极管芯片, 其特征在于,

所述多个第一电介质对位于比所述多个第三电介质对相对更靠近或更远离所述发光结构的位置。

4. 如权利要求1所述的发光二极管芯片, 其特征在于,

所述至少一个第二电介质对布置在所述交替层压底部结构的中央附近。

5. 如权利要求1所述的发光二极管芯片, 其特征在于,

所述多个第一电介质对中的一半或更多比最靠近所述发光结构的第二电介质对更靠近所述发光结构,

所述多个第三电介质对中的一半或更多比最远离所述发光结构的第二电介质对更远离所述发光结构。

6. 如权利要求5所述的发光二极管芯片, 其特征在于,

所述多个第一电介质对中的80%以上的第一电介质对比最靠近所述发光结构的第二电介质对更靠近所述发光结构,

所述多个第三电介质对中的80%以上的第三电介质对比最远离所述发光结构的第二电介质对更远离所述发光结构。

7. 如权利要求5所述的发光二极管芯片, 其特征在于,

所述多个第一电介质对比所述多个第三电介质对位于更靠近所述发光结构的位置。

8. 如权利要求1所述的发光二极管芯片, 其特征在于,

所述多个第三电介质对中的一半或更多比最靠近所述发光结构的第二电介质对更靠近所述发光结构,

所述多个第一电介质对中的一半或更多比最远离所述发光结构的第二电介质对更远离所述发光结构。

9. 如权利要求8所述的发光二极管芯片,其特征在于,

所述多个第一电介质对位于相比于所述多个第三电介质对更远离所述发光结构。

10. 如权利要求1所述的发光二极管芯片,其特征在于,还包括:

交替层压顶部结构,位于所述发光结构的上方,使从所述有源层生成的光透射,并反射可见光光谱的至少部分区域内的光,其中,被反射的光的波长比从所述有源层产生的光的波长长,

所述交替层压底部结构位于所述发光结构的下方。

11. 如权利要求10所述的发光二极管芯片,其特征在于,

所述交替层压顶部结构还包括对于从所述有源层生成的光的透射率为90%以上的层。

12. 如权利要求1所述的发光二极管芯片,其特征在于,还包括:

电极焊盘,与所述第二导电型半导体层电连接;

交替层压下方结构,设置于所述第二导电型半导体层和所述电极焊盘之间,

所述交替层压下方结构反射从所述有源层生成的光。

13. 如权利要求12所述的发光二极管芯片,其特征在于,还包括:

金属反射器,位于所述交替层压底部结构下方。

14. 如权利要求13所述的发光二极管芯片,其特征在于,还包括:

所述交替层压底部结构或者所述交替层压底部结构与所述金属反射器的组合对于从有源层生成而以0~60度的入射角入射光而表现出90%以上的反射率。

15. 如权利要求1所述的发光二极管芯片,其特征在于,

所述交替层压底部结构位于所述基底的下方。

16. 如权利要求12所述的发光二极管芯片,其特征在于,还包括:

延伸部,从所述电极焊盘延伸;以及

透明电极层,形成于所述电极焊盘与所述第二导电型半导体层之间,

所述交替层压下方结构形成于所述透明电极层和所述第二导电型半导体层之间,所述透明电极层覆盖所述交替层压下方结构。

17. 如权利要求1所述的发光二极管芯片,其特征在于,

所述第一材料层是 TiO_2 层,所述第二材料层是 SiO_2 层。

18. 如权利要求1所述的发光二极管芯片,其特征在于,

还包括位于所述交替层压底部结构的上方的界面层。

19. 如权利要求18所述的发光二极管芯片,其特征在于,

所述界面层由 SiO_2 形成。

发光二极管及其制造方法

技术领域

[0001] 本发明的示例性实施例涉及一种发光二极管芯片及其制造方法,更具体地讲,涉及一种具有提高的发光效率的发光二极管芯片及其制造方法。

背景技术

[0002] 氮化镓(GaN)基蓝或紫外(UV)发光二极管(LED)应用范围广泛。具体地讲,发射混合颜色的光(例如,白光)的各种类型的LED封装件已经应用于背光单元和一般照明等。

[0003] 由于LED封装件的光学功率通常依赖于LED芯片的发光效率,因此对具有提高的发光效率的LED芯片的研发集中进行了大量研究。例如,为了改善光提取效率,在LED芯片的发光平面上可以形成粗糙的表面,或者可以调整透明基底或外延层的形状。

[0004] 可选择地,诸如Al的金属反射器可以设置在与发光平面相对的芯片安装平面上,以反射向芯片安装平面传播的光,这可以提高发光效率。即,金属反射器可以用于反射光并减少光学损失,从而提高发光效率。然而,反射金属可能因氧化而使反射率劣化,所以金属反射器可能具有相对低的反射率。

[0005] 因此,近期研究已经集中于利用交替地逐个堆叠的具有不同折射率的材料(layer)的反射层的高反射率和相对稳定的反射特性两者。

[0006] 然而,这样的交替层压结构在窄的波长带内会具有高的反射率,而在其他波长带内会具有低的反射率。因此,对于利用通过磷光体等进行波长转换的光以发射白光的LED封装件,交替层压结构可能不能对于经受波长转换的光提供有效的反射特性,并且在提高LED封装件的发光效率方面会具有有限的能力。此外,交替层压结构可以对垂直入射光展现出高反射率,但是可能对具有相对大的入射角的光展现出相对低的反射率。

[0007] 可以通过增加在交替层压结构中堆叠的层的总数并调整各个层的厚度来加宽具有高反射率的波长带。然而,交替层压结构中的大量的层会使得难以调整各个层的厚度,并且改变层的总数会改变各个层的厚度,因此难以确定各个层的最佳厚度。

发明内容

[0008] 技术问题

[0009] 本发明的示例性实施例提供了一种具有提高的发光效率的LED芯片。

[0010] 本发明的示例性实施例提供了一种可以提高LED封装件的发光效率的LED芯片。

[0011] 本发明的示例性实施例提供了一种有助于确定交替层压结构中的层的层压顺序和每个层的光学厚度的发光二极管芯片及其制造方法。

[0012] 本发明的附加特征将在下面的描述中进行阐述,并且部分地根据描述将是明显的,或者可以通过本发明的实施而了解。

[0013] 技术方案

[0014] 本发明的示例性实施例提供了一种发光二极管芯片,所述发光二极管芯片包括基底、布置在基底上的发光结构以及交替层压底部结构,发光结构包括第一导电型半导体层、

第二导电型半导体层以及设置在第一导电型半导体层与第二导电型半导体层之间的有源层,基底布置在交替层压底部结构上,交替层压底部结构包括多个电介质对,每个电介质对包括具有第一折射率的第一材料层和具有第二折射率的第二材料层,第一折射率比第二折射率大。此外,所述多个电介质对包括:多个第一电介质对,包括第一材料层和第二材料层,第一材料层和第二材料层的光学厚度均小于 $\lambda/4$;第二电介质对,包括第一材料层和第二材料层,第一材料层和第二材料层中的一个材料层的光学厚度小于 $\lambda/4$,另一个材料层的光学厚度大于 $\lambda/4$;以及多个第三电介质对,包括第一材料层和第二材料层,第一材料层和第二材料层的光学厚度均大于 $\lambda/4$,其中, λ 是可见光范围的中心波长。

[0015] 本发明的另一示例性实施例提供了一种制造发光二极管芯片的方法。所述方法包括在基底的第一表面上形成至少一个发光结构和在基底的第二表面上形成交替层压底部结构,第二表面位于基底的与第一表面相对的侧上。交替层压底部结构包括多个电介质对,每个电介质对包括具有第一折射率的第一材料层和具有第二折射率的第二材料层,第一折射率比第二折射率大。此外,所述多个电介质对包括:多个第一电介质对,包括第一材料层和第二材料层,第一材料层和第二材料层的光学厚度均小于 $\lambda/4$;第二电介质对,包括第一材料层和第二材料层,第一材料层和第二材料层中的一个材料层的光学厚度小于 $\lambda/4$,另一个材料层的光学厚度大于 $\lambda/4$;以及多个第三电介质对,包括第一材料层和第二材料层,第一材料层和第二材料层的光学厚度均大于 $\lambda/4$,其中, λ 是可见光范围的中心波长。

[0016] 将理解的是,前面的总体描述和下面的详细描述是示例性的和说明性的,并且意图提供如所要求保护的本发明的进一步解释。

附图说明

[0017] 包括附图以提供对本发明的进一步理解,附图并入到本说明书中,并构成本说明书的一部分,附图示出了本发明的示例性实施例,并与描述一起用于解释本发明的原理。

[0018] 图1是根据本发明的示例性实施例的发光二极管芯片的侧面剖视图。

[0019] 图2是解释根据本发明的示例性实施例的交替层压底部结构的光学厚度和顺序的曲线图。

[0020] 图3是描绘图2的交替层压底部结构的反射率的曲线图。

[0021] 图4是描绘根据本发明的示例性实施例的交替层压顶部结构的透射率的曲线图。

[0022] 图5是根据本发明的示例性实施例的包括LED芯片的LED封装件的侧面剖视图。

[0023] 图6是根据本发明的示例性实施例的发光二极管芯片的侧面剖视图。

[0024] 图7是根据本发明的示例性实施例的发光二极管芯片的侧面剖视图。

具体实施方式

[0025] 在下文中参照附图更充分地描述本发明,在附图中示出了本发明的示例性实施例。然而,本发明可以以许多不同的形式实施并且不应该被解释为局限于这里阐述的示例性实施例。相反,提供这些示例性实施例使得本公开是全面的,并且将把本发明的范围充分地传达给本领域的技术人员。在附图中,为清晰起见,会夸大层和区域的尺寸和相对尺寸。附图中相同的附图标记表示相同的元件。

[0026] 将理解的是,当诸如层、膜、区域或基底的元件被称为“在”另一元件“上”时,该元

件可以直接在其它元件上,或者也可以存在中间元件。相反,当元件被称为“直接在”另一元件“上”时,则不存在中间元件。

[0027] 图1是根据本发明的示例性实施例的发光二极管(LED)芯片100的侧面剖视图。

[0028] 参照图1,LED芯片100包括基底21、发光结构30、交替层压底部结构43、交替层压顶部结构37和交替层压下方结构39。发光二极管芯片100还可以包括缓冲层23、透明电极31、第一电极焊盘33、第二电极焊盘35、界面层41和金属反射器45。

[0029] 基底21可以选自任意基底,例如,蓝宝石基底或SiC基底。基底21在其上表面上可以具有图案,如在其上面表面上具有图案化的蓝宝石基底(PSS)。基底21可以是适合于生长GaN基化合物半导体层的生长基底。

[0030] 发光结构30位于基底21上。发光结构30包括第一导电型半导体层25、第二导电型半导体层29、和设置在第一导电型半导体层25与第二导电型半导体层29之间的有源层27。这里,第一导电型和第二导电型指的是相反的导电类型。例如,第一导电型可以为n型,第二导电型可以为p型,或者反之亦然。

[0031] 第一导电型半导体层25、有源层27和第二导电型半导体层29可以由GaN基化合物半导体材料形成,即,由(Al, In, Ga)N形成。有源层27可以由发射期望波长的光(例如,UV光或蓝光)的元件组成。如图所示,第一导电型半导体层25和/或第二导电型半导体层29具有单层结构或多层结构。另外,有源层27可以具有单量子阱结构或多量子阱结构。缓冲层23可以设置在基底21与第一导电型半导体层25之间。

[0032] 这些半导体层25、27和29可以通过金属有机化学气相沉积(MOCVD)或分子束外延(MBE)形成,并且可以通过光刻和蚀刻被图案化以暴露第一导电型半导体层25的一些区域。

[0033] 透明电极层31可以形成在第二导电型半导体层29上。透明电极层31可以由例如氧化铟锡(ITO)或Ni/Au形成。透明电极层31的电阻率比第二导电型半导体层29的电阻率小,并且透明电极层31用于传播电流。第一电极焊盘33(例如,n电极焊盘)形成在第一导电型半导体层25上,第二电极焊盘35(例如,p电极焊盘)形成在透明电极层31上。如图所示,p电极焊盘35可以通过透明电极层31电连接到第二导电型半导体层29。

[0034] 交替层压底部结构43位于基底21下方。交替层压底部结构43通过交替叠置诸如TiO₂(n: 大约2.4)的具有第一折射率的第一材料层和诸如SiO₂(n: 大约1.5)的具有第二折射率的第二材料层形成。交替层压底部结构43具有对于从有源层以0度至60度的入射角发射的入射光展现出90%或更大的反射率的多个电介质对,所述入射光。这里,形成在例如400nm至700nm范围的波长下展现出高反射率的多个电介质对。

[0035] 例如,如图2中所示,多个电介质对包括:由第一材料层和第二材料层组成的多个第一电介质对,第一材料层和第二材料层均具有小于 $\lambda/4$ (0.25λ)的光学厚度;由第一材料层和第二材料层组成的至少一个第二电介质对,其中,第一材料层和第二材料层中的一个具有小于 $\lambda/4$ 的光学厚度,第一材料层和第二材料层中的另一个具有大于 $\lambda/4$ 的光学厚度;以及由第一材料层和第二材料层组成的多个第三电介质对,第一材料层和第二材料层均具有大于 $\lambda/4$ 的光学厚度,其中, λ 为可见光谱的中心波长(例如,550nm)。

[0036] 如从图2的曲线图所看到的,多个第一电介质对可以定位成比多个第三电介质对远离基底21。如图2中所示,当电介质对的顺序从1增加到20时,与基底的距离增大。可选择地,多个第一电介质对可以定位成比多个第三电介质对靠近基底。

[0037] 至少一个第二电介质对(在虚线圈内)设置成在交替层压底部结构43的中心附近。至少一个第二电介质对可以为第 $n/2$ 层,其中, n =交替层压底部结构43的总层数。然而,至少一个第二电介质对可以位于交替层压底部结构43的中心的1或2层范围内。例如,如图2中所示,第二电介质对可以为电介质对的顺序的第11和第12电介质对。第一电介质对的一半或更多可以定位成关于至少一个第二电介质对与第三电介质对的一半或更多相对。第一电介质对的80%或更多可以定位成关于至少一个第二电介质对与第三电介质对的80%或更多相对。在图2中,电介质对的总数为20,第一电介质对的个数为9,第三电介质对的个数为9,第二电介质对的个数为2。然而,电介质对可以任意组合。

[0038] 至少一个第二电介质对可以被第一电介质对围绕,如图2中所示。然而,本发明不限于此。可选择地,至少一个第二电介质对可以被第三电介质对围绕,或者可以被一个第一电介质对和一个第二电介质对围绕。

[0039] 少数第三电介质对可以设置在第二电介质对与大多数第一电介质对之间,少数第一电介质对可以设置在第二电介质对与大多数第三电介质对之间。

[0040] 图3示出了当图2的多个电介质对设置在玻璃基底(n :~1.5)上时反射率的模拟结果。在图3中,多个电介质对堆叠成如图2中所示,其中,第一层(即,最靠近基底的层)为 TiO_2 ,最后一层为 SiO_2 。

[0041] 如图3中所示,多个电介质对在400nm至700nm的可见光范围的宽范围内展现出98%或更大的高反射率。对于在有源层27中产生的蓝光(例如,460nm),即使蓝光的入射角度接近60度,也可以维持该高反射率。

[0042] 此外,如图1中所示,金属反射器45可以设置在交替层压底部结构43的下方,从而对于入射角为0度至60度的入射光,金属反射器45与交替层压底部结构43的组合可以使多个电介质对的高反射率维持90%或更大。金属反射器45可促进在LED芯片100的运行期间LED产生的热有效地消散。

[0043] 交替层压底部结构43可以形成在其上形成有发光结构30的基底21的下表面上。交替层压底部结构43可以利用诸如离子辅助沉积设备形成。在利用沉积设备之前,可以确定交替层压底部结构43中的各个层的光学厚度和层压顺序。

[0044] 可以利用模拟工具确定交替层压底部结构43中的各个层的光学厚度和层压顺序。然而,由于模拟工具可能不足以确定具有98%或更大的高反射率的电介质对的合适的个数,因此,可执行诸如添加电介质对的额外的操作,以使电介质对的总数和电介质对的反射率增加。由于电介质对的整个光学厚度可根据添加的单电介质对的位置和光学厚度而改变,所以可能难以确定位置和光学厚度,并且期望的光学厚度可能改变。

[0045] 根据本发明的示例性实施例,多个电介质对被分成第一电介质对、第二电介质对和第三电介质对,使得第二电介质对位于交替层压底部结构43的中心附近,并且多个第一电介质对与第三电介质对分开,从而有助于确定结构中的各个层的光学厚度和层压顺序。例如,当多个第一电介质对定位成比第二电介质对远离基底21时,如果将被添加的电介质对属于第一电介质对,则可以在多个第一电介质对中确定添加的电介质对的位置。因此,可以容易地确定多个电介质对的光学厚度和层压顺序。

[0046] 由于可以利用离子辅助沉积设备形成多个电介质对,因此可以以相对高的密度形成层,结果在基底21与交替层压底部结构43之间产生压力。因此,为了增强交替层压底部结

构43与基底21的粘附,可以在形成交替层压底部结构43之前形成界面层41。界面层41可以由与交替层压底部结构43相同的材料形成,例如,由SiO₂形成。

[0047] 再次参照图1,交替层压顶部结构37设置在发光结构30上。如图所示,交替层压顶部结构37可以覆盖透明电极层31以及第一导电型半导体层25的被暴露的表面。

[0048] 交替层压顶部结构37使得有源层27中产生的光透过,同时反射进入发光二极管芯片100的光,例如,从磷光体发射的光。因此,交替层压顶部结构37使得有源层27中产生的短波长蓝光或UV光穿过,并反射绿光到红光,尤其反射黄光。

[0049] 图4是描绘通过交替地堆叠TiO₂和SiO₂形成的交替层压顶部结构37的模拟透射率的曲线图。在该模拟中,交替层压顶部结构37具有交替地堆叠在玻璃基底上的14个TiO₂层和14个SiO₂层。如图4中所示,通过控制TiO₂层和SiO₂层的光学厚度,交替层压顶部结构37对于小于500nm波长的近UV光或蓝光展现出98%或更大的高透射率,同时反射波长为大约500nm或更大的光。因此,交替层压顶部结构37可以使从有源层27发射的光透过,同时反射从磷光体发射的绿至黄的波长带的光。

[0050] 交替层压顶部结构37还可以覆盖发光二极管芯片100的除了电极焊盘33、35的上表面以外的上表面和台面侧壁,以保护发光二极管芯片100。

[0051] 交替层压下方结构39位于电极焊盘35与第二导电型半导体层29之间。交替层压下方结构39可以位于透明电极31下方,但是不限于此。交替层压下方结构39可以位于透明电极31上。当交替层压下方结构39位于透明电极31与电极焊盘35之间时,电极焊盘35可以通过电极焊盘35的延伸部分(未示出)电连接到透明电极31。

[0052] 交替层压下方结构39反射从有源层27发射并朝向电极焊盘35引导的光。形成交替层压下方结构39以对于从有源层27发射的光展现出高反射率,并且交替层压下方结构39可以通过交替地堆叠例如TiO₂层和SiO₂层形成。通过这种结构,交替层压下方结构39可以防止因电极焊盘35吸收光而引起的光学损失,从而改善发光效率。

[0053] 图5是根据本发明的示例性实施例的包括LED芯片100的LED封装件的侧面剖视图。参照图5,LED封装件包括封装体60、引线61a和61b、发光二极管芯片100和成型部件63。封装体60可以由塑料树脂形成。

[0054] 封装体60具有用于安装LED芯片100的安装平面M和反射从LED芯片100发射的光的反射平面R。LED芯片100安装在安装平面M上并通过键合线W电连接到引线61a、61b。LED芯片100可以通过粘结剂62结合到安装平面M,粘结剂62可以通过固化例如Ag环氧树脂糊形成。

[0055] 如参照图1中示出的实施例所描述的,LED芯片100可以包括交替层压底部结构43、交替层压顶部结构37、交替层压下方结构39和/或金属反射器45。

[0056] LED封装件发射具有混合颜色(例如,白色)的光。因此,LED封装件可以包括用于对从LED芯片100发射的光进行波长转换的磷光体。磷光体可以设置在成型部件63中,但不限于此。

[0057] LED芯片100的交替层压底部结构43和交替层压下方结构39使有源层27中产生的光的发射效率高。另外,当经磷光体波长转换的光再次进入LED芯片100时,LED芯片100的交替层压顶部结构37可以反射所述光。因此,本示例性实施例的LED封装件的发光效率比传统的LED封装件的发光效率高。

[0058] 在本示例性实施例中,封装件被描述成包括发光二极管芯片100和磷光体以发射

白光,但是本发明不限于此。用于发射白光的各种LED封装件在现有技术中是已知的,根据本示例性实施例的LED芯片100可以应用于任何LED封装件。

[0059] 图6是根据本发明的示例性实施例的发光二极管芯片的侧面剖视图。

[0060] 参照图6,LED芯片200包括位于基底21上的多个发光结构30、交替层压底部结构43、金属反射器45和交替层压顶部结构37。

[0061] 在本示例性实施例中,基底21和交替层压底部结构43与参照图1描述的LED芯片的基底21和交替层压底部结构43相同,因此这里将省略其详细描述。在本示例性实施例中,基底21可以是用于使多个发光单元之间电绝缘的绝缘体,例如,图案化的蓝宝石基底。

[0062] 发光结构30彼此分开。每个发光结构30具有与参照图1中示出的示例性实施例描述的发光结构30相同的构造,因此这里将省略其详细描述。另外,缓冲层23可以设置在可彼此分开的发光结构30和基底21之间。

[0063] 第一介电层36覆盖发光结构30的整个表面。第一介电层36在第一导电型半导体层25上且在第二导电型半导体层29上具有开口。第一介电层36覆盖发光结构30的侧壁。第一介电层36还覆盖发光结构30之间的基底21的区域。第一介电层36可以在200℃至300℃下通过等离子体化学气相沉积由二氧化硅(SiO₂)或氮化硅形成。

[0064] 引线51形成在第一介电层36上。引线51通过开口电连接到第一导电型半导体层25和第二导电型半导体层29。透明电极层31可以位于第二导电型半导体层29上,引线可以连接到透明电极层31。另外,引线51在邻近的发光单元30中将第一导电型半导体层25和第二导电型半导体层29彼此电连接以形成发光结构30的串联阵列。LED芯片200可具有发光单元的多个串联阵列。这些串联阵列可以彼此反向并联连接,并且可以通过AC电源来运行。另外,桥式整流器(未示出)可连接到发光单元的串联阵列,从而发光单元可以通过由AC电源驱动的桥式整流器来运行。桥式整流器可以利用引线51经由具有与发光结构30的结构相同的结构的发光单元的电连接来形成。

[0065] 可选择地,引线51可以使邻近的发光单元的第一导电型半导体层25或第二导电型半导体层29彼此连接。因此,发光结构30串联连接并可以设置成彼此平行。

[0066] 引线51可以由导电材料形成,例如,由金属或诸如掺杂的半导体材料的多晶硅形成。具体地说,引线51可以具有多层结构并且可以包括Cr或Ti的下层和Cr或Ti的上层。另外,Au、Au/Ni或Au/Al的金属层可以设置在下层与上层之间。

[0067] 交替层压顶部结构37可以覆盖引线51和第一介电层36。如上参照图1中示出的实施例所描述的,交替层压顶部结构37允许从有源层27发射的光穿过,同时反射具有相对长的波长的可见光。

[0068] 磷光体层53可以形成在LED芯片200上。磷光体层53可以是其中分散有磷光体的树脂层或者可以通过电泳沉积的层。磷光体层53覆盖交替层压顶部结构37以转换从发光结构30发射的光的波长。如参照图5所描述的,也可以在制备LED封装件的过程中提供磷光体层53,因此可以从LED芯片200省略磷光体层53。

[0069] 同时,交替层压下方结构可以形成在引线51与发光结构30之间,如图1中所示。

[0070] 图7是根据本发明的示例性实施例的包括多个发光单元的发光二极管芯片200a的侧面剖视图。

[0071] 参照图7,LED芯片200a与上面描述的LED芯片200在很多方面相似。然而,发光二极

管芯片200a的发光结构30与LED芯片200的发光结构30在形状上不同,因此提供了与LED芯片200的第一导电型半导体层25的构造不同的连接到引线51的第一导电型半导体层25的构造。

[0072] 具体地说,在LED芯片200的发光结构30中,第一导电型半导体层25的上表面被暴露,引线51连接到第一导电型半导体层25的上表面。在本示例性实施例的LED芯片200a中,形成具有倾斜的侧表面的发光结构30,从而暴露第一导电型半导体层25的倾斜的侧表面,引线51连接到第一导电型半导体层25的倾斜的侧表面。

[0073] 在本示例性实施例中,除了使发光结构30彼此隔离的工艺以外省略了暴露第一导电型半导体层25的上表面的工艺,从而简化了工艺。此外,由于不需要暴露第一导电型半导体层25的上表面,因此能够防止有源层27的区域的减小。另外,由于引线51沿第一导电型半导体层25的倾斜的表面连接,因此发光结构30具有改善的电流扩展性能,从而提高了正向电压和可靠性。

[0074] 根据本发明的示例性实施例,LED芯片包括交替层压底部结构、金属反射器、交替层压顶部结构和/或交替层压下方结构,从而改善发光效率。另外,LED芯片的交替层压顶部结构允许有源层中产生的光透射,同时反射经过波长变换的光,从而提高了LED封装件的发光效率。

[0075] 此外,根据本发明的示例性实施例,均由第一材料层和第二材料层(它们二者具有小于 $\lambda/4$ 的光学厚度)组成的多个电介质对和均由第一材料层和第二材料层(它们二者均具有大于 $\lambda/4$ 的光学厚度)组成的多个电介质对参照由第一材料层和第二材料层(它们中的一者具有小于 $\lambda/4$ 的光学厚度且另一者具有大于 $\lambda/4$ 的光学厚度)组成的电介质对来设置,从而有助于确定交替层压底部结构中的各个层的光学厚度和层压顺序。

[0076] 尽管已经结合附图参照一些示例性实施例描述了本发明,但是对于本领域技术人员将清楚的是,在不脱离本发明的精神和范围的情况下可以对本发明做出各种修改和改变。因此,应该理解的是,仅通过举例说明的方式提供了实施例,并且给出实施例以向本领域技术人员提供本发明的完全公开并提供对本发明的全面理解。因此,本发明意图覆盖这些修改和变形,只要这些修改和变形落在权利要求和它们的等同物的范围内。

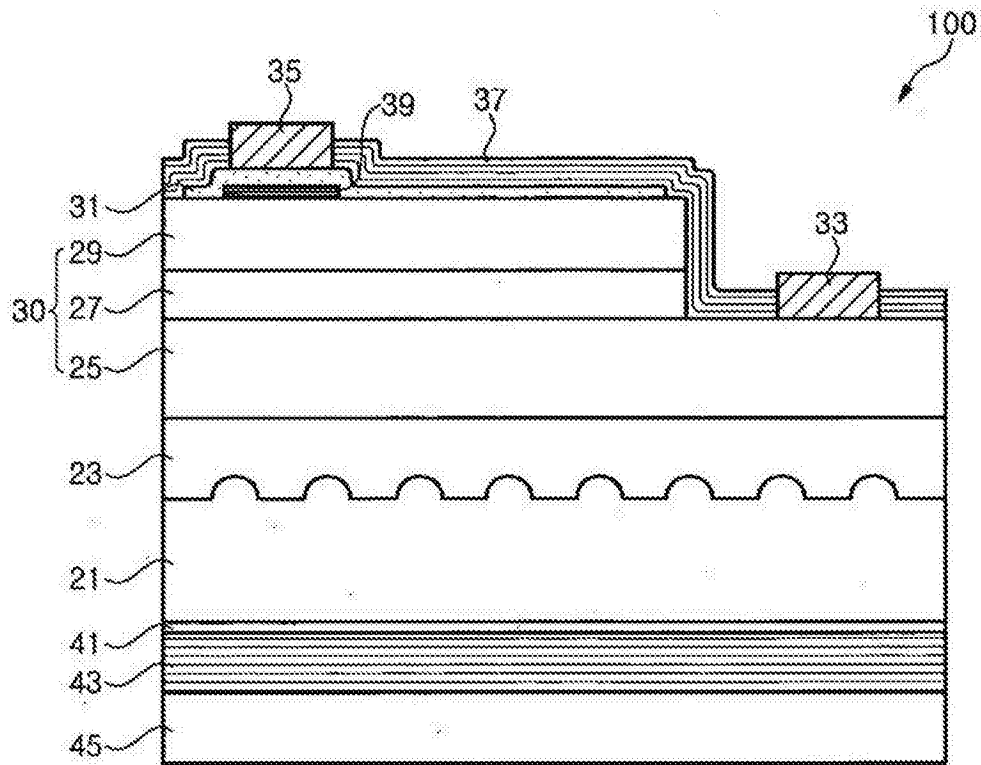


图1

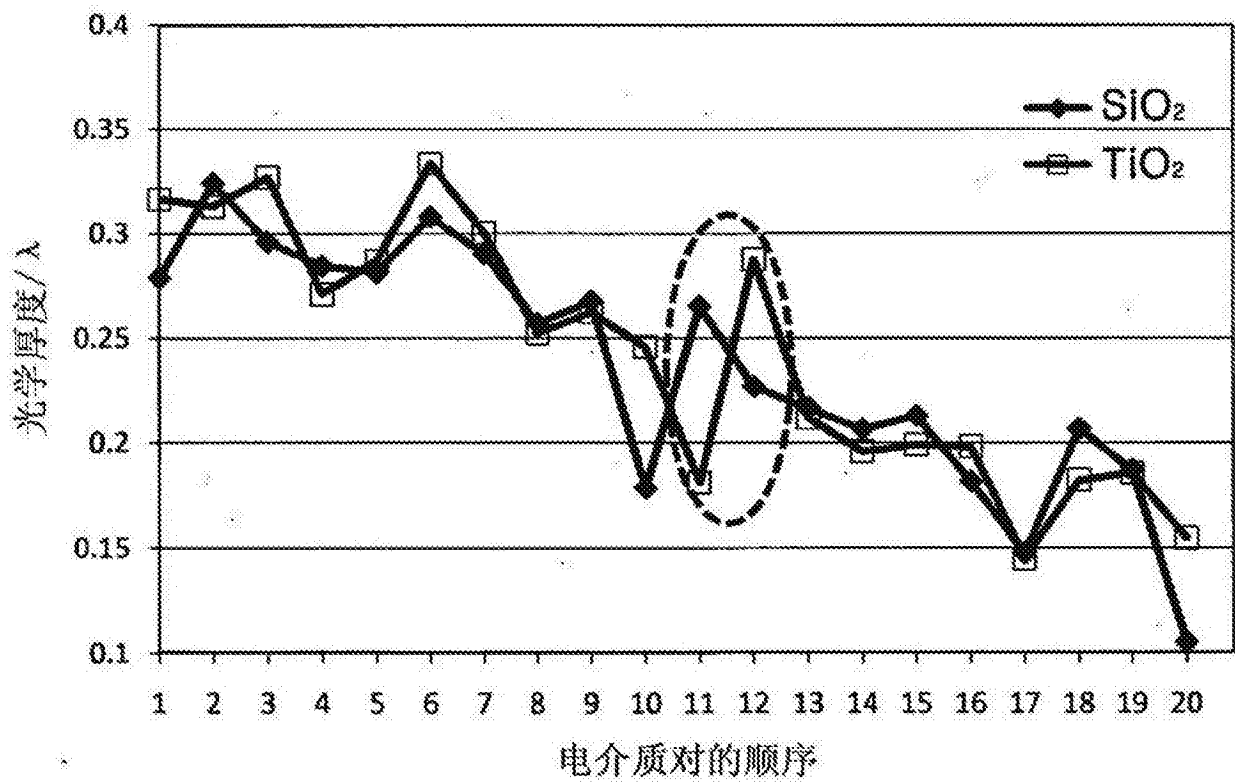


图2

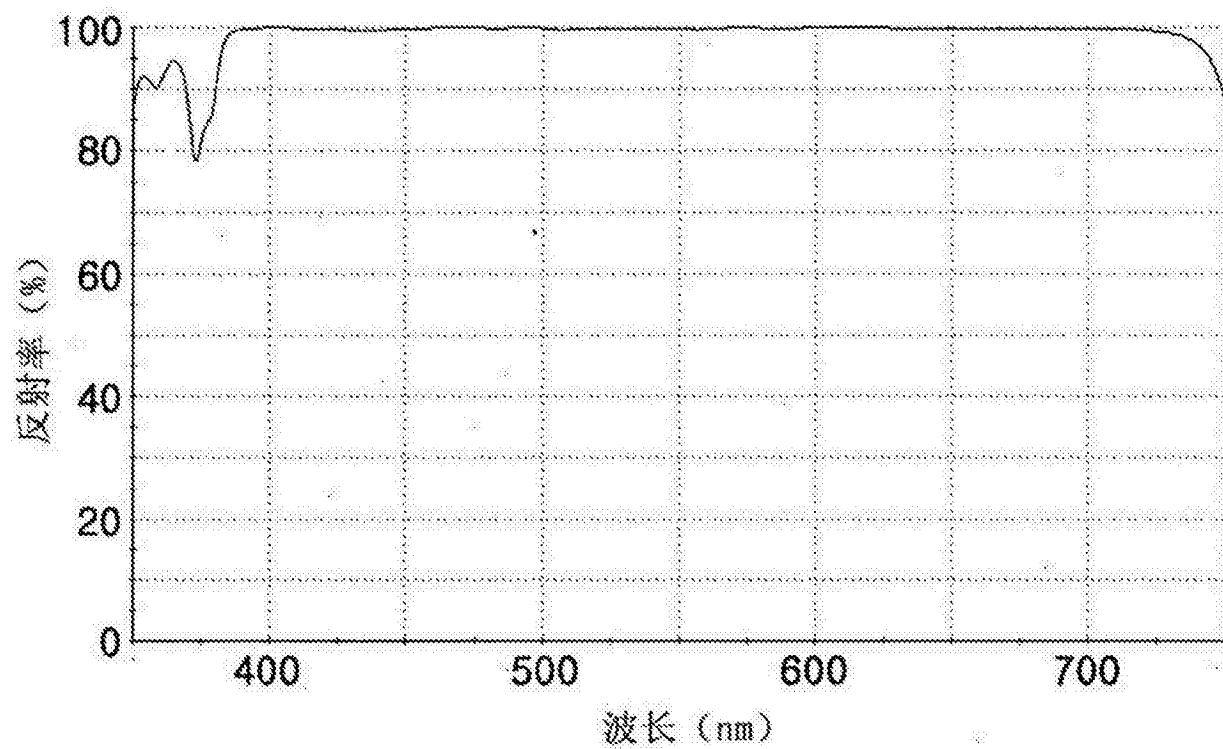


图3

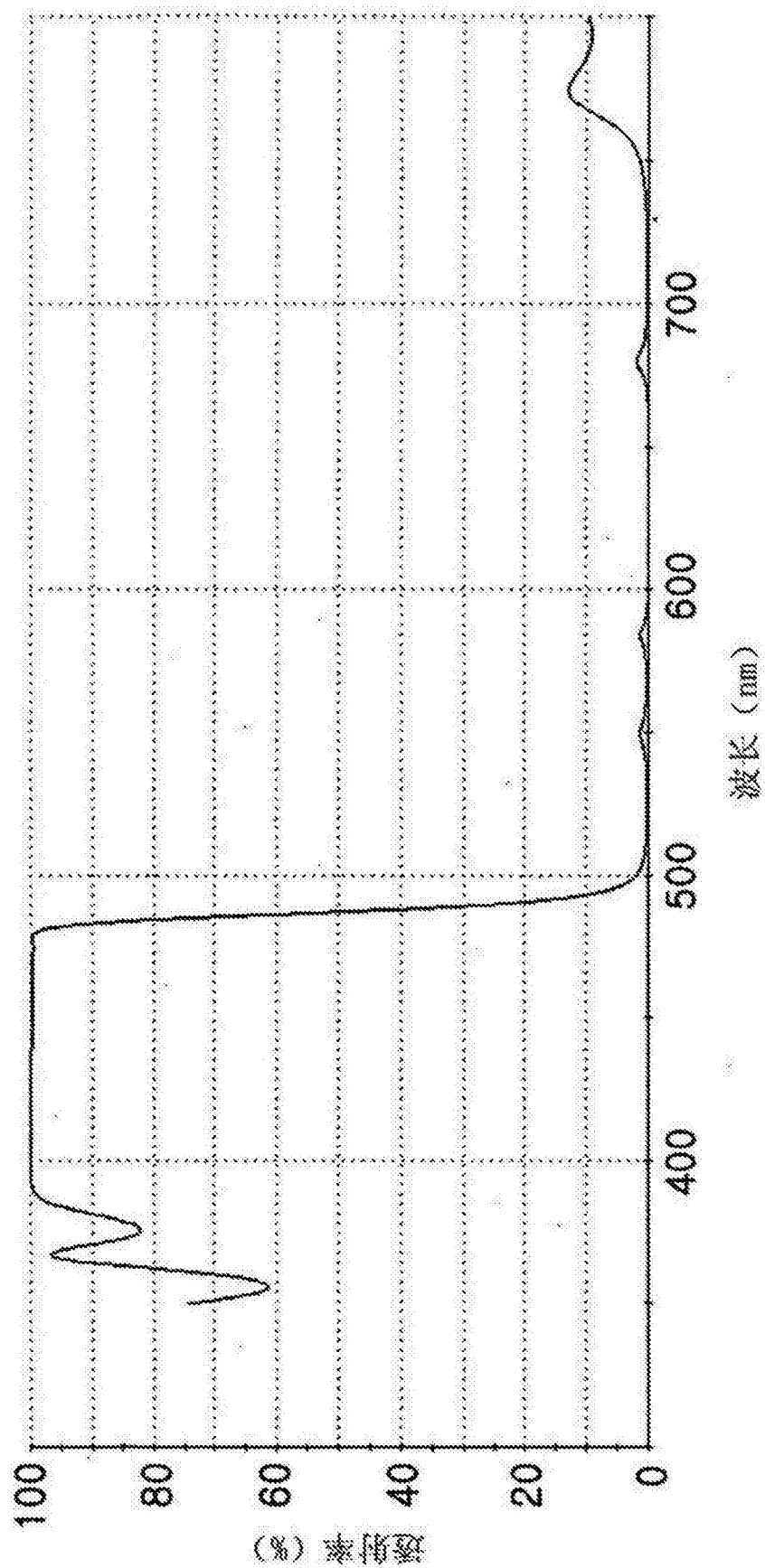


图4

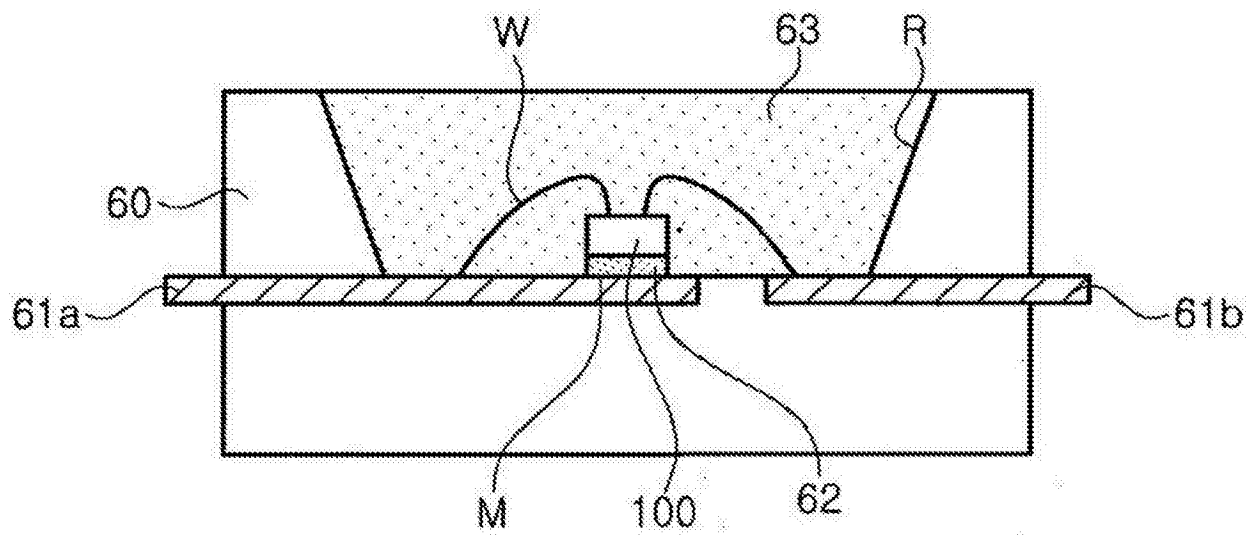


图5

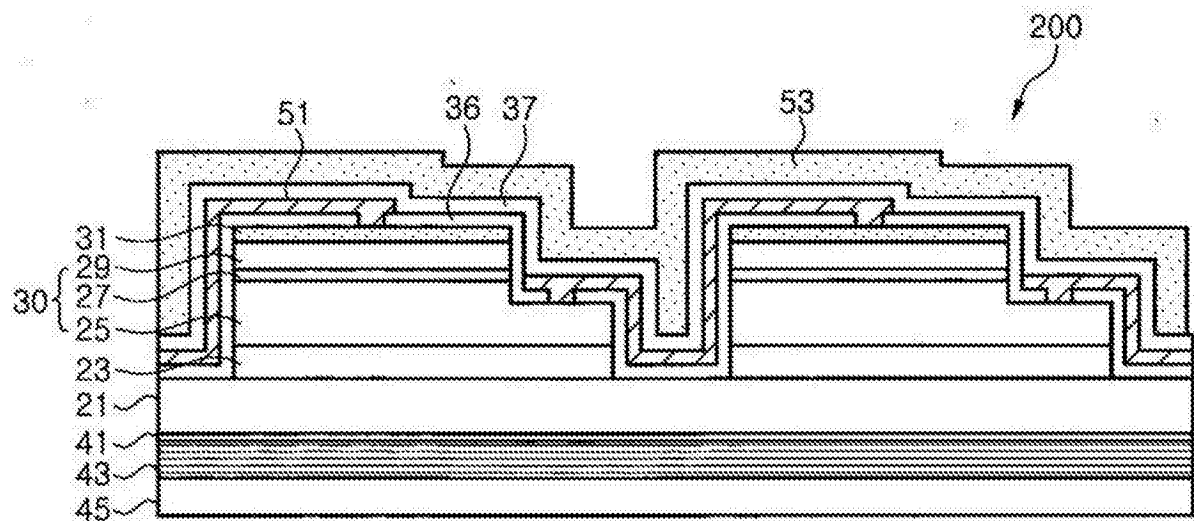


图6

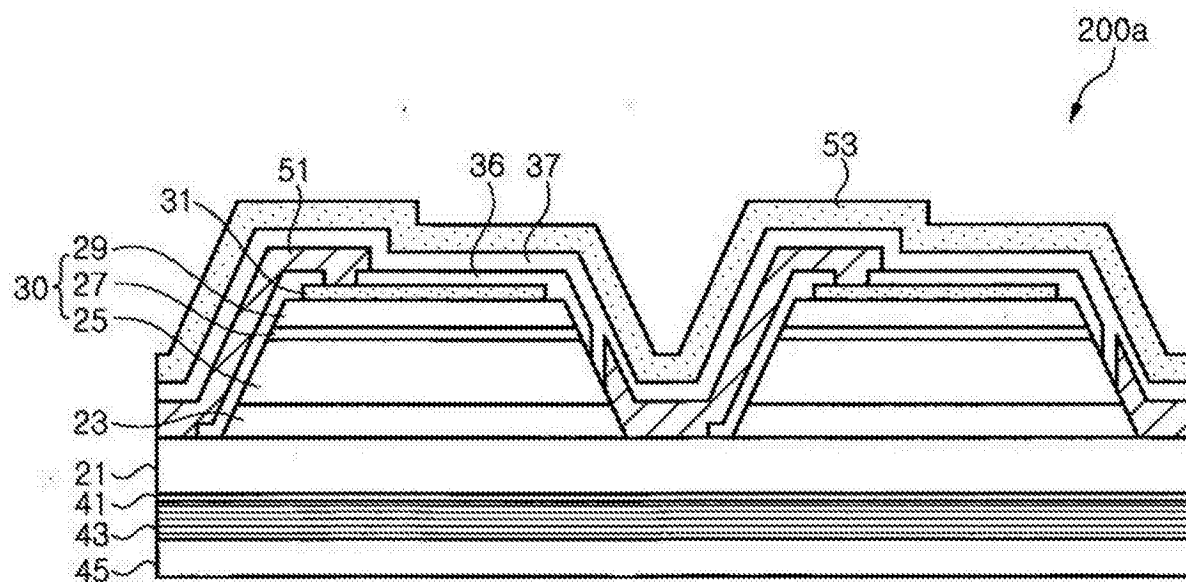


图7