(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第5054366号
(P5054366)
(45)発行日　平成24年10月24日(2012.10.24)　(24)登録日　平成24年8月3日(2012.8.3)

(51)Int.Cl.			F I		
B82B	3/00	(2006.01)	B82B	3/00	
B82Y	40/00	(2011.01)	B82Y	40/00	
H01L	33/32	(2010.01)	H01L	33/00	186
H01L	21/3065	(2006.01)	H01L	21/302	105A

請求項の数 12　(全 16 頁)

(21)出願番号　特願2006-338992(P2006-338992)
(22)出願日　平成18年12月15日(2006.12.15)
(65)公開番号　特開2007-168066(P2007-168066A)
(43)公開日　平成19年7月5日(2007.7.5)
審査請求日　平成21年6月16日(2009.6.16)
(31)優先権主張番号　10-2005-0123861
(32)優先日　平成17年12月15日(2005.12.15)
(33)優先権主張国　韓国(KR)

(73)特許権者　502032105
エルジー　エレクトロニクス　インコーポレイティド
大韓民国，ソウル　１５０－７２１，ヨンドゥンポーク，ヨイド－ドン，２０
(73)特許権者　506144086
エルジー　イノテック　カンパニー　リミテッド
大韓民国，　ソウル特別市，　永登浦區，　汝矣島洞，　エルジー　ツインタワー　３３／３４エフ
(74)代理人　100094318
弁理士　山田　行一
(74)代理人　100123995
弁理士　野田　雅一

最終頁に続く

(54)【発明の名称】ナノ構造物が形成された基板の製造方法及び発光素子並びにその製造方法

(57)【特許請求の範囲】

【請求項１】

基板上部に保護膜を形成し、保護膜上部に金属を含む薄膜層を形成する段階と、

前記金属を含む薄膜層を熱処理して、前記保護膜上部にそれぞれナノサイズである複数個のアグロメレーションを形成する段階と、

前記複数個のアグロメレーションをマスクにして前記保護膜をエッチングする段階と、

前記複数個のアグロメレーションを除去し、前記エッチングされた保護膜をマスクにして前記基板上部をエッチングして、前記基板上部に複数個のナノ構造物を形成する段階と、

前記保護膜を除去する段階とからなるナノ構造物が形成された基板の製造方法。

【請求項２】

前記ナノ構造物は、

ナノロッド、ナノ溝とこれらの混合された構造物のうち一つであることを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項３】

前記基板は、

サファイア基板であることを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項４】

前記金属を含む薄膜層の熱処理は、

ＲＴＰまたは加熱炉を通じて行うことを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項５】

前記複数個のアグロメレーションそれぞれの幅は、

それぞれ１０ｎｍ～２０００ｎｍであることを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項６】

前記金属を含む薄膜層の熱処理は、

１００℃～２０００℃温度で行うことを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項７】

前記保護膜と基板のエッチングは、

ＲＩＥ工程を通じて行うことを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項８】

前記保護膜は、

ＳｉＯ２またはＳｉＮよりなることを特徴とする請求項１に記載のナノ構造物が形成された基板の製造方法。

【請求項９】

基板上部に複数個のナノ構造物を形成する段階と、

前記複数個のナノ構造物が形成された基板上部に、第１極性を有する第１半導体層、活性層と前記第１極性と反対の極性を有する第２半導体層よりなる発光構造物を形成する段階と、

前記発光構造物の上部に保持部を形成する段階と、

前記発光構造物から基板を離脱させる段階と、

前記保持部を除去し、前記発光構造物の第１半導体層の下部に第１電極を形成し、前記第２半導体層の上部に第２電極を形成する段階とから構成され、

前記ナノ構造物を形成する段階は、

基板上部に保護膜を形成し、保護膜の上部に金属を含む薄膜層を形成する段階と、

前記金属を含む薄膜層を熱処理して、前記保護膜上部にそれぞれナノサイズである複数個のアグロメレーションを形成する段階と、

前記複数個のアグロメレーションをマスクにして前記保護膜をエッチングする段階と、

前記複数個のアグロメレーションを除去し、前記エッチングされた保護膜をマスクにして前記基板上部をエッチングして、前記基板上部に複数個のナノ構造物を形成する段階と、

前記保護膜を除去する段階とを含む発光素子の製造方法。

【請求項１０】

前記保護膜は、

ＳｉＯ２またはＳｉＮよりなることを特徴とする請求項９に記載の発光素子の製造方法。

【請求項１１】

前記複数個のアグロメレーションそれぞれの幅は、

それぞれ１０ｎｍ～２０００ｎｍであることを特徴とする請求項９に記載の発光素子の製造方法。

【請求項１２】

前記ナノ構造物は、

ナノロッド、ナノ溝とこれらの混合された構造物のうち一つであることを特徴とする請求項９に記載の発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】
本発明はナノ構造物が形成された基板の製造方法及び発光素子並びにその製造方法に関する。
【背景技術】
【０００２】
一般に、発光ダイオード(LightEmitting Diode:LED)はバックライト、信号灯、一般照明とフルカラーディスプレイ(Full Color Display)など多様な製品に応用される単一波長の光源である。
【０００３】
窒化ガリウム(ＧａＮ)と酸化亜鉛(ＺｎＯ)系の物質は直接遷移型の大きいエネルギーバンドギャップを有し、最近は紫外線(ＵＶ)、青色、緑色波長領域の光源源として多くの研究と開発が進まれており、商用化されている。
【０００４】
一方、発光ダイオード(ＬＥＤ)の内部で発生された光は発光ダイオードの外部に放出されるが、一部の光は発光ダイオードと空気との境界面で全反射され発光ダイオードの内部に殆んど閉じ込められる。
【０００５】
従って、このような全反射により従来の発光ダイオード構造では光抽出効率が低下する問題点があり、このような問題点を改善するために多くの研究が進まれている
【０００６】
このような発光ダイオードの内部に光が閉じ込められる現象は、図１に示したように第１と第２物質１０、２０の間において存在するスネル法則(Snell's Law)によって発生する。
【０００７】
すなわち、$n_1 * \sin\theta_1 = n_2 * \sin\theta_2$により、第１と第２物質１０、２０の界面で臨界角より小さく入射される光は透過され発光ダイオードの外部に放出されるが、臨界角より大きい光は発光ダイオードの内部に反射される。
【０００８】
前記式において、n_1は第１物質の屈折率、n_2は第２物質の屈折率、θ_1は入射角であり、θ_2は屈折角である。
【０００９】
発光ダイオードの光抽出効率を改善する方法は多様であるが、例を挙げて説明すれば次の通りである。
【００１０】
第１に、発光ダイオードチップの形状を変形してチップ表面に光が発光ダイオードの外側面に垂直方向に入射する確率を高める方法があるが、色々の方法のうち半球形にチップを作ることが理論的には最適であると知られているが、実際は作製し難く高費用になるという短所がある。
【００１１】
第２に、同様に作製が困難であるが、半球形のエポキシドーム(Epoxy Dome)をもって発光ダイオードをカプセル化(Encapsulation)する方法がある。
【００１２】
第３に、マイクロキャビティ(MicroCavity)あるいは共鳴キャビティ(ResonantCavity)構造を有する発光ダイオードを製作する方法がある。
【００１３】
しかし、この方法も構造制作時構成する層の厚さなどについて極めて精巧な制御と再現性が求められるので製作が容易でなく、半導体で空気に光が効率的に抽出されるためには、発光ダイオードの放出波長が正確に作製されたキャビティモード(Cavity Mode)と一致すべき困難がある。
【００１４】

ところが、発光ダイオードの放出波長は温度や動作電流が増加すれば、放出波長が変わって光出力が急激に減少する問題点があるため、このような方法で光抽出効率をアップすることはさらに困難でしかない。

【００１５】

最近、発光ダイオードの光抽出効率をアップするため、発光ダイオードチップの表面を粗くしたり、周期的に繰り返される一定した模様をチップ表面に形成して、人為的にチップの内部から発生した光を外部に放出させる表面テクスチュアリング(Surface Texturing)技術が開発され、発光ダイオード素子の製作に実際に適用されている。

【００１６】

また、発光ダイオードのための発光構造物の成長前にサファイアのような成長用基板の成長面にストライプ状、円状、レンズ状などのパターンを形成し、発光ダイオード構造の成長を行うことによって、成長される発光構造物の格子欠陥などを最小化して品質を向上させ、これを通じて製造した発光ダイオード素子における光抽出効率をアップすることができる技術も開発及び適用されている傾向である。

【００１７】

前述したような表面粗さ(SurfaceRoughness)技術とパターンが形成された基板(PatternedSubstrate)技術は、発光ダイオードで光抽出効率を向上できる技術であって単独で使用でき、前述したチップ形状を変形させる技術、エポキシカプセル化(Epoxy Encapsulation)技術などの既存の方法と共に並行して適用できて、光抽出効率をさらに大幅に改善できる。

【００１８】

一方、表面テクスチュアリングとパターンが形成された基板を作る技術は、フォトレジストのような物質でマスクパターンを形成するフォトリソグラフィ工程と乾式エッチングまたは湿式エッチングを用いて具現することが一般的である。

【００１９】

このような例として、現在マイクロメーター(Micrometer)単位のパターンが形成された基板が開発され製品に適用されているが、発光素子の光抽出効率を一層向上させるため、ナノメーター(Nanometer)単位パターンの具現及び開発が求められている傾向でる。

【００２０】

しかし、ナノメーター単位サイズのパターンを具現するためには、電子ビームリソグラフィ(E-beam Lithography)、レーザホログラム(Laser Hologram)、ディップＵＶステッパ(Deep UV Stepper)など極めて精巧なリソグラフィ技術を使用する方法が一般的であるが、このような方法らは製作工程が難しく、工程費用が高く、量産性に乏しい問題点がある。

【００２１】

従って、工程が容易であり量産性が富み、製作時価格競争力の高いナノメーター単位形状の製作技術が求められている現状である。

【発明の開示】

【発明が解決しようとする課題】

【００２２】

本発明は前述した従来の技術の問題点を解決するために案出されたもので、その目的は発光素子の成長のための基板にナノサイズのアグロメレーションを形成し、該アグロメレーションでマスキングして基板をエッチングして、基板上部にナノ構造物を形成することにより、結晶欠陥が少なく信頼性の改善された良質の発光構造物を成長させることができ、該発光構造物にはナノ構造物が形成されていて光抽出効率を増加させることができるナノ構造物が形成された基板の製造方法及び発光素子並びにその製造方法を提供するところにある。

【００２３】

また、本発明の他の目的は単純な熱処理工程でナノサイズのアグロメレーションを形成し、該アグロメレーションでマスキングして基板をエッチングすることにより、簡単かつ

低価格で基板にナノ構造物を形成できるナノ構造物が形成された基板の製造方法及び発光素子並びにその製造方法を提供するところにある。

【課題を解決するための手段】

【００２４】

前述した本発明の目的を達成するための望ましい第１様態は、基板上部に保護膜を形成し、保護膜の上部に金属を含む薄膜層を形成する段階と、前記金属を含む薄膜層を熱処理して、前記保護膜の上部にそれぞれナノサイズである複数個のアグロメレーション(Agglomeration)を形成する段階と、前記複数個のアグロメレーションをマスクにして前記保護膜をエッチングする段階と、前記複数個のアグロメレーションを除去し、前記エッチングされた保護膜をマスクにして前記基板上部をエッチングして、前記基板上部に複数個のナノ構造物を形成する段階と、前記保護膜を除去する段階とからなるナノ構造物が形成された基板の製造方法が提供される。

【００２５】

前述した本発明の目的を達成するための望ましい第２様態は、基板上部に複数個のナノ構造物を形成する段階と、前記複数個のナノ構造物が形成された基板上部に、第１極性を有する第１半導体層、活性層と前記第１極性と反対の極性を有する第２半導体層とからなる発光構造物を形成する段階と、前記発光構造物の上部に保持部を形成する段階と、前記発光構造物から基板を離脱させる段階と、前記保持部を除去し、前記発光構造物の第１半導体層の下部に第１電極を形成し、前記第２半導体層の上部に第２電極を形成する段階とから構成された発光素子の製造方法が提供される。

【００２６】

前述した本発明の目的を達成するための望ましい第３様態は、下部面に複数個のナノ構造物が形成されており、第１極性を有する第１半導体層と、前記第１半導体層の上部に形成された活性層と、前記活性層の上部に形成されており、前記第１極性と反対の極性を有する第２半導体層と、前記第１半導体層の下部面に形成された第１電極と、前記第２半導体層の上部に形成された第２電極とから構成された発光素子が提供される。

【発明の効果】

【００２７】

以上述べたように、本発明は発光素子の成長のための基板にナノサイズのアグロメレーションを形成し、該アグロメレーションでマスキングして基板をエッチングして基板上部にナノ構造物を形成することにより、結晶欠陥が少なく信頼性が改善された良質の発光構造物を成長させることができ、該発光構造物にはナノ構造物が形成されていて光抽出効率を増加させられる。

【００２８】

また、単純な熱処理工程でナノサイズのアグロメレーションを形成し、該アグロメレーションでマスキングして基板をエッチングすることによって、簡単かつ低価格で基板にナノ構造物を形成することができる。

【発明を実施するための最良の形態】

【００２９】

以下、添付した図面に基づき本発明の望ましい実施形態を詳述する。

【００３０】

図２は本発明によって製造されたナノ構造物が形成された基板の一例を概略的に示した斜視図であって、基板１００上部には複数個のナノロッド１０５が形成されているが、この複数個のナノロッド１０５はナノ構造物である。

【００３１】

前記ナノロッド(Nanorod)１０５のサイズは１０ｎｍ～２０００ｎｍであり、図２には前記ナノロッドが規則的に示されているが、不規則的に形成することもできる。

【００３２】

図３は本発明によって製造されたナノ構造物が形成された基板の他の例を概略的に示した斜視図であって、基板１００上部に複数個の溝１３５が形成されており、この溝もナノ

構造物である。

【００３３】

図４ａないし図４ｇは本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図であって、まず図４ａに示したように、基板１００上部に保護膜１１０を形成する。

【００３４】

ここで、前記基板１００はサファイア基板が望ましい。

【００３５】

そして、前記保護膜１１０は乾式及び湿式エッチングなどによってパターン形成が容易であり、追って除去も容易な材料であるシリコン酸化膜(ＳｉＯ$_2$)またはシリコン窒化膜(ＳｉＮ)であることが望ましい。

【００３６】

一方、前記基板１００上部に蒸着する前記保護膜１１０の厚さは３００ｎｍであることが望ましい。

【００３７】

その後、前記保護膜１１０の上部に金属を含む薄膜層１２０を形成する(図４ｂ)。

【００３８】

この際、前記金属を含む薄膜層１２０は微量の金属を含んでいる薄膜層だけではなく、金属だけよりなる薄膜層も可能である。

【００３９】

前記金属を含む薄膜層１２０は前記保護膜１１０の上部に電子ビーム蒸着方式で数ｎｍ～数十ｎｍの厚さで金属を蒸着することが望ましい。

【００４０】

ここで、前記保護膜１１０は蒸着される前記金属を含む薄膜層１２０が前記基板１００に拡散(Diffusion)及び反応(Reaction)することを防ぐ役割を果たすのみならず、追って熱処理工程時形成されるアグロメレーションのサイズをナノサイズに制御する役割も担う。

引き続き、図４ｃのように、金属を含む薄膜層を熱処理して、前記保護膜１１０の上部にそれぞれナノサイズである複数個のアグロメレーション１２５を形成する。

【００４１】

ここで、前記金属を含む薄膜層の熱処理は熱処理装備であるＲＴＰ(Rapid Thermal Processing)または加熱炉を通じて行うことが望ましい。

【００４２】

この際、前記熱処理時温度が１００℃～２０００℃範囲で行われるようにすることが望ましい。

【００４３】

一方、前記複数個のアグロメレーション１２５のサイズは、前記金属を含む薄膜層の厚さ、前記熱処理時温度、前記保護膜の厚さのうちいずれか一つを通じて制御できる。

【００４４】

そして、このような制御を通じて前記保護膜１１０の上部に形成される複数個のアグロメレーション１２５それぞれの幅(Width)は１０ｎｍ～２０００ｎｍ範囲のものが望ましい。

【００４５】

前記複数個のアグロメレーション１２５は不規則的に前記保護膜１１０の上部に形成できるが、この際一つの塊に凝集された場合及び凝集された幾つかの塊同士が付着されている場合が発生しうる。

【００４６】

従って、前記複数個のアグロメレーション１２５それぞれのサイズ及び相互間の離隔距離は必ず一定に形成させる必要はない。

【００４７】

引き続き、図４ｄでは前記複数個のアグロメレーション１２５をマスクにして前記保護膜１１０をエッチングする。

【００４８】

ここで、前記保護膜１１０はＲＩＥ工程を通じてエッチングすることが望ましい。

【００４９】

勿論、前記ＲＩＥエッチング方法でなくても、その他多様な乾式エッチング法を通じて行うこともできる。

【００５０】

このように、本発明の製造方法によるエッチング工程は、従来のフォトリソグラフィ、電子ビームリソグラフィ、レーザホログラム、ディップＵＶステッパなどのリソグラフィ技術のようなナノメータ単位サイズのパターンを具現する方法に比べて、工程が容易なことから量産性が向上し、よって基板の製造費用を節減することができる長所がある。

【００５１】

次いで、前記複数個のアグロメレーション１２５を除去する(図４ｅ)。

【００５２】

前記複数個のアグロメレーションは乾式及び湿式エッチング工程を通じて除去できる。

【００５３】

その後、前記エッチングされた保護膜１１５をマスクにして前記基板１００上部をエッチングして、前記基板１００上部に複数個のナノロッド１０５を形成する(図４ｆ)。

【００５４】

ここで、前記基板１００上部に形成する複数個のナノロッド１０５は前述した前記アグロメレーションのサイズと同様に、それぞれ１０ｎｍ～２０００ｎｍの幅で形成される。

【００５５】

同様に、前記基板１００はＲＩＥ法またはその他多様な乾式エッチング法を通じてエッチングすることができる。

【００５６】

一方、前述したように前記基板１００上部をエッチングして形成させる前記複数個のナノロッド１０５が長ければ長いほど光の屈折及び反射に有利なので、深く形成すればするほど効率よい。

【００５７】

しかし、前記基板１００の基板としての保持力が弱化しない程の深さでエッチングするように調節することが望ましい。

【００５８】

最後に、図４ｇに示したように前記保護膜１１５を除去する。

【００５９】

これにより、ナノ構造物の一種であるナノロッドが形成された基板の製造が完了される。

【００６０】

前述した工程において、アグロメレーションの凝集状態を制御すれば、基板上部にナノロッドでないナノ溝またはナノロッド及びナノ溝の混合された構造物も形成することができる。

【００６１】

すなわち、アグロメレーションの一部領域がついているようにアグロメレーションを形成すれば、ついていないアグロメレーションの他の領域には空間が生成され、この空間に基板をエッチングして基板にナノ溝を形成できる。

【００６２】

このようにナノロッド及びナノ溝のようなナノ構造物が形成された基板に発光素子エピ層を成長させると、結晶欠陥が少なく、内部量子効率と信頼性が向上された良質の発光素子を具現でき、また基板における屈折率及び反射率が改善され、結局発光素子の光抽出効率及び光出力を増大させる効果がある。

【００６３】
以上、本発明のナノ構造物が形成された基板の製造方法による望ましい一実施例では、基板上部に保護膜を形成し、その上部に金属を含む薄膜層を形成した後、熱処理を施してナノサイズのアグロメレーションを形成する場合だけ例として説明したが、工程の順序を変えて先に熱処理を行いながら、金属を含む薄膜層を形成させる方法でナノサイズのアグロメレーションを形成することができ、形成されたアグロメレーションをマスクにしてナノパターンが形成された基板を製造することもできる。
【００６４】
図５は本発明によりナノ構造物が形成された基板のＳＥＭ(Scanning Electron Microscope)写真図であって、基板１００の上部にはナノロッド１０５が形成されている。
【００６５】
この際、前記基板１００はサファイア基板である。
【００６６】
図６は本発明に係るナノ構造物が形成された基板を用いた発光素子の一実施例を示した断面図であって、ナノ構造物が形成された基板を用いて、電極が上部に存する水平型発光素子が形成されている状態を示した図である。
【００６７】
この発光素子は上部に複数個のナノ構造物が形成された基板と、前記基板上部に形成され、第１極性を有する第１半導体層、活性層と前記第１極性と反対の極性を有する第２半導体層よりなる発光構造物とからなる。
【００６８】
ここで、前記第１極性はｎタイプが望ましい。
【００６９】
前記発光構造物は、前記基板上部に形成され、上部の一部領域が一定深さにエッチングされたｎ-半導体層と、前記ｎ-半導体層で一部領域を除いた残り領域の上部に形成された活性層と、前記活性層の上部に形成されたｐ-半導体層で構成される。
【００７０】
そして、前記ｎ-半導体層とｐ-半導体層は窒化ガリウム(ＧａＮ)系半導体層であることが望ましい。
【００７１】
さらに詳しくは、図６に示したように、発光素子は上部にナノロッド２０５が形成されている基板２００と、前記基板２００上部に形成されており、上部の一部領域が除去されているｎーＧａＮ層２１０と、前記除去されていないｎーＧａＮ層２１０領域の上部に形成された活性層２２０と、前記活性層２２０の上部に形成されたｐーＧａＮ層２３０と、前記除去されているｎーＧａＮ層２１０領域の上部に形成された第１電極２４０と、前記ｐーＧａＮ層２３０の上部に形成された第２電極２５０で構成される。
【００７２】
この際、前記ｎーＧａＮ層２１０の下部には複数個のナノロッド(Nanorod)形状の溝が形成される。
【００７３】
ここで、前記ｎーＧａＮ層２１０にお下部の複数個のナノロッド形状の溝は幅が１０ｎｍ～２０００ｎｍであることが望ましい。
【００７４】
図７ａないし図７ｅは本発明に係る発光素子を製造する方法を説明するための断面図であって、ナノ構造物が形成された基板を用いて、発光構造物にナノ構造物を形成させうる垂直型発光素子の製造方法を説明する。
【００７５】
すなわち、本発光素子は第１極性を有する第１半導体層、活性層と前記第１極性と反対の極性を有する第２半導体層よりなる発光構造物の第１半導体層の下部または第２半導体層の上部にナノ構造物が形成されているため、光抽出効率をアップすることができる。

【００７６】
まず、基板３００上部に複数個のナノ構造物を形成する(図７ａ)。
【００７７】
図７ａに示したナノ構造物はナノロッド３０５である。
【００７８】
そして、前記複数個のナノ構造物は前述した図４ａないし図４ｇの方法で形成する。
【００７９】
その後、前記複数個のナノ構造物が形成された基板３００上部に、第１極性を有する第１半導体層３１０、活性層３２０と前記第１極性と反対の極性を有する第２半導体層３３０よりなる発光構造物３７０を形成する(図７ｂ)。
【００８０】
引き続き、前記発光構造物３７０の上部に保持部(Support)３４０を形成する(図７ｃ)。
【００８１】
前記支持部３４０は後工程で前記基板３００を離脱させる時、発光構造物３７０を支持するために形成されたものである。
【００８２】
引き続き、前記発光構造物３７０から基板３００を離脱させる(図７ｄ)。
【００８３】
このような基板３００の離脱工程は通常のレーザリフトオフ工程を行う。
【００８４】
最後に、前記保持部３４０を除去し、前記発光構造物３７０の第１半導体層３１０の下部に第１電極３５０を形成し、前記第２半導体層３３０の上部に第２電極３６０を形成する(図７ｅ)。
【００８５】
このような工程を行うと垂直型発光素子を製造でできるようになり、第１半導体層３１０の下部にはナノ構造物が形成されていて、光抽出効率及び光出力を増加させることができる。
【００８６】
従って、本発明に係る垂直型発光素子は下部面に複数個のナノ構造物が形成されており、第１極性を有する第１半導体層３１０と、前記第１半導体層３１０の上部に形成された活性層３２０と、前記活性層３２０の上部に形成されており、前記第１極性と反対の極性を有する第２半導体層３３０と、前記第１半導体層３１０の下部面に形成された第１電極３５０と、前記第２半導体層３３０の上部に形成された第２電極３６０で構成される。
【００８７】
この際、前記第１電極３５０は前記第１半導体層３１０の下部面の一部領域または全領域に形成でき、これと同じく前記第２電極３６０も前記第２半導体層３３０の上部面の一部領域または全領域に形成されうる。
【００８８】
このような電極は発光素子の光特性をさらに優秀にするため、そのサイズを自由に設計変更することができる。
【００８９】
そして、電極は活性層に電子及び正孔を供給するための基本的な役割を果たすものであり、前記第１電極３５０と第１半導体層３１０との間、または前記第２電極３６０と第２半導体層３２０との間に発光素子の特性を向上させるための追加の層(Layer)が介在されうる。
【００９０】
例えば、前記第２電極３６０は反射用オーミック電極と金属層よりなり、前記反射用電極は前記第２半導体層３２０の上部に形成されている構造で具現することができる。
【００９１】

ここで、前記反射用オーミック電極が前記第２半導体層３２０の上部面の全領域に形成されていると、垂直型発光素子は前記第２半導体層３２０上部に進む光は前記反射用オーミック電極から反射され第１半導体層３１０の下部に光を放出させることができるため、活性層３２０から発生した光の殆んどは前記第１半導体層３１０の下部に光が放出される。

【００９２】

また、前記第２電極３６０が反射用オーミック電極と金属層とからなり、前記反射用オーミック電極は前記第２半導体層３２０の上部に形成されており、前記金属層の上部には保持部が形成されている構造で具現することができる。

【００９３】

このような構造は垂直型発光素子を製造する工程において発光構造物に反射用オーミック電極と金属層よりなる電極を形成し、金属層に支持部を形成した後、基板を離脱させた後、基板が離脱された発光構造物面に電極を形成した構造である。

【００９４】

従って、製造済みの垂直型発光素子には保持部が残される。

【００９５】

以上、本発明の実施例に係る発明の構成を詳述したが、本発明は必ずこのような実施例に限らず、本発明の技術的思想を逸脱しない範囲内で多様に変形実施可能である。

【図面の簡単な説明】

【００９６】

【図１】一般の相異なる二つの物質の界面で光が屈折される様子を概略的に説明するための図である。

【図２】本発明によって製造されたナノ構造物が形成された基板の一例を概略的に示した斜視図である。

【図３】本発明によって製造されたナノ構造物が形成された基板の他の例を概略的に示した斜視図である。

【図４ａ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図４ｂ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図４ｃ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図４ｄ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図４ｅ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図４ｆ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図４ｇ】本発明によってナノ構造物が形成された基板の製造方法を説明するための断面図である。

【図５】本発明によってナノ構造物が形成された基板のＳＥＭ写真図である。

【図６】本発明に係るナノ構造物が形成された基板を用いた発光素子の一実施例を示した断面図である。

【図７ａ】本発明に係る発光素子を製造する方法を説明するための断面図である。

【図７ｂ】本発明に係る発光素子を製造する方法を説明するための断面図である。

【図７ｃ】本発明に係る発光素子を製造する方法を説明するための断面図である。

【図７ｄ】本発明に係る発光素子を製造する方法を説明するための断面図である。

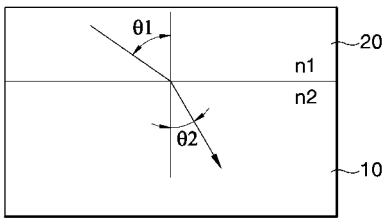
【図７ｅ】本発明に係る発光素子を製造する方法を説明するための断面図である。

【符号の説明】

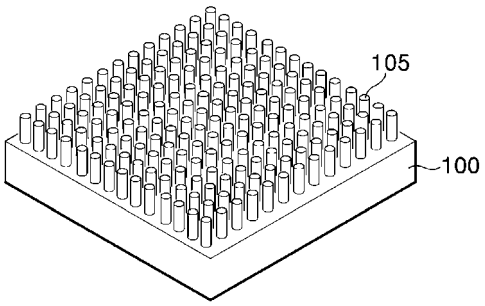
【００９７】

１００、２００、３００:基板
１０５、２０５、３０５:ナノロッド
１１０、１１５: 保護膜
１２０: 薄膜層
１２５: アグロメレーション
１３５: 溝
２１０: ｎ－ＧａＮ層
２２０、３２０: 活性層
２３０: ｐ－ＧａＮ層
２４０、２５０、３５０、３６０:電極
３１０、３３０: 半導体層
３７０: 発光構造物

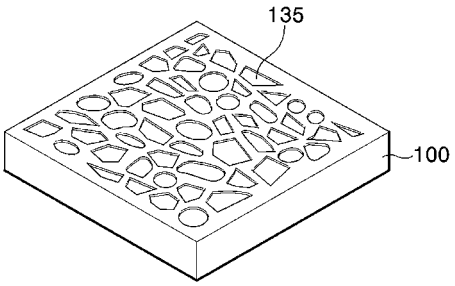
【図１】



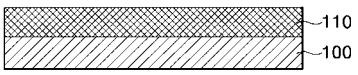
【図２】



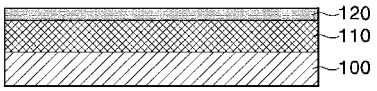
【図３】



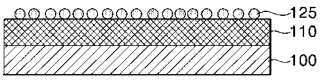
【図４ａ】



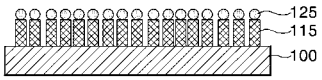
【図４ｂ】



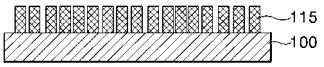
【図４ｃ】



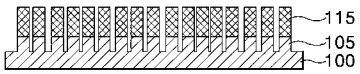
【図４ｄ】



【図４ｅ】

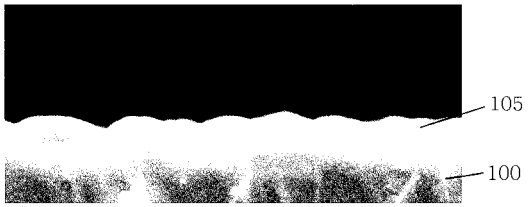


【図４ｆ】

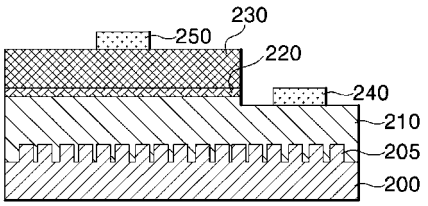


【図４ｇ】

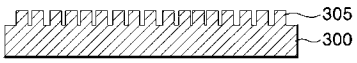
【図５】


105
100

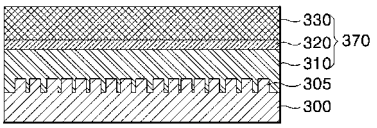
【図６】


230
250
220
240
210
205
200

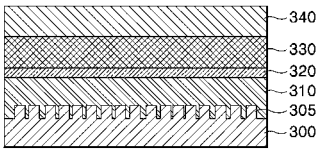
【図７ａ】


305
300

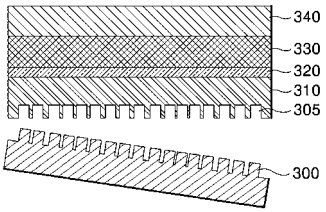
【図７ｂ】


330
320
370
310
305
300

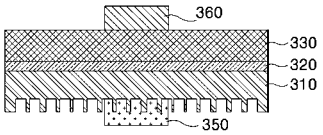
【図７ｃ】


340
330
320
310
305
300

【図７ｄ】


340
330
320
310
305
300

【図７ｅ】


360
330
320
310
350

フロントページの続き

(72)発明者　ジョン　ウーク　キム
大韓民国,　ギョンギード,　セオングナムーシ,　ブンダンーグ,　ジェオンジャードン,　ジェオングデウンマエウル　ドンーエー２ーダンジ　２０３－１３０６
(72)発明者　ヒュン　キョン　チョ
大韓民国,　ソウル,　セオチョーグ,　ウミョンードン,　７－１４,　ピョンガン　ヴィラ　３０１

審査官　渡邊　吉喜

(56)参考文献　特開２００５－０６４４９２（ＪＰ，Ａ）
特開２００５－１８３９０５（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｂ８２Ｂ　１／００－　３／００
Ｂ８２Ｙ　５／００－９９／００