



(12) 发明专利

(10) 授权公告号 CN 1871631 B

(45) 授权公告日 2010. 10. 13

(21) 申请号 200480031173. 4
 (22) 申请日 2004. 09. 23
 (30) 优先权数据
 2, 443, 206 2003. 09. 23 CA
 (85) PCT申请进入国家阶段日
 2006. 04. 21
 (86) PCT申请的申请数据
 PCT/CA2004/001741 2004. 09. 23
 (87) PCT申请的公布数据
 W02005/029455 EN 2005. 03. 31
 (73) 专利权人 伊格尼斯创新有限公司
 地址 加拿大安大略省
 (72) 发明人 A·内森 K·V·萨卡里亚
 P·塞尔瓦蒂
 S·加法拉巴迪亚什蒂娜
 (74) 专利代理机构 北京市柳沈律师事务所
 11105
 代理人 沙捷

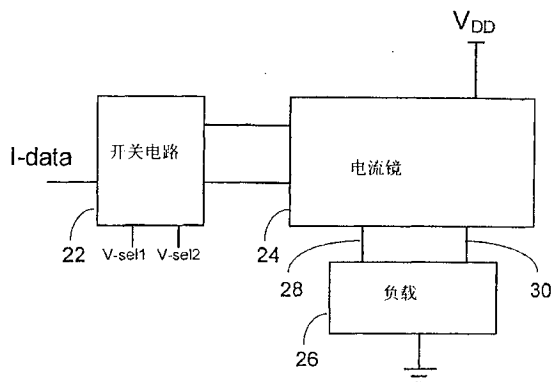
(51) Int. Cl.
 G09G 3/32 (2006. 01)
 G09F 9/33 (2006. 01)
 (56) 对比文件
 WO 03/034381 A2, 2003. 04. 24, 全文.
 CN 1216135 A, 1999. 05. 05, 全文.
 US 2003/0174152 A1, 2003. 09. 18, 说明书第
 [0034]-[0049] 段、附图 1-4.
 EP 1130565 A1, 2001. 09. 05, 说明书第
 [0064]-[0066] 段、附图 2-5.
 CN 1381032 A, 2002. 11. 20, 说明书第 2 页第
 29 行 - 第 5 页第 10 行、附图 1, 5.
 WO 03/077231 A2, 2003. 09. 18, 说明书第 4
 页第 1 行 - 第 5 页第 12 行、附图 5-8.
 CN 1335587 A, 2002. 02. 13, 全文.
 JP 2003-177712 A, 2003. 06. 27, 全文.
 审查员 聂莹莹

权利要求书 3 页 说明书 5 页 附图 12 页

(54) 发明名称
 像素驱动器电路

(57) 摘要

本发明提供了一种在包括多个像素的显示器中使用的像素电路。负载平衡电流镜像素电路能够补偿设备退化和 / 或失配, 并改变如温度和机械应变的环境因素。该像素电路包括像素驱动电路, 像素驱动电路包括开关电路系统、具有基准晶体管和驱动晶体管的电流镜, 各自具有第一、第二节点和栅极的基准晶体管和驱动晶体管, 基准晶体管的栅极被连接到驱动晶体管的栅极; 以及连接在基准晶体管的栅极和接地电位之间的电容器, 和连接在电流镜和接地点位之间的负载, 负载具有第一负载元件和第二负载元件, 第一负载元件被连接到基准晶体管的第一节点, 并且第二负载元件被连接到驱动晶体管的第一节点。



CN 1871631 B

1. 一种在包括多个像素的发光显示器中使用的像素电路,所述像素电路包括:
像素驱动电路,其包括:
开关电路系统;
电流镜,其通过开关电路系统被连接到数据线路,并且具有基准晶体管和驱动晶体管,所述基准晶体管和所述驱动晶体管各自包括第一和第二节点和栅极,所述基准晶体管的所述栅极被连接到所述驱动晶体管的所述栅极;和
被连接在所述基准晶体管的所述栅极和接地电位之间的电容器;和
被连接在所述电流镜和接地电位之间的负载,所述负载具有第一负载元件和第二负载元件,所述第一负载元件被连接到所述基准晶体管的所述第一节点,并且所述第二负载元件被连接到所述驱动晶体管的所述第一节点。
2. 如权利要求 1 所述的像素电路,其中,所述第二负载元件包括被连接在所述驱动晶体管的所述第一节点和所述接地电位之间的发光二极管。
3. 如权利要求 1 所述的像素电路,其中,所述第二负载元件包括被连接在所述驱动晶体管的所述第一节点和接地电位之间的第一发光二极管,并且其中所述第一负载元件包括被连接在所述基准晶体管的所述第一节点和接地电位之间的第二发光二极管。
4. 如权利要求 1 所述的像素电路,其中所述驱动晶体管的所述第一节点和所述基准晶体管的所述第一节点相连接。
5. 如权利要求 1 所述的像素电路,其中,所述驱动晶体管的所述第一节点和所述基准晶体管的所述第一节点相连接,并且其中所述负载包括作为第一负载元件和第二负载元件的发光二极管,并且其中所述发光二极管被连接在所述驱动晶体管的所述第一节点和接地电位之间。
6. 如权利要求 1 所述的像素电路,其中,所述开关电路系统包括:
反馈晶体管,其具有被连接到第一选择线路的栅极,被连接到所述数据线路的第一节点,以及被连接到所述基准晶体管的所述第二节点的第二节点;和
开关晶体管,其具有被连接到第二选择线路的栅极,被连接到所述数据线路的第一节点,以及被连接到所述基准晶体管的所述栅极的第二节点。
7. 如权利要求 1 所述的像素电路,其中,所述开关电路系统包括:
开关晶体管,其具有被连接到第一选择线路的栅极,被连接到所述数据线路的第一节点,以及被连接到所述基准晶体管的所述栅极的第二节点;和
反馈晶体管,其具有被连接到第二选择线路的栅极,被连接到所述基准晶体管的所述栅极的第一节点,以及被连接到所述基准晶体管的所述第二节点的第二节点。
8. 如权利要求 1 所述的像素电路,其中,所述开关电路系统包括:
开关晶体管,其具有被连接到第一选择线路的栅极,被连接到所述数据线路的第一节点,以及被连接到所述基准晶体管的所述第二节点的第二节点;
反馈晶体管,其具有被连接到第二选择线路的栅极,被连接到所述基准晶体管的所述第二节点的第一节点,以及被连接到所述基准晶体管的所述栅极的第二节点。
9. 一种在包括多个像素的发光显示器中使用的像素电路,所述像素电路包括:
像素驱动电路,其包括:
开关电路系统;

电流镜,其具有基准晶体管和驱动晶体管,所述基准晶体管和所述驱动晶体管各自具有第一和第二节点和栅极,所述基准晶体管的所述栅极被连接到所述驱动晶体管的所述栅极,所述基准晶体管和驱动晶体管的所述第二节点被连接到接地电位;和

电容器,其被连接在所述基准晶体管的所述栅极和接地电位之间;和

基准晶体管和驱动晶体管的负载是相同的,使得基准晶体管和驱动晶体管之间的失配最小化。

10. 如权利要求 9 所述的像素电路,其中,所述负载包括第一负载元件和第二负载元件。

11. 如权利要求 10 所述的像素电路,其中,所述第一负载元件和第二负载元件是发光二极管。

12. 如权利要求 11 所述的像素电路,其中,所述发光二极管连接到电位 V_{DD} 。

13. 如权利要求 10 所述的像素电路,其中,所述所述第一负载元件被连接到第一电位,并且所述第二负载元件被连接到第二电位 V_{DD} 。

14. 如权利要求 10 所述的像素电路,其中,所述第一负载元件是晶体管,其具有栅极、第一节点和第二节点,所述第一负载元件的栅极被连接到第三选择线路,所述第一负载元件的第一节点被连接到所述基准晶体管的所述第一节点,并且所述第一负载元件的第二节点被连接到电位 V_{DD} ,所述第二负载元件是发光二极管,其被连接在所述驱动晶体管的所述第一节点和电位 V_{DD} 之间。

15. 如权利要求 10 所述的像素电路,其中,所述第一负载元件是晶体管,其具有栅极、第一节点和第二节点,所述第一负载元件的栅极被连接到第三选择线路,所述第一负载元件的第一节点被连接到所述基准晶体管的所述第一节点,并且所述第一负载元件的第二节点被连接到第一电位,所述第二负载元件是发光二极管,其被连接在所述驱动晶体管的所述第一节点和第二电位 V_{DD} 之间。

16. 如权利要求 9 所述的像素电路,其中,所述开关电路系统包括:

反馈晶体管,其具有被连接到第一选择线路的栅极,被连接到数据线路的第一节点,以及被连接到所述基准晶体管的所述第一节点的第二节点;和

开关晶体管,其具有被连接到第二选择线路的栅极,被连接到所述数据线路的第一节点,以及被连接到所述基准晶体管的所述栅极的第二节点。

17. 如权利要求 9 所述的像素电路,其中,所述开关电路系统包括:

开关晶体管,其具有被连接到第一选择线路的栅极,被连接到数据线路的第一节点,以及被连接到所述基准晶体管的所述栅极的第二节点;以及

反馈晶体管,其具有被连接到第二选择线路的栅极,被连接到所述基准晶体管的所述栅极的第一节点,以及被连接到所述基准晶体管的所述第一节点的第二节点。

18. 如权利要求 9 所述的像素电路,其中,所述开关电路系统包括:

开关晶体管,其具有被连接到第一选择线路的栅极,被连接到数据线路的第一节点,以及被连接到所述基准晶体管的所述第一节点的第二节点;

反馈晶体管,其具有被连接到第二选择线路的栅极,被连接到所述基准晶体管的所述第一节点的第一节点,以及被连接到所述基准晶体管的所述栅极的第二节点。

19. 如权利要求 1 或 9 所述的像素电路,其中,所述晶体管是薄膜晶体管。

20. 如权利要求 19 所述的像素电路,其中,所述薄膜晶体管是非晶硅。
21. 如权利要求 19 所述的像素电路,其中,所述薄膜晶体管是多晶硅。
22. 如权利要求 21 所述的像素电路,其中,所述多晶硅是 p- 型的。
23. 如权利要求 19 所述的像素电路,其中,所述薄膜晶体管是有机物。
24. 如权利要求 23 所述的像素电路,其中,所述有机物是 p- 型的。
25. 如权利要求 1 或 9 所述的像素电路,其中,所述开关电路系统具有单独的选择线路。

像素驱动器电路

技术领域

[0001] 本发明涉及用于主动矩阵显示中的电路系统,更具体地涉及用于驱动电致发光元件的电流驱动电路系统。

背景技术

[0002] 近来,基于 OLED 的显示器已经引起了许多显示应用的很大兴趣,因为与液晶显示器 (LCD) 相比,它们有更快的响应时间、更大的视角、更高的对比度、更轻的重量、更低的功率,和灵活的基板的可修正性。

[0003] OLED 显示器寻址的最简单的方法是使用被动矩阵格式。尽管被动矩阵寻址的 OLED 显示器已经上市,但它们不支持下一代显示器所需要的分辨率,下一代显示器使用大量信息内容 (HIC) 格式。HIC 格式只有在主动矩阵寻址方案中才可行。

[0004] 主动矩阵寻址涉及一层背面电子器件 (backplane electronics),以薄膜晶体管 (TFT) 为基础。这些薄膜晶体管提供每个 OLED 像素中所需的偏压和驱动电流,并可以使用非晶硅 (a-Si:H)、多晶硅 (poly-Si)、有机物、聚合物、或其它晶体管技术来制造。当与被动矩阵寻址进行比较时,主动矩阵寻址对每个像素使用较低的电压,并且整个帧周期期间的电流是低常数值。这样,主动矩阵寻址能避免与被动矩阵寻址相联系的过大峰值驱动和泄漏电流。这增加了 OLED 的寿命。

[0005] LCD 是电场驱动的设备。相反,OLED 是电流驱动的设备。这样,显示器中使用的给定 OLED 所发出的光的亮度和稳定性取决于电流驱动电路中的 TFT 的操作。这样,AMOLED 显示器比 TFT 敏感得多,不稳定性包括:晶体管阈值电压的空间和时间变化、迁移不稳定性 (mobility instability),和失配问题。为了普遍使用基于 OLED 的显示器,需要解决这些不稳定性。

[0006] 图 1 表示对于基于 TFT 的非晶硅,不同时刻的阈值电压漂移相对应应力电压 (stress voltage) 的曲线图。从图 1 可清楚地理解,晶体管的阈值电压随时间变化。如果这些晶体管用在显示器中,阈值电压的变化很可能会引起阵列中的 OLED 亮度的变化,和 / 或导致亮度随时间降低,这两种结果都是不能接受的。

[0007] 简单的像素驱动电路如图 2 所示。该“2T”电路是电压编程电路。由于这种电路不能补偿晶体管阈值电压的变化,所以对于 OLED 显示器来说这种电路是不实用的。对于这种阈值电压的变化,一种解决办法是使用电流编程电路来驱动像素的 OLED。因为 OLED 是电流驱动的设备,并且其亮度依赖于流经它的电流大致是线性的,所以电流编程对于驱动 AMOLED 显示器来说是种好方法。

[0008] 图 3 示出了一种这样的电流编程电路。该电路与电流镜结合,电流镜补偿了确保 OLED 的亮度不会随时间而降低的驱动晶体管 T4 的阈值电压的任何漂移或失配。该电路的这个特征使得其驱动性质与图 2 的 2T 电路相比得到非常大的改善。

[0009] 当对图 3 的电路进行编程时, V_{ADDRESS} 为高,并施加电流 I_{DATA} 。该电流最初流经晶体管 T1 并对电容器 C_s 充电。当该电容器电压升高时,T3 开始导通并且 I_{DATA} 开始流过 T2 和

T3,流到地面。当所有 I_{DATA} 流过 T2 和 T3,而不流经 T1 时,电容器电压稳定在该点。该过程独立于晶体管 T3 和 T4 的阈值电压 V_T 。

[0010] T3 和 T4 的栅极连接在一起,所以流过 T3 的电流被镜像到 T4 中。该拓扑使得我们能够取决于 T3 和 T4 的大小调整得到像素上 (on-pixel) 的电流增益或者电流衰减,这使得相应的数据电流能够按比例小于或大于 OLED 电流。在主动矩阵阵列中,像素被扫描下来,并以逐行的方式进行编程。扫描所有的行(一帧)所花费的时间称为帧时间。在阵列操作期间,在帧时间中,仅有一次,开关 TFT(T1 和 T2) 是 ON。

[0011] 然而,由于电流镜中不同 V_t 漂移和其它偏压、温度、或与机械应力相关的的退化和失配,现有的电流编程电路并不能充分解决所引起的 OLED 驱动电流的长期稳定性。

[0012] 发明内容

[0013] 本发明涉及用于驱动显示器中的发光元件的电路,更具体地涉及改善电流镜的电流驱动电路,其中电流镜中的每个晶体管都连接到负载。

[0014] 本发明的一个目的是提供改进的 AMOLED 显示器背板和像素驱动器电路。

[0015] 因而,本发明的一个目的是提供用于主动矩阵有机发光显示器 (AMOLED) 的像素电流驱动器电路,其在存在设备退化和 / 或失配的情况下,能够提供稳定并且可预测的驱动电流,并能够改变如温度和机械应变的环境因素。后者对于机械上灵活的 AMOLED 显示器来说特别重要。

[0016] 根据本发明的一方面,设置了用来在包括多个像素的显示器中使用的像素电路。像素电路包括像素驱动电路,像素驱动电路包括开关电路系统、具有基准晶体管 (reference transistor) 和驱动晶体管的电流镜,基准晶体管和驱动晶体管各自具有第一和第二节点和栅极,基准晶体管的栅极连接到驱动晶体管的栅极,并且电容器连接在基准晶体管的栅极和接地电位之间,并且负载连接在电流镜和接地电位之间,负载具有第一负载元件和第二负载元件,第一负载元件连接到基准晶体管的第一节点,并且第二负载元件连接到驱动晶体管的第一节点。

[0017] 根据本发明的另一方面,提供了用于在包括多个像素的显示器中使用的像素电路。像素电路包括像素驱动电路,像素驱动电路包括开关电路系统、具有基准晶体管和驱动晶体管电流镜,基准晶体管和驱动晶体管各自具有第一和第二节点和栅极,基准晶体管的栅极连接到驱动晶体管的栅极,基准晶体管和驱动晶体管的第二节点连接到接地电位,并且电容器连接在基准晶体管的栅极和接地电位之间,并且负载连接在电流镜和一电位之间。

[0018] 上述发明内容没有必要对本发明的所有特征进行说明。

附图说明

[0019] 通过下面的说明书,并参考附图,将会理解本发明的这些和其它特征,其中:

[0020] 图 1 示出了由非晶硅制成的薄膜晶体管在不同时刻的阈值电压漂移 v 随栅极应力电压的曲线图;

[0021] 图 2 示出了 2T 电压编程的像素驱动电路的示意图;

[0022] 图 3 示出了 4T 电流编程的驱动器电路的示意图;

[0023] 图 4 示出了根据本发明的一个实施例的电流编程驱动器电路的框图;

[0024] 图 5A 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0025] 图 5B 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0026] 图 5C 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0027] 图 6A 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0028] 图 6B 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0029] 图 6C 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0030] 图 7A 示出了根据本发明的一个实施例的电流编程驱动器电路的框图；
[0031] 图 7B 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0032] 图 7C 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；
[0033] 图 7D 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图；和
[0034] 图 7E 示出了根据本发明的一个实施例的电流编程驱动器电路的示意图。
[0035] 本发明的上述目的和特征将通过参考附图对下面的优选实施例的说明变得更显著。

具体实施方式

[0036] 已经发现的是可通过向基于电流的驱动电路的电流镜的每个晶体管提供负载，来解决 OLED 驱动电流的长期稳定性。

[0037] 图 4 中示出了根据本发明的一方面的像素驱动器电路的框图。驱动器电路一般可考虑为包括开关电路 22、电流镜 24 和负载 26。要特别注意的是，负载 26 关于电流镜 24 被配置，使得电流镜 24 的两个晶体管具有连接到它们的负载。在图 4 所示的配置中，负载 26 通过接线 28 和 30 连接在电流镜 24 和地面之间。其中接线 28 和 30 各自连接到电流镜的晶体管的节点和负载 26。该结构提供了对电流镜的晶体管之间的负载的平衡。现将介绍实施该结构的本发明的实施例。

[0038] 在图 4 所示的实施例中，开关电路 22 被连接到两个选择线路，即，V-se11 和 V-se12。图 5A-5C、6A-6C 和 7A-7C 中出现的实施例同样具有两条选择线路。开关电路 22 进一步被连接到单独的数据线路，I-data。

[0039] 图 5A 至 5C 所示的电路具有与图 4 中所示的电路相同的基本结构，即，电流镜的两个晶体管都被连接到负载 26。图 5A 至 5C 的电路表现出负载 26 的类型和配置的变化。

[0040] 在图 5A 中，电流镜 24 包括基准晶体管 31、驱动晶体管 33。晶体管 31 和 33 是薄膜晶体管，其具有非晶硅沟道。存储电容器 25 包含在电流镜 24 中。晶体管 31 和晶体管 33 的栅极连在一起，并且二者都连接到存储电容器 25 的一个极板上。存储电容器 Cs 的另一个极板接地。基准晶体管 31 的源极连接到电位 Vc，漏极连接到开关电路 22。源极连接到电位 Vc 使得电流镜的两侧得到了正确偏置的平衡。驱动晶体管 33 的源极连接到发光二极管 32，漏极连接到 V_{DD}。在该实施例中，发光二极管 32 是有机发光二极管 (OLED)。

[0041] 图 5B 是根据本发明的另一实施例的像素驱动器电路的示意图。在该实施例中，基准晶体管 31 和驱动晶体管 33 的源极分别连接到发光二极管 36 和 32。

[0042] 图 5C 表示负载 26 的目前优选配置。使用接线 37 将晶体管 31 和 33 连在一起。在图 5C 中，接线 37 被绘制成位于负载 26 内。当前实施例并不限于这种表示法。单独的 OLED37 被连接到公共接线 37。

[0043] 图 6A 至 6C 表示本发明的各实施例,其中电流镜 24 和负载 26 与图 5C 中所示的实施例相同,但是提供的开关电路系统的配置不同。图 6A 至 6C 中介绍的开关电路分别包括反馈晶体管 44 和开关晶体管 46。

[0044] 在图 6A 所示的电路中,反馈晶体管 44 的一个端子和开关晶体管 46 的一个端子被连接到数据线路 I-data。反馈晶体管 44 的第二端子被连接到基准晶体管 31 的漏极,而开关晶体管 46 的第二端子分别被连接到基准晶体管 31 和驱动晶体管 33 的栅极。最后,反馈晶体管 44 和开关晶体管 46 的栅极分别被连接到选择线路 V-se11 和选择线路 V-se12。

[0045] 在图 6B 所示的实施例中,开关晶体管 46 的第一端子被连接到数据线路 I-data,而反馈晶体管 44 的第一端子被连接到开关晶体管 46 的第二端子并被分别连接到基准晶体管 31 和驱动晶体管 33 的栅极。反馈晶体管 44 的第二端子被连接到基准晶体管 31 的漏极。最后,反馈晶体管 44 和开关晶体管 46 的栅极分别被连接到选择线路 V-se12 和选择线路 V-se11。

[0046] 在图 6C 所示的实施例中,开关晶体管 46 的第一端子被连接到数据线路 I-data,而反馈晶体管 44 的第一端子被连接到开关晶体管 46 的第二端子并连接到基准晶体管 31 的漏极。反馈晶体管 44 的第二端子被分别连接到基准晶体管 31 和驱动晶体管 33 的栅极。最后,开关晶体管 46 和反馈晶体管 44 的栅极被分别连接到选择线路 V-se11 和选择线路 V-se12。

[0047] 被考虑的电路是如图 4 中的框图所示的电路的实施例。图 7A 中示出了图 4 的电路结构的可替代实施例。开关电路 22 和电流镜 24 的构造与图 4 所示的实施例相同。在该实施例中,负载 26 被设置使得它位于电位 V_{DD} 和电流镜 24 之间。图 7B-7E 表示基于图 7A 的框图的本发明的各实施例。这些实施例实施的电流镜 24 的电路是相同的,而负载 26 的配置不同。

[0048] 在图 7B 所示的实施例中,负载 26 包括发光二极管 40 和 42。二极管 40 和 42 分别连接在电位 V_{DD} 和基准晶体管 31 和驱动晶体管 33 的漏极之间。基准晶体管 31 和驱动晶体管 33 的源极接地。基准晶体管 31 和驱动晶体管 33 的栅极连在一起,并且二者都被连接到开关电路 22 和存储电容器 25 的极板。在图 7C 所示的实施例中,发光二极管 40 被连接到电位 V_c ,并且二极管 42 被连接到电位 V_{DD} 。图 7D 和 7E 所示的实施例分别不同于图 7B 和 7C 的实施例,其中的发光二极管 40 被替换成晶体管 47。晶体管 47 的栅极被连接到第三选择线路 V-se13,第一端子被连接到一个电位,并且第二端子被连接到基准晶体管 32 的源极端子。

[0049] 在图 5B、7B 和 7C 的示意图中,每个像素有两个 OLED。这种双 OLED 结构是通过将每个像素的 OLED 的底部电极分成两个电极而形成的。电极的分割提供了每个像素中有两个 OLED 的形式。OLED 之一被连接到驱动晶体管,另一个被连接到基准晶体管。因此,基准晶体管和驱动晶体管的负载是相同的,使得这两个晶体管之间的失配最小。要注意的是可设计两个 OLED 的面积之比和电流镜的增益,以达到期望的电路性能。

[0050] 根据本发明的可替代实施例,晶体管可以是制造薄膜晶体管的任意适当材料,包括多晶硅、聚合体和有机材料。特别地,该实施例考虑了包括 p-型 TFT 的适当变化,其对本技术领域的技术人员来说是相关的。

[0051] 根据本发明的另一个可替代实施例,像素驱动电路不包括电容器 C_s 。

[0052] 根据本发明的另一个可替代实施例, 开关电路 22 适合于使用单个选择线路。

[0053] 根据本发明的另一个可替代实施例, 像素驱动器电路的晶体管可以具有多于一个的栅极。特别地, 晶体管可以是双栅极晶体管。

[0054] 根据本发明的另一个可替代实施例, 对于给定的一个像素, 有多于一个驱动器电路。特别地, 可以有三个像素驱动器电路, 这会适合于 RGB 或者彩色显示器中的像素。

[0055] 本发明已经关于一个或者多个实施例进行了说明。然而, 对于本技术领域的技术人员来说显而易见的是可进行许多改变和修改, 而不会脱离权利要求中所定义的本发明的范围。

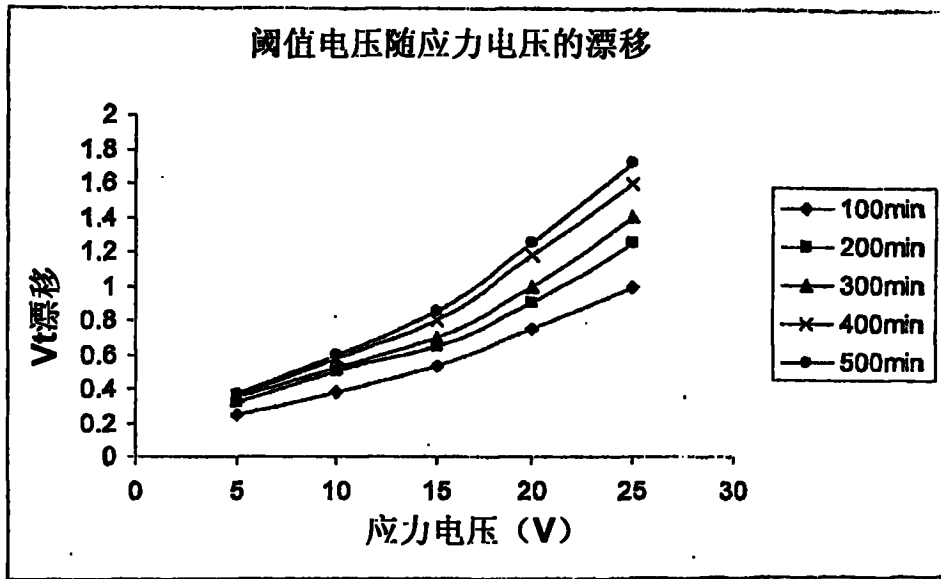


图1 现有技术

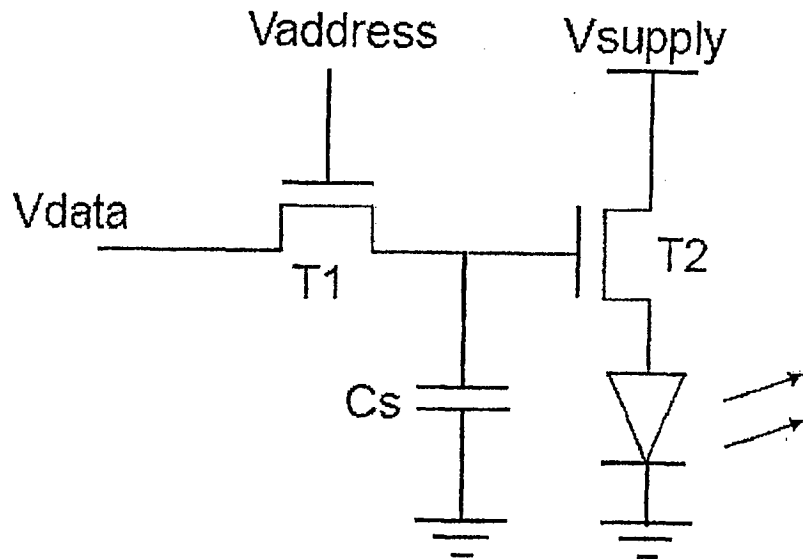


图2 现有技术

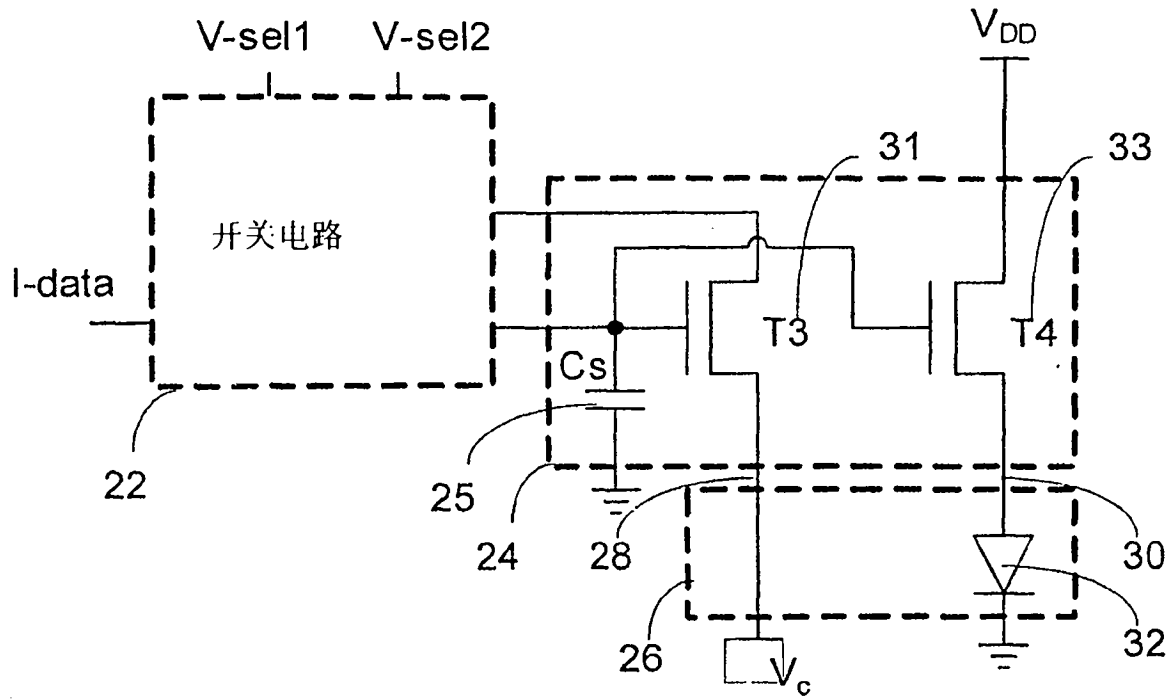


图 5A

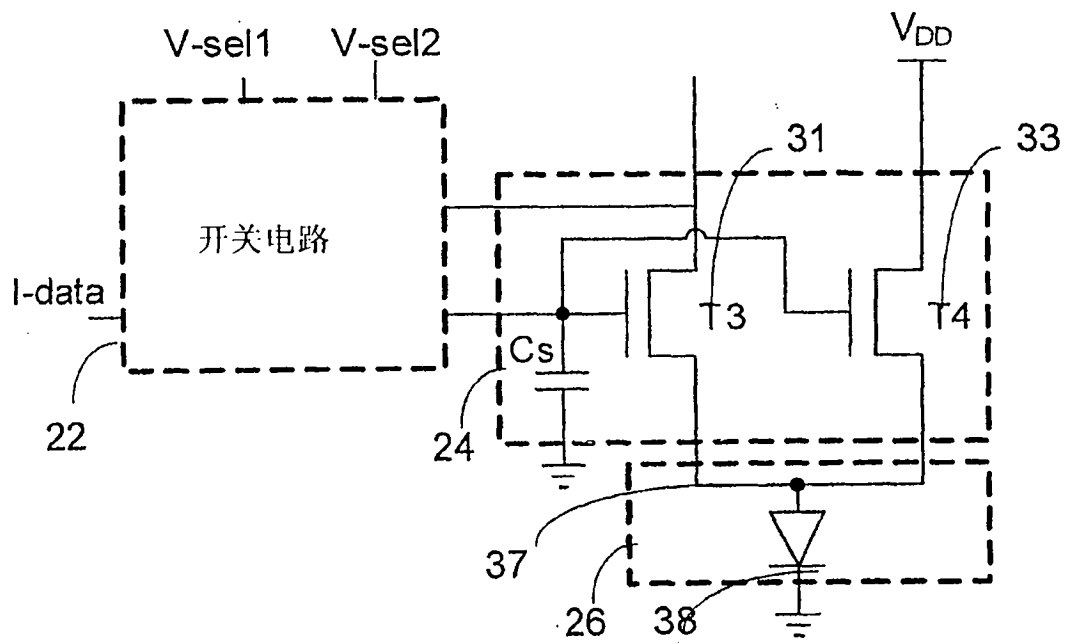


图 5C

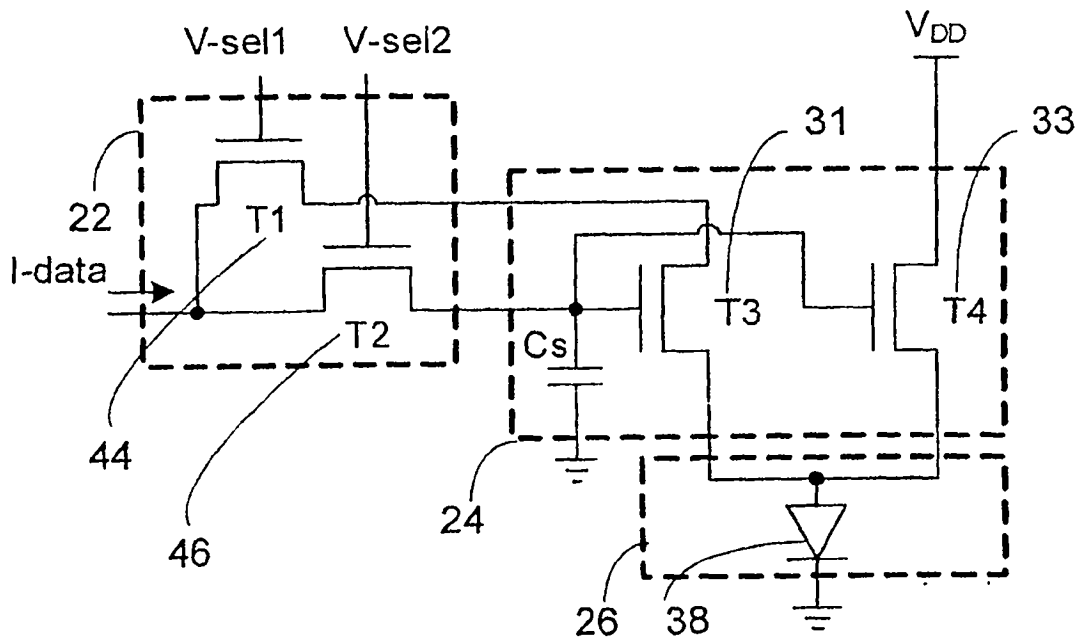


图 6A

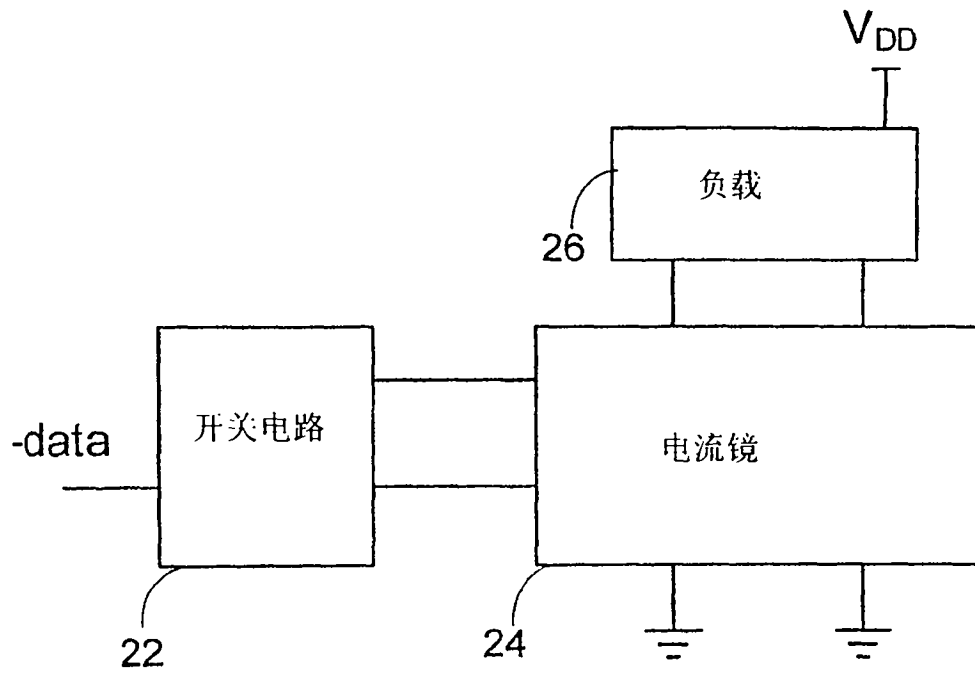


图 7A

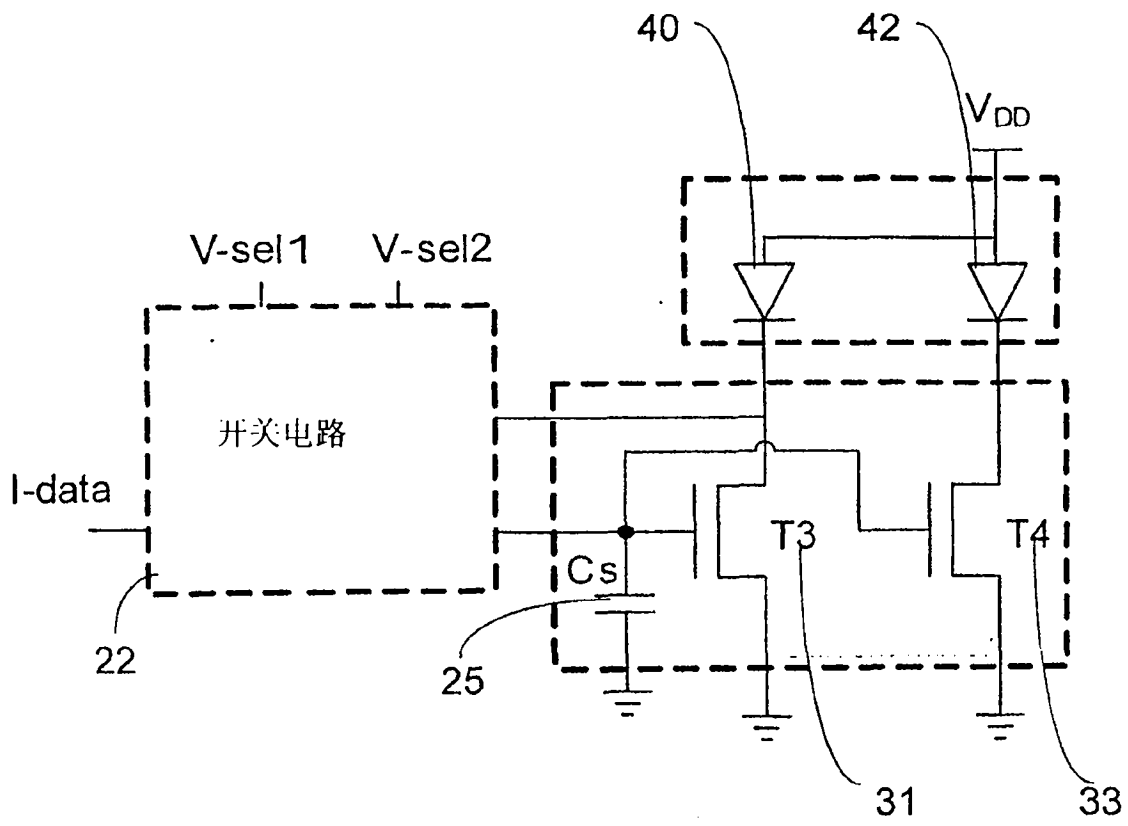


图 7B

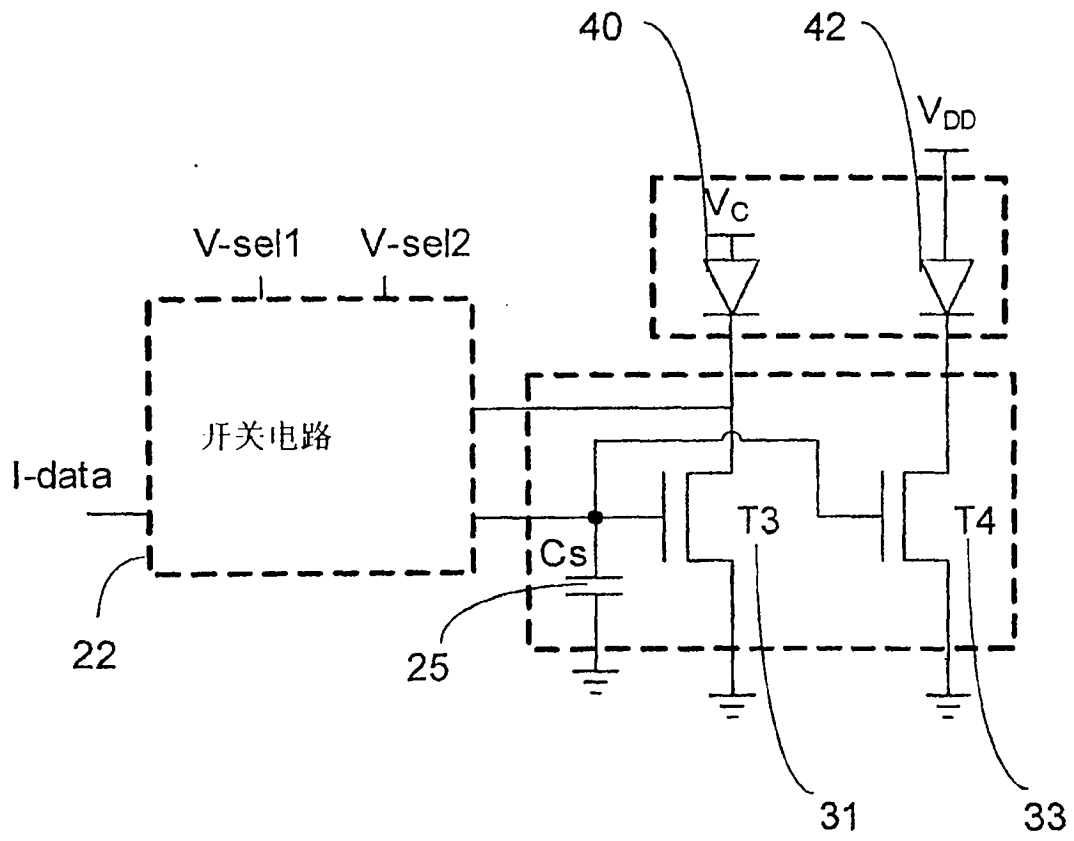


图 7C

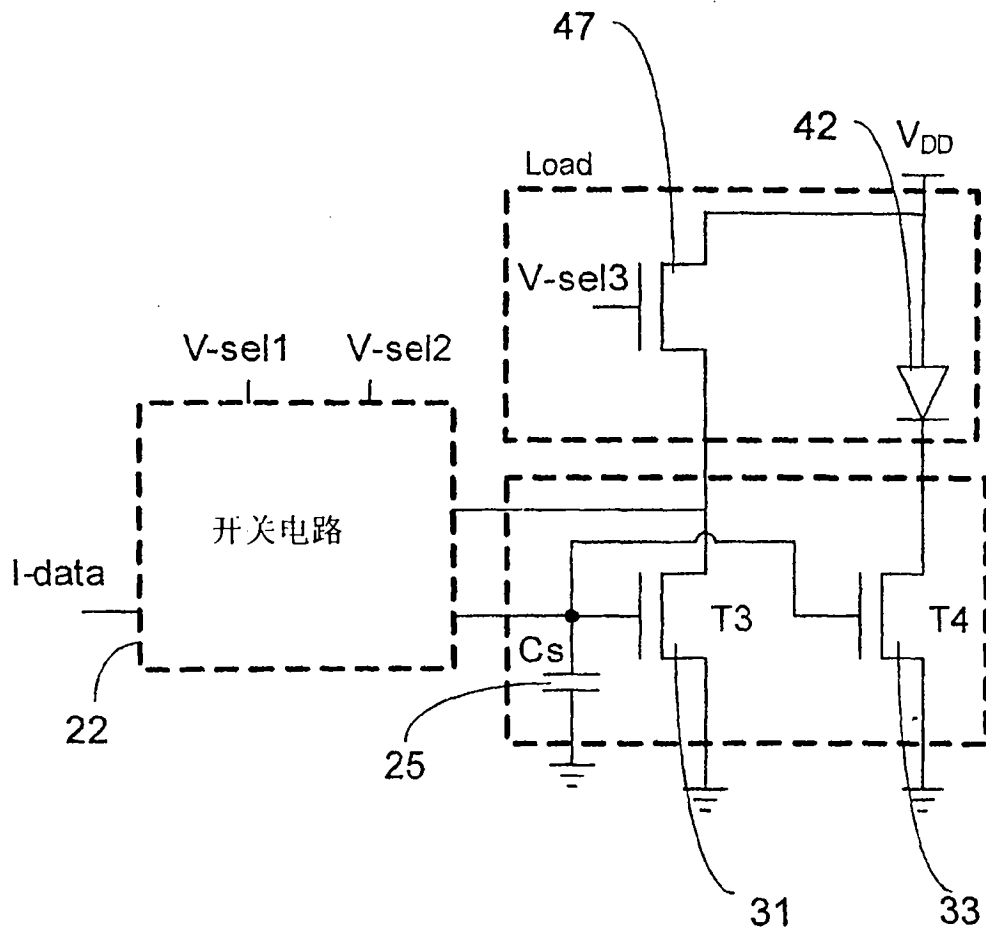


图 7D

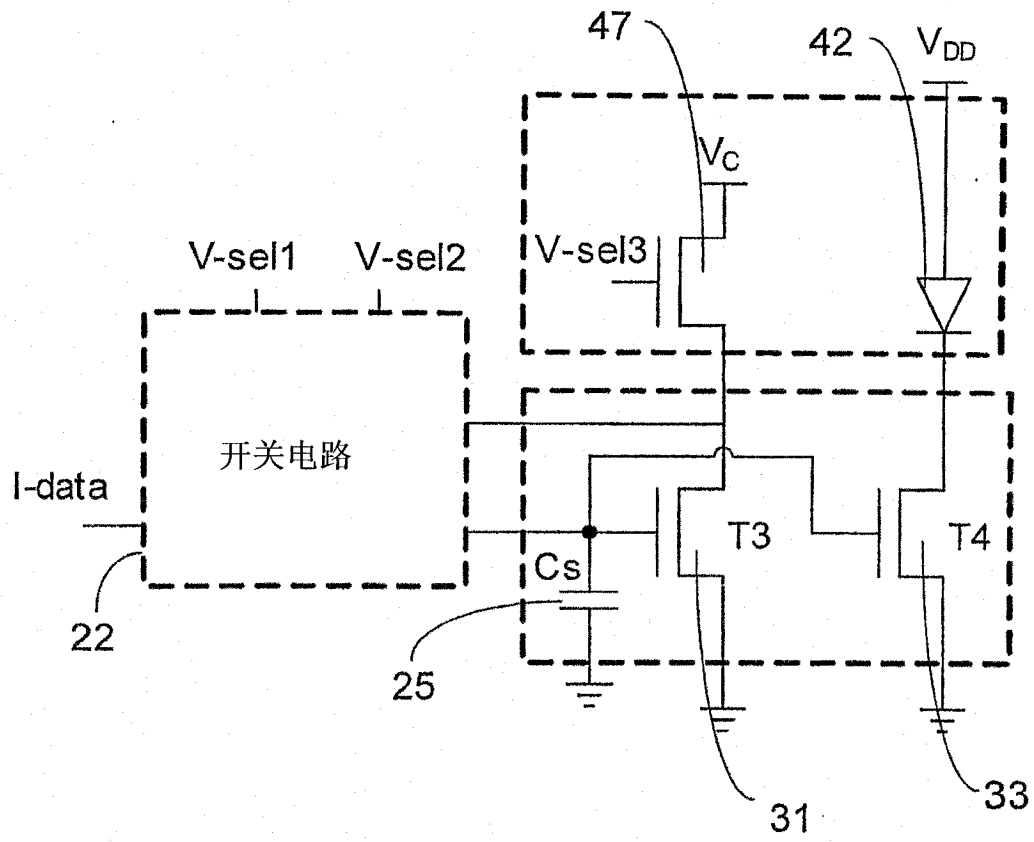


图 7E