

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6949618号  
(P6949618)

(45) 発行日 令和3年10月13日 (2021. 10. 13)

(24) 登録日 令和3年9月27日 (2021. 9. 27)

|                             |                |
|-----------------------------|----------------|
| (51) Int. Cl.               | F I            |
| <b>H02M 3/28 (2006.01)</b>  | H02M 3/28 H    |
| <b>G03G 21/00 (2006.01)</b> | H02M 3/28 E    |
| <b>G03G 15/00 (2006.01)</b> | G03G 21/00 398 |
|                             | G03G 15/00 680 |

請求項の数 9 (全 17 頁)

|           |                              |           |                     |
|-----------|------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2017-156870 (P2017-156870) | (73) 特許権者 | 000001007           |
| (22) 出願日  | 平成29年8月15日 (2017. 8. 15)     |           | キヤノン株式会社            |
| (65) 公開番号 | 特開2019-37072 (P2019-37072A)  |           | 東京都大田区下丸子3丁目30番2号   |
| (43) 公開日  | 平成31年3月7日 (2019. 3. 7)       | (74) 代理人  | 100123559           |
| 審査請求日     | 令和2年7月13日 (2020. 7. 13)      |           | 弁理士 梶 俊和            |
|           |                              | (74) 代理人  | 100177437           |
|           |                              |           | 弁理士 中村 英子           |
|           |                              | (72) 発明者  | 志村 泰洋               |
|           |                              |           | 東京都大田区下丸子3丁目30番2号 キ |
|           |                              |           | ヤノン株式会社内            |
|           |                              | 審査官       | 麻生 哲朗               |

最終頁に続く

(54) 【発明の名称】 電源装置及び画像形成装置

(57) 【特許請求の範囲】

【請求項 1】

1 次巻線及び 2 次巻線を有するトランスと、  
 前記トランスの前記 1 次巻線に直列に接続されたスイッチング素子と、  
 前記トランスの前記 2 次巻線に誘起された電圧に応じて、1 次側にフィードバック電圧  
 を出力するフィードバック手段と、  
 前記フィードバック電圧に基づいて、前記スイッチング素子をオン又はオフさせるスイ  
 ッチング動作を制御する制御手段と、  
 を備え、

前記制御手段は、前記スイッチング動作の周波数を、前記フィードバック電圧に基づい  
 て決定された周波数に応じた所定の範囲内及び所定の周期で変動させる第 1 の制御と、前  
 記スイッチング動作の周波数を、前記所定の範囲に含まれる所定の周波数に固定する第 2  
 の制御と、を交互に繰り返すことを特徴とする電源装置。

【請求項 2】

前記制御手段は、前記第 2 の制御において、前記スイッチング動作の周波数を前記決定  
 された周波数に固定することを特徴とする請求項 1 に記載の電源装置。

【請求項 3】

1 次巻線及び 2 次巻線を有するトランスと、  
 前記トランスの前記 1 次巻線に直列に接続された第 1 のスイッチング素子と、  
 前記トランスの前記 1 次巻線に並列に接続された第 2 のスイッチング素子と、

10

20

前記第2のスイッチング素子に直列に接続され、前記第2のスイッチング素子とともに前記トランスの前記1次巻線に並列に接続されたコンデンサと、

前記トランスの前記2次巻線に誘起された電圧に応じて、1次側にフィードバック電圧を出力するフィードバック手段と、

前記フィードバック電圧に基づいて、前記第1のスイッチング素子及び前記第2のスイッチング素子のオン又はオフを制御する制御手段と、  
を備え、

前記制御手段は、前記第1のスイッチング素子と前記第2のスイッチング素子とともにオフさせるデッドタイムを挟んで前記第1のスイッチング素子と前記第2のスイッチング素子を交互にオン又はオフさせるスイッチング動作を行う電源装置であって、

前記2次巻線から出力される出力電圧を第1の電圧とする第1の状態と、前記出力電圧を前記第1の電圧よりも低い第2の電圧とする第2の状態と、に切り替える切替手段を備え、

前記制御手段は、前記第1の状態において、前記スイッチング動作の周波数を、前記フィードバック電圧に基づいて決定された周波数に応じた所定の範囲内及び所定の周期で変動させる第1の制御と、前記スイッチング動作の周波数を、前記所定の範囲に含まれる所定の周波数に固定する第2の制御と、を交互に繰り返すことを特徴とする電源装置。

#### 【請求項4】

1次巻線及び2次巻線を有するトランスと、

前記トランスの前記1次巻線に直列に接続された第1のスイッチング素子と、

前記トランスの前記1次巻線に並列に接続された第2のスイッチング素子と、

前記第2のスイッチング素子に直列に接続され、前記第2のスイッチング素子とともに前記トランスの前記1次巻線に並列に接続されたコンデンサと、

前記トランスの前記2次巻線に誘起された電圧に応じて、1次側にフィードバック電圧を出力するフィードバック手段と、

前記フィードバック電圧に基づいて、前記第1のスイッチング素子及び前記第2のスイッチング素子のオン又はオフを制御する制御手段と、  
を備え、

前記制御手段は、前記第1のスイッチング素子と前記第2のスイッチング素子とともにオフさせるデッドタイムを挟んで前記第1のスイッチング素子と前記第2のスイッチング素子を交互にオン又はオフさせるスイッチング動作を行う電源装置であって、

前記2次巻線から出力される出力電圧を第1の電圧とする第1の状態と、前記出力電圧を前記第1の電圧よりも低い第2の電圧とする第2の状態と、に切り替える切替手段を備え、

前記制御手段は、

前記第1の状態において、前記スイッチング動作の周波数を、前記フィードバック電圧に基づいて決定された周波数に応じた所定の範囲内及び所定の周期で変動させる第1の制御と、前記スイッチング動作の周波数を前記所定の範囲よりも狭い範囲で変動させる第2の制御、または、前記スイッチング動作の周波数が一定の周波数となるように制御する第3の制御と、を交互に繰り返し、

前記第2の状態において、前記第1の制御を行わないことを特徴とする電源装置。

#### 【請求項5】

前記制御手段は、前記第1の状態における前記第2の制御において、前記スイッチング動作の周波数を前記所定の範囲内における最も高い周波数に固定することを特徴とする請求項3又は請求項4に記載の電源装置。

#### 【請求項6】

前記制御手段は、前記第2の状態における前記スイッチング動作の周期が、前記第1の状態における前記スイッチング動作の周期よりも長くなるように制御することを特徴とする請求項5に記載の電源装置。

#### 【請求項7】

記録材に画像形成を行う画像形成手段と、  
請求項 1 から請求項 6 のいずれか 1 項に記載の電源装置と、  
を備えることを特徴とする画像形成装置。

【請求項 8】

記録材に画像形成を行う画像形成手段と、  
前記画像形成手段を制御するコントローラと、  
請求項 3 から請求項 6 のいずれか 1 項に記載の電源装置と、  
を備え、  
前記コントローラは、前記切替手段により前記第 1 の状態と前記第 2 の状態を切り替えるための信号を前記電源装置に出力することを特徴とする画像形成装置。

10

【請求項 9】

前記画像形成装置は、前記画像形成手段に電力が供給されているスタンバイモードと、前記画像形成手段に電力が供給されていないスリープモードとに切り換え可能であって、  
前記コントローラは前記スリープモードで前記第 2 の状態に切り換えるための前記信号を前記電源装置に出力することを特徴とする請求項 8 に記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電源装置及び画像形成装置に関する。

【背景技術】

20

【0002】

商用電源等の交流電圧から直流電圧に変換するスイッチング電源において、スイッチング電源の電源ポートへの伝導妨害波である雑音端子電圧を低減するために、例えば、特許文献 1 のような方法が提案されている。例えば、特許文献 1 では、スイッチング電源のスイッチング周波数を散らす制御方法が提案されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特許第 05645979 号公報

【発明の概要】

30

【発明が解決しようとする課題】

【0004】

しかしながら、スイッチング周波数を散らす制御を行うと、スイッチング周波数を変動させる周期の音が、スイッチング電源に用いるトランスから鳴ってしまうという課題がある。

【0005】

本発明は、このような状況のもとでなされたもので、雑音端子電圧の低減とトランスから発生する音の低減とを両立することを目的とする。

【課題を解決するための手段】

【0006】

40

上述した課題を解決するために、本発明は、以下の構成を備える。

【0007】

(1) 1 次巻線及び 2 次巻線を有するトランスと、前記トランスの前記 1 次巻線に直列に接続されたスイッチング素子と、前記トランスの前記 2 次巻線に誘起された電圧に応じて、1 次側にフィードバック電圧を出力するフィードバック手段と、前記フィードバック電圧に基づいて、前記スイッチング素子をオン又はオフさせるスイッチング動作を制御する制御手段と、を備え、前記制御手段は、前記スイッチング動作の周波数を、前記フィードバック電圧に基づいて決定された周波数に応じた所定の範囲内及び所定の周期で変動させる第 1 の制御と、前記スイッチング動作の周波数を、前記所定の範囲に含まれる所定の周波数に固定する第 2 の制御と、を交互に繰り返すことを特徴とする電源装置。

50

(2) 1次巻線及び2次巻線を有するトランスと、前記トランスの前記1次巻線に直列に接続された第1のスイッチング素子と、前記トランスの前記1次巻線に並列に接続された第2のスイッチング素子と、前記第2のスイッチング素子に直列に接続され、前記第2のスイッチング素子とともに前記トランスの前記1次巻線に並列に接続されたコンデンサと、前記トランスの前記2次巻線に誘起された電圧に応じて、1次側にフィードバック電圧を出力するフィードバック手段と、前記フィードバック電圧に基づいて、前記第1のスイッチング素子及び前記第2のスイッチング素子のオン又はオフを制御する制御手段と、を備え、前記制御手段は、前記第1のスイッチング素子と前記第2のスイッチング素子とともにオフさせるデッドタイムを挟んで前記第1のスイッチング素子と前記第2のスイッチング素子を交互にオン又はオフさせるスイッチング動作を行う電源装置であって、前記2次巻線から出力される出力電圧を第1の電圧とする第1の状態と、前記出力電圧を前記第1の電圧よりも低い第2の電圧とする第2の状態と、に切り替える切替手段を備え、前記制御手段は、前記第1の状態において、前記スイッチング動作の周波数を、前記フィードバック電圧に基づいて決定された周波数に応じた所定の範囲内及び所定の周期で変動させる第1の制御と、前記スイッチング動作の周波数を、前記所定の範囲に含まれる所定の周波数に固定する第2の制御と、を交互に繰り返すことを特徴とする電源装置。

10

(3) 1次巻線及び2次巻線を有するトランスと、前記トランスの前記1次巻線に直列に接続された第1のスイッチング素子と、前記トランスの前記1次巻線に並列に接続された第2のスイッチング素子と、前記第2のスイッチング素子に直列に接続され、前記第2のスイッチング素子とともに前記トランスの前記1次巻線に並列に接続されたコンデンサと、前記トランスの前記2次巻線に誘起された電圧に応じて、1次側にフィードバック電圧を出力するフィードバック手段と、前記フィードバック電圧に基づいて、前記第1のスイッチング素子及び前記第2のスイッチング素子のオン又はオフを制御する制御手段と、を備え、前記制御手段は、前記第1のスイッチング素子と前記第2のスイッチング素子とともにオフさせるデッドタイムを挟んで前記第1のスイッチング素子と前記第2のスイッチング素子を交互にオン又はオフさせるスイッチング動作を行う電源装置であって、前記2次巻線から出力される出力電圧を第1の電圧とする第1の状態と、前記出力電圧を前記第1の電圧よりも低い第2の電圧とする第2の状態と、に切り替える切替手段を備え、前記制御手段は、前記第1の状態において、前記スイッチング動作の周波数を、前記フィードバック電圧に基づいて決定された周波数に応じた所定の範囲内及び所定の周期で変動させる第1の制御と、前記スイッチング動作の周波数を前記所定の範囲よりも狭い範囲で変動させる第2の制御、または、前記スイッチング動作の周波数が一定の周波数となるように制御する第3の制御と、を交互に繰り返し、前記第2の状態において、前記第1の制御を行わないことを特徴とするに記載の電源装置。

20

30

(4) 記録材に画像形成を行う画像形成手段と、前記(1)から前記(3)のいずれか1項に記載の電源装置と、を備えることを特徴とする画像形成装置。

【発明の効果】

【0010】

本発明によれば、雑音端子電圧の低減とトランスから発生する音の低減とを両立することができる。

40

【図面の簡単な説明】

【0011】

【図1】実施例1の電源回路の概略図

【図2】実施例1の電源回路の制御方法の説明図

【図3】実施例1の電源回路の制御を示すフローチャート

【図4】実施例2の電源回路の概略図

【図5】実施例2の電源回路の制御方法の説明図

【図6】実施例2の雑音端子電圧と絶縁トランスの音の改善効果を説明する図

【図7】実施例2の電源回路の制御を示すフローチャート

【図8】実施例3の画像形成装置の概略図

50

【発明を実施するための形態】

【0012】

以下、本発明を実施するための形態を、実施例により図面を参照しながら詳しく説明する。

【実施例1】

【0013】

図1は実施例1のスイッチング電源100の回路、交流電源10の整流回路、制御回路300のブロック図を示している。

【0014】

(交流電源10の整流回路)

商用電源等の交流電源10は交流電圧を出力しており、全波整流手段であるブリッジダイオードBD1によって整流された入力電圧 $V_{in}$ は、スイッチング電源100に入力されている。コンデンサ $C_{in}$ は、整流された電圧の平滑手段であり、コンデンサ $C_{in}$ の低い側の電位を $DC_L$ 、高い側の電位を $DC_H$ とする。

【0015】

(制御回路300)

制御回路300は、加熱装置200のヒータ抵抗 $R_{H1}$ に電力供給するための回路である。リレー $RL1$ は、外部から入力された信号である $STANBY$ 信号によって制御可能になっており、双方向サイリスタ（以下、トライアックという） $TR1$ は $TR1\_ON$ 信号によって制御可能になっている。例えば、 $STANBY$ 信号をハイ状態にすることでリレー $RL1$ をオン状態とし、ヒータ抵抗 $R_{H1}$ に電力供給が可能な状態とする。更に、 $TR1\_ON$ 信号によってトライアック $TR1$ がオン状態になると、ヒータ抵抗 $R_{H1}$ に電力が供給される。

【0016】

(スイッチング電源100)

スイッチング電源100は、コンデンサ $C_{in}$ に充電された入力電圧 $V_{in}$ から、絶縁された2次側へ出力電圧 $V_{out}$ （実施例1での一例としては24Vの一定電圧）を出力する、絶縁型のDC/DCコンバータである。スイッチング電源100は、1次側に1次巻線 $P1$ 、補助巻線 $P2$ と、2次側に2次巻線 $S1$ を備えた絶縁型のトランス $T1$ を有している。トランス $T1$ の1次巻線 $P1$ から、2次巻線 $S1$ には図2で説明する電界効果トランジスタ（以下、FETとする）1のスイッチング動作によってエネルギーを供給している。

【0017】

スイッチング電源100の1次側には、トランス $T1$ の1次巻線 $P1$ と直列に接続されたスイッチング素子であるFET1と、FET1の制御手段である制御部110とを有している。FET1のゲート端子には制御部110からDS信号が入力される。スイッチング電源100の2次側には、トランス $T1$ の2次巻線 $S1$ に生じるフライバック電圧の2次側の整流平滑手段としてダイオード $D21$ 及びコンデンサ $C21$ を有している。補助巻線 $P2$ から出力されるフライバック電圧は、ダイオード $D4$ 及びコンデンサ $C4$ によって整流平滑され、電源電圧 $V_{cc}$ として、制御部110に供給されている。起動抵抗 $R11$ は、FET1のスイッチング制御が開始される前に、制御部110に電力を供給するために用いられる抵抗である。SK1はサージ吸収素子である。

【0018】

フィードバック部150は、出力電圧 $V_{out}$ を所定の一定電圧に制御するために用いられている。フィードバック部150は、トランス $T1$ の2次巻線 $S1$ に誘起された電圧に応じて、1次側にフィードバック電圧を出力する。出力電圧 $V_{out}$ の電圧値は、シャントレギュレータIC5のリファレンス端子REFの基準電圧、抵抗 $R52$ 及び抵抗 $R53$ によって設定される。そして、出力電圧 $V_{out}$ の電圧が高くなると、シャントレギュレータIC5のカソード端子Kの電流が増加し、プルアップ抵抗 $R51$ を介してフォトカプラPC5の2次側ダイオードに流れる電流が増加する。その後、フォトカプラPC5の

10

20

30

40

50

1次側トランジスタの電流が増加するため、コンデンサC5から電荷が放電され、制御部110のFB端子に入力される信号の電圧値が低下する。また、出力電圧Voutの電圧が低くなると、電源電圧Vccから抵抗R50を介してコンデンサC5に充電電流が流れるため、FB端子に入力される信号の電圧（以下、FB端子電圧という）の値が上昇する。スイッチング電源100の制御部110は、FB端子電圧を検知した結果に応じて、DS信号の出力端子からのPWM出力を制御することで、出力電圧Voutを所定の一定電圧に制御するためのフィードバック制御を行っている。

#### 【0019】

（スイッチング電源の動作）

図2はスイッチング電源100の動作を説明する図である。図2（A）はFET1を、PWM制御を用いて制御する場合の説明図である。（i）は制御部110のDS信号の出力端子の電圧（FET1のゲート駆動信号）（以下、DS信号という）を示し、（ii）はFET1のドレイン電流を示し、（iii）はFET1のドレイン端子とソース端子間の電圧を示す。

#### 【0020】

図2（B）で説明する、スイッチング周波数を散らす制御を行わない場合、PWM制御では、スイッチング周波数（スイッチング周期）を一定値であるFbとする。なお、第1の制御であるスイッチング周波数を散らす制御とは、制御部110の固定のスイッチング周波数Fbを基準として、所定の範囲内（後述するΔf）、所定の周期（後述するP）でスイッチング周波数を変動させる制御である。これに対して、スイッチング周波数をスイッチング周波数Fbに固定してスイッチング動作を行う、散らす制御を行わない制御を第2の制御とする。以下、散らす制御を行わない場合の一定値のスイッチング周波数Fbを演算周波数Fbともいう。

#### 【0021】

制御部110は、FB端子電圧を検知した結果に応じて、DS信号のPWM出力のデューティを制御している。ここで、DS信号のPWM出力のデューティは、「DS信号のオン時間／DS信号のスイッチング周期」で表される。DS信号がオン状態になると、FET1がオン状態となり、図2（A）の（ii）に示すようにFET1のドレイン電流が線形増加する。DS信号がオフ状態になると、FET1がオフ状態となり、図2（A）の（iii）に示すようにFET1のドレイン端子とソース端子の間にフライバック電圧が生じ、トランスT1の2次巻線S2からフライバック電圧が出力される状態となる。なお、図2で説明した制御方法は、トランスT1の制御方法の一例である。PWM制御の代わりに、擬似共振制御などを用いてもよい。

#### 【0022】

図2（B）はスイッチング周波数を散らす制御を説明する図である。図2（B）の横軸は時間（ミリ秒（msec））、縦軸はスイッチング周波数（kHz）を示す。まず、図2（B）に示すスイッチング周波数を散らす制御を停止する期間〔1〕では、スイッチング周波数を一定の周波数Fbで制御している。図2（B）に示すスイッチング周波数を散らす制御を行う期間〔2〕では、スイッチング周波数を、スイッチング周波数Fbを基準として変動量Δf、変動周期Pで変動させ、制御している。図2（B）に示すように、制御部110は、スイッチング周波数を散らす制御を行う期間〔2〕と、スイッチング周波数を散らす制御を停止する期間〔1〕を繰り返し制御している。変動量Δf、変動周期Pで変動する、現在の散らし量をfと定義すると、スイッチング周波数は次の式（1）で表すことができる。

$$\text{スイッチング周波数} = Fb + f \quad \text{式（1）}$$

#### 【0023】

ところで、スイッチング周波数を散らす制御を行うと、変動周期Pに応じてトランスTが振動することにより、トランスTから音が鳴ってしまう課題が発生する。図2（B）に示すように、スイッチング周波数を散らす制御を停止する期間〔1〕を設けることで、スイッチング周波数の変動周期Pによって生じるトランスT1の振動音を抑制できる。

## 【0024】

また、図2 (C) に示すように、スイッチング周波数を散らす制御を停止する期間を設ける代わりに、第2の制御としてスイッチング周波数を散らす制御の変動量 $\Delta f$ を極端に小さくする方法を用いてもよい。図2 (C) は図2 (B) と同様のグラフである。図2 (C) では、全期間にわたってスイッチング周波数を散らす制御を行う。期間〔3〕では、スイッチング周波数を散らす制御における変動量 $\Delta f$ を所定の変動量 $\Delta f_1$ とし、期間〔4〕では、期間〔3〕の所定の変動量（所定の範囲内）よりも小さい変動量（狭い範囲内） $\Delta f_2$ とする（ $\Delta f_2 \ll \Delta f_1$ ）。

## 【0025】

（スイッチング電源の制御）

図3は実施例1の制御部110による、スイッチング電源100の制御シーケンスを説明するフローチャートである。制御部110は、交流電源10がスイッチング電源100に接続され、スイッチング電源100に電力が供給される状態になると、ステップ（以下、Sとする）301以降の制御を開始する。

## 【0026】

S301で制御部110は、FB端子電圧に基づき、FET1のDS信号のPWM制御のデューティを演算する。なお、FET1のデューティの演算は、一般的なPWM制御に用いられる演算により求められるため説明を省略する。S302で制御部110は、図2 (B) に示すように、変動量 $\Delta f$ 、変動周期Pで変動する、現在の散らし量fを求める。散らし量fは、制御部110に内蔵されるタイマー（不図示）や演算部（不図示）を用いて演算できる。変動量 $\Delta f$ は、大きすぎると出力電圧にリプルが生じたり、トランスの音が増加したりする。一方、変動量 $\Delta f$ は、小さすぎると端子雑音を抑制する効果が得られなくなるおそれがある。このため、変動量 $\Delta f$ は、これらを両立できる適切な値が求められる。また、変動周期Pは、長すぎると出力電圧にリプルが生じてしまう。一方、変動周期Pは、短すぎるとトランスTから高周波の動作音が発生してしまう。このため、変動周期Pは、これらを両立できる適切な値（例えば、周波数で5kHz）が求められる。なお、変動量 $\Delta f$ 、変動周期Pは予め制御部110が有する記憶部（不図示）に記憶されているものとする。

## 【0027】

また、制御部110は、例えば図2 (B) に示すように、スイッチング周波数が正弦波で変動するように制御してもよい。実際には、制御部110はスイッチング周期ごとに周波数を変動させるため、連続的な制御ではなく階段状の離散的な制御となる。更に、スイッチング周波数の変動は、図2 (B) のような正弦波の変動でなくてもよいが、変動が緩やかであるほどトランスTの動作音は静音となるため、スイッチング周波数の変動は正弦波に近づける方が好ましい。S303で制御部110は、S301で演算したPWM制御のデューティと、スイッチング周波数 $F_b + f$ に基づき、FET1を制御するDS信号を生成し、処理をS301に戻す。制御部110は、生成したDS信号をFET1のゲート端子に出力し、FET1のスイッチング動作を制御する。以上の制御を繰り返し行うことによって、制御部110はスイッチング電源100の制御を行っている。

## 【0028】

ところで、スイッチング電源100の端子雑音と、トランスT1の音レベルの改善を両立するために、スイッチング周波数を散らす制御を行う期間と、スイッチング周波数を散らす制御を停止する期間を繰り返し制御する方法が有効な理由を説明する。トランスT1の音レベルを改善する他の方法として、変動量 $\Delta f$ を小さくした場合、トランスT1の音のレベルは改善するものの、端子雑音の改善レベルが低下してしまう。実施例1で説明したスイッチング周波数を散らす制御を行う期間と、スイッチング周波数を散らす制御を停止する期間を繰り返し制御する方法では、実施例2の図6で説明するように、端子雑音の改善効果をより高めることができる。また、トランスT1の音レベルを改善する他の方法として、スイッチング周波数の変動周期Pを、複数の変動周期で変動させる方法が考えられる。しかしながら、スイッチング周波数の変動周期Pを、複数の変動周期で変動させた

10

20

30

40

50

場合には、トランスから、複数の周波数の音が鳴ってしまう課題がある。

#### 【0029】

よって、スイッチング電源100の制御部110が、スイッチング周波数を散らす制御を行う期間と、スイッチング周波数を散らす制御を停止する期間を繰り返し制御することが有効である。これにより、実施例1によれば、雑音端子電圧の低減とトランスから発生する音の低減とを両立することができる。

#### 【実施例2】

#### 【0030】

実施例2で説明するスイッチング電源400は、実施例1で説明したスイッチング電源100に対して、次の点が異なっている。実施例2では、制御部410にCPU13を用いている点と、FET2及び電圧共振コンデンサC2を用いたアクティブクランプ回路を追加した点と、が異なっている。更に、実施例2では、フィードバック部151に出力電圧Voutの制御目標電圧の切替え機能を追加した点と、切替え制御部118を有する点と、スイッチング周波数を散らす制御の方法と、が異なっている。なお、実施例1と同様の構成については、同一の符号を用いて説明を省略する。

#### 【0031】

(スイッチング電源)

図4はスイッチング電源400の詳細を説明するための回路図である。スイッチング電源400は、1次側に1次巻線P1、補助巻線P2と、2次側に2次巻線S1を備えた絶縁型のトランスT4を有している。トランスT4の1次巻線P1から、2次巻線S1には、図5(A)で説明するFET1とFET2のスイッチング動作によってエネルギーを供給している。トランスT4の補助巻線P2には、FET1がオンした際に、1次巻線P1に印加される入力電圧Vinに比例するフォワード電圧が出力されており、フォワード電圧はダイオードD4及びコンデンサC4によって整流平滑され、電源電圧Vccが供給される。

#### 【0032】

スイッチング電源400の1次側には、トランスT4の1次巻線P1に第1のスイッチング素子であるFET1が直列に接続されている。電圧クランプ用のコンデンサC2と第2のスイッチング素子であるFET2は直列に接続されている。直列に接続された電圧クランプ用のコンデンサC2とFET2は、トランスT4の1次巻線P1に並列に接続されている。FET1及びFET2の制御手段として、主にCPU13及び駆動回路14によって構成された、制御部410を有している。FET1と並列に接続された電圧共振用のコンデンサC1は、FET1及びFET2のスイッチオフ時の損失を低減するために設けられている。ダイオードD1は、FET1のボディダイオードである。同様に、ダイオードD2はFET2のボディダイオードである。

#### 【0033】

起動回路130は、3端子レギュレータ又は降圧型スイッチング電源であり、VC端子とG端子間に入力電圧Vinが入力され、OUT端子から電源電圧Vccが出力されている。起動回路130は、補助巻線P2から供給される電源電圧Vccが所定の電圧値以下の場合のみ動作する回路であり、スイッチング電源100の起動時に電源電圧Vccを供給するために用いられる。

#### 【0034】

レギュレータ140は、3端子レギュレータ又は降圧型スイッチング電源であり、レギュレータ140のVC端子とG端子間には電源電圧Vccが入力され、OUT端子から電源電圧Vcc2が出力されている。レギュレータ140は、電源電圧Vcc2として、CPU13に適した、電源電圧Vccよりも低い電圧値を出力している( $V_{cc2} < V_{cc1}$ )。

#### 【0035】

実施例2では制御部410の制御は、デジタル制御部としてCPU13を用いている。CPU13のVC端子とG端子の間には、レギュレータ140によって生成された電源電



圧 $V_{cc2}$ が供給されている。CPU13は、フィードバック部151からFB端子に入力される信号に基づき、制御信号DS1（FET1のゲート駆動信号）及び制御信号DS2（FET2のゲート駆動信号）を出力している。CPU13は、駆動回路14を介して、FET1及びFET2の制御を行っている。また、CPU13は、電流検出抵抗R12及びコンデンサC12を用いてFET1のドレイン電流の平均値を検知している。CPU13は、IS端子に入力されたFET1のドレイン電流の平均値を検知し、出力電圧 $V_{out}$ に出力する負荷の検出を行っている。なお、IS端子に入力されるドレイン電流の平均値に相当する電圧を、以降、IS端子電圧という。

#### 【0036】

駆動回路14は、制御信号DS1に従いFET1のゲート駆動信号DLを、制御信号DS2に従いFET2のゲート駆動信号DHを、それぞれ生成する回路である。駆動回路14のVC端子とG端子の間には、電源電圧 $V_{cc}$ が供給されている。また、FET2を駆動するため、コンデンサC6及びダイオードD6で構成されるチャージポンプ回路によって、VH端子とGH端子の間に電源電圧 $V_{cc}$ が供給されている。駆動回路14は、制御信号DS1がハイ状態になると、FET1のゲート駆動信号DLをハイ状態とし、FET1をオン状態とする。同様に、駆動回路14は、制御信号DS2がハイ状態になると、FET2のゲート駆動信号DHをハイ状態とし、FET2をオン状態とする。

#### 【0037】

フィードバック部151は、STANBY信号に応じて、出力電圧 $V_{out}$ に、第2の電圧である5Vを出力する第2の状態と、第1の電圧である24Vを出力する第1の状態を切り替えることができる。フィードバック部151では、STANBY信号がハイ状態になると、FET51がオン状態となり、抵抗R55がショートされる。このため、フィードバック部151では、抵抗R52と抵抗R54の抵抗比率と、シャントレギュレータIC5のREF端子の電圧によって、出力電圧 $V_{out}$ の制御電圧値が決定される状態となる。このとき、出力電圧 $V_{out}$ は高い電圧値（24V）となる。フィードバック部151では、STANBY信号がロー状態になると、FET51がオフ状態となる。このため、フィードバック部151では、抵抗R52の抵抗値と、抵抗R54と抵抗R55の直列抵抗値の抵抗比率と、シャントレギュレータIC5のREF端子の電圧によって、出力電圧 $V_{out}$ の制御電圧値が決定される状態となる。このとき、出力電圧 $V_{out}$ は低い電圧値（5V）となる。FET51のゲート端子とソース端子間には抵抗R56が接続されている。

#### 【0038】

切替手段である切替え制御部118は、STANBY信号に基づき、CPU13がスタンバイ状態とスリープ状態の切替え制御を行うために用いられる。STANBY信号がハイ状態になると、FET81がオン状態となり、抵抗R81を介してフォトカプラPC8の2次側ダイオードに電流が流れる。その後、フォトカプラPC8の1次側トランジスタが動作すると、コンデンサC8から電荷が放電され、CPU13のSLEEP端子の電圧はロー状態になる。STANBY信号がロー状態になると、電源電圧 $V_{cc}$ から、抵抗R80を介してコンデンサC8が充電され、CPU13のSLEEP端子の電圧はハイ状態になる。CPU13はSLEEP端子の電圧に基づき、スイッチング電源400のスタンバイ状態（SLEEP端子＝ロー状態）、とスリープ状態（SLEEP端子＝ハイ状態）の判断を行っている。FET81のゲート端子とソース端子間には抵抗R82が接続されている。

#### 【0039】

（スイッチング電源の制御）

図5はスイッチング電源400の制御方法の説明図である。図5（A）は、スタンバイ状態におけるFET1及びFET2の制御方法の説明図である。（i）は制御信号DL（FET1のゲート駆動信号）を示し、（ii）は制御信号DH（FET2のゲート駆動信号）を示し、（iii）はFET1のドレイン電流を示し、（iv）はFET1のドレイン端子とソース端子間の電圧を示す。横軸はいずれも時間（ミリ秒（msec））を示す

。なお、例えば、制御信号DLの立ち上りエッジから次の立ち上りエッジまでをスイッチング周期とする。

#### 【0040】

まずは、スイッチング電源400のアクティブクランプ動作について説明する。CPU13は、FET1及びFET2を、所定のデッドタイムを設けて交互にオン、オフさせて繰り返し制御している。制御信号DLがハイ状態になると、FET1がオン状態となり、FET1のドレイン電流が線形増加する(図5(A)(iii))。制御信号DLがロー状態になると、FET1がオフ状態となり、トランスT1のフライバック電圧は、アクティブクランプ回路(FET2及びコンデンサC2)によって吸収され、トランスT4とコンデンサC2によって電圧共振が生じる。この電圧共振の期間において、制御信号DHはハイ状態で保たれている。続いて制御信号DHをロー状態にすると、FET2がオフ状態になり、FET1のドレイン端子とソース端子間の電圧が急激に低下する(図5(A)(iv))。FET1のドレイン端子とソース端子間の電圧がマイナスになったタイミングで、制御信号DLをハイ状態にすると、FET1をゼロボルトスイッチングすることができる。このように、アクティブクランプ動作を行うと、FET1をゼロボルトスイッチングすることができ、またトランスT1のリーケージインダクタンスに充電されたエネルギーをコンデンサCinに回生することができる。このため、スイッチング電源100に対して、スイッチング電源400は電源効率を高めることができる。

10

#### 【0041】

(フィードバック制御)

20

次に、出力電圧Voutのフィードバック制御方法について説明する。CPU13は、FB端子電圧に応じて、FET1のオン時間を制御することで、FET1のオンデューティを制御しており、出力電圧Voutの制御を行っている。また、CPU13は、IS端子電圧が大きくなると、スイッチング電源400の負荷が大きくなったことを検出し、IS端子電圧に応じて、FET2のオン時間を長くする制御を行う。よって、スイッチング電源400のスイッチング周波数Fcは、次の式(2)に示すように、スイッチング電源400の負荷等の状態によって変動する。

$$F_c = 1 / (\text{制御信号DLのオン時間} + \text{制御信号DHのオン時間} + \text{デッドタイム} \times 2) \quad (\text{式2})$$

#### 【0042】

30

図5(B)は、スイッチング電源400のスリープモードにおいて、出力電圧Voutの電圧値を低下させる方法を説明する図である。図5(B)の(i)～(iv)は図5(A)の(i)～(iv)と同様の波形を示す。CPU13は、SLEEP信号に基づき、スタンバイモードからスリープモードへの移行を判断すると、制御信号DLのオン時間を短く、制御信号DHのオン時間を長く制御する。これにより、CPU13は、制御信号DLのオンデューティを低下させ、出力電圧Voutを低下させている。

#### 【0043】

また、CPU13は、スリープモードにおける雑音端子電圧を低減するため、スタンバイモードに比べて、スイッチング周期が長くなるように制御を行う特徴を有している。スリープモードにおいては、一般的に、スタンバイモードよりも高い静寂性が求められる。そのため、スイッチング電源400では、スリープモードにおいて、スイッチング周波数を散らす制御を行っておらず、代わりに、スイッチング周期を長くすることで、スイッチング回数を低下させ、端子雑音ノイズを低減させている。

40

#### 【0044】

また、スイッチング電源400は、スリープモードにおいて、出力電圧Voutを低下させることによって、スリープモードにおけるFET1のドレイン電流を低く抑え(図5(B)(iii))、スイッチング電源400の効率を高める特徴を有している。出力電圧Voutは、入力電圧Vin、トランスT4の巻線比、制御信号DLのオンデューティに比例する。ここで、トランスT4の1次巻線の巻数をPn1、2次巻線の巻数をPn2とすると、トランスT4の巻線比は、Pn2/Pn1となる。そのため、出力電圧Vou

50

tを低下させることで、制御信号DLのオン時間を短くしつつ、スイッチング周期を長くすることができる。

#### 【0045】

(スイッチング周波数を散らす制御)

図5(C)はスイッチング周波数を散らす制御の説明図であり、図2(B)と同様のグラフである。第1の制御であるスイッチング周波数を散らす制御とは、制御部110がFB端子電圧に基づいて決定したスイッチング周波数 $F_b$ を基準として、所定の範囲内 $\Delta f$ 、所定の周期Pでスイッチング周波数を変動させる制御である。これに対して、スイッチング周波数を、制御部110がFB端子電圧に基づいて決定したスイッチング周波数 $F_b$ に固定してスイッチング動作を行う、散らす制御を行わない制御を第2の制御とする。実施例2のスタンバイモードにおいても、実施例1と同様に、スイッチング周波数を散らす制御を停止する期間〔5〕とスイッチング周波数を散らす制御を行う期間〔6〕を交互に設けている。なお、スリープモードにおけるスイッチング周波数を $F_{c2}$ とし、図5(C)のグラフには点線で示す。上述したように、スリープモードでは、スイッチング周波数を散らす制御は行われなため、一定の周波数( $F_{c2}$ )となっている。

10

#### 【0046】

スイッチング周波数を散らす制御を停止する期間〔5〕では、図5(A)で説明したように、スイッチング周波数を式(2)で演算されたスイッチング周波数 $F_c$ で制御している。なお、図5(C)には、スイッチング周波数 $F_c$ の演算結果が一定の場合を示している。スイッチング電源400の制御方法は、図2(B)で説明した制御方法に比べて、スイッチング周波数を散らす制御を停止する期間〔5〕のスイッチング周波数が、変動量 $\Delta f$ の範囲内で最も高周波になるように制御する点が異なる。図5(C)に示すように、スイッチング周波数を散らす制御を停止する期間〔5〕の長さや、スイッチング周波数を停止する周波数を最適化することで、スイッチング周波数を散らす制御を停止しない場合に比べて、端子雑音やノイズを更に低減できる。

20

#### 【0047】

(雑音端子電圧の測定結果)

図6(A)は、次の制御方法を用いた場合の雑音端子電圧(平均値)の測定結果である。(1)は散らし制御を行わない場合の雑音端子電圧の測定結果であり、62.3dBとなる。(2)はスイッチング周波数を散らす制御を停止する期間を設けずに変動周期Pを6kHzとして制御した場合の雑音端子電圧の測定結果であり、54.9dBとなる。(3)はスイッチング周波数の変動周期Pを6kHzとして、スイッチング周波数を散らす制御を停止する期間のスイッチング周波数が、最も高周波になるように制御した場合の雑音端子電圧の測定結果であり、51.3dBとなる。図6(A)に示すように、スイッチング周波数を散らす制御を行う期間と、スイッチング周波数を散らす制御を停止する期間を繰り返し制御することで、端子雑音を更に低減できることがわかる。

30

#### 【0048】

また、図6(A)の(2)は、スイッチング周波数を散らす制御を停止する期間を設けない場合に、各周波数におけるノイズレベル(平均値)を測定した結果を示す。(2)のスイッチング周波数を散らす制御を停止する期間を設けない場合には、高周波(222kHz)に比べて、低周波(208kHz)の方が比較的ノイズレベルが高いことがわかる。

40

#### 【0049】

また、図6(A)の(3)は、スイッチング周波数を散らす制御を停止する期間の周波数が最も高周波になるように制御した場合に、各周波数におけるノイズレベル(平均値)を測定した結果を示す。(3)のスイッチング周波数を散らす制御を停止する期間のスイッチング周波数が、最も高周波になるように制御した場合には、低周波(208kHz)から高周波(222kHz)まで、均一にノイズが生じている。このため、(3)の制御では、雑音端子電圧のマージンをより改善することができる。図6(A)の結果は、スイッチング周波数を散らす制御を停止する期間の周波数を、スイッチング周波数を散らす制

50

御を行う期間の平均周波数よりも高い周波数に設定することで、雑音端子電圧をより改善することができる例を示している。

#### 【0050】

また、図6（B）は、散らす制御を停止する期間を設けた場合におけるトランス音の改善効果を示すグラフであり、トランスT4の近傍で測定した音のスペクトルを示す。図6（B）は、横軸に周波数（Hz）、縦軸に音（dB）を示し、実線は散らす制御を停止する期間を設けた場合を示し（停止制御有り）、点線は散らす制御を停止する期間を設けない場合を示す（停止制御なし）。グラフに実線で記載した停止制御有りの場合、トランスT4の音は、点線で記載した停止制御なしの場合に比べて、スイッチング周波数の変動周期P（＝6kHz）の音を約7dB改善できている。

10

#### 【0051】

（スイッチング電源の制御）

図7は実施例2のCPU13による、スイッチング電源400の制御シーケンスを説明するフローチャートである。CPU13は、交流電源10がスイッチング電源400に接続され、スイッチング電源400に電力供給される状態になると、S602以降の処理を開始する。S602でCPU13は、スイッチング電源400の状態をスリープ状態に遷移させる。電源の起動時にはまずスリープ状態から制御が開始される。具体的には、CPU13は、出力電圧Voutを低い状態とし、制御信号DLのオン時間を短い状態、制御信号DHのオン時間を長い状態とし、スイッチング周期を長い状態にする。

20

#### 【0052】

S603でCPU13は、FB端子電圧に基づき制御信号DLのオン時間を演算する。S604でCPU13は、IS端子電圧に基づき制御信号DHのオン時間を演算する。S605でCPU13は、制御信号DLのオン時間、制御信号DHのオン時間、固定時間のデッドタイムに基づき、制御信号DH及び制御信号DLを生成する。S606でCPU13は、切替え制御部118から入力されるSLEEP信号に基づき、スイッチング電源400をスリープ状態からスタンバイ状態へ遷移させるか否かの判断を行う。S606でCPU13は、SLEEP信号がロー状態であることを検知した場合、スリープ状態からスタンバイ状態へ遷移させると判断し、処理をS607に進め、スタンバイ状態に移行する制御を行う。S606でCPU13は、SLEEP信号がハイ状態であることを検知した場合、スリープ状態を維持するため処理をS603に戻し、S603～S605の制御を繰り返す。このように、スリープモードでは、スイッチング周波数を散らす制御は行われない。

30

#### 【0053】

S607でCPU13は、スイッチング電源400の状態をスタンバイ状態に移行するための制御を行う。具体的には、CPU13は、出力電圧Voutを高い状態とし、制御信号DLのオン時間を長い状態、制御信号DHのオン時間を短い状態とし、スイッチング周期を短い状態にし、処理をS609に進める。S609でCPU13は、FB端子電圧に基づき制御信号DLのオン時間を演算する。S610でCPU13は、IS端子電圧に基づき制御信号DHのオン時間を演算する。S611でCPU13は、図5（C）に示すように、変動量 $\Delta f$ 、変動周期Pで変動する、現在の散らし量fを求める。制御信号DLのオン時間の変動量をPl、制御信号DHのオン時間の変動量をPhとする。CPU13は、制御信号DLのオン時間の変動量Plと制御信号DHのオン時間の変動量Phを変動させることで、スイッチング周期の散らし制御を行う。制御信号DLのオン時間の変動量Plと、制御信号DHのオン時間の変動量Phと、散らし量fとの関係は、次の式（3）から求められる。

40

$$1/f = Pl + Ph \quad (3)$$

散らし量fは変動量Pl及び変動量Phに基づく量であるため、以降、f（Pl、Ph）と表記する場合もある。散らし量f（Pl、Ph）はCPU13に内蔵されるタイマー（不図示）等を用いて、CPU13によって演算できる。

#### 【0054】

50

S 6 1 2でCPU 1 3は、制御信号DLのオン時間、制御信号DHのオン時間、現在の散らし量 $f$  (P 1、P h)、固定時間のデッドタイムに基づき、制御信号DH及び制御信号DLを生成し、処理をS 6 0 8に進める。S 6 0 8でCPU 1 3は、切替え制御部1 1 8から入力されるS L E E P信号に基づき、スイッチング電源4 0 0をスタンバイ状態からスリープ状態へ遷移させるか否かの判断を行う。S 6 0 8でCPU 1 3は、S L E E P信号がハイ状態であることを検知した場合、スタンバイ状態からスリープ状態へ遷移させるために処理をS 6 0 2に戻し、スリープ状態に移行する。S 6 0 8でCPU 1 3は、S L E E P信号がロー状態であることを検知した場合、スタンバイ状態を維持するために処理をS 6 0 9に進め、S 6 0 9～S 6 1 2の制御を繰り返し行う。以上の制御を行うことによって、CPU 1 3はスイッチング電源4 0 0の制御を行っている。

10

#### 【0 0 5 5】

以上に説明したように、スイッチング電源4 0 0の制御部4 1 0が、スイッチング周波数を散らす制御を行う期間と、スイッチング周波数を散らす制御を停止する期間を有している。また、実施例2のスタンバイモードにおけるスイッチング周波数を散らす制御を停止する期間では、スイッチング周波数の変動量 $\Delta f$ の範囲の中で最も高い周波数に、スイッチング周波数が設定される。更に、実施例2のスリープモードではスイッチング周波数を散らす制御は行われない。これにより、実施例2によれば、雑音端子電圧の低減とトランスから発生する音の低減とを両立することができる。

#### 【実施例3】

#### 【0 0 5 6】

20

実施例1、2で説明した電源装置であるスイッチング電源1 0 0、4 0 0は、例えば画像形成装置の低圧電源、即ちコントローラ（制御部）やモータ等の駆動部へ電力を供給するスイッチング電源として適用可能である。以下に、実施例2のスイッチング電源4 0 0を適用した画像形成装置の構成を説明する。

#### 【0 0 5 7】

##### 〔画像形成装置の構成〕

画像形成装置の一例として、レーザビームプリンタを例にあげて説明する。図8は電子写真記録技術を用いたレーザプリンタ（画像形成装置）7 0 0の断面図である。プリント信号が発生すると、画像情報に応じて変調されたレーザ光をスキャナユニット7 2 1が射出し、帯電ローラ1 6によって所定の極性に帯電された感光ドラム1 9を走査する。これにより感光ドラム1 9には静電潜像が形成される。この静電潜像に対して現像器1 7からトナーが供給され、感光ドラム1 9上に画像情報に応じたトナー画像が形成される。一方、給紙カセット7 1 1に積載された記録材（記録紙）Pはピックアップローラ7 1 2によって一枚ずつ給紙され、ローラ7 1 3によってレジストレーションローラ7 1 4（以下、レジストローラ7 1 4という）に向けて搬送される。

30

#### 【0 0 5 8】

更に、記録材Pは、感光ドラム1 9上のトナー画像が感光ドラム1 9と転写ローラ2 0で形成される転写位置に到達するタイミングに合わせて、レジストローラ7 1 4から転写位置へ搬送される。記録材Pが転写位置を通過する過程で感光ドラム1 9上のトナー画像は記録材Pに転写される。その後、記録材Pは加熱装置2 0 0で加熱されてトナー画像が記録材Pに加熱定着される。定着済みのトナー画像を担持する記録材Pは、ローラ2 6、2 7によってレーザプリンタ7 0 0上部のトレイに排出される。なお、1 8は感光ドラム1 9を清掃するクリーナである。商用の交流電源1 0に接続された、加熱装置の制御回路3 0 0から、加熱装置2 0 0へ電力供給している。上述した、感光ドラム1 9、帯電ローラ1 6、スキャナユニット7 2 1、現像器1 7、転写ローラ2 0が、記録材Pに未定着画像を形成する画像形成部を構成している。なお、スイッチング電源4 0 0を適用可能な画像形成装置は、図8に例示したものに限定されず、例えば複数の画像形成部を備える画像形成装置であってもよい。更に、感光ドラム1 9上のトナー像を中間転写ベルトに転写する1次転写部と、中間転写ベルト上のトナー像をシートに転写する2次転写部を備える画像形成装置であってもよい。

40

50

## 【0059】

レーザプリンタ700は、画像形成部による画像形成動作や、記録材Pの搬送動作を制御するコントローラ301を備えている。コントローラ301は、実施例1、2で説明したSTANBY信号及びTR1\_ON信号を出力しており、スイッチング電源400及び制御回路300を制御している。また、スイッチング電源400は、感光ドラム19を回転させるため又は記録材Pを搬送する各種ローラ等を駆動するためのモータ等の駆動部や、コントローラ301に電力を供給している。

## 【0060】

次に、レーザプリンタ700のスタンバイモードとスリープモードについて説明する。レーザプリンタ700のスタンバイモードは、画像形成が可能な状態と定義する。スタンバイモードにおいては、コントローラ301が、加熱装置200の制御回路300を制御し、加熱装置200のヒータ抵抗RH1に電力を供給可能な状態である。レーザプリンタ700のスリープモードは、画像形成が不可能な状態と定義する。スリープモードにおいては、制御回路300のリレーRL1はオフ状態であり、加熱装置200のヒータ抵抗RH1に電力を供給不可能な状態である。

10

## 【0061】

レーザプリンタ700では、スタンバイモードにおいて、スイッチング電源400のノイズに加えて、制御回路300によるノイズが生じるため、雑音端子電圧が増加する。そのため、スタンバイモードにおいては、図5(C)で説明したスイッチング周波数を散らす制御を行うことで、レーザプリンタ700の雑音端子電圧を低減させている。

20

## 【0062】

また、レーザプリンタ700は、スリープモードにおいては、制御回路300によるノイズが生じないため、レーザプリンタ700の雑音端子電圧を低く抑えることができる。またレーザプリンタ700のスリープモードでは、レーザプリンタ700が備えるファン（不図示）やモータ（不図示）等の駆動部品が停止する。このため、スリープモードでは、相対的にスイッチング電源400をより静穏化する必要がある。よって、レーザプリンタ700のスリープモードにおいては、スイッチング電源400のスイッチング周波数を散らす制御を行わないことで、レーザプリンタ700の静穏化を行っている。以上、実施例4によれば、雑音端子電圧の低減とトランスから発生する音の低減とを両立することができる。

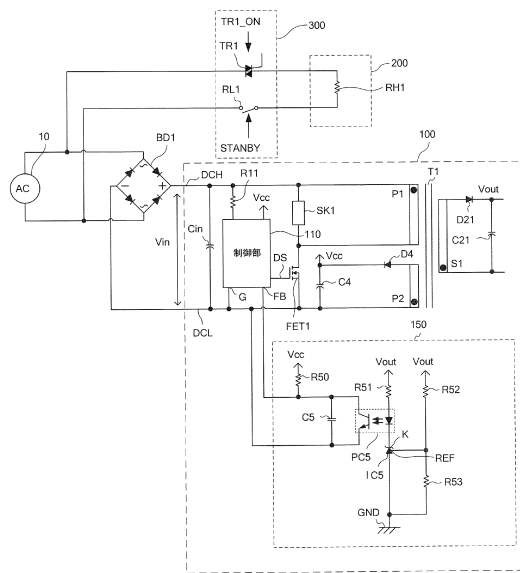
30

## 【符号の説明】

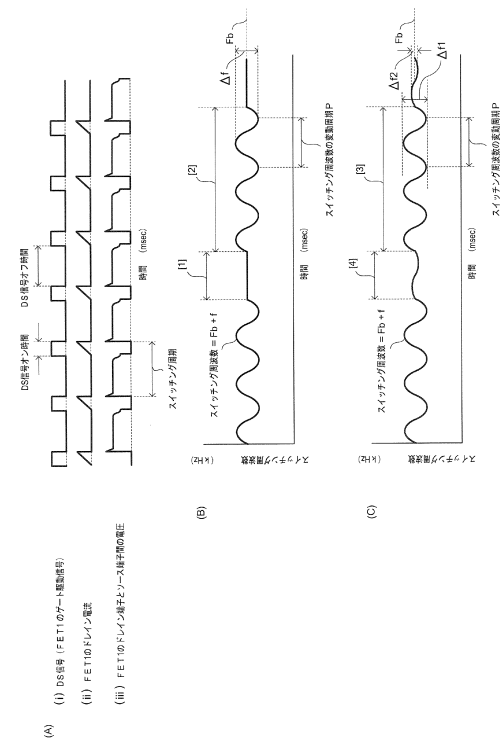
## 【0063】

|      |          |
|------|----------|
| 110  | 制御部      |
| 150  | フィードバック部 |
| FET1 | スイッチング素子 |
| T1   | トランス     |

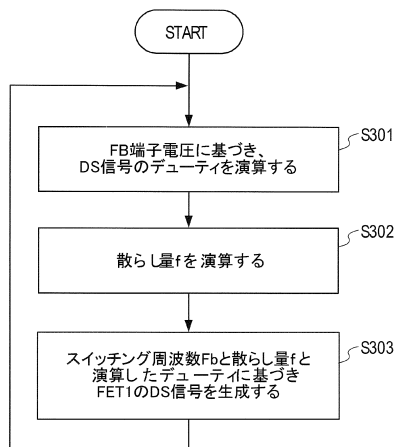
【図 1】



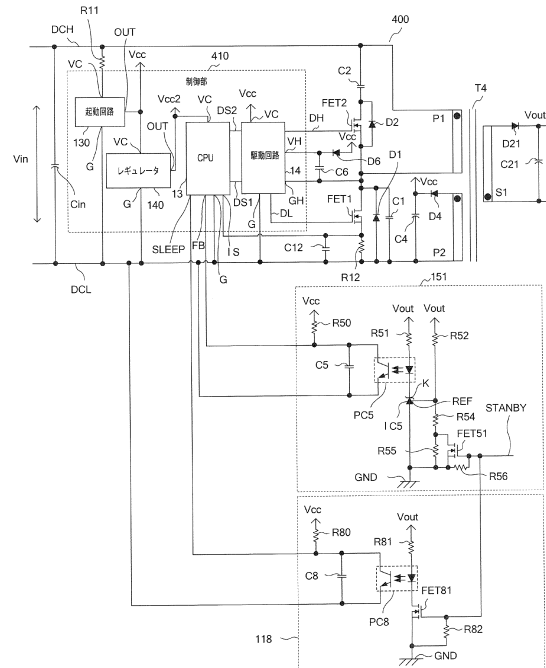
【図 2】



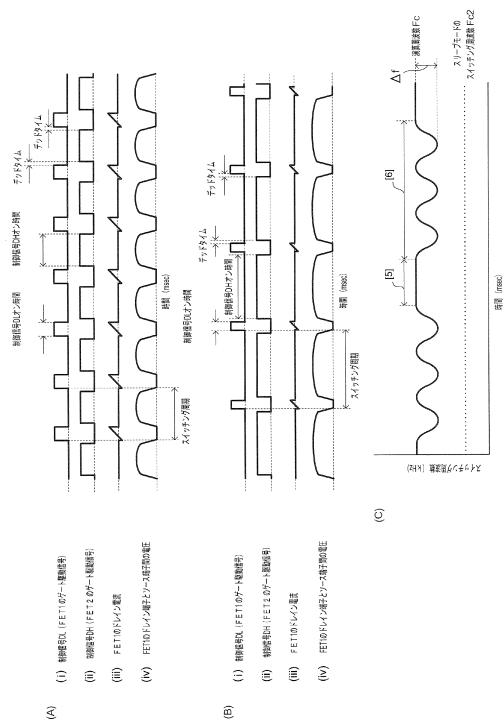
【図 3】



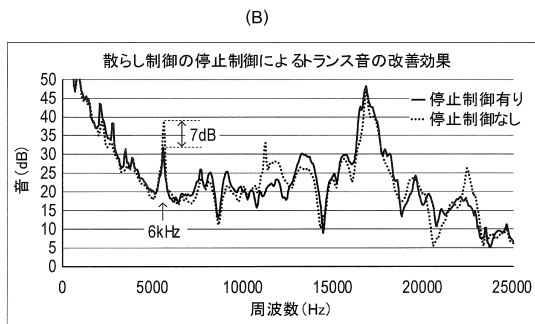
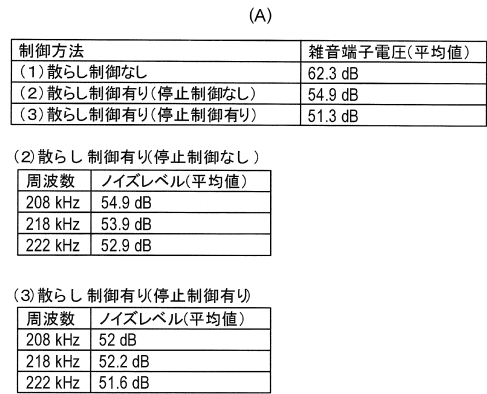
【図 4】



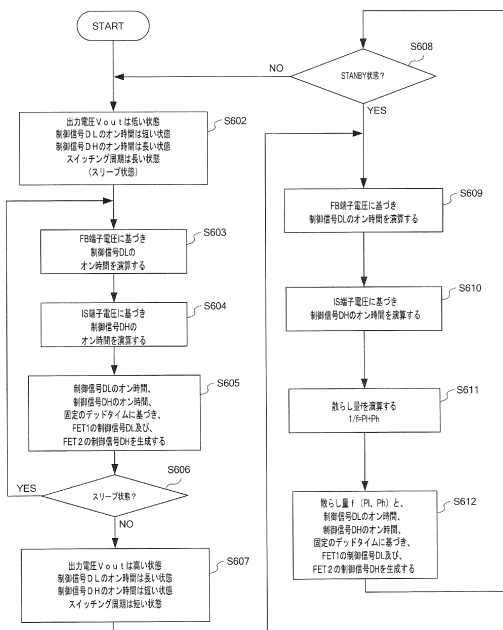
【図 5】



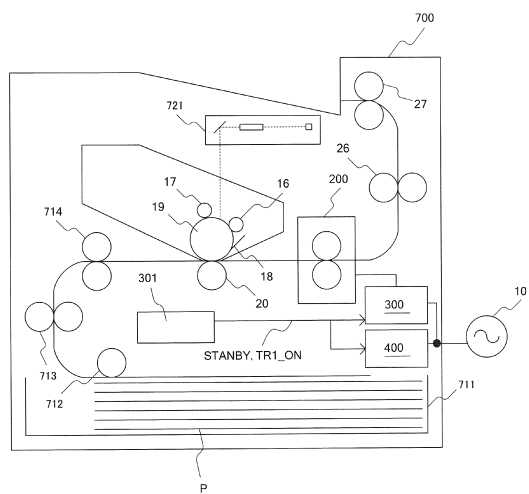
【図 6】



【図 7】



【図 8】





---

フロントページの続き

- (56)参考文献 特開2017-073867 (JP, A)  
特開2004-208037 (JP, A)  
特開2010-246200 (JP, A)  
特開2017-017847 (JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H02M 3/28  
G03G 21/00  
G03G 15/00