

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2014 年 11 月 20 日 (20.11.2014)



(10) 国际公布号
WO 2014/183327 A1

(51) 国际专利分类号:
G02F 1/1345 (2006.01)

(21) 国际申请号: PCT/CN2013/078292

(22) 国际申请日: 2013 年 6 月 28 日 (28.06.2013)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201310173613.0 2013 年 5 月 13 日 (13.05.2013) CN

(71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 杜鹏 (DU, Peng); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市百瑞专利商标事务所 (普通合伙) (SHENZHEN BAIRUI PATENT & TRADE-MARK OFFICE); 中国广东省深圳市福田区竹子林益华综合楼 A 栋 205, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(54) Title: FAN-OUT LINE STRUCTURE OF ARRAY SUBSTRATE, AND DISPLAY PANEL

(54) 发明名称: 阵列基板的扇出线结构及显示面板

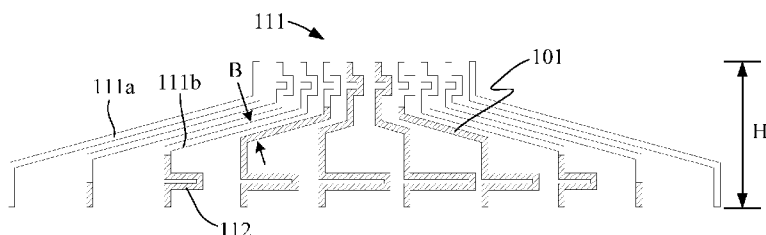


图 4 / FIG. 4

(57) Abstract: A fan-out line structure of an array substrate, and a display panel. The fan-out line structure comprises multiple fan-out lines disposed in a fan-out region of the array substrate. Resistances of fan-out lines with different lengths among the multiple fan-out lines are different. Each fan-out line comprises a first conducting film. At least one part of the fan-out lines, of which the resistances are smaller than those of the other fan-out lines, among the multiple fan-out lines are covered with additional conducting films. Areas of the additional conducting films covering the fan-out lines with larger resistances are smaller than those of the additional conducting films covering the fan-out lines with smaller resistances. An additional capacitance is formed between the additional conducting films and the first conducting films.

(57) 摘要: 一种阵列基板的扇出线结构及液晶面板, 所述扇出线结构包括: 布置在阵列基板扇出区的多条扇出线, 所述多条扇出线中长度不同的扇出线的电阻具有差异; 所述每条扇出线包括第一导电膜, 所述多条扇出线中至少一部分其电阻小于其它扇出线的扇出线上覆盖有附加导电膜, 电阻较大的扇出线上覆盖所述附加导电膜的面积小于电阻较小的扇出线上覆盖的附加导电膜的面积, 所述附加导电膜与所述第一导电膜之间形成一附加电容。

WO 2014/183327 A1

阵列基板的扇出线结构及显示面板

【技术领域】

本发明涉及显示装置领域，更具体的说，涉及一种阵列基板的扇出线结构及显示面板。

【背景技术】

显示面板通常包括有液晶面板和 OLED 面板。显示面板是诸如液晶显示装置等装置的重要组件，在背光模组的配合以及驱动电路的驱动下，液晶面板能够显示出图像。

如图 1 所示，在液晶面板的阵列基板 100 上设置有 TFT 阵列区域 120，TFT 阵列区域内布满了信号线以及 TFT，驱动电路板 130 通过扇出线 111 (fanout line) 将阵列基板的信号线与驱动电路板的焊脚连接，而扇出线 111 的设置区域则称为扇出区 (fanout area)。

由于焊脚紧密排列而信号线分散排列，也就是说焊脚到信号线的距离各不相同，这样扇出线设置之后就造成了电阻不均的情况，不同长度不同电阻的扇出线会使信号的波形发生变形，从而会影响液晶显示装置的显示质量。目前常规的阵列基板扇出区线电阻均一化都是通过绕线设计完成，如图 2 所示，通过绕线在扇出区的扇出线 111 上形成了弯曲部 112，利用弯曲部增大扇出线的长度进而增大电阻，使信号趋于同步。弯曲部 112 增加了扇出区的高度 H，扇出线两个端点的直线距离越短 (即扇出线两个端点的直线距离) 的其需要绕的线就越长，由于扇出线间隔长度的限制，因而两端直线距离越短的扇出线则需要设置多个弯曲部 112 提高绕线长度 (图中每条扇出线仅示意两个弯曲部)，这样则会造成扇出区域的高度 H 增加，进而影响到液晶显示装置的边框宽度，不利于窄边框化的设计。但是，信号波形发生变

形不仅仅在于扇出线电阻的影响，寄生电容也是影响信号波形的重要因素；如图 3 所示为液晶面板在扇出区域的剖面图，阵列基板 100 上扇出线 111 内的第一导电膜 106、第二导电膜 104 与彩膜基板 200 上的 ITO 导电层 201（氧化铟锡）之间存在寄生电容 CLC，由于寄生电容的存在，也对信号造成了延时的影响，但是，不同长度的扇出线，第一、第二导电膜与彩膜基板 200 上的 ITO 导电层重叠面积不同，因此寄生电容 CLC 的大小也不同，对于信号造成的影响也不相同。

【发明内容】

本发明所要解决的技术问题是提供一种扇出区高度小、应用于显示装置时显示效果更优秀、边框更窄的阵列基板的扇出线结构及显示面板。

本发明的目的是通过以下技术方案来实现的：一种阵列基板的扇出线结构，包括：布置在阵列基板扇出区的多条扇出线，所述多条扇出线中长度不同的扇出线的电阻具有差异；所述每条扇出线包括一第一导电膜，所述多条扇出线中至少一部分其电阻小于其它扇出线电阻的扇出线上覆盖有附加导电膜，电阻较大的扇出线上覆盖所述附加导电膜的面积小于电阻较小的扇出线上覆盖的附加导电膜的面积，所述附加导电膜与所述第一导电膜之间形成一附加电容。

优选的，所述每条扇出线上的附加导电膜在该扇出线上覆盖所述第一导电膜的宽度相同，所述不同电阻的扇出线上覆盖的附加导电膜的长度不同。覆盖宽度相同，从而可以根据扇出线长度的不同而设置不同的覆盖长度，获得相应的覆盖面积，进而获得相应的附加电容值。

优选的，所述扇出线上覆盖的导电膜的长度为：

$$L_{22} = \epsilon_{r1} d_2 (L_1^2 - L_2^2) / L_2 (d_1 \epsilon_{r2} - d_2 \epsilon_{r1});$$

所述 L_1 为多条扇出线中一条扇出线的长度, 该 L_1 长的扇出线为参照线, 所述 L_2 为覆盖有附加导电膜的扇出线的长度, 所述 L_{22} 所述长为 L_2 的扇出线上覆盖附加导电膜的长度, 所述 ϵ_{r1} 为液晶面板中液晶层的相对介电常数, 所述 d_1 为所述液晶层的厚度, 所述 ϵ_{r2} 为所述第一导电膜与所述附加导电膜之间的电介质的相对介电常数, 所述 d_2 为所述绝缘层的厚度。

优选的, 所述参照线为所述多条扇出线中最长的一条。利用最长的扇出线作为参照, 以计算其它扇出线所需要的覆盖面积, 而最长的扇出线由于本身电阻较大, 不需要再增加附加导电膜。

优选的, 所述附加导电膜与所述第一导电膜之间的电介质为钝化绝缘膜。钝化膜拥有良好的绝缘效果。

优选的, 所述多条扇出线中至少一部分扇出线的一个端点到另一个端点的直线距离具有差异, 其中至少一条两个端点的直线距离短于其它扇出线的两个端点的直线距离的扇出线设置有助于加长该扇出线的弯曲部。由于扇出线对信号波形的影响是电阻 R 以及寄生电容 C 的综合影响, 扇出线信号延迟的时间常数为 $\tau = RC$, 需要使每一条的扇出线的信号延迟的时间常数相等, 则可以同时对电阻 R 以及电容 C 进行调整, 以达到最佳的工艺要求、设计要求以及产品要求。

优选的, 所述第一导电膜为金属导电膜。金属导电膜的导电效果优秀, 信号延时影响较小。

优选的, 所述附加导电膜为氧化铟锡导电膜。氧化铟锡导电膜可

以在阵列基板的制作过程中直接添加，从而不需要另外增加工艺。

优选的，所述扇出线还包括设置在所述第一导电膜之下的第二导电膜。双层导电膜的扇出线拥有较好的稳定性。

一种显示面板，包括上述任一所述的扇出线结构。

本发明通过在阵列基板的多条扇出线中对至少部分电阻小于其它扇出线的扇出线上覆盖有附加导电膜，电阻较大的扇出线上覆盖所述附加导电膜的面积小于电阻较小的扇出线上覆盖的附加导电膜的面积，所述附加导电膜与所述第一导电膜之间形成一附加电容。该附加电容对通过扇出线的信号会产生明显 RC 延迟效果，因而，对于电阻较小的扇出线来说，可以通过附加电容来对信号产生延迟的影响，使其与较长、电阻较大的扇出线的信号达到同步的状态。

【附图说明】

- 图 1 是现有液晶面板中阵列基板的结构示意图，
- 图 2 是现有液晶面板中阵列基板的扇出区的扇出线布置示意图，
- 图 3 是图 2 中 A 方向剖面图，
- 图 4 是本发明实施例一的液晶面板扇出线结构示意图，
- 图 5 是图 4 中 B 方向剖面图，
- 图 6 是本发明实施例二扇出线结构示意图，
- 图 7 是图 6 中 E 的局部放大图，
- 图 8 是本发明实施例三扇出线与附加导电膜的设置结构图，
- 图 9 是本发明实施例四扇出线与附加导电膜的设置结构图，
- 图 10 是本发明实施例五液晶面板中扇出区的截面图，
- 图 11 是本发明实施例六液晶面板中扇出区的截面图，
- 图 12 是本发明实施例七液晶面板中扇出区的截面图。

【具体实施方式】

下面结合附图和较佳的实施例以液晶面板为例对本发明作进一步说明。

实施例一

如图 4 及图 5 所示，并参考图 1，本实施例提供一种液晶面板，该液晶面板包括：阵列基板 100 以及彩膜基板 200，其中，彩膜基板 200 包括：玻璃基板 203、黑矩阵 202 以及 ITO 导电膜 201；而阵列基板 100 的扇出线设置在扇出区 110（参考图 1），其结构包括：多条布置在玻璃基板 105 的扇出线 111，所述多条扇出线 111 中长度不同的扇出线的电阻具有差异；所述每条扇出线 111 至少包括第一导电膜 106，所述多条扇出线 111 中至少一部分其电阻小于其它扇出线的电阻的扇出线 111x（如图 5 所示，为方便区别，将该扇出线标为 111x）上覆盖有附加导电膜 101，附加导电膜 101 与第一导电膜 106 之间具有第一绝缘层 102（钝化绝缘层，PVA）作为电介质，在覆盖有附加导电膜的扇出线 111X 中，电阻较大的扇出线 111 上覆盖所述附加导电膜 101 的面积小于电阻较小的扇出线 111 上覆盖的附加导电膜的面积（如图 4 所示），所述附加导电膜 101 可以与 Array Com（公共电极）、Ground（接地线）或其他电极导通，所述附加导电膜 101 与所述第一导电膜 106 之间形成一附加电容 CX 用以减小扇出线之间阻抗差异的附加电容。

所述附加电容 CX 是一个寄生的电容，对通过扇出线 111 的信号会产生 RC 延迟（RCdelay），因而，对于电阻较小的扇出线 111 来说，

可以通过附加电容 CX 来对信号产生延迟的影响,使其与本身存在较大延迟的较长的扇出线 111 的信号达到同步的状态。扇出线 111 信号延迟的时间常数 τ 我们可以通过以下公式计算:

$$\tau = RC$$

其中, R 为扇出线的电阻, C 为电容。也就是说,扇出线 111 信号延迟的时间常数是电阻 R 以及电容 C 共同作用的结果。

作为本实施例的一种优化结构,所述第一绝缘层 102 采用拥有良好绝缘效果的钝化绝缘层 (PVA, passivation layer),所述第一导电膜 106 为金属导电膜,金属导电膜的导电效果优秀,信号延时影响较小。所述附加导电膜 101 为氧化铟锡导电膜 (ITO),氧化铟锡导电膜可以在阵列基板的制程中直接添加,从而不需要另外增加工艺。

扇出线 111 还包括设置在所述第一导电膜 106 之下的第二导电膜 104,所述第二导电膜 104 也为金属导电膜第一导电膜 106 与第二导电膜 104 之间设置有第二绝缘层 103(栅极绝缘层, GI, gate insulator),采用双层导电膜的扇出线 111 拥有较好的稳定性,当然,也可以使增加第三层导电膜或者更多。由此,扇出线 111 的结构层次包括:形成在阵列基板底层的第二导电膜 104,形成在所述第二导电膜 104 之上的第二绝缘层 103,形成在所述第二绝缘层 103 之上的第一导电膜 106,以及形成在所述第一导电膜 106 之上的第一绝缘层 102;其中,部分扇出线 111 的第一绝缘层 102 至少覆盖有附加导电膜 101,且电阻较大的扇出线 111 (长度越大,电阻越大)上覆盖所述附加导电膜 101 的面积小于电阻较小的扇出线 111 上覆盖的附加导电膜的面积。

由于每条扇出线的长度不同，因而其电阻不同，要达到信号同步的状态，则施加在各条扇出线 111 上的附加电容 CX 也不同，而附加电容 CX 的大小与其覆盖在扇出线 111 上并与第一导电膜 106 重叠的面积大小相关。如图 3 及图 5 所示，没有覆盖附加导电膜 101 的扇出线 111 与彩膜基板 200 上的 ITO 导电膜 201 之间也存在寄生电容 CLC，该寄生电容 CLC 由扇出线 111 的第一导电膜 104、第二导电膜 106 与 ITO 导电膜 201 形成。这个寄生电容 CLC 由于液晶层的厚度较大，其大小远远小于附加电容 CX，因而其所造成的 RC 延迟也有限，虽然这样，为了计算的准确，在计算电容对扇出线的影响时，也要将其计算在内。扇出线 111 与 ITO 导电膜 201 之间的寄生电容大小可以按照下面的计算公式算出：

$$C = \frac{\epsilon_0 \cdot \epsilon_r \cdot S}{d} = \frac{\epsilon_0 \cdot \epsilon_r \cdot L \cdot W}{d}$$

其中 ϵ_0 和 ϵ_r 分别是绝对介电常数和液晶相对介电常数，L 和 W 分别表示扇出线的长度和宽度，d 是液晶层的厚度，一般为 3~4 μm 左右。

下面，我们通过计算一条扇出线上应当覆盖附加导电膜的面积对本发明进一步进行说明。

为方便计算，每条扇出线 111 上的附加导电膜在该扇出线上与所述第一导电膜 106 的重叠部分的宽度相同（形成电容的有效面积），不同电阻的扇出线 111 上覆盖的附加导电膜 111 的长度不同，长度较短的扇出线需要覆盖更长附加导电膜 101。在本实施例中，附加导电

膜 101 的宽度与扇出线的宽度一致,从而附加导电膜 101 与所述第一导电膜 106 的重叠部分的宽度是相同的,这样工艺简单,操作方便。

要确定附加电容在扇出线上的覆盖长度,需要在多条扇出线中选出一条作为参照线,如图 4 所示,本实施例选用最长的扇出线 111a 作为参照线,以 111a 作为参照计算出覆盖有附加导电膜 101 的扇出线 111b 上电容的大小,也就是计算应该覆盖在扇出线 111b 上的附加导电膜 101 的长度。具体计算过程如下:

设扇出线 111a 以及扇出线 111b 的电阻分别为 R_1 和 R_2 , 它们的计算如下:

$$R_1 = \frac{R_f \cdot L_1}{W}$$

$$R_2 = \frac{R_f \cdot L_2}{W}$$

对于没有任何附加导电膜覆盖的扇出线 111a 来说,如图 3 或 5 所示,其电容主要是扇出线 111 内的第一导电膜 106、第二导电膜 104 与彩膜基板 200 上的 ITO 导电膜 201 形成,我们可以设其寄生电容为 C_1 (即 CLC), 则

$$C_1 = \frac{\epsilon_0 \cdot \epsilon_{r1} \cdot L_1 \cdot W}{d_1}$$

其中, ϵ_0 是绝对介电常数, ϵ_{r1} 是液晶面板中液晶的相对介电常数, L_1 、 W 是分别是扇出线 111a 的长度和宽度, d_1 是液晶面板中液晶层的厚度, 其中 L_1 可以通过现在 layout (扇出) 工具计算得到 (layout 工具为设计人员专用工具)。对于扇出线 111a 来讲, 时间常数 τ_1 为:

$$\tau_1 = R_1 \cdot C_1 = \frac{R_s \cdot \varepsilon_0 \cdot \varepsilon_{r1} \cdot L_1^2}{d_1}$$

由于时间常数只和 L1 的平方成正比, 所以可以得出结论: 整个扇出区的扇出线中两侧的最长的扇出线 111a 的时间常数最大, 即 τ_1 , 在这里的算法中, 就以这个时间常数为基准。

设扇出线 111b 上, 没有被 ITO 导电膜 101 覆盖的部分长度为 L21, 被 ITO 导电膜 101 覆盖的部分长度为 L22, 它们满足以下关系:

$$L_2 = L_{21} + L_{22}$$

没有被 ITO 导电膜 101 覆盖部分的电容 C21:

$$C_{21} = \frac{\varepsilon_0 \cdot \varepsilon_{r1} \cdot L_{21} \cdot W}{d_1}$$

被 ITO 覆盖部分的电容 C22:

$$C_{22} = \frac{\varepsilon_0 \cdot \varepsilon_{r2} \cdot L_{22} \cdot W}{d_2}$$

其中 ε_{r2} 和 d_2 分别代表第一绝缘层 102 即钝化绝缘层 (PAV), PAV 的相对介电常数 ε_r 和液晶相差不大, 但由于厚度小, 所以在面积相等的情况下新的电容 CX 会远远大于扇出线和彩膜基板上 TIO 导电膜形成的电容, 如本实施例中图 5 所示, CX 一般是 CLC 的 10 倍左右。

电容 C21 与电容 C22 为并联关系, 因此整个扇出线 111b 的电容 C2:

$$C_2 = C_{21} + C_{22}$$

在调整扇出线的阻抗时, 以扇出线 111a 的时间常数 τ_1 为基准:

$$\tau_2 = R_2 \cdot C_2 = \tau_1$$

从这个由此可以建立方程组并解出:

$$L_{21} = \frac{\varepsilon_{r1}d_2L_1^2 - \varepsilon_{r2}d_1L_2^2}{L_2(d_2\varepsilon_{r1} - d_1\varepsilon_{r2})}$$

$$L_{22} = \frac{\varepsilon_{r1}d_2(L_1^2 - L_2^2)}{L_2(d_1\varepsilon_{r2} - d_2\varepsilon_{r1})}$$

其中 L22 即是在扇出线 111b 上应该覆盖的附加导电膜 101 的长度。

由此我们可以知道扇出线 111b 上需要覆盖的 ITO 导电膜的面积是:

$$S=WL_{22}$$

作为本实施例的一种改进,如图 4 所示,多条扇出线 111 中至少一部分扇出线的一个端点到另一该端点的直线距离具有差异,仍然以扇出线 111a 与扇出线 111b 为例,扇出线 111b 两个端点的直线距离短于扇出线 111a 的两个端点的直线距离,因而,本实施例通过在其上设置用于加长该扇出线 111b 的弯曲部 112。由于扇出线对信号波形的影响是电阻 R 以及寄生电容 C 的综合影响,扇出线信号延迟的时间常数为 $\tau=RC$,也就是说,需要使每一条的扇出线的信号延迟的时间常数相等,可以同时电阻 R 以及电容 C 进行调整,以达到最佳的工艺要求、设计要求以及产品要求。本实施例中,通过在绕线的基础上增加覆盖附加导电膜形成附加电容,从而可以减少绕线长度,对于电阻与参照线的时间常数相差太大的扇出线来说,可以选择绕线与增加覆盖附加导电膜。特别是针对较大尺寸的液晶电视来说,这种方

案更为合适，既可以解决扇出区由于绕线过多而高度 H 较大的问题，又可以解决扇出线信号同步的问题。

实施例二

如图 6 及图 7 所示，与实施例一不同的是，本实施例中附加导电膜 101 的宽度小于扇出线 111 的宽度，根据面板的大小及工艺需求，可以选择不同的宽度。

实施例三

如图 8 所示为另一种实施方式，附加导电膜 101 的宽度大于扇出线 111 的宽度，这种实施方式可以保证附加导电膜 101 与第一导电膜的重叠部分的宽度始终是与所述第一导电膜的宽度是相同的，从而保证了获得附加电容的精确度。

实施例四

如图 9 所示，与上述实施例均不同的是，本实施例采用一整块覆盖在多根扇出线上的附加导电膜 101 达到获取附加电容的目的，此种方式在面板的制程中显得更为简便，不需要制作复杂的掩膜，制作成本相对较低。

实施例五

如图 10 所示，与实施例一不同的是，扇出线 111 采用的是单层导电结构，也就是，扇出线 111 的传输部分仅设置有一层第一导电膜 106，该第一导电膜 106 为金属导电膜，而附加电容 CX 的绝缘介质是第一绝缘层 102，该第一绝缘层 102 为钝化绝缘层 (PAV)。这种设置方式可以减少一道面板的制程，但其稳定性没有实施例一的高。

实施例六

如图 11 所示，本实施例的扇出线 111 也是采用单层导电结构，与实施例五不同的是，加电容 CX 的绝缘介质是第一绝缘层 102 以及第二绝缘层 103，也就是钝化绝缘层以及栅极绝缘层。

实施例七

如图 12 所示，本实施例的扇出线 111 仍然采用单层导电结构，但不同的是，附加导电膜 101 采用的是金属导电膜，在附加导电膜 101 之上覆盖有第一绝缘层 102 用以保护该附加导电膜 101，第一导电膜 106 与所述附加导电膜 101 之间的绝缘介质是第二绝缘层 103 即栅极绝缘层。

以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明，不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做出若干简单推演或替换，都应当视为属于本发明的保护范围。

权利要求

1、一种阵列基板的扇出线结构，包括：

多条布置在阵列基板扇出区的扇出线，所述多条扇出线中长度不同的扇出线的电阻具有差异；

所述每条扇出线包括第一导电膜，

所述多条扇出线中至少一部分其电阻小于其它扇出线电阻的扇出线上覆盖有附加导电膜，在覆盖有所述附加导电膜的扇出线中，电阻较大的扇出线上覆盖所述附加导电膜的面积小于电阻较小的扇出线上覆盖的附加导电膜的面积，所述附加导电膜与所述第一导电膜之间形成一附加电容。

2、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述每条扇出线上的附加导电膜在该扇出线上与所述第一导电膜重叠部分的宽度相同，所述不同电阻的扇出线上覆盖的附加导电膜的长度不同。

3、如权利要求 2 所述的阵列基板的扇出线结构，其中，所述扇出线上覆盖的附加导电膜的长度为：

$$L_{22} = \epsilon_{r1} d_2 (L_1^2 - L_2^2) / L_2 (d_1 \epsilon_{r2} - d_2 \epsilon_{r1});$$

所述 L_1 为多条扇出线中一条扇出线的长度，该 L_1 长的扇出线为参照线，所述 L_2 为覆盖有附加导电膜的扇出线的长度，所述 L_{22} 所述长为 L_2 的扇出线上覆盖附加导电膜的长度，所述 ϵ_{r1} 为液晶面板中液晶层的相对介电常数，所述 d_1 为所述液晶层的厚度，所述 ϵ_{r2}

为所述第一导电膜与所述附加导电膜之间的电介质的相对介电常数，
所述 d_2 为所述电介质的厚度。

4、如权利要求 3 所述的阵列基板的扇出线结构，其中，所述参照线为所述多条扇出线中最长的一条。

5、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述附加导电膜与所述第一导电膜之间的电介质为钝化绝缘膜。

6、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述多条扇出线中至少一部分扇出线的一个端点到另一个端点的直线距离具有差异，其中至少一条两个端点的直线距离短于其它扇出线的两个端点的直线距离的扇出线设置有用以加长该扇出线的弯曲部。

7、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述第一导电膜为金属导电膜。

8、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述附加导电膜为氧化铟锡导电膜或金属导电膜。

9、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述扇出线还包括设置在所述第一导电膜之下的第二导电膜。

10、如权利要求 1 所述的阵列基板的扇出线结构，其中，所述附加导电膜是覆盖在多条扇出线上的一整块结构。

11、一种阵列基板的扇出线结构，包括：

多条布置在阵列基板扇出区的扇出线，所述多条扇出线中长度不同的扇出线的电阻具有差异；

所述扇出线包括形成在阵列基板底层的第二导电膜，形成在所述

第二导电膜之上的第二绝缘层,形成在所述第二绝缘层之上的第一导电膜,以及形成在所述第一导电膜之上的第一绝缘层;

多条扇出线中的部分扇出线的第一绝缘层之上覆盖有附加导电膜与所述第一导电膜之间形成一个用以减小扇出线之间阻抗差异的附加电容;电阻较大的扇出线上覆盖所述附加导电膜的面积小于电阻较小的扇出线上覆盖的附加导电膜的面积。

12、一种显示面板,包括:

多条布置在阵列基板扇出区的扇出线,所述多条扇出线中长度不同的扇出线的电阻具有差异;

所述每条扇出线包括一第一导电膜,

所述多条扇出线中至少一部分其电阻小于其它扇出线的扇出线上覆盖有附加导电膜,电阻较大的扇出线上覆盖所述附加导电膜的面积小于电阻较小的扇出线上覆盖的附加导电膜的面积,所述附加导电膜与所述第一导电膜之间形成一附加电容。

13、如权利要求 12 所述的显示面板,其中,所述每条扇出线上的附加导电膜在该扇出线上与所述第一导电膜重叠部分的宽度相同,所述不同电阻的扇出线上覆盖的附加导电膜的长度不同。

14、如权利要求 13 所述的显示面板,其中,所述扇出线上覆盖的导电膜的长度为:

$$L_{22} = \epsilon_{r1} d_2 (L_1^2 - L_2^2) / L_2 (d_1 \epsilon_{r2} - d_2 \epsilon_{r1});$$

所述 L_1 为多条扇出线中一条扇出线的长度,该 L_1 长的扇出线为参照线,所述 L_2 为覆盖有附加导电膜的扇出线的长度,所述 L_{22}

所述长为 L_2 的扇出线上覆盖附加导电膜的长度, 所述 ϵ_{r1} 为液晶面板中液晶层的相对介电常数, 所述 d_1 为所述液晶层的厚度, 所述 ϵ_{r2} 为所述第一导电膜与所述附加导电膜之间的电介质的相对介电常数, 所述 d_2 为所述电介质的厚度。

15、如权利要求 14 所述的显示面板, 其中, 所述参照线为所述多条扇出线中最长的一条。

16、如权利要求 12 所述的显示面板, 其中, 所述附加导电膜与所述第一导电膜之间的电介质为钝化绝缘膜。

17、如权利要求 12 所述的显示面板, 其中, 所述多条扇出线中至少一部分扇出线的一个端点到另一个端点的直线距离具有差异, 其中至少一条两个端点的直线距离短于其它扇出线的两个端点的直线距离的扇出线设置有助于加长该扇出线的弯曲部。

18、如权利要求 12 所述的显示面板, 其中, 所述第一导电膜为金属导电膜。

19、如权利要求 12 所述的显示面板, 其中, 所述附加导电膜为氧化铟锡导电膜或金属导电膜。

20、如权利要求 12 所述的显示面板, 其中, 所述附加导电膜是覆盖在多条扇出线上的一整块结构。

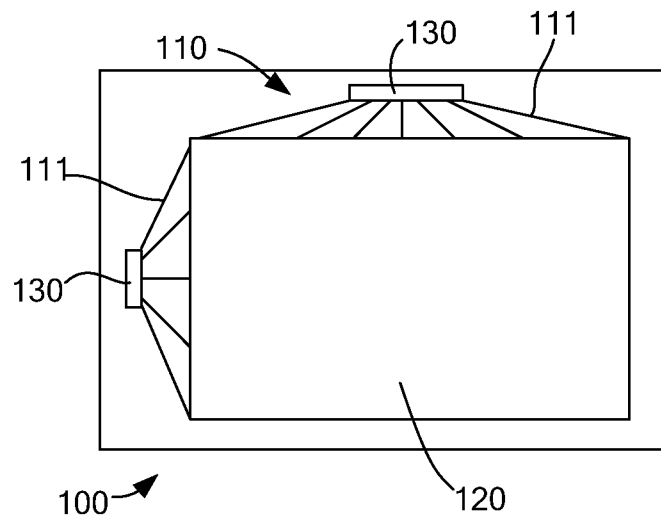


图 1

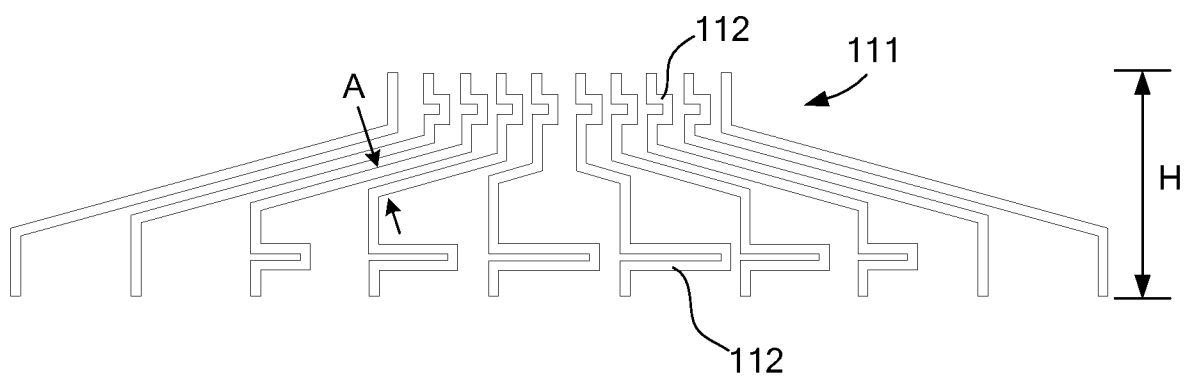


图 2

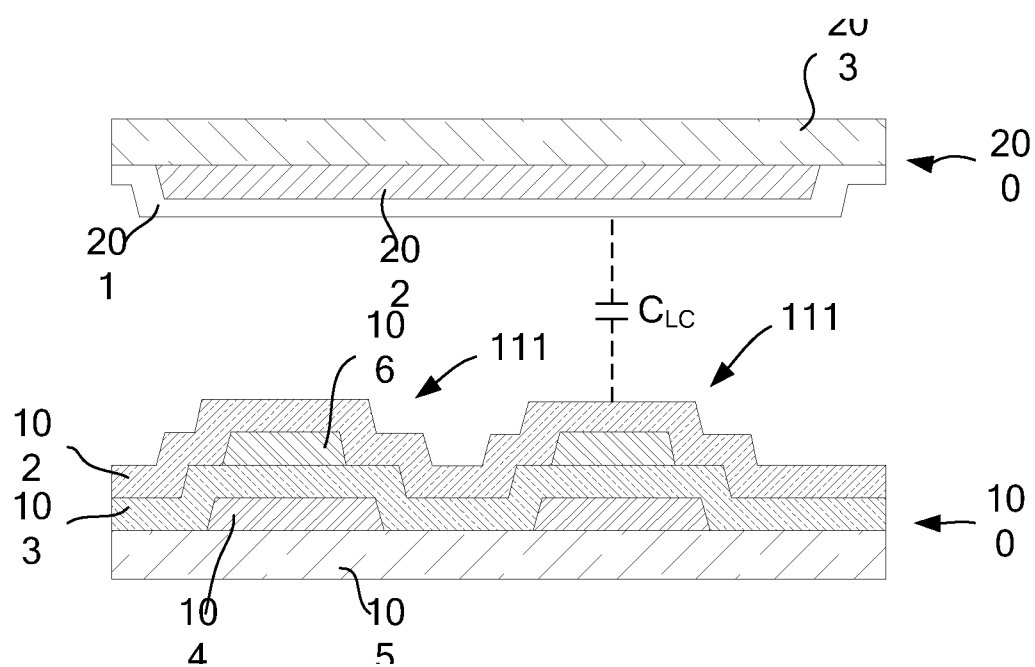


图 3

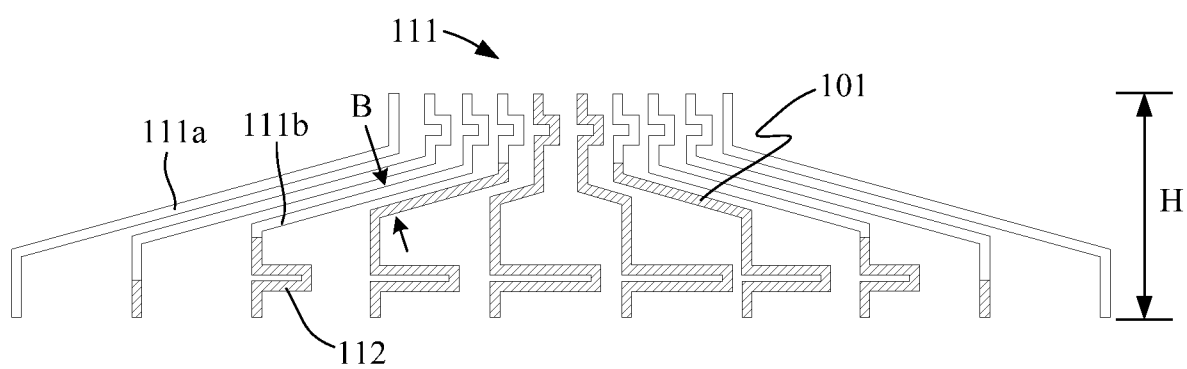


图 4

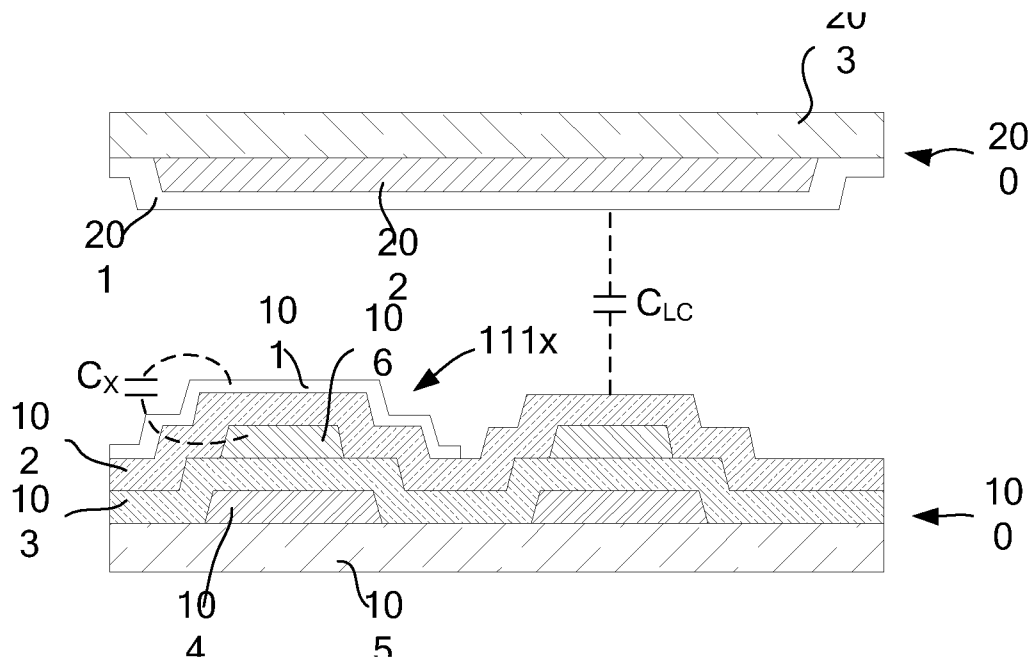


图 5

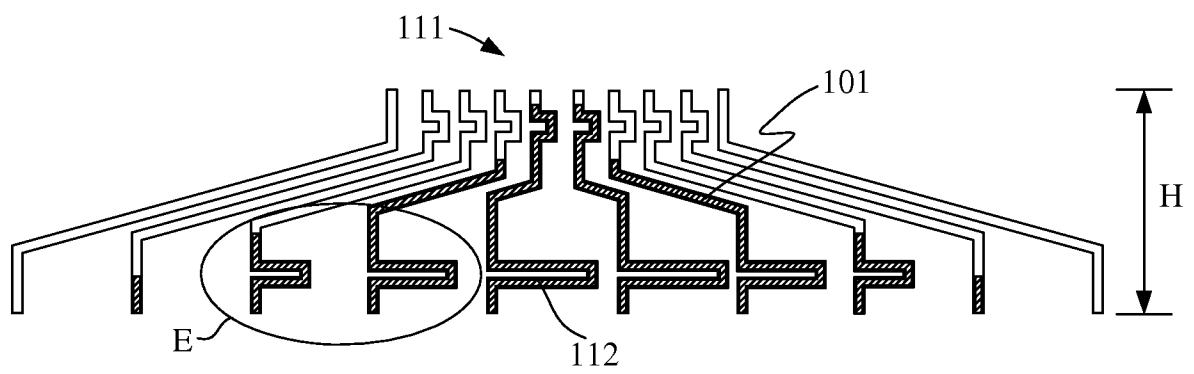


图 6

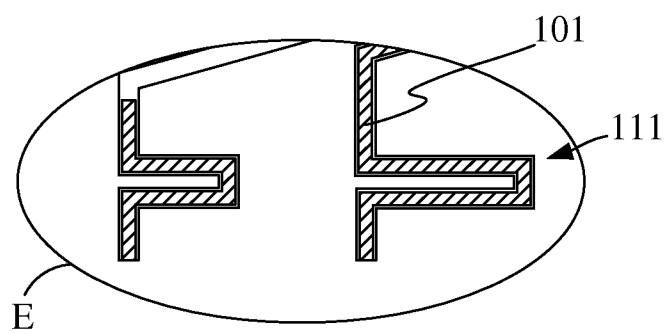


图 7

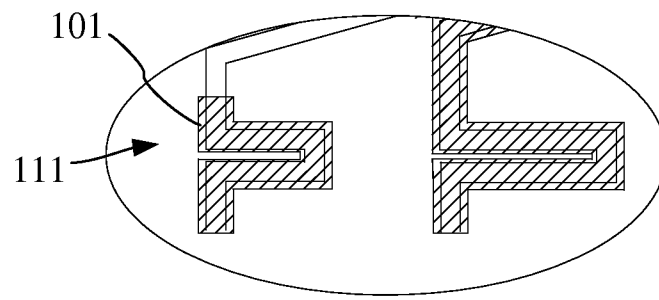


图 8

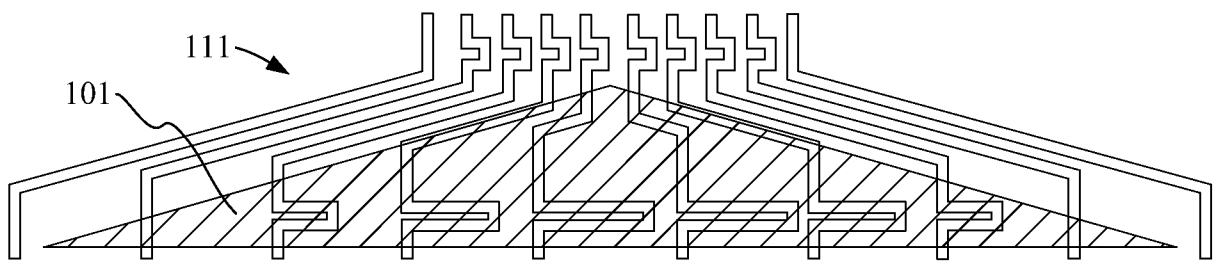


图 9

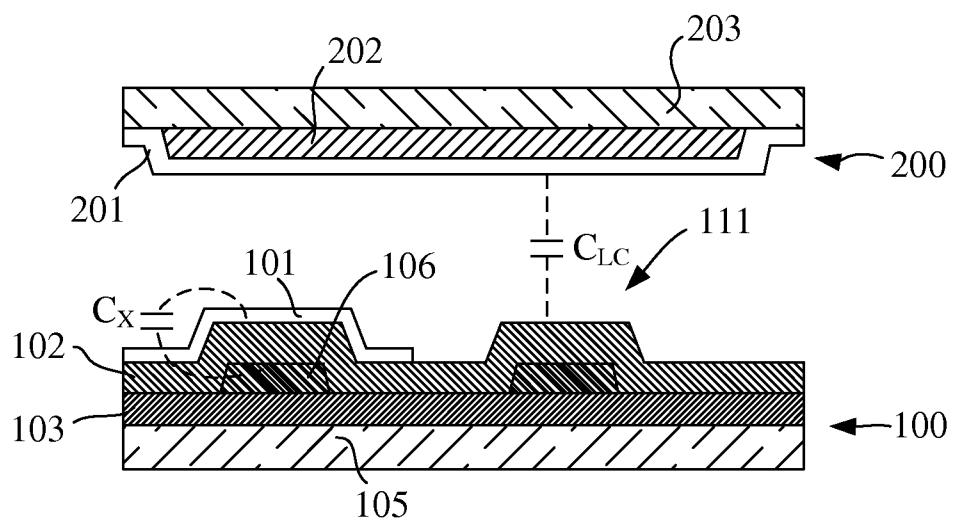


图 10

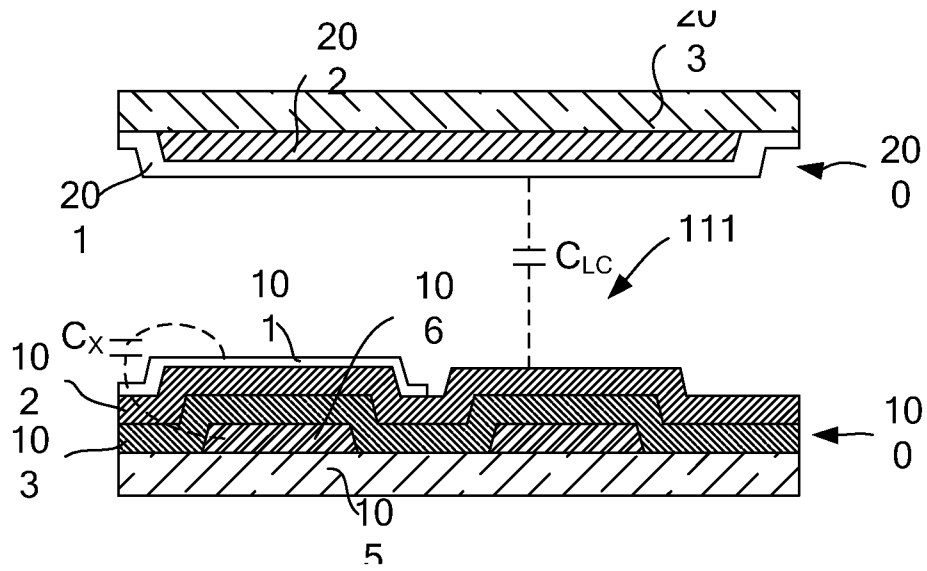


图 11

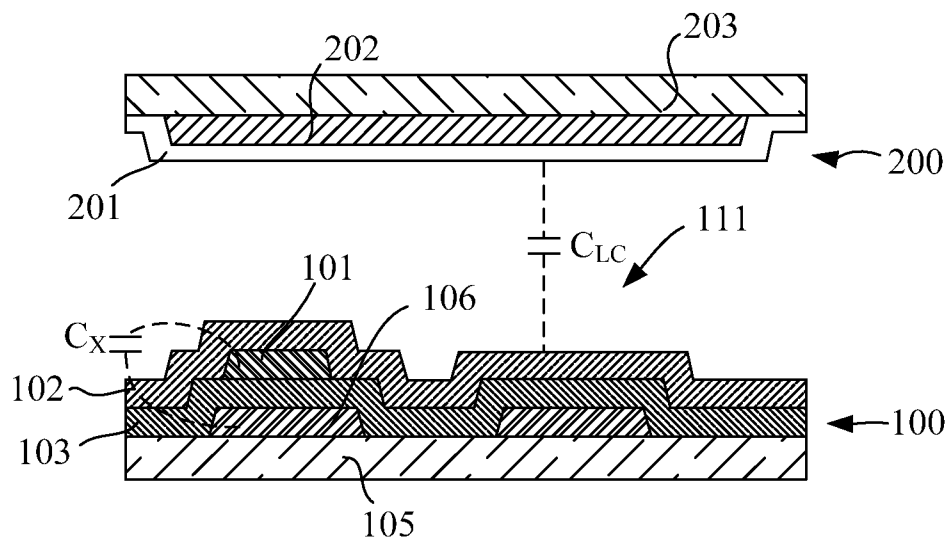


图 12

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/078292

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1345 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G02F 1/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC, WPI, CNPAT, CNKI: liquid crystal display, LCD, fan+ 2d out+, capacit+, RC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101086995 A (SAMSUNG ELECTRONICS CO., LTD.), 12 December 2007 (12.12.2007), description, page 5, line 7 to page 12, line 12, and figures 1-8	1, 2, 5-13, 16-20
X	CN 101728344 A (CHUNGHWA PICTURE TUBES (WUJIANG), LTD. et al.), 09 June 2010 (09.06.2010), description, paragraphs 0002-0004, and figure 4	1, 2, 5-13, 16-20
A	CN 201590281 U (CHUNGHWA PICTURE TUBES (WUJIANG), LTD. et al.), 22 September 2010 (22.09.2010), the whole document	1-20
A	JP 2012-252216 A (RENESAS ELECTRONICS CORP.), 20 December 2012 (20.12.2012), the whole document	1-20
A	KR 10-2004-0107744 A (SAMSUNG ELECTRONICS CO., LTD.), 23 December 2004 (23.12.2004), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13 January 2014 (13.01.2014)	Date of mailing of the international search report 20 February 2014 (20.02.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer FANG, Dingyi Telephone No.: (86-10) 82245681

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/078292

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101086995 A	12.12.2007	US 2007285370 A1	13.12.2007
		JP 2007328346 A	20.12.2007
		KR 20070117268 A	12.12.2007
CN 101728344 A	09.06.2010	CN 101728344 B	18.05.2011
CN 201590281 U	22.09.2010	None	
JP 2012-252216 A	20.12.2012	US 2012306826 A1	06.12.2012
KR 10-2004-0107744 A	23.12.2004	None	

国际检索报告

国际申请号
PCT/CN2013/078292

A. 主题的分类

G02F 1/1345 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G02F 1/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

EPODOC,WPI,CNPAT,CNKI: 液晶显示, 扇出, 电容, LCD, fan+ 2d out+, capacit+, RC

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101086995 A (三星电子株式会社) 12.12 月 2007 (12.12.2007) 说明书第 5 页第 7 行至第 12 页第 12 行及附图 1-8	1、2、5-13、16-20
X	CN 101728344 A (华映视讯(吴江)有限公司等) 09.6 月 2010 (09.06.2010) 说明书第 0002-0004 段及附图 4	1、2、5-13、16-20
A	CN 201590281 U (华映视讯(吴江)有限公司等) 22.9 月 2010 (22.09.2010) 全文	1-20
A	JP 特开 2012-252216 A (RENESAS ELECTRONICS CORP.) 20.12 月 2012 (20.12.2012) 全文	1-20
A	KR 10-2004-0107744 A (SAMSUNG ELECTRONICS CO., LTD.) 23.12 月 2004 (23.12.2004) 全文	1-20

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
13.1 月 2014 (13.01.2014)

国际检索报告邮寄日期
20.2 月 2014 (20.02.2014)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

授权官员

方丁一
电话号码: (86-10) **82245681**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2013/078292

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN 101086995 A	12.12.2007	US 2007285370 A1	13.12.2007
		JP 2007328346 A	20.12.2007
		KR 20070117268 A	12.12.2007
CN 101728344 A	09.06.2010	CN 101728344 B	18.05.2011
CN 201590281 U	22.09.2010	无	
JP 特开 2012-252216 A	20.12.2012	US 2012306826 A1	06.12.2012
KR 10-2004-0107744 A	23.12.2004	无	