(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[5]
H03L 7/00

(11) 공개번호 특1992-0022683
(43) 공개일자 1992년12월19일

(21) 출원번호 특1992-0007693
(22) 출원일자 1992년05월07일
(30) 우선권주장 91201136.8 1991년05월10일 유럽(EP)
(71) 출원인 엔.브이.필립스 글로아이람펜파브리켄 루돌프 요한네스 페테르스
네델란드왕국, 아인드호펜, 그로네보드세베그 1
(72) 발명자 디에테르 에르네스트 미첼 테르쎈
벨기에왕국, 로이벤, 플레인스트라트
(74) 대리인 이병호, 최달용

심사청구 : 없음

(54) 샘플링 주파수 변환기

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

샘플링 주파수 변환기

[도면의 간단한 설명]

제1도는 본 발명을 설명하기 위한 신호 형성의 다이어그램,

제2도는 시그마-델타 변조기의 출력 신호에서 에러 성분의 스펙트럼, 클럭 신호 및 출력 신호를 나타내는 회로 다이어그램,

제3도는 본 발명에 따른 샘플링 주파수 변환기의 실시예를 나타내는 회로 다이어그램.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

제1주파수로부터 발생한 불연속 시간 신호의 샘플링 주파스를 제2주파수로 변환하는 샘플링 주파수 변환기로서, 제1주파수로 발생한 제1클럭 펄스를 발생시키는 제1클럭 펄스 발생기, 제2주파수로 발생한 제2클럭 펄스를 발생시키는 제2클럭 펄스 발생기, 제3주파수로 발생한 제3클럭 펄스의 리듬에서 불연속 시간 신호의 선택된 샘플을 공급하는 선택 수단 및, 제3클럭 펄스를 발생시키는 선택 신호 발생기를 구비한 샘플링 주파수 변환기에 있어서, 상기 선택 신호 발생기는, 제2주파수 및, 제3주파수에 비례하는 주파수의 주파수 차에 응답하여 제어 신호를 발생시키는 주파수 미터, 제어 신호를 최소한 2진 결정 신호로 변환하는 시그마-델타 변조기와, 제1 및 제2결정 신호값 동안 제각기 제1클럭 펄스를 억압하고, 통과시킴으로써 제1클럭 펄스에 응답하여 제3클럭 펄스를 발생시키는 확인 게이트를 구비하는 것을 특징으로 하는 샘플링 주파수 변환기.

청구항 2

제1항에 있어서, 상기 샘플링 주파수 변환기는, 제4샘플링 주파수를 제1계수 N만큼 제1샘플링 주파수로 증가시키도록 제4샘플링 주파수에 따른 불연속 시간 입력 신호를 수신하고(여기서 N은 1보다 크거나 같은 수임), 제1클럭 펄스율로 출력에서의 불연속 시간 샘플을 공급하기 위해 접속된 입력을 가진 보간 필터, 제3클럭 펄스율로 제2계수 M만큼 상기 샘플의 샘플링 주파수를 감소시키도록 보간 필터의 출력에서 이용할 수 있는 불연속 시간 샘플을 수신하고(여기서, M은 1보다 크거나 같음), 계수 M으로 분할된 제1클럭 펄스 주파수의 값과 같은 값을 가진 제5샘플링 주파수율로 출력에서의 불연속 시간 샘플을 공급하기 위해 접속된 입력을 가진 10진 필터와, 제5샘플링 주파수율로 10진 필터의 출력에서 이용 가능한 불연속 시간 샘플을 수신하는 입력 및, 샘플이 버퍼 수단의 입력에서 수신되는 순서로 제2클럭 펄스율로

상기 샘플을 공급하는 출력을 가진 버퍼 수단을 포함하는 것을 특징으로 하는 샘플링 주파수 변환기.

청구항 3

제1항에 있어서, 제2샘플링 주파수를 가진 불연속 시간 입력 신호에 연결되고, 제2클럭 펄스율로 샘플을 수신하는 입력 및, 샘플이 버퍼 수단의 입력에서 수신되는 순서로 제1샘플링 주파수율로 상기 샘플을 공급하는 출력을 가진 버퍼 수단, 버퍼 수단의 출력에 연결되고, N이 1보다 크거나 같은 정수인 제1계수 N만큼 제6샘플링 주파수의 값을 증가시키며, 제3클럭 펄스율로 출력에서의 불연속 시간 샘플을 공급하는 입력을 가진 보간 필터와, 제1클럭 펄스율로 상기 샘플의 주파수를 제2계수 M만큼 감소시키도록 보간 필터의 출력으로부터 불연속 시간 샘플을 수신하고, 계수 M으로 분할된 제3클럭 펄스 주파수의 값과 같은 값을 가진 제7샘플링 주파수율로 출력에서의 불연속 시간 샘플을 공급하는 입력을 가진 10진 필터를 포함하는 것을 특징으로 하는 샘플링 주파수 변환기.

청구항 4

제2 또는 3항에 있어서, 확인 게이트는 결정 신호의 제1값 동안 제1클럭 펄스의 하나 이상의 펄스를 연속적으로 차단하지 않게 배치되는 것을 특징으로 하는 샘플링 주파수 변환기.

청구항 5

제2 또는 3항에 있어서, 확인 게이트는 결정 신호의 제1값 동안 제1클럭 펄스의 각 펄스를 차단하도록 배치되는 것을 특징으로 하는 샘플링 주파수 변환기.

청구항 6

제2,3,4 또는 5항에 있어서, 시그마-델타 변조기는 2진 이상의 결정 신호를 공급하기 위해 배치되는 것을 특징으로 하는 샘플링 주파수 변환기.

청구항 7

제2,3,4,5 또는 6항에 있어서, 보간 필터는 결정 신호의 제어하에 웨이트 계수를 적합하게 하기 위해 배치되는 것을 특징으로 하는 샘플링 주파수 변환기.

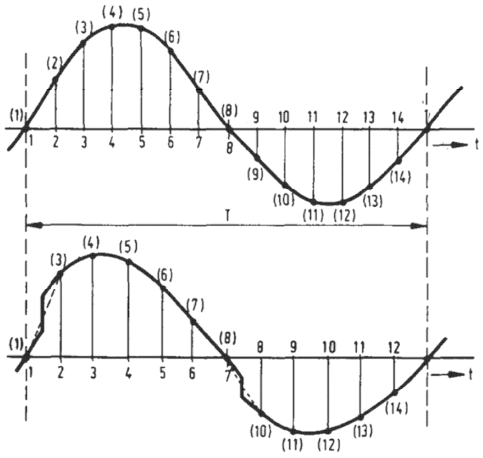
청구항 8

제2,3,4,5,6 또는 7항에 있어서, 제어 신호는 버퍼의 충전도(degree of filling)를 위해 측정하는 신호로부터 인출되는 것을 특징으로 하는 샘플링 주파수 변환기.

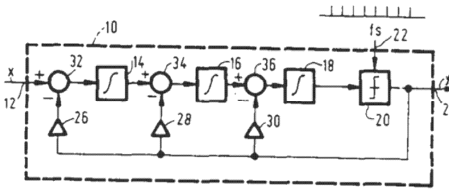
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

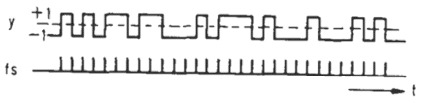
도면1



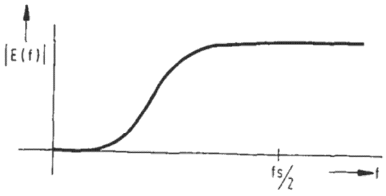
도면2



제 2A 도



제 2B 도



제 2C 도

도면3

