



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 102 23 773 B4 2004.04.01**

(12)

Patentschrift

(21) Aktenzeichen: **102 23 773.5**
 (22) Anmeldetag: **28.05.2002**
 (43) Offenlegungstag: **24.12.2003**
 (45) Veröffentlichungstag
 der Patenterteilung: **01.04.2004**

(51) Int Cl.7: **G06F 11/30**
G06F 1/24

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden.

(71) Patentinhaber:
Infineon Technologies AG, 81669 München, DE

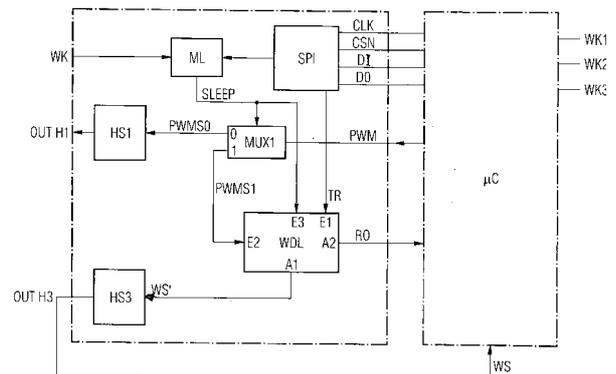
(74) Vertreter:
Westphal, Mussnug & Partner, 80336 München

(72) Erfinder:
Pihet, Eric, 81547 München, DE; Gerner, Josef, 85368 Moosburg, DE

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:
DE 43 29 872 C2
DE 196 11 942 A1

(54) Bezeichnung: **Schaltungsanordnung und Verfahren zur Überwachung eines Mikrocontrollers**

(57) Hauptanspruch: Schaltungsanordnung zur Überwachung eines Mikrocontrollers (μ C), die eine Watchdog-Schaltung (WDL) umfasst, die abhängig von einem einen normalen Betriebszustand oder einen Zustand verringerter Leistungsaufnahme der Schaltungsanordnung anzeigenden Zustandssignal (SLEEP) einen ersten oder einen zweiten Zustand annimmt und die einen ersten Ausgang (A1) zur Bereitstellung eines Aufwecksignals (WS'), einen zweiten Ausgang (A2) zur Bereitstellung eines Rücksetzsignals (RO), einen ersten Eingang (E1) zur Zuführung eines ersten Statussignals (TR) und einen zweiten Eingang (E2) zur Zuführung eines zweiten Statussignals (PMWS1) aufweist, und die das Rücksetzsignal (RO) im ersten Zustand abhängig von dem ersten Statussignal (TR) und im zweiten Zustand abhängig von dem zweiten Statussignal (PMWS1) erzeugt.



Beschreibung

[0001] Die vorliegende Erfindung betrifft eine Schaltungsanordnung und ein Verfahren zur Überwachung eines Mikrocontrollers.

[0002] Mikrocontroller für sicherheitsrelevante Anwendungen bedürfen in regelmäßigen Abständen einer Überwachung hinsichtlich ihrer Funktionsfähigkeit. Üblich ist es hierzu, den Mikrocontroller dahingehend zu konfigurieren, dass er in regelmäßigen Zeitabständen ein Statussignal ausgibt, das einer sogenannten Watchdog-Schaltung in einer externen, den Mikrocontroller überwachenden Schaltung zugeführt ist. Die Watchdog-Schaltung überprüft dabei, ob das Statussignal innerhalb eines vorgegebenen Zeitraums vorliegt. Wenn nicht, wird von einem Fehler in dem Mikrocontroller ausgegangen und dieser wird durch die Watchdog-Schaltung zurückgesetzt.

Stand der Technik

[0003] Ein Beispiel für eine solche Schaltungsanordnung, die eine Watchdog-Schaltung zur Überwachung eines an die Schaltungsanordnung angeschlossenen Mikrocontrollers aufweist, ist der integrierte Baustein TLE 6262 G der Anmelderin, der in der Produktspezifikation: „TLE 6262 G, Fault Tolerant LDO“, Version 2.01, 12.2.2002 beschrieben ist. Dieser Baustein dient neben der Fehlerüberwachung des Mikrocontrollers zu dessen Spannungsversorgung und als CAN-Transceiver (CAN = Controller Area Network) für den Mikrocontroller.

[0004] Der TLE 6262 G kann neben einem normalen Betriebszustand einen Zustand niedrigerer Leistungsaufnahme annehmen, um insbesondere Anforderungen im Automobilbereich gerecht zu werden, wonach die dort verwendeten Komponenten, beispielsweise bei geparktem Fahrzeug, eine niedrige Leistungsaufnahme besitzen sollen, um die Fahrzeugbatterie nicht zu stark zu belasten.

[0005] Um den Mikrocontroller auch im Zustand niedriger Leistungsaufnahme überwachen zu können, sendet der TLE 6262 G im Zustand verringerter Leistungsaufnahme in regelmäßigen Zeitabständen ein „Wecksignal“ an den Mikrocontroller. Während des Zustands niedriger Leistungsaufnahme sind um Strom zu sparen nur die Komponenten des TLE 6262 G aktiv, die für das Aussenden des Wecksignals und gegebenenfalls das Umschalten der Schaltung von dem Zustand verringerter Leistungsaufnahme in den normalen Betriebszustand erforderlich sind.

[0006] Die zusammen mit dem TLE 6262 G verwendeten Mikrocontroller sind so programmiert, dass sie bei Empfang eines Wecksignals einen Funktionstest durchzuführen und gegebenenfalls Weckeingänge des Mikrocontrollers überprüfen. Diese Weckeingänge können beispielsweise an Sensoren an den Fahrzeugtüren oder an der Zentralverriegelung angeschlossen sein. Detektiert der Mikrocontroller nach einem Wecksignal der Überwachungsschaltung ein

Betätigen der Türen oder der Zentralverriegelung über einen seiner Weckeingänge, so signalisiert der Mikrocontroller der Überwachungsschaltung, dass ein Übergang von dem Zustand niedriger Leistungsaufnahme in den normalen Betriebszustand erfolgen soll.

[0007] Die DE 43 29 872 C2 beschreibt eine Überwachungsschaltung für Mikroprozessoren zur Gewährleistung eines Programmablaufs, wobei ein im Power-Down-Modus befindlicher Prozessor durch ein von der externen Überwachungsschaltung kommendes Interrupt-Signal in den Aktiv-Modus gebracht und zur Fortsetzung der normalen Programmarbeitung an der vor dem Power-Down-Modus befindlichen Stelle veranlasst wird.

[0008] Die DE 196 11 942 A1 beschreibt einen Halbleiterschaltkreis für ein elektronisches Steuergerät, das wenigstens einen Mikrocontroller aufweist. Der monolithisch ausgebildete Schaltkreis umfasst eine Transceiver-Funktion mit Sende- und Empfangsmitteln zur Kopplung eines Mikrocontrollers an einen Zweidrahtbus. Diese monolithische Schaltung kann Watchdog-Funktionen, verschiedene Weck-Funktionen und ein Interface umfassen, über das ein serieller Datenaustausch mit dem wenigstens einen Mikrocontroller möglich ist.

[0009] Eine Überwachung des Mikrocontrollers auf Funktionsfähigkeit erfolgt im Zustand verringerter Leistungsaufnahme nicht. Der Mikrocontroller reagiert nur, wenn er eine Änderung an einem seiner Weckeingänge detektiert. Ein Funktionsausfall des Mikrocontrollers kann nicht erkannt werden.

Aufgabenstellung

[0010] Ziel der vorliegenden Erfindung ist es, eine Schaltungsanordnung und ein Verfahren zur Überwachung eines Mikrocontrollers, der wenigstens einen normalen Betriebszustand und einen Zustand verringerter Leistungsaufnahme annehmen kann, zur Verfügung zu stellen, wobei eine Überwachung des Mikrocontrollers auch im Zustand verringerter Leistungsaufnahme gewährleistet ist.

[0011] Dieses Ziel wird durch eine Schaltungsanordnung gemäß der Merkmale des Anspruchs 1 und durch ein Verfahren gemäß der Merkmale des Anspruchs 8 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand der Unteransprüche.

[0012] Die erfindungsgemäße Schaltungsanordnung zur Überwachung eines Mikrocontrollers umfasst eine Watchdog-Schaltung, die abhängig von einem Zustandssignal einen ersten oder einen zweiten Zustand annimmt und die einen ersten Ausgang zur Bereitstellung eines Aufwecksignals, einen zweiten Ausgang zur Bereitstellung eines Rücksetzsignals, einen ersten Eingang zur Zuführung eines ersten Statussignals und einen zweiten Eingang zur Zuführung eines zweiten Statussignals aufweist, und die das Rücksetzsignal im ersten Zustand abhängig von dem ersten Statussignal und im zweiten Zustand

abhängig von dem zweiten Statussignal erzeugt.

[0013] Das Zustandssignal, das die Watchdog-Schaltung in den ersten oder zweiten Zustand überführt, bestimmt sich danach, ob sich die Überwachungsschaltung in einem normalen Betriebszustand oder in einem Zustand verringerter Leistungsaufnahme befindet. Dieser Zustand wird beispielsweise durch den angeschlossenen Mikrocontroller vorgegeben.

[0014] Im normalen Betriebszustand funktioniert die Watchdog-Schaltung vorzugsweise wie eine herkömmliche Watchdog-Schaltung, das heißt, es werden Statussignale von dem Mikrocontroller empfangen und der Mikrocontroller wird dann durch die Watchdog-Schaltung zurückgesetzt, wenn innerhalb eines durch den Watchdog vorgegebenen Zeitfensters kein Statussignal empfangen wird.

[0015] Die erfindungsgemäße Schaltungsanordnung ermöglicht eine Überwachung des Mikrocontrollers auch im Zustand verringerter Leistungsaufnahme. Der Mikrocontroller wird vorzugsweise dann zurückgesetzt, wenn innerhalb einer vorgegebenen Zeitdauer nach dem Aussenden eines Aufwecksignals an den Mikrocontroller kein Statussignal empfangen wird.

[0016] Bei einer Ausführungsform der Erfindung ist vorgesehen, dass die Schaltungsanordnung ein Eingabe- und Ausgabeinterface aufweist, über welches ein Datenaustausch zwischen dem Mikrocontroller und der überwachenden Schaltungsanordnung stattfindet und über welches die Statussignale des Mikrocontrollers während des normalen Betriebszustandes empfangen werden.

[0017] Weiterhin weist die Schaltungsanordnung einen Schalter auf, der nach Maßgabe eines an einem Ansteuerungseingang der Schaltungsanordnung anliegenden Signal getaktet angesteuert wird und der zur Ansteuerung einer Last dienen kann. Das Ansteuerungssignal wird dabei von dem Mikrocontroller geliefert, an den der Ansteuerungseingang angeschlossen ist. Bei einer Ausführungsform ist nun vorgesehen, dass dem zweiten Eingang der Watchdog-Schaltung zugeführte Statussignal, nach dessen Maßgabe der Mikrocontroller während des Zustands verringerter Leistungsaufnahme zurückgesetzt wird, an diesem Ansteuerungseingang abzugreifen. Dazu ist das an diesem Ansteuerungseingang anliegende Signal nach Maßgabe des Zustandssignals dem Schalter oder dem zweiten Eingang der Watchdog-Schaltung zugeführt ist. Man macht sich hierbei zu Nutze, dass während des Zustands verringerter Leistungsaufnahme keine Ansteuerung des Schalters erfolgen soll, wobei der Mikrocontroller so programmiert ist, dass er während des Zustands verringerter Leistungsaufnahme das Statussignal an den Ansteuerungseingang für den Schalter liefert. Die Bereitstellung dieses Statussignals an den Ansteuerungseingang ist mit einem geringeren Leistungsaufwand möglich als die Bereitstellung dieses Statussignals an der Eingabe- und Ausgabeschnittstelle, die üblicherweise mehrere Anschlüsse auf-

weist, beispielsweise einen Eingang, einen Ausgang, einen Taktanschluss und einen Chip-Select-Anschluss, die angesteuert werden müssen.

[0018] Das erfindungsgemäße Verfahren zur Überwachung eines Mikrocontrollers, der wenigstens einen normalen Betriebszustand und einen Zustand verringerter Leistungsaufnahme annehmen kann, sieht während des normalen Betriebszustandes vor, ein Impulse aufweisendes Statussignal von dem Mikrocontroller zu empfangen und den Mikrocontroller zurückzusetzen, wenn die Überwachungsimpulse nicht innerhalb eines vorgegebenen Zeitrasters empfangen werden. Während des Zustandes verringerter Leistungsaufnahme ist vorgesehen, eines eine Folge von Taktimpulsen aufweisendes Aufwecksignal an den Mikrocontroller zu senden und den Mikrocontroller zurückzusetzen, wenn innerhalb eines vorgegebenen Zeitintervalls nach einem Taktimpuls des Aufwecksignals kein Statussignal des Mikrocontrollers erhalten wird.

[0019] Die vorliegende Erfindung wird nachfolgend in Ausführungsbeispielen anhand von Figuren näher erläutert. In den Figuren zeigt

[0020] **Fig. 1** ein Blockschaltbild einer erfindungsgemäßen Überwachungsschaltung für einen Mikrocontroller mit einem zur Veranschaulichung daran angeschlossenen Mikrocontroller,

[0021] **Fig. 2** ein Blockschaltbild einer Ausführungsform einer in **Fig. 1** dargestellten Watchdog-Schaltung,

[0022] **Fig. 3** zeitliche Verläufe ausgewählter in den **Fig. 1** und **2** eingezeichneter Signale.

[0023] In den Figuren bezeichnen, sofern nicht anders angegeben, gleiche Bezugszeichen gleiche Teile mit gleicher Bedeutung.

[0024] **Fig. 1** zeigt ein Blockschaltbild einer Ausführungsform einer erfindungsgemäßen Schaltungsanordnung zur Überwachung eines Mikrocontrollers μC . Die Schaltungsanordnung umfasst eine Watchdog-Schaltung WDL, die einen ersten Eingang E1 zur Zuführung eines ersten Statussignals TR, einen zweiten Eingang E2 zur Zuführung eines zweiten Statussignals PWMS1, einen Ausgang A1 zur Bereitstellung eines Wecksignals WS' und einen Ausgang zur Bereitstellung eines Rücksetzsignals RO aufweist.

[0025] Das Wecksignal WS' steuert einen Schalter HS3 an, der das Potential an einem Ausgang OUTH3 der Schaltungsanordnung nach Maßgabe des Wecksignals WS' auf einen High-Pegel oder einen Low-Pegel zieht. Ein an dem Ausgang OUTH3 anliegendes Signal dient als Wecksignal WS für den Mikrocontroller μC .

[0026] Die Schaltungsanordnung umfasst weiterhin eine Eingabe- und Ausgabeschnittstelle SPI, die in dem Ausführungsbeispiel vier Eingänge, einen Takteingang CLK, einen Select-Eingang CSN, einen Dateneingabe-Eingang DI und einen Datenausgabe-Ausgang DO aufweist, die jeweils an den Mikrocontroller μC angeschlossen sind. Dieses Eingabe-

und Ausgabe-Interface SPI ist beispielsweise ein bereits in der Spezifikation des TLE 6262G beschriebenes Eingabe- und Ausgabe-Interface, dem jeweils Datenwörter der Länge 16 Bit zugeführt werden oder von dem jeweils Datenwörter der Länge 16 Bit ausgegeben werden.

[0027] Das Eingabe- und Ausgabe-Interface SPI ist an eine Zustandslogik ML angeschlossen, die ein Zustandsignal SLEEP bereitstellt, welches angibt, welchen Betriebszustand der Mikrocontroller μC und die den Mikrocontroller μC überwachende Schaltungsanordnung annehmen sollen. Der Zustand wird durch den Mikrocontroller μC vorgegeben und der Schaltungsanordnung über das Eingabe- und Ausgabe-Interface SPI mitgeteilt.

[0028] Das an dem ersten Eingang E1 der Watchdog-Schaltung WDL anliegende erste Statussignal TR wird ebenfalls von dem Eingabe- und Ausgabe-Interface SPI anhand der von dem Mikrocontroller μC übermittelten Daten bereitgestellt.

[0029] Das an dem zweiten Eingang E2 der Watchdog-Schaltung WDL anliegende Statussignal PWMS1 ist aus einem durch den Mikrocontroller μC an einem Eingang PWM anliegenden Signal abgeleitet. Dieser Eingang PWM dient während eines normalen Betriebszustandes der Schaltungsanordnung und des Mikrocontrollers μC zur Ansteuerung eines in **Fig. 1** lediglich schematisch dargestellten High-Side-Schalters HS1, dessen Ausgang an eine Ausgangsklemme OUTH1 der Schaltungsanordnung angeschlossen ist und der zur Ansteuerung einer nicht näher dargestellten Last dient. Das an diesem Eingang PWM anliegende Signal ist einem Multiplexer MUX1 zugeführt, der dieses Signal nach Maßgabe des Zustandssignals SLEEP entweder dem High-Side-Schalter HS1 oder der Watchdog-Schaltung WDL zuführt.

[0030] Die Schaltungsanordnung zur Überwachung des Mikrocontrollers μC und der Mikrocontroller μC können wenigstens einen normalen Betriebszustand und wenigstens einen Betriebszustand verringerter Leistungsaufnahme annehmen, wobei diese Betriebszustände durch den Mikrocontroller μC vorgegeben und der Schaltungsanordnung über das Eingabe- und Ausgabe-Interface SPI mitgeteilt werden. Während des normalen Betriebszustandes wird das Rücksetzsignal RO abhängig von dem ersten Statussignal TR, welches durch das Eingabe- und Ausgabe-Interface SPI bereitgestellt wird, erzeugt. Das Signal TR resultiert aus einem Signal, welches der Mikrocontroller in normalem Betriebszustand regelmäßig über die Schnittstelle SPI sendet, um seine Funktionsfähigkeit zu zeigen. Während des Zustandes verringerter Leistungsaufnahme wird das Rücksetzsignal RO abhängig von dem zweiten Statussignal PWMS1 und dem Wecksignal WS' erzeugt, wie im Folgenden noch erläutert werden wird.

[0031] **Fig. 2** zeigt ein Blockschaltbild eines Ausführungsbeispiels der in **Fig. 1** dargestellten Watchdog-Schaltung. Diese Watchdog-Schaltung umfasst

einen ersten Watchdog WD1, dem das erste Statussignal TR zugeführt ist, und einen zweiten Watchdog WD2, dem das zweite Statussignal PWMS1 zugeführt ist. Beiden Watchdogs WD1, WD2 ist je ein von einem Oszillator OSC geliefertes Oszillatorsignal OS1, OS2 zugeführt, wobei diese beiden Oszillatorsignale OS1, OS2 dieselbe Frequenz oder eine unterschiedliche Frequenz aufweisen können. Der Oszillator OSC liefert weiterhin das Wecksignal WS', das ebenfalls dem zweiten Watchdog WD2 zugeführt ist.

[0032] Der erste Watchdog WD1 liefert abhängig von dem ersten Statussignal TR ein erstes Rücksetzsignal RO1, und der zweite Watchdog WD2 liefert abhängig von dem zweiten Statussignal PWMS1 und dem Wecksignal WS' ein zweites Rücksetzsignal RO2. Diese beiden Rücksetzsignale sind einem Multiplexer MUX2 zugeführt, der nach Maßgabe des Zustandssignals SLEEP eines dieser beiden Rücksetzsignale RO1, RO2 an den Ausgang RO weitergibt, wobei das Zustandssignal SLEEP und der Multiplexer MUX2 so aufeinander abgestimmt sind, dass bei einem Zustandssignal SLEEP, welches einem Zustand verringerter Leistungsaufnahme zugeordnet ist, das zweite Rücksetzsignal RO2 an den Ausgang RO weitergegeben wird, und dass bei einem Zustandssignal SLEEP, welches einem normalen Betriebszustand zugeordnet ist, das Rücksetzsignal RO1 an den Ausgang RO weitergegeben wird.

[0033] Die Funktionsweise des Watchdog WD1, der den Mikrocontroller μC während des normalen Betriebszustandes überwacht, wird nachfolgend anhand von **Fig. 3A** erläutert.

[0034] Der Mikrocontroller μC ist so programmiert, dass er während des normalen Betriebszustandes in regelmäßigen Zeitabständen ein Statussignal über das Eingabe- und Ausgabe-Interface SPI an die Überwachungsschaltung abgibt, wobei das Eingabe- und Ausgabe-Interface dieses empfangene Signal als erstes Statussignal TR an die Watchdog-Schaltung WDL abgibt. Dem Eingabe- und Ausgabe-Interface werden beispielsweise jeweils Wörter der Länge 16 Bit zugeführt, wobei das Status-Bit oder die Statusinformation beispielsweise stets in demselben Bit des empfangenen Datenwortes enthalten ist und durch das Eingabe- und Ausgabe-Interface SPI in ein zweiwertiges Statussignal TR umgesetzt wird. Bei einem korrekten Funktionieren des Mikrocontrollers μC weist das Statussignal Impulse in regelmäßigen Zeitabständen auf.

[0035] Der erste Watchdog WD1 generiert intern abhängig von dem Oszillator-Signal OS1 ein Zeitraster, welches sich als Folge sogenannter Open-Windows OW und Close-Windows CW darstellt, wobei die Open-Windows jeweils gleich lang sind. Der Watchdog WD1 überwacht die zeitliche Lage der Impulse des ersten Statussignals TR und erzeugt einen Rücksetzimpuls, sobald innerhalb eines Close-Windows CW ein Statusimpuls empfangen wird. Die Abweichung dieses Statusimpulses von der üblichen

zeitlichen Lage deutet auf einen Fehler des Mikrocontrollers μC hin, so dass dieser über das Rücksetzsignal RO1, das über den Multiplexer MUX2 an den Rücksetzausgang gegeben wird, zurückgesetzt wird. [0036] Die Funktionsweise des zweiten Watchdog WD2, der die Funktion des Mikrocontrollers μC während des Betriebs mit verringerter Leistungsaufnahme überwacht, wird nachfolgend anhand von **Fig. 3B** erläutert.

[0037] Während dieses Betriebszustandes werden in regelmäßigen Zeitabständen Weckimpulse über den Ausgang OUTH3 an den Mikrocontroller μC ausgegeben. Der Mikrocontroller μC prüft daraufhin seine internen Funktionen und überprüft die an seinen Weckeingängen WK1, WK2, WK3 anliegenden Signale. Funktioniert der Mikrocontroller μC dabei fehlerfrei und wird kein Wecksignal an einem der Weckeingänge WK1, WK2, WK3 detektiert, so gibt der Mikrocontroller während des Zustandes verringerter Leistungsaufnahme einen Statusimpuls an den AnsteuerungspWM der Überwachungsschaltung ab. Dieser Statusimpuls wird über den Multiplexer MUX1 als Signal PWMS1 dem zweiten Watchdog WD2 zugeführt. Der zweite Watchdog WD2 überwacht das Vorliegen eines Impulses dieses zweiten Statussignals PWMS1 innerhalb eines Zeitfensters t_w nach dem Wecksignal WS, WS'. Liegt ein solcher Impuls des zweiten Statussignals PWMS1 vor, so wird kein Rücksetzimpuls für den Mikrocontroller μC erzeugt. Liegt innerhalb dieses Zeitfensters t_w kein solcher Statusimpuls vor, wie anhand des zweiten in **Fig. 3b** dargestellten Zeitfensters ersichtlich ist, so wird ein Rücksetzimpuls RO2 erzeugt, um den Mikrocontroller μC zurückzusetzen. Das Rücksetzsignal RO2 wird über den Multiplexer an den Rücksetzausgang gegeben.

[0038] Detektiert der Mikrocontroller μC während des Zustandes verringerter Leistungsaufnahme nach einem Weckimpuls der Watchdog-Schaltung WDL ein Wecksignal an einem seiner Eingänge WK1, WK2, WK3, so gibt der Mikrocontroller μC über das Eingabe- und Ausgabe-Interface SPI die Information an die Überwachungsschaltung weiter, dass ein Übergang von dem Zustand verringerter Leistungsaufnahme in den normalen Betriebszustand erfolgen soll, wodurch die Zustandslogik ML das Zustandssignal SLEEP ändert. Bei Anwendung des Schalters in einem Automobil können die Weckeingänge WK1, WK2, WK3 des Mikrocontrollers beispielsweise an Sensoren an Türen des Automobils angeschlossen sein, um die Schaltung beispielsweise beim Öffnen der Türen aufzuwecken, das heißt in den normalen Betriebszustand zu versetzen.

[0039] Es sei darauf hingewiesen, dass die Überwachungsschaltung und der Mikrocontroller selbstverständlich auch mehr als nur zwei Zustände annehmen können. Wesentlich ist jedoch, dass bei der erfindungsgemäßen Überwachungsschaltung während eines Zustandes verringerter Leistungsaufnahme nach wie vor der Mikrocontroller μC überwacht wird,

indem in regelmäßigen Zeitabständen Weckimpulse an den Mikrocontroller μC übersandt werden und der Mikrocontroller dann zurückgesetzt wird, wenn innerhalb eines vorgegebenen Zeitfensters nach Aussenden eines solchen Weckimpulses kein Statussignal von dem Mikrocontroller μC zurückgeliefert wird.

[0040] Die Verwendung des eigentlich für die Ansteuerung des High-Side-Schalters HS1 dienenden Eingangs PWM der Überwachungsschaltung für den Empfang des Statussignals während des Zustandes verringerter Leistungsaufnahme bewirkt eine zusätzliche Leistungersparnis, da für eine Signalisierung an diesem Eingang das Potential nur eines Anschlusses geändert werden kann, während bei einer Kommunikation über das Eingabe- und Ausgabe-Interface die Potentiale an mehreren Anschlüssen geändert werden müssen.

[0041] Während des Zustandes verringerter Leistungsaufnahme gibt es in der Überwachungsschaltung und dem Mikrocontroller μC zwei Zustände: Ein erster Zustand besteht, nachdem ein Weckimpuls an den Mikrocontroller μC gesendet wurde und die Antwort des Mikrocontrollers abgewartet wird. Ein zweiter Zustand besteht, nachdem eine Antwort von dem Mikrocontroller μC empfangen wurde. In dem zweiten Zustand befindet sich die Schaltungsanordnung im Zustand minimalster Leistungsaufnahme, bis der nächste Weckimpuls an den Mikrocontroller μC gesendet und dessen Antwort abgewartet wird.

[0042] Wie bereits erläutert wurde, kann die Überwachungsschaltung durch den Mikrocontroller μC über das Eingabe- und Ausgabe-Interface SPI von dem Zustand verringerter Leistungsaufnahme in den normalen Betriebszustand überführt werden.

[0043] Abschließend sei darauf hingewiesen, dass bei einer Ausführungsform der Erfindung, dieser Zustandsübergang auch über einen weiteren Eingang WK der Überwachungsschaltung erfolgen kann, wobei dieser Eingang WK an die Zustandslogik ML angeschlossen ist.

Bezugszeichenliste

ML	Zustandslogik
SPI	Eingabe- und Ausgabe-Interface
MUX1, MUX2	Multiplexer
SLEEP	Zustandssignal
HS1, HS3	Schalter
WS, WS	Wecksignal
OUTH1, OUTH3	Ausgänge
RO	Rücksetz-Ausgang, Rücksetzsignal
CLK	Takteingang
CSN	Chip-Select-Eingang
DI	Dateneingang
DO	Datenausgang
PWM	Ansteuereingang, Ansteuersignal
PWMS1	zweites Statussignal
TR	erstes Statussignal
PWMS	Ansteuersignal für den Schalter HS1
WD1	erster Watchdog
WD2	zweiter Watchdog
OSC	Oszillator
OS1, OS2	Oszillatorsignal
RO1	erstes Rücksetzsignal
RO2	zweites Rücksetzsignal

Patentansprüche

1. Schaltungsanordnung zur Überwachung eines Mikrocontrollers (μC), die eine Watchdog-Schaltung (WDL) umfasst, die abhängig von einem normalen Betriebszustand oder einen Zustand verringerter Leistungsaufnahme der Schaltungsanordnung anzeigenden Zustandssignal (SLEEP) einen ersten oder einen zweiten Zustand annimmt und die einen ersten Ausgang (A1) zur Bereitstellung eines Aufwecksignals (WS'), einen zweiten Ausgang (A2) zur Bereitstellung eines Rücksetzsignals (RO), einen ersten Eingang (E1) zur Zuführung eines ersten Statussignals (TR) und einen zweiten Eingang (E2) zur Zuführung eines zweiten Statussignals (PMWS1) aufweist, und die das Rücksetzsignal (RO) im ersten Zustand abhängig von dem ersten Statussignal (TR) und im zweiten Zustand abhängig von dem zweiten Statussignal (PMWS1) erzeugt.

2. Schaltungsanordnung nach Anspruch 1, bei der die Watchdog-Schaltung (WDL) im zweiten Zustand dann ein Rücksetzsignal erzeugt (RO), wenn innerhalb eines durch das Aufwecksignal (WS') vorgegebenen Zeitfensters kein vorgegebenes Statussignal (PWMS1) an dem zweiten Eingang (E2) anliegt.

3. Schaltungsanordnung nach Anspruch 1 oder 2, bei dem die Überwachungsschaltung einen Schalter (HS1) und einen Ansteuereingang (PWM) zur Zuführung eines Ansteuersignals für den Schalter

(HS1) aufweist, wobei ein an dem Ansteuereingang (PWM) anliegendes Signal nach Maßgabe des Zustandssignals (SLEEP) dem Schalter (HS1) oder dem zweiten Eingang der Watchdog-Schaltung (WDL) zugeführt ist.

4. Schaltungsanordnung nach einem der vorangehenden Ansprüche, bei der die Watchdog-Schaltung (WDL) im zweiten Zustand dann ein Rücksetzsignal (RO) erzeugt, wenn innerhalb eines vorgegebenen Zeitfensters kein vorgegebenes erstes Statussignal (TR) an dem ersten Eingang (A1) anliegt.

5. Schaltungsanordnung nach Anspruch 4, die ein Eingabe- und Ausgabe-Interface (SP1) aufweist, das an den ersten Eingang (E1) der Watchdog-Schaltung (WDL) zur Zuführung des ersten Statussignals (TR) angeschlossen ist.

6. Schaltungsanordnung nach einem der vorangehenden Ansprüche, die eine Zustandslogik (ML) zur Bereitstellung des Zustandssignals aufweist.

7. Schaltungsanordnung nach Anspruch 6, bei der die Zustandslogik (ML) an das Eingabe- und Ausgabe-Interface (SPI) angeschlossen ist.

8. Verfahren zur Überwachung eines Mikrocontrollers (μC), der wenigstens einen normalen Betriebszustand und einen Zustand verringerter Leistungsaufnahme annehmen kann, wobei das Verfahren während des normalen Betriebszustandes folgende Verfahrensschritte umfasst:

– Empfangen eines Impulse aufweisenden Statussignals (TR) von dem Mikrocontroller (μC) und Rücksetzen des Mikrocontroller (μC), wenn die Impulse (TR) nicht innerhalb eines vorgegebenen Zeitrasters empfangen werden, und wobei das Verfahren während des Zustands verringerter Leistungsaufnahme folgende Verfahrensschritte umfasst:

– Senden eines eine Folge von Impulsen aufweisenden Aufwecksignals (WS) an den Mikrocontroller (μC),

– Zurücksetzen des Mikrocontrollers (μC), wenn innerhalb eines vorgegebenen Zeitintervalls nach einem Impuls des Aufwecksignals (WS) kein Bestätigungssignal des Mikrocontrollers (μC) auf den Impuls empfangen wird.

Es folgen 3 Blatt Zeichnungen

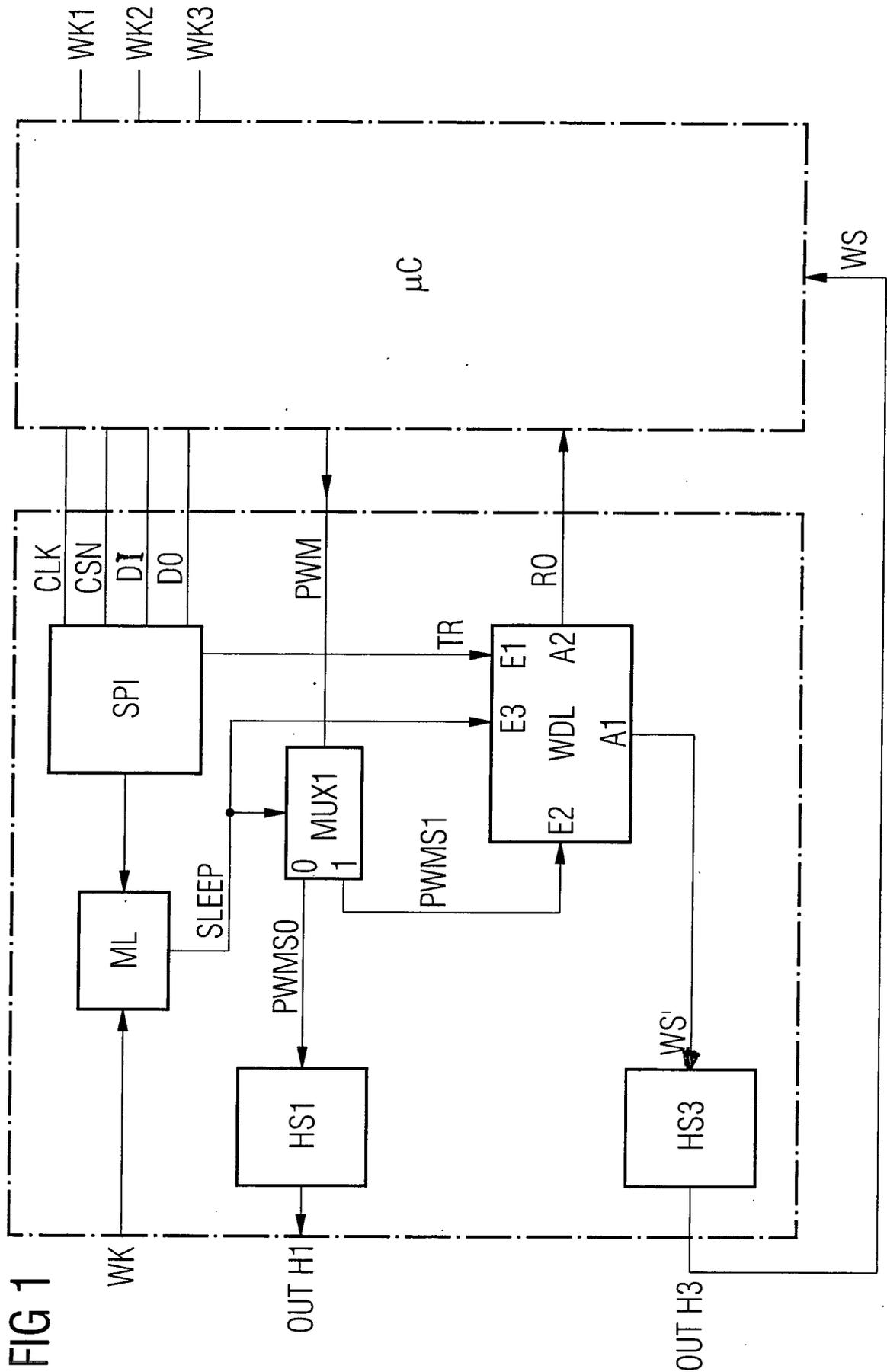


FIG 2

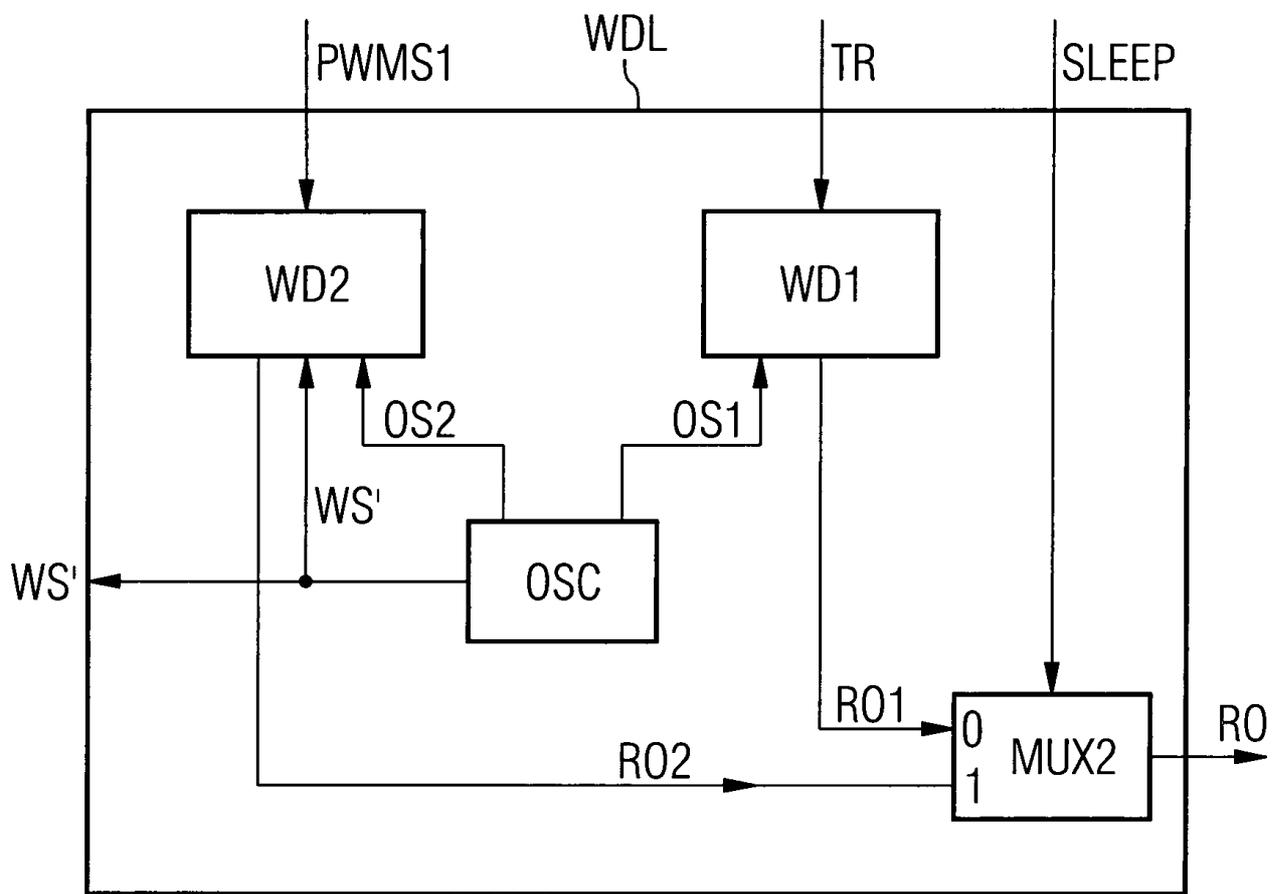


FIG 3A

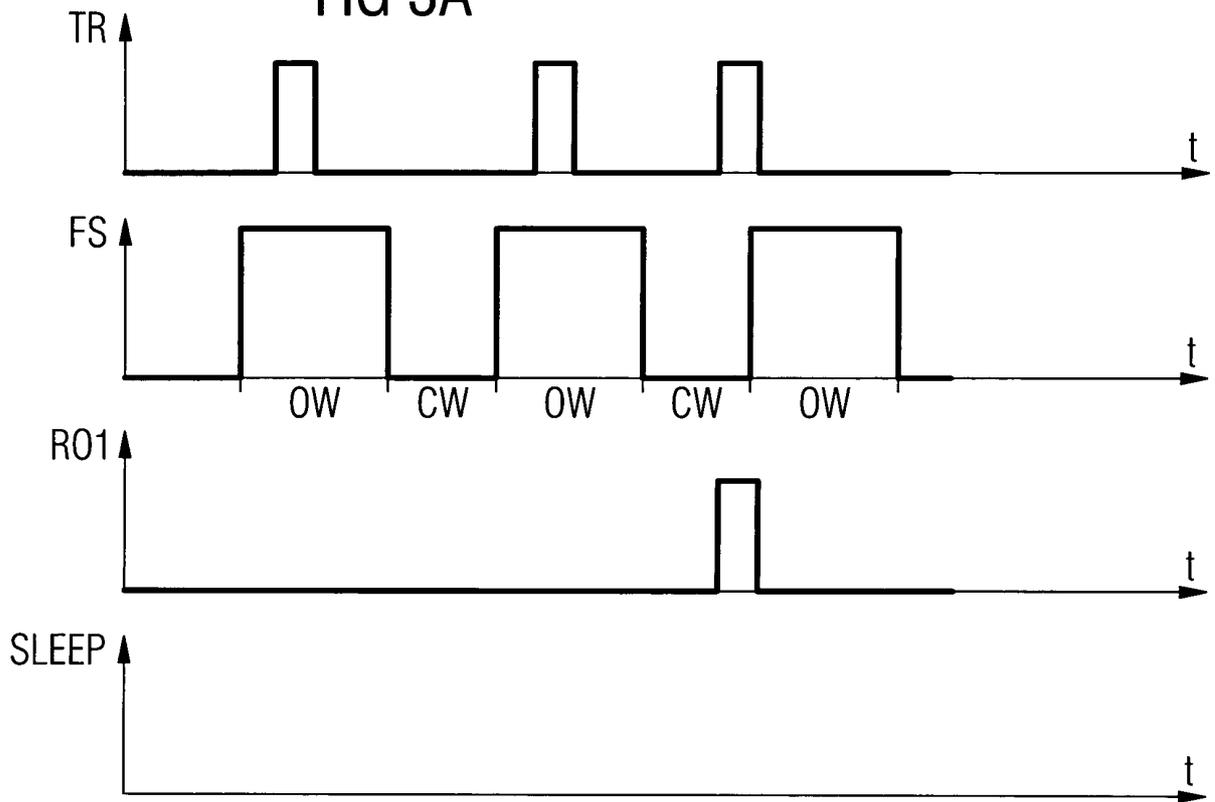


FIG 3B

