

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7546600号  
(P7546600)

(45)発行日 令和6年9月6日(2024.9.6)

(24)登録日 令和6年8月29日(2024.8.29)

(51)国際特許分類	F I	
H 0 1 L 33/62 (2010.01)	H 0 1 L 33/62	
G 0 9 F 9/33 (2006.01)	G 0 9 F 9/33	
G 0 9 F 9/30 (2006.01)	G 0 9 F 9/30	3 3 0
H 0 1 L 21/60 (2006.01)	G 0 9 F 9/30	3 3 6
	H 0 1 L 21/60	3 1 1 Q
請求項の数 10 (全18頁)		

(21)出願番号	特願2021-566299(P2021-566299)	(73)特許権者	506029004
(86)(22)出願日	令和2年5月26日(2020.5.26)		ソウル パイオシス カンパニー リミテ
(65)公表番号	特表2022-535680(P2022-535680		ッド
	A)		SEOUL VIOSYS CO., LTD.
(43)公表日	令和4年8月10日(2022.8.10)		大韓民国 ギョンギ-ド アンサン-シ
(86)国際出願番号	PCT/KR2020/006793		ダンウォン-グ サンダン-ロ 163ベ
(87)国際公開番号	WO2020/242175		オン-ギル 65-16
(87)国際公開日	令和2年12月3日(2020.12.3)		65-16, Sandan-ro 163
審査請求日	令和5年5月25日(2023.5.25)		Beon-gil, Danwon-gu
(31)優先権主張番号	62/854,257		, Ansan-si, Gyeonggi
(32)優先日	令和1年5月29日(2019.5.29)		-do, Republic of Kor
(33)優先権主張国・地域又は機関	米国(US)		ea
(31)優先権主張番号	16/877,258	(74)代理人	110000408
(32)優先日	令和2年5月18日(2020.5.18)		弁理士法人高橋・林アンドパートナーズ
	最終頁に続く		最終頁に続く

(54)【発明の名称】 カンチレバー電極を有する発光素子、それを有するディスプレイパネル、及びディスプレイ装置

(57)【特許請求の範囲】

【請求項1】

少なくとも一つのLED積層、  
前記LED積層上に配置された複数の電極パッド、及び  
前記複数の電極パッド上にそれぞれ配置され、前記LED積層から離れるように反った  
複数の電極を含み、  
前記複数の電極の各々は、前記電極パッドに固定された固定端と共に、前記電極パッド  
から離隔した自由端を有する発光素子。

【請求項2】

前記電極は、熱膨張係数が互いに異なる少なくとも二つの金属層を含む、請求項1に記載  
の発光素子。

【請求項3】

最大幅が10µm以下である、請求項1に記載の発光素子。

【請求項4】

複数のパッドを有する回路基板、及び  
前記複数のパッドに電氣的に接続され、前記回路基板上に整列された複数の発光素子を  
含み、  
前記複数の発光素子のそれぞれは、  
少なくとも一つのLED積層、  
前記LED積層上に配置された複数の電極パッド、及び

前記複数の電極パッド上にそれぞれ配置され、前記LED積層から離れるように反った複数の電極を含み、

前記電極の各々は、前記電極パッドに固定された固定端と共に、前記電極パッドから隔離した自由端を有し、

前記自由端が前記回路基板のパッドに電氣的に接続されたディスプレイパネル。

【請求項5】

前記複数の発光素子は、50 μm以下のピッチで配列される、請求項4に記載のディスプレイパネル。

【請求項6】

前記複数の発光素子は、10 μm以下のピッチで配列される、請求項4に記載のディスプレイパネル。

10

【請求項7】

前記電極は、熱膨張係数が互いに異なる少なくとも二つの金属層を含む、請求項4に記載のディスプレイパネル。

【請求項8】

ディスプレイパネルを含むディスプレイ装置であって、

前記ディスプレイパネルは、

複数のパッドを有する回路基板、及び

前記複数のパッドに電氣的に接続され、前記回路基板上に整列された複数の発光素子を含み、

20

前記複数の発光素子のそれぞれは、

少なくとも一つのLED積層、

前記LED積層上に配置された複数の電極パッド、及び

前記複数の電極パッド上にそれぞれ配置され、前記LED積層から離れるように反った複数の電極を含み、

前記電極の各々は、電極パッドに固定された固定端と共に、電極パッドから隔離した自由端を有し、

前記自由端が前記回路基板のパッドに電氣的に接続されるディスプレイ装置。

【請求項9】

前記複数の発光素子は、50 μm以下のピッチで配列される、請求項8に記載のディスプレイ装置。

30

【請求項10】

前記複数の電極の各々は、それぞれ互いに熱膨張係数が異なる少なくとも二つの金属層を含む、請求項8に記載のディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、発光ダイオードディスプレイパネル、それを有するディスプレイ装置、及びそれを製造する方法に関する。

【背景技術】

40

【0002】

発光ダイオードは、無機光源であって、ディスプレイ装置、車両用ランプ、一般照明などの多くの分野に多様に用いられている。発光ダイオードは、寿命が長く、消費電力が低く、且つ応答速度が速いという長所を有するので、既存の光源に迅速に取って代わっている。

【0003】

一方、従来の発光ダイオードは、ディスプレイ装置で主にバックライト光源として使用されてきた。しかし、近年、発光ダイオードを用いてイメージを直接表現するLEDディスプレイが開発されている。

【0004】

50

ディスプレイ装置は、一般に、青色、緑色及び赤色の混合色を用いて多様な色を表現する。ディスプレイ装置は、多様なイメージを表現するために複数のピクセルを含み、各ピクセルは、青色、緑色、及び赤色のサブピクセルを備えており、これらのサブピクセルの色を通じて特定ピクセルの色が定められ、これらのピクセルの組み合わせによってイメージが表現される。

【0005】

LEDは、その材料によって多様な色の光を放出できるので、青色、緑色、及び赤色を放出する個々のLEDチップを2次元平面上に配列することによってディスプレイ装置を提供することができる。

【0006】

従来の大型電光板に使用されるLEDは、パッケージに製作された後、発光ダイオードパッケージがピクセル単位で整列されるので、個々のパッケージを回路基板に実装してきた。しかし、スマートウォッチ、モバイルフォン、VRヘッドセット、ARメガネなどの小型電子製品のディスプレイ、又はTVなどのディスプレイには、鮮明な画質を表現するために、従来のLEDパッケージより小さい複数のマイクロLEDが実装される必要がある。

【0007】

小さいLEDは、ハンドリングが難しいので、回路基板上に個別的に実装することが困難である。このために、基板上に成長した複数の半導体層を用いて複数のLEDを形成し、これらをピクセル間隔に合わせてディスプレイ回路基板上に集団で転写する方法が研究されている。ところが、複数のLEDを集団で転写する間、一部のLEDに不良が発生し得る。特に、ディスプレイ回路基板と複数のLEDを支持する支持基板との間の熱膨張係数差により、転写される全てのLEDがディスプレイ回路基板上の複数のパッドに電氣的に連結されない場合がある。この場合、不良の複数のLEDを個別に良好な複数のLEDに取り替える必要があるが、複数のLEDの大きさが小さいため、不良の複数のLEDを取り替えることが非常に困難である。よって、集団で転写される複数のLEDを、不良が発生することなく回路基板に確実に転写できるディスプレイ装置が要求されている。

【0008】

一方、複数のサブピクセルは2次元平面上に配列されるので、青色、緑色、及び赤色サブピクセルを含む一つのピクセルが占有する面積が相対的に広がる。この場合、制限された面積内に複数のサブピクセルを配列するために各サブピクセルの面積を減少させると、複数のサブピクセルの発光面積が低下することがあり、これにより、複数のピクセルの明るさが損なわれる。

【発明の概要】

【発明が解決しようとする課題】

【0009】

本開示が解決しようとする課題は、回路基板に集団で転写されるのに適した発光素子を提供することにある。

【0010】

本開示が解決しようとする他の課題は、複数の発光素子を回路基板に確実に転写できるLEDディスプレイパネル、及びそれを有するディスプレイ装置を提供することにある。

【0011】

本開示が解決しようとする更に他の課題は、複数の発光素子と回路基板の複数のパッドとの間の電氣的接続を強固にすることができるLEDディスプレイパネル、及びそれを有するディスプレイ装置を提供することにある。

【0012】

本開示が解決しようとする更に他の課題は、制限されたピクセル面積内で各サブピクセルの面積を増加できるディスプレイ用発光素子を確実に転写する方法、及びディスプレイ装置を提供することにある。

【課題を解決するための手段】

10

20

30

40

50

## 【 0 0 1 3 】

本開示の一実施形態に係る発光素子は、少なくとも一つのLED積層、前記LED積層上に配置された複数の電極パッド、及び前記複数の電極パッド上にそれぞれ配置された複数のカンチレバー電極を含み、それぞれのカンチレバー電極は、電極パッドに固定された固定端と共に、電極パッドから離隔した自由端を有する。

## 【 0 0 1 4 】

本開示の一実施形態に係るディスプレイパネルは、複数のパッドを有する回路基板、前記複数のパッドに電氣的に接続され、前記回路基板上に整列された複数の発光素子、及び前記回路基板と前記複数の発光素子との間に配置され、前記回路基板と前記複数の発光素子とを接着させる接着層を含み、前記複数の発光素子のそれぞれは、少なくとも一つのLED積層、前記LED積層上に配置された複数の電極パッド、及び前記複数の電極パッド上にそれぞれ配置された複数のカンチレバー電極を含み、それぞれのカンチレバー電極は、電極パッドに固定された固定端と共に、電極パッドから離隔した自由端を有し、前記自由端が前記回路基板のパッドに電氣的に接続される。

10

## 【 0 0 1 5 】

本開示の一実施形態に係るディスプレイ装置は、ディスプレイパネルを含み、前記ディスプレイパネルは、複数のパッドを有する回路基板、前記複数のパッドに電氣的に接続され、前記回路基板上に整列された複数の発光素子、及び前記回路基板と前記複数の発光素子との間に配置され、前記回路基板と前記複数の発光素子とを接着させる接着層を含み、前記複数の発光素子のそれぞれは、少なくとも一つのLED積層、前記LED積層上に配置された複数の電極パッド、及び前記複数の電極パッド上にそれぞれ配置された複数のカンチレバー電極を含み、それぞれのカンチレバー電極は、電極パッドに固定された固定端と共に、電極パッドから離隔した自由端を有し、前記自由端が前記回路基板のパッドに電氣的に接続される。

20

## 【 図面の簡単な説明 】

## 【 0 0 1 6 】

【 図 1 】 本開示の実施形態に係るディスプレイ装置を説明するための概略的な斜視図。

【 図 2 】 本開示の一実施形態に係るディスプレイパネルを説明するための概略的な平面図。

【 図 3 】 図 2 の切取線 A - A に沿った概略的な拡大断面図。

【 図 4 a 】 本開示の一実施形態に係る発光素子を説明するための概略的な平面図。

30

【 図 4 b 】 本開示の一実施例に係る発光素子を説明するための図 4 a の切取線 B - B に沿った概略的な断面図。

【 図 5 】 本開示の一実施形態に係る発光素子のカンチレバー電極を説明するための概略的な断面図。

【 図 6 】 本開示の一実施形態に係る発光素子の概略的な回路図。

【 図 7 】 本開示の他の実施形態に係る発光素子の概略的な回路図。

【 図 8 a 】 本開示の一実施形態に係る発光素子の製造方法を説明するための概略的な断面図。

【 図 8 b 】 本開示の一実施例に係る発光素子の製造方法を説明するための概略的な断面図。

【 図 9 a 】 本開示の一実施形態に係るディスプレイパネルを製造する方法を説明するための概略的な断面図。

40

【 図 9 b 】 本開示の一実施形態に係るディスプレイパネルを製造する方法を説明するための概略的な断面図。

【 図 9 c 】 本開示の一実施形態に係るディスプレイパネルを製造する方法を説明するための概略的な断面図。

## 【 発明を実施するための形態 】

## 【 0 0 1 7 】

以下、添付の図面を参照して本開示の実施形態を詳細に説明する。以下の実施形態は、本開示の属する技術分野の通常の技術者に本開示の思想を十分に伝達するために例として提供されるものである。よって、本開示は、以下で説明する実施形態に限定されるもので

50

はなく、他の形態に具体化することも可能である。そして、図面において、構成要素の幅、長さ、厚さなどは、便宜のために誇張して表現する場合がある。また、一つの構成要素または層が他の構成要素または層の「上部」又は「上」にあると記載された場合、一つの構成要素または層が他の構成要素または層の「直上部」又は「直上」にある場合のみならず、他のデバイスまたは層が介在する場合も含む。明細書全体にわたって同一の参照番号は、同一の構成要素を示す。

**【 0 0 1 8 】**

本開示の一実施形態に係る発光素子は、少なくとも一つのLED積層、前記LED積層上に配置された複数の電極パッド、及び前記複数の電極パッド上にそれぞれ配置された複数のカンチレバー電極を含み、それぞれのカンチレバー電極は、電極パッドに固定された固定端と共に、電極パッドから離隔した自由端を有する。

10

**【 0 0 1 9 】**

カンチレバー電極を採用することによって、従来のソルダーやバンプパッドを用いた発光素子の転写に比べて多数の発光素子をさらに確実に回路基板に転写することができる。

**【 0 0 2 0 】**

前記カンチレバー電極の自由端は、前記少なくとも一つのLED積層から遠くなる方向に反る場合がある。これによって、前記自由端は鋭い尖点を提供することができ、前記自由端の尖点を通じて安定した電氣的接続を実現することができる。

**【 0 0 2 1 】**

さらに、前記カンチレバー電極は、熱膨張係数が互いに異なる少なくとも二つの金属層を含んでもよい。熱膨張係数差を用いてカンチレバー電極の反りを誘発し得る。

20

**【 0 0 2 2 】**

一方、前記少なくとも一つのLED積層は、第1LED積層、第2LED積層、及び第3LED積層を含み、前記発光素子は、前記第1LED積層と第2LED積層との間に介在する第1ボンディング層、及び前記第2LED積層と第3LED積層との間に介在する第2ボンディング層を含んでもよく、前記第1から第3LED積層は、互いに異なる波長の光を放出することができ、前記複数の電極パッドは、前記第1から第3LED積層を個別に駆動するように前記第1から第3LED積層に電氣的に接続されてもよい。

**【 0 0 2 3 】**

前記発光素子は、最大幅が100 $\mu$ m以下、さらに50 $\mu$ m以下、特に10 $\mu$ m以下であってもよい。幅が10 $\mu$ m以下の小さい発光素子は、従来のソルダーやバンプパッドを用いて回路基板に転写されにくい。本開示のカンチレバー電極は、特に小型の複数の発光素子を集団で転写することを促進する。

30

**【 0 0 2 4 】**

本開示の一実施形態に係るディスプレイパネルは、複数のパッドを有する回路基板、前記複数のパッドに電氣的に接続され、前記回路基板上に整列された複数の発光素子、及び前記回路基板と前記複数の発光素子との間に配置され、前記回路基板と前記複数の発光素子とを接着させる接着層を含み、前記複数の発光素子のそれぞれは、少なくとも一つのLED積層、前記LED積層上に配置された複数の電極パッド、及び前記複数の電極パッド上にそれぞれ配置された複数のカンチレバー電極を含み、それぞれのカンチレバー電極は、電極パッドに固定された固定端と共に、電極パッドから離隔した自由端を有し、前記自由端が前記回路基板のパッドに電氣的に接続される。

40

**【 0 0 2 5 】**

前記複数の発光素子は、100 $\mu$ m以下のピッチ、さらに50 $\mu$ m以下のピッチ、特に10 $\mu$ m以下のピッチで配列されてもよい。

**【 0 0 2 6 】**

いくつかの実施形態において、前記複数のカンチレバー電極の自由端のうち少なくとも一つの自由端は、前記少なくとも一つのLED積層領域の外側に延長されてもよい。他の実施形態において、前記複数のカンチレバー電極は、前記少なくとも一つのLED積層領域内に位置してもよい。

50

## 【0027】

一実施形態において、前記カンチレバー電極は、熱膨張係数が互いに異なる少なくとも二つの金属層を含んでもよい。これらの金属層の熱膨張係数差を用いてカンチレバー電極の反りを誘発し得る。

## 【0028】

前記複数の金属層は、例えば、Ni、Co、Cu、Ti、Al、又はPtから選ばれてもよいが、本開示の複数の金属層がこれに限定されるのではない。

## 【0029】

前記少なくとも一つのLED積層は、第1LED積層、第2LED積層、及び第3LED積層を含み、前記発光素子は、前記第1LED積層と第2LED積層との間に介在する第1ボンディング層、及び前記第2LED積層と第3LED積層との間に介在する第2ボンディング層を含んでもよく、前記第1から第3LED積層は、互いに異なる波長の光を放出することができ、前記複数の電極パッドは、前記第1から第3LED積層を個別に駆動するように前記第1から第3LED積層に電氣的に接続されてもよい。

10

## 【0030】

また、前記複数の発光素子は、前記第1から第3LED積層で生成された光を前記第3LED積層を介して放出することができる。

## 【0031】

一方、前記第3LED積層は、成長基板から分離されたものであってもよい。すなわち、前記各複数の発光素子は、前記第3LED積層を成長させるために使用された成長基板を含まなくてもよい。

20

## 【0032】

前記接着層は、前記発光素子の側面を部分的に覆うことができる。また、前記接着層は、硬化性樹脂で形成されてもよい。

## 【0033】

本開示の一実施形態に係るディスプレイ装置は、ディスプレイパネルを含み、前記ディスプレイパネルは、複数のパッドを有する回路基板、前記複数のパッドに電氣的に接続され、前記回路基板上に整列された複数の発光素子、及び前記回路基板と前記複数の発光素子との間に配置され、前記回路基板と前記複数の発光素子とを接着させる接着層を含み、前記複数の発光素子のそれぞれは、少なくとも一つのLED積層、前記LED積層上に配置された複数の電極パッド、及び前記複数の電極パッド上にそれぞれ配置された複数のカンチレバー電極を含み、それぞれのカンチレバー電極は、電極パッドに固定された固定端と共に、電極パッドから離隔した自由端を有し、前記自由端が前記回路基板のパッドに電氣的に接続される。

30

## 【0034】

前記複数の発光素子は、100µm以下、さらに50µm以下、特に10µm以下のピッチで配列されてもよい。

## 【0035】

前記複数のカンチレバー電極は、それぞれ互いに熱膨張係数が異なる少なくとも二つの金属層を含んでもよい。

40

## 【0036】

前記複数の発光素子のそれぞれは、第1LED積層、第2LED積層、及び第3LED積層を含み、第1から第3LED積層は、互いに異なる波長の光を放出することができ、前記複数の発光素子は、前記第1から第3LED積層で生成された光を前記第3LED積層を介して放出することができる。

## 【0037】

以下、図面を参照して本開示の各実施形態に対して具体的に説明する。

## 【0038】

図1は、本開示の各実施形態に係る各ディスプレイ装置を説明するための概略的な斜視図である。

50

## 【0039】

本開示の発光素子は、特に限定されるのではないが、特に、スマートウォッチ1000a、VRヘッドセット1000bなどのVRディスプレイ装置、又は拡張現実メガネ1000cなどのARディスプレイ装置内で使用されてもよい。特に、ARディスプレイ装置は、ピクセル間隔が約 $10\mu\text{m}$ と非常に狭く、本開示の発光素子は、このような狭いピッチの複数のピクセルを有するディスプレイ装置で発生する問題を解決するのに適している。しかし、本開示の発光素子が狭いピッチの複数のピクセルを有するディスプレイ装置に限定されるのではなく、相対的にさらに広いピッチの複数のピクセルを有するディスプレイ装置にも適用され得る。

## 【0040】

一方、ディスプレイ装置内には、イメージを表現するためのディスプレイパネルが実装される。図2は、本開示の一実施形態に係るディスプレイパネル1000を説明するための概略的な平面図で、図3は、図2の切取線A-Aに沿った断面図である。

## 【0041】

図2及び図3を参照すると、ディスプレイパネルは、回路基板1001、複数の発光素子100、及び接着層1005を含む。

## 【0042】

回路基板1001又はパネル基板は、受動マトリックス駆動又は能動マトリックス駆動のための回路を含んでもよい。一実施形態において、回路基板1001は、内部に配線及び抵抗を含んでもよい。他の実施形態において、回路基板1001は、配線、複数のトランジスタ及び複数のキャパシタを含んでもよい。また、回路基板1001は、内部に配置された回路への電氣的接続を許容するための複数のパッド1003を上面に有してもよい。

## 【0043】

複数の発光素子100は回路基板1001上に整列される。複数の発光素子100は、マイクロ単位の大きさを有する小型の発光素子であってもよく、幅 $W1$ は、約 $100\mu\text{m}$ 以下、さらに約 $50\mu\text{m}$ 以下、特に約 $10\mu\text{m}$ 以下であってもよい。複数の発光素子100は、例えば、 $100\mu\text{m}\times 100\mu\text{m}$ 以下、さらに $10\mu\text{m}\times 10\mu\text{m}$ 以下の大きさを有してもよい。一実施形態において、複数の発光素子100が整列された方向での複数の発光素子100の間隔 $L1$ は、その方向での発光素子100の幅 $W1$ より広くてもよい。しかし、本開示がこれに限定されるのではなく、間隔 $L1$ は、発光素子100の幅 $W1$ より狭くてもよい。ピッチは、幅 $W1$ と間隔 $L1$ との和で表すことができる。複数の発光素子100のピッチは、約 $100\mu\text{m}$ 以下、さらに約 $50\mu\text{m}$ 以下、特に約 $10\mu\text{m}$ 以下であってもよい。

## 【0044】

発光素子100は、複数の電極パッド101及び複数のカンチレバー電極103を有してもよく、複数のカンチレバー電極103が回路基板1001上の複数のパッド1003に電氣的に接続されてもよい。例えば、複数のカンチレバー電極103は、自由端(free standing edge)を有し、自由端が回路基板1001上に露出した複数のパッド1003に電氣的に接続されてもよい。

## 【0045】

複数の電極パッド101は、互いに同一の大きさを有してもよく、互いに異なる大きさを有してもよい。複数の電極パッド101は、相対的に広い面積を有し、複数のカンチレバー電極103がそれぞれ複数の電極パッド101上に形成されてもよい。

## 【0046】

接着層1005は、複数の発光素子100を回路基板1001に接着する。接着層1005は、複数の発光素子100と回路基板1001との間に配置され、複数のカンチレバー電極103が回路基板1001の複数のパッド1003から離隔することを防止する。さらに、接着層1005は、複数の発光素子100の間の領域で回路基板1001を覆うことができる。

## 【0047】

10

20

30

40

50

接着層 1005 は、複数のカンチレバー電極 103 及び複数の電極パッド 101 を覆い、発光素子 100 の下面に接することができる。接着層 1005 の上面は、概して複数の発光素子 100 の下面の下側に位置する。接着層 1005 の一部は、部分的に発光素子 100 の側面を覆うことができる。

#### 【0048】

接着層 1005 の物質としては、多様な接着物質が使用可能であり、特に、接着層 1005 は、熱硬化又は紫外線硬化接着剤で形成されてもよい。また、接着層 1005 は、光に透明な物質で形成されてもよいが、本開示がこれに限定されるのではない。例えば、接着層 1005 は、光を反射又は吸収することができ、このために、光反射物質又は光吸収物質が接着層 1005 に含有されてもよい。例えば、カーボンブラックなどの光吸収物質や、シリカなどの光散乱物質が接着層 1005 内に含有されてもよい。

10

#### 【0049】

一方、図 2 及び図 3 には示していないが、複数の発光素子 100 の間の領域に光遮断物質層が配置されてもよい。光遮断物質層は、光を吸収又は反射し、その結果、複数の発光素子の間に光の干渉が発生することを防止し、ディスプレイの明暗比を向上させる。

#### 【0050】

本実施形態において、それぞれの発光素子 100 は、一つのピクセルを構成することができる。例えば、それぞれの発光素子 100 は、青色、緑色及び赤色のサブピクセルを含んでもよい。

#### 【0051】

発光素子 100 の具体的な構成に対して、図 4 a、図 4 b、図 5 及び図 6 を参照して説明する。図 4 a 及び図 4 b は、本開示の一実施形態に係る発光素子 100 を説明するための概略的な平面図及び断面図で、図 5 は、本開示の一実施形態に係る発光素子 100 のカンチレバー電極 103 を説明するための概略的な断面図で、図 6 は、本開示の一実施形態に係る発光素子 100 を説明するための概略的な回路図である。説明の便宜のために、図 4 a 及び図 4 b において、複数のカンチレバー電極 103 (103 a、103 b、103 c、103 d) が上側に配置されたことを図示及び説明するが、発光素子 100 は、図 3 に示すように回路基板 1001 上にフリップボンディングされ、この場合、複数のカンチレバー電極 103 (103 a、103 b、103 c、103 d) が下側に配置される。

20

#### 【0052】

まず、図 4 a 及び図 4 b を参照すると、発光素子 100 は、第 1 LED 積層 23、第 2 LED 積層 33、第 3 LED 積層 43、第 1 ボンディング層 30、第 2 ボンディング層 40、第 1 絶縁層 51、複数の電極パッド 101 a、101 b、101 c、101 d、及び複数のカンチレバー電極 103 a、103 b、103 c、103 d を含んでもよい。

30

#### 【0053】

第 1 から第 3 LED 積層 23、33、43 は、それぞれ互いに異なる複数の成長基板上に成長した複数の半導体層を用いて形成され、複数の成長基板は、いずれも第 1 から第 3 LED 積層 23、33、43 から除去され得る。よって、発光素子 100 は、第 1 から第 3 LED 積層 23、33、43 を成長させるために使用された基板を含まなくてもよい。しかし、本開示が必ずしもこれに限定されるのではなく、少なくとも一つの成長基板が除去されずに残留してもよい。

40

#### 【0054】

本開示の実施形態において、第 1 から第 3 LED 積層 23、33、43 が垂直方向に積層される。第 1 LED 積層 23、第 2 LED 積層 33、及び第 3 LED 積層 43 は、それぞれ第 1 導電型半導体層 23 a、33 a、又は 43 a、第 2 導電型半導体層 23 c、33 c、又は 43 c、及びこれらの中に介在する活性層 23 b、33 b、43 b を含む。活性層は、特に多重量子井戸構造を有してもよい。

#### 【0055】

第 1 LED 積層 23 の下側に第 2 LED 積層 33 が配置され、第 2 LED 積層 33 の下側に第 3 LED 積層 43 が配置される。本明細書では、説明の便宜のために、第 1 LED

50

積層 2 3 の下側に第 2 LED 積層 3 3 が配置され、第 2 LED 積層 3 3 の下側に第 3 LED 積層 4 3 が配置されたことを説明するが、発光素子は、フリップボンディングされてもよく、よって、これらの第 1 から第 3 LED 積層の上下位置が変わり得ることに留意しなければならない。

【 0 0 5 6 】

第 1 から第 3 LED 積層 2 3、3 3、4 3 で生成された光は、最終的に第 3 LED 積層 4 3 を介して外部に放出される。よって、第 1 LED 積層 2 3 は、第 2 及び第 3 LED 積層 3 3、4 3 に比べて長波長の光を放出し、第 2 LED 積層 3 3 は、第 3 LED 積層 4 3 に比べて長波長の光を放出する。例えば、第 1 LED 積層 2 3 は赤色光を発する無機発光ダイオードで、第 2 LED 積層 3 3 は緑色光を発する無機発光ダイオードで、第 3 LED 積層 4 3 は青色光を発する無機発光ダイオードであってもよい。第 1 LED 積層 2 3 は AlGaInP 系の井戸層を含んでもよく、第 2 LED 積層 3 3 は AlGaInP 系又は AlGaInN 系の井戸層を含んでもよく、第 3 LED 積層 4 3 は AlGaInN 系の井戸層を含んでもよい。

10

【 0 0 5 7 】

第 1 LED 積層 2 3 が第 2 及び第 3 LED 積層 3 3、4 3 に比べて長波長の光を放出するので、第 1 LED 積層 2 3 で生成された光は、第 2 及び第 3 LED 積層 3 3、4 3 を透過して外部に放出され得る。また、第 2 LED 積層 3 3 が第 3 LED 積層 4 3 に比べて長波長の光を放出するので、第 2 LED 積層 3 3 で生成された光は、第 3 LED 積層 4 3 を透過して外部に放出され得る。

20

【 0 0 5 8 】

一方、複数の LED 積層 2 3、3 3、及び 4 3 のそれぞれの第 1 導電型半導体層 2 3 a、3 3 a、4 3 a は n 型半導体層で、第 2 導電型半導体層 2 3 c、3 3 c、4 3 c は p 型半導体層であってもよい。また、本実施形態において、第 1 から第 3 LED 積層 2 3、3 3、4 3 の下面がいずれも第 1 導電型半導体層で、上面がいずれも第 2 導電型半導体層であることを示すが、少なくとも一つの LED 積層の順序が変わってもよい。例えば、第 1 LED 積層 2 3 の上面は第 1 導電型半導体層 2 3 a で、第 2 LED 積層 3 3 及び第 3 LED 積層 4 3 の上面は、いずれも第 2 導電型半導体層 3 3 c、4 3 c であってもよい。

【 0 0 5 9 】

本実施形態において、第 1 LED 積層 2 3、第 2 LED 積層 3 3、及び第 3 LED 積層 4 3 は互いに重畳する。また、図示するように、第 1 LED 積層 2 3、第 2 LED 積層 3 3、及び第 3 LED 積層 4 3 は、ほぼ同一の大きさの発光面積を有してもよい。しかし、第 1 及び第 2 LED 積層 2 3、3 3 は、電氣的接続を許容するための複数の貫通ホールを有してもよく、その結果、第 3 LED 積層 4 3 に比べて相対的に小さい面積を有することができる。

30

【 0 0 6 0 】

第 1 ボンディング層 3 0 は、第 1 LED 積層 2 3 を第 2 LED 積層 3 3 に結合する。第 1 ボンディング層 3 0 は、第 1 導電型半導体層 2 3 a と第 2 導電型半導体層 3 3 c との間に配置されてもよい。第 1 ボンディング層 3 0 は、透明有機物層で形成されてもよく、透明無機物層で形成されてもよい。有機物層は、SU8、ポリメチルメタクリレート (poly(methylmethacrylate): PMMA)、ポリイミド、バリレン、ベンゾシクロブテン (Benzocyclobutene: BCB) などを例として挙げることができる。無機物層は、Al<sub>2</sub>O<sub>3</sub>、SiO<sub>2</sub>、SiN<sub>x</sub>などを例として挙げることができる。また、第 1 ボンディング層 3 0 は、スピ - オン - ガラス (SOG) で形成されてもよい。

40

【 0 0 6 1 】

第 2 ボンディング層 4 0 は、第 2 LED 積層 3 3 を第 3 LED 積層 4 3 に結合する。図示するように、第 2 ボンディング層 4 0 は、第 1 導電型半導体層 3 3 a と第 2 導電型半導体層 4 3 c との間に配置されてもよい。第 2 ボンディング層 4 0 は、第 1 ボンディング層 3 0 に対して上述した材料と同一の材料で形成されてもよく、重複を避けるために、それ

50

についての詳細な説明は省略する。

【0062】

第1絶縁層51は第1LED積層23を覆うことができる。また、第1絶縁層51は、第1から第3LED積層23、33、43の複数の側面を覆うこともできる。第1絶縁層51は、シリコン酸化膜又はシリコン窒化膜で形成されてもよい。

【0063】

複数の電極パッド101(101a、101b、101c、101d)は、第1絶縁層51上に配置されてもよい。複数の電極パッド101a、101b、101c、101dは、第1絶縁層51を介して第1から第3LED積層23、33、43に電氣的に接続されてもよい。

10

【0064】

複数のカンチレバー電極103(103a、103b、103c、103d)は、それぞれ複数の電極パッド101a、101b、101c、101d上に形成される。複数のカンチレバー電極103a、103b、103c、103dは、複数の電極パッド101a、101b、101c、101dに結合された固定端と共に、自由端を含む。自由端は、複数の電極パッド101a、101b、101c、101dから垂直方向に離隔し、複数の電極パッド101a、101b、101c、101dと複数のカンチレバー電極の複数の自由端との間には、複数の自由端の垂直方向への下降を許容できる十分な空間が提供される。

【0065】

20

図4aに示すように、複数のカンチレバー電極103a、103b、103c、103dは、互いに電氣的に離隔するように配置される。複数のカンチレバー電極103a、103b、103c、103dは、互いに交差するように配置されてもよいが、これに限定されるのではなく、多様な方式で配列され得る。複数のカンチレバー電極103a、103b、103c、103dの複数の自由端は、回路基板(図3の1001)の複数のパッド1003に接続され、その結果、回路基板の複数のパッド1003は、複数の自由端の配列に対応するように配列され得る。

【0066】

一実施形態において、複数のカンチレバー電極103a、103b、103c、103dの複数の自由端は、いずれも第1から第3LED積層23、33、43の領域内に配置され得る。他の実施形態において、複数の自由端は、第1から第3LED積層23、33、43の領域の外側に位置してもよい。これによって、回路基板1001上に配置された複数のパッド1003を複数の電極パッド101a、101b、101c、101dより広く配置することができる。

30

【0067】

一方、図5に示すように、カンチレバー電極103は、複数の多重金属層113a、113b、113cで形成されてもよい。例えば、第1金属層113aと第2金属層113bは互いに異なる熱膨張係数を有してもよく、これによって、カンチレバー電極103の自由端が上向きに反る場合がある。カンチレバー電極103の自由端の反りは、回路基板1001の複数のパッド1003に接続する鋭い尖点を生成する。これによって、自由端の鋭い尖点がパッド1003の表面を引っ掻き、電氣的接続を確実にする。本実施形態において、カンチレバー電極103の上面と側面とがなす角度、すなわち、自由端の尖点の角度は、カンチレバー電極の形成方法によって多様に変更され得る。例えば、めっき技術を用いてカンチレバー電極103を形成する場合、尖点の角度は略90度であってもよく、電子ビーム蒸発法やスパッタリング技術などで金属層を蒸着した後、リフトオフ技術を用いる場合、尖点の角度は90度より大きい鈍角であってもよい。

40

【0068】

カンチレバー電極103の反りのために、第1金属層113aの熱膨張係数は第2金属層113bの熱膨張係数より小さくてもよい。第1金属層113a及び第2金属層113bは、例えば、Ti、Ni、Co、Cu、Al、Pt、W、Crなどから選ばれてもよい

50

。例えば、第1金属層113aはTiで、第2金属層113bはNiであってもよい。一方、第3金属層113cは、カンチレバー電極103の表面を保護するために形成されてもよく、例えば、Auで形成されてもよい。

【0069】

図6を参照すると、複数のカンチレバー電極103a、103b、103cは、それぞれ第1から第3LED積層23、33、43の複数のアノードに電氣的に接続され、カンチレバー電極103dは、第1から第3LED積層23、33、43の複数のカソードに共通に接続されてもよい。複数のカンチレバー電極103a、103b、103cと第1から第3LED積層23、33、43の複数のアノードとを電氣的に接続するために、第1から第3LED積層23、33、43の第2導電型半導体層23c、33c、43cのうち少なくとも一つの上に透明電極が形成されてもよい。

10

【0070】

一方、本実施形態において、カンチレバー電極103dが第1から第3LED積層23、33、43の複数のカソードに共通に接続されたことを説明するが、図7に示すように、カンチレバー電極103dが第1から第3LED積層23、33、43の複数のアノードに共通に接続されてもよい。この場合、複数のカンチレバー電極103a、103b、103cは、第1から第3LED積層23、33、43の複数のカソードにそれぞれ接続されてもよい。

【0071】

本実施形態において、複数のカンチレバー電極103a、103b、103c、103dによって第1から第3LED積層23、33、43が個別に駆動し得る。

20

【0072】

図8a及び図8bは、本開示の一実施形態に係る発光素子の製造方法を説明するための概略的な断面図である。

【0073】

図8aを参照すると、基板41上に複数のLED積層(図4bの23、33、43)の積層体100aが形成される。複数のLED積層23、33、43は、第1及び第2ボンディング層30、40によって互いにボンディングされてもよい。

【0074】

一方、基板41は、LED積層43を成長させるための成長基板、例えば、窒化ガリウム基板、SiC基板、サファイア基板又はパターニングされたサファイア基板であってもよい。

30

【0075】

本実施形態において、基板41上に一つの積層体100aが形成されることを示すが、基板41上に多数の積層体100aが形成されてもよい。また、積層体100aは、絶縁層(図4bの51)を含んでもよい。

【0076】

積層体100a上に複数の電極パッド101が形成される。複数の電極パッド101は、複数のLED積層23、33、43に電氣的に接続される。図4aに示すように、一つの積層体100a上に4個の電極パッド101が形成されてもよい。

40

【0077】

続いて、前記複数の電極パッド101を覆う犠牲層102が形成される。犠牲層102は、SiO<sub>2</sub>などの誘電層又はフォトレジスト層などで形成されてもよい。犠牲層102は、複数の電極パッド101を露出させる複数の開口部を有する。図8aには、一つの電極パッド101を露出させる開口部を示すが、4個の電極パッド101上にそれぞれ複数の開口部が形成され得る。

【0078】

続いて、リフトオフ技術又は蒸着及びエッチング技術を用いてカンチレバー電極103が犠牲層102上に形成される。例えば、カンチレバー電極103を形成するための複数の物質層が電子ビーム蒸着、スパッタリング、又はめっき技術を用いて蒸着されてもよく

50

、リフトオフ技術又はエッチング技術を用いて蒸着された複数の物質層をパターンングすることによって犠牲層 102 上にカンチレバー電極 103 が形成され得る。

【0079】

図 8 b を参照すると、犠牲層 102 が除去される。このとき、カンチレバー電極 103 は、犠牲層 102 の拘束から逸脱して上側に反る場合がある。カンチレバー電極 103 を熱膨張係数が互いに異なる複数の金属層の多層構造で形成することによってカンチレバー電極 103 が上側に反るように調節することができる。

【0080】

本実施形態において、成長基板 41 上で積層体 100 a に複数のカンチレバー電極 103 を形成することを説明するが、成長基板 41 に形成された積層体 100 a を基板 41 から分離してから他の基板に転写した後、支持基板上で複数のカンチレバー電極 103 を形成することもできる。

【0081】

図 9 a、図 9 b、及び図 9 c は、本開示の一実施形態に係るディスプレイパネルを製造する方法を説明するための概略的な断面図である。

【0082】

図 9 a を参照すると、支持基板 141 上に複数の発光素子 100 が配列される。複数の発光素子 100 は複数のカンチレバー電極 103 を含む。発光素子 100 は、図 4 a 及び図 4 b を参照して説明した通りであるので、重複を避けるために詳細な説明は省略する。

【0083】

支持基板 141 は、第 3 LED 積層 43 の複数の半導体層 43 a、43 b、43 c を成長させるための成長基板（図 8 a の 41）であってもよいが、これに限定されるのではなく、成長基板 41 と異なる支持基板であってもよい。例えば、成長基板 41 上に形成された複数の発光素子 100 は、成長基板 41 から分離されてから支持基板 141 に転写されてもよい。複数の発光素子 100 は、支持基板 141 上でピクセル間隔に合わせて整列されてもよい。

【0084】

図 9 b を参照すると、複数のピクセル領域の各々に複数のパッド 1003 が形成された回路基板 1001 が提供される。複数のパッド 1003 は、発光素子 100 の複数のカンチレバー電極 103 の各自由端に対応するように配置されてもよい。

【0085】

接着層 1005 が複数のパッド 1003 を覆うように形成される。接着層 1005 は、例えば、熱硬化型又は紫外線硬化型樹脂で形成されてもよい。但し、現段階では、接着物質層が塗布された後、硬化は行われない。

【0086】

図 9 c を参照すると、支持基板 141 上に配列された複数の発光素子 100 が回路基板 1001 に向かって接近し、複数のカンチレバー電極 103 が複数のパッド 1003 に接続する。複数のカンチレバー電極 103 は、自由端の鋭い尖点を用いて接着層 1005 を貫通しながら複数のパッド 1003 に接続する。

【0087】

また、複数の発光素子 100 を回路基板 1001 に向かって加圧することによって、カンチレバー電極 103 は、複数のパッド 1003 の上面を引っ掻き、電氣的接続が容易に形成され得る。複数の発光素子 100 を加圧することによって、カンチレバー電極 103 は、発光素子 100 側に反る場合がある。カンチレバー電極 103 の自由端は、複数の電極パッド 101 から十分に離隔し、カンチレバー電極 103 と複数の電極パッド 101 との間の電氣的短絡が防止される。

【0088】

その後、接着層 1005 を硬化し、複数の発光素子 100 を回路基板 1001 に接着させる。接着層 1005 は、熱硬化又は紫外線硬化などによって硬化してもよい。

【0089】

10

20

30

40

50

続いて、支持基板 1 4 1 が複数の発光素子 1 0 0 から除去され、ディスプレイパネル（図 2 の 1 0 0 0）が完成し得る。支持基板 1 4 1 がサファイアなどの成長基板である場合、レーザーリフトオフ技術を用いて支持基板 1 4 1 から複数の発光素子 1 0 0 を分離することができる。これと異なり、複数の発光素子 1 0 0 は、粘着層を媒介にして支持基板 1 4 1 上に粘着されてもよく、粘着層から複数の発光素子 1 0 0 を分離することによって支持基板 1 4 1 が除去され得る。

【 0 0 9 0 】

本開示の各実施形態によると、カンチレバー電極 1 0 3 を採用することによって、多数の発光素子 1 0 0 を回路基板 1 0 0 1 上に確実に転写することができる。

【 0 0 9 1 】

以上、本開示の多様な実施形態に対して説明したが、本開示は、これらの実施形態に限定されるのではない。また、一つの実施例に対して説明した事項や構成要素は、本開示の技術的思想を逸脱しない限り、他の実施形態にも適用可能である。

10

20

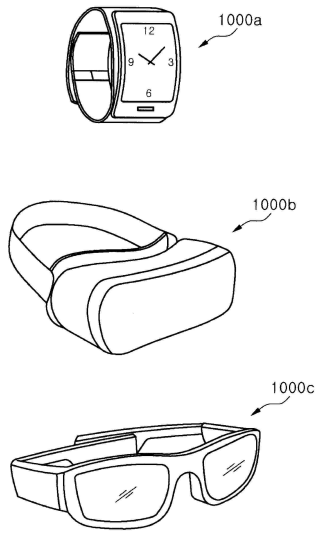
30

40

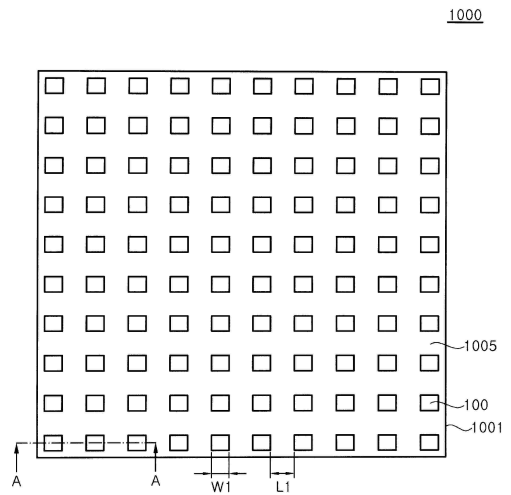
50

【図面】

【図 1】



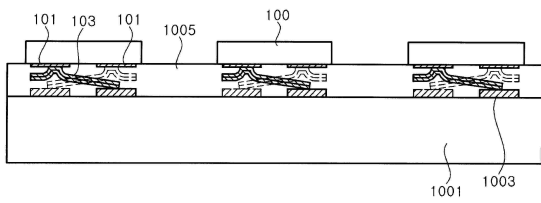
【図 2】



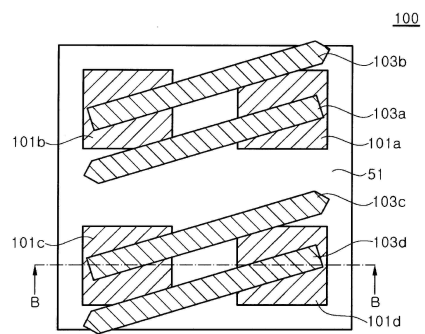
10

20

【図 3】



【図 4 a】

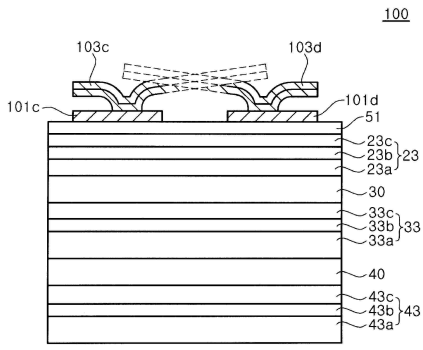


30

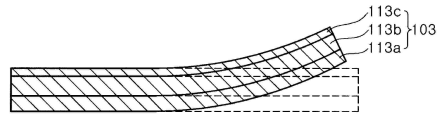
40

50

【 図 4 b 】



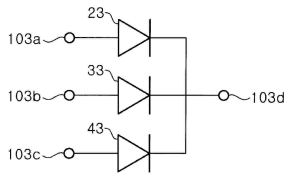
【 図 5 】



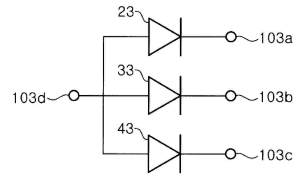
10

20

【 図 6 】



【 図 7 】

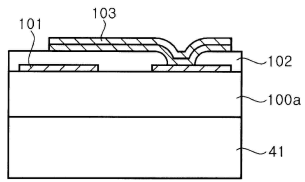


30

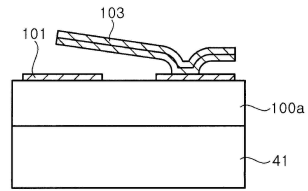
40

50

【図 8 a】



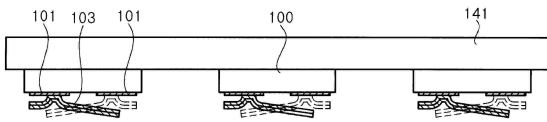
【図 8 b】



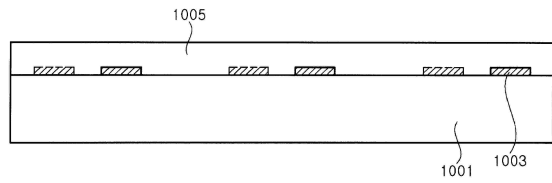
10

20

【図 9 a】




【図 9 b】

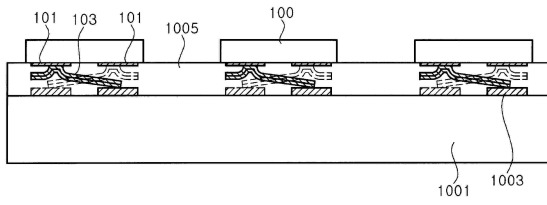


30

40

50

【 9 c】



10

20

30

40

50

---

フロントページの続き

(33)優先権主張国・地域又は機関

米国(US)

(72)発明者 チェ, ジョン ヒョン

大韓民国 ギョンギ - ド アンサン - シ ダンウォン - グ サンダン - ロ 1 6 3 ベオン - ギル 6 5  
- 1 6

審査官 百瀬 正之

(56)参考文献 米国特許出願公開第 2 0 1 8 / 0 2 8 6 7 3 4 ( U S , A 1 )

米国特許出願公開第 2 0 1 7 / 0 2 8 8 0 9 3 ( U S , A 1 )

特開 2 0 0 8 - 0 2 7 9 3 3 ( J P , A )

特開 2 0 0 6 - 3 0 3 3 9 6 ( J P , A )

特開 2 0 0 3 - 2 9 8 0 1 2 ( J P , A )

特開 2 0 1 2 - 0 8 4 6 2 1 ( J P , A )

特開 2 0 0 3 - 3 4 7 6 4 4 ( J P , A )

特開 2 0 1 3 - 0 4 8 0 3 1 ( J P , A )

特開 2 0 1 3 - 1 0 2 0 6 5 ( J P , A )

特開 2 0 1 2 - 1 1 9 6 5 1 ( J P , A )

特開 2 0 0 5 - 3 0 2 7 7 8 ( J P , A )

(58)調査した分野 (Int.Cl., DB名)

H 0 1 L 3 3 / 0 0 - 3 3 / 6 4

H 0 1 L 2 1 / 4 4 7 - 2 1 / 4 4 9

H 0 1 L 2 1 / 6 0 - 2 1 / 6 0 7

G 0 9 F 9 / 3 0 - 9 / 4 6