

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年11月1日(01.11.2018)



(10) 国際公開番号

WO 2018/198710 A1

(51) 国際特許分類:

G02F 1/1368 (2006.01) H01L 21/336 (2006.01)
G09F 9/30 (2006.01) H01L 29/786 (2006.01)

会社 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2018/014584

(22) 国際出願日: 2018年4月5日(05.04.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

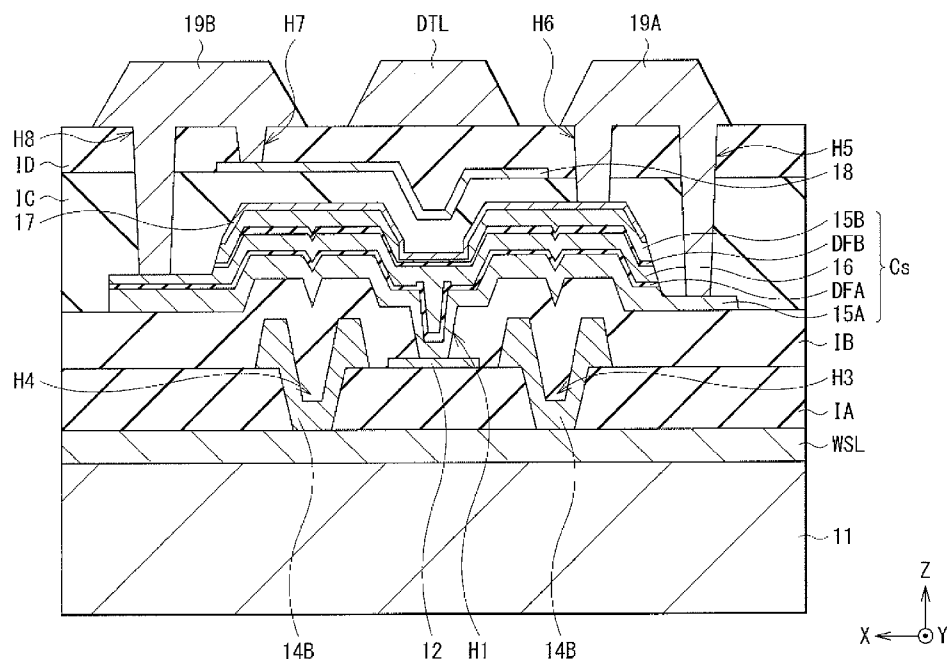
特願 2017-087947 2017年4月27日(27.04.2017) JP

(71) 出願人: ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1080075 東京都港区港南1丁目7番1号 Tokyo (JP). ソニーセミコンダクタソリューションズ株式

(72) 発明者: 徳増 広大 (TOKUMASU, Koudai); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 稲毛 信弥 (INAGE, Shinya); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 小田 信彦 (ODA, Nobuhiko); 〒8691102 熊本県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 甲斐田 昌宏 (KAIDA, Masahiro); 〒8691102 熊本

(54) Title: LIQUID CRYSTAL DISPLAY PANEL AND ELECTRONIC DEVICE

(54) 発明の名称: 液晶表示パネルおよび電子機器



(57) Abstract: A liquid crystal display panel provided with: a liquid crystal layer; transistors for driving the liquid crystal layer in each pixel, the transistors having a semiconductor film in which a channel region is provided; a first electrode electrically connected to the semiconductor film, the first electrode covering the channel region of the semiconductor film; a second electrode facing the first electrode; a third electrode electrically connected to the first electrode, the third electrode facing the first electrode with the second electrode therebetween; a wiring facing the semiconductor film with the



県菊池郡菊陽町大字原水4000番地1 ソニーセミコンダクタマニュファクチャリング株式会社内 Kumamoto (JP). 津野 仁志(TSUNO, Hitoshi); 〒1080075 東京都港区港南1丁目7番1号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 特許業務法人つばさ国際特許事務所 (TSUBASA PATENT PROFESSIONAL CORPORATION); 〒1600022 東京都新宿区新宿1丁目15番9号 さわだビル3階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

third electrode therebetween, the wiring being disposed in a position superposed on the third electrode in plan view; and a shielding electrode provided between the wiring and the third electrode and electrically connected to the second electrode.

(57) 要約: 液晶層と、チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第1電極と、前記第1電極に対向する第2電極と、前記第2電極を間にして前記第1電極に対向するとともに、前記第1電極に電氣的に接続された第3電極と、平面視で、前記第3電極に重なる位置に配置されるとともに、前記第3電極を間にして前記半導体膜に対向する配線と、前記配線と前記第3電極との間に設けられ、前記第2電極に電氣的に接続された遮蔽電極とを備えた液晶表示パネル。

明 細 書

発明の名称：液晶表示パネルおよび電子機器

技術分野

[0001] 本技術は、トランジスタおよび保持容量を有する液晶表示パネルおよび電子機器に関する。

背景技術

[0002] 例えばプロジェクタ（投射型表示装置）等には、光変調素子（ライトバルブ）として液晶表示パネルが用いられている。液晶表示パネルは、画素電極と対向基板との間に液晶層を有しており、画素電極の電位が、保持容量に一時的に保持されるようになっている（例えば、特許文献1，2）。

先行技術文献

特許文献

[0003] 特許文献1：特開2013-80040号公報

特許文献2：特開2010-237687号公報

発明の概要

[0004] このような液晶表示パネルでは、複数の配線間でのカップリングに起因して画質不良が発生するおそれがある。

[0005] したがって、画質不良の発生を抑えることが可能な液晶表示パネルおよび電子機器を提供することが望ましい。

[0006] 本技術の一実施の形態の液晶表示パネルは、液晶層と、チャネル領域が設けられた半導体膜を有し、液晶層を画素毎に駆動するトランジスタと、半導体膜のチャネル領域を覆うとともに、半導体膜に電氣的に接続された第1電極と、第1電極に対向する第2電極と、第2電極を間にして第1電極に対向するとともに、第1電極に電氣的に接続された第3電極と、平面視で、第3電極に重なる位置に配置されるとともに、第3電極を間にして半導体膜に対向する配線と、配線と第3電極との間に設けられ、第2電極に電氣的に接続された遮蔽電極とを備えたものである。

[0007] 本技術の一実施の形態の電子機器は、上記本技術の一実施の形態の液晶表示パネルを備えたものである。

[0008] 本技術の一実施の形態の液晶表示パネルおよび電子機器では、互いに平面視で重なる位置に配置された第1電極、第2電極および第3電極により保持容量が構成される。ここで、所定の電位が供給される配線と、保持容量を構成する第3電極との間に遮蔽電極が設けられているので、配線から第3電極へのカップリングの影響が抑えられる。

[0009] 本技術の一実施の形態の液晶表示パネルおよび電子機器によれば、第3電極と配線との間に遮蔽電極を設けるようにしたので、配線から第3電極へのカップリングの影響を抑えることができる。よって、画質不良の発生を抑えることが可能となる。

[0010] 尚、上記内容は本開示の一例である。本開示の効果は、上述したものに限らず、他の異なる効果であってもよいし、更に他の効果を含んでいてもよい。

図面の簡単な説明

[0011] [図1]本技術の一実施の形態に係る液晶表示パネルの概略構成を表す断面模式図である。

[図2]図1に示した駆動基板の概略構成を表す平面模式図である。

[図3]図2に示したⅠⅠⅠーⅠⅠⅠ線に沿った断面模式図である。

[図4]図2に示したⅠⅤーⅠⅤ線に沿った断面模式図である。

[図5]図2に示した遮蔽電極の平面構成を信号線とともに表す平面模式図である。

[図6]比較例1に係る駆動基板の概略構成を表す断面模式図である。

[図7]比較例2に係る駆動基板の概略構成を表す断面模式図である。

[図8]図2に示した保持容量と図6に示した保持容量のリーク電流を表す図である。

[図9A]図2に示した駆動基板と図7に示した駆動基板の縦クロストークを表す図である。

[図9B]図9Aに示したクロストーク値について説明するための図である。

[図10]図1に示した液晶表示パネルが適用される投射型表示装置の構成を表す図である。

[図11]図10に示した光変調素子の全体構成を表す模式図である。

[図12]図11に示した画素の画素回路の一例を表す図である。

発明を実施するための形態

[0012] 以下、本技術の実施の形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

1. 実施の形態

第3電極と信号線（配線）との間に遮蔽電極を有する液晶パネル

2. 適用例

投射型表示装置

[0013] [実施の形態]

(構成)

図1は、本技術の一実施の形態に係る液晶表示パネル1の模式的な断面構成を表したものである。この液晶表示パネル1は、例えば、投射型表示装置（後述の図10の投射型表示装置200）の光変調素子として用いられるものである。液晶表示パネル1は、互いに対向する駆動基板10および対向基板20の間に液晶層30を有している。

[0014] 駆動基板10と液晶層30との間には、駆動基板10に近い位置から、平坦化層10P、画素電極10E、保護層10Cおよび配向膜10AFがこの順に設けられている。対向基板20と液晶層30の間には、対向基板20に近い位置から、対向電極20Eおよび配向膜20AFがこの順に設けられている。駆動基板10および対向基板20の互いの対向面と反対の面には、それぞれ偏光板10PZ、20PZが貼り合わされている。

[0015] 図2は、駆動基板10の模式的な平面構成を表したものであり、図3は、図2に示したⅠⅠⅠ-ⅠⅠⅠ線に沿った断面構成、図4は、図2に示したⅠⅤ-ⅠⅤ線に沿った断面構成をそれぞれ表している。駆動基板10は、支持

基板 11 上に、例えば、走査線 WSL、トランジスタ Tr、保持容量 Cs、遮光膜 17、遮蔽電極 18 および信号線 DTL（配線）をこの順に有している。走査線 WSL とトランジスタ Tr との間に第 1 層間絶縁膜 1A、トランジスタ Tr と保持容量 Cs との間に第 2 層間絶縁膜 1B、保持容量 Cs と遮蔽電極 18 との間に第 3 層間絶縁膜 1C、遮蔽電極 18 と信号線 DTL との間に第 4 層間絶縁膜 1D が、それぞれ設けられている。支持基板 11 は、例えば石英、ガラス、シリコンまたはプラスチックフィルムなどの板状部材により構成されている。

[0016] 支持基板 11 上に設けられた走査線 WSL は、所定方向（例えば、図 2 の X 方向および Y 方向）に沿って延在している。走査線 WSL は、例えばタングステンシリサイド（WSi）などの低反射率材料により構成されている。走査線 WSL には、導電性を有するシリサイド系半導体材料を用いることが好ましい。タングステン（W）、チタン（Ti）、モリブデン（Mo）、クロム（Cr）およびタンタル（Ta）あるいはこれらのシリサイド化合物等により走査線 WSL を構成するようにしてもよい。走査線 WSL の厚み（図 3、4 の Y 方向の大きさ）は、例えば、200 nm である。走査線 WSL は、例えば 30 nm～400 nm の厚みを有している。

[0017] 第 1 層間絶縁膜 1A は、走査線 WSL を覆い、支持基板 11 の全面にわたって設けられている。第 1 層間絶縁膜 1A は、例えば CMP（Chemical Mechanical Polishing）処理等により平坦化されていることが好ましい。第 1 層間絶縁膜 1A が平坦化されていることにより、上層のパターンを形成する際の加工性が高まる。したがって、歩留まりを向上させることが可能となる。第 1 層間絶縁膜 1A は、例えば酸化シリコン（SiO₂）により構成されている。

[0018] トランジスタ Tr は、第 1 層間絶縁膜 1A 上に、半導体膜 12、ゲート絶縁膜 13 およびゲート電極 14 をこの順に有している。このトランジスタ Tr は、例えば LDD（Lightly Doped Drain）構造を有する TFT 素子である。このトランジスタ Tr により、液晶層 30 が画素毎に駆動されるようにな

っている。

[0019] 半導体膜 1 2 は、第 1 層間絶縁膜 1 A 上の選択的な領域に設けられ、所定の方向（例えば、図 2 の Y 方向）に延びている。半導体膜 1 2 は、ゲート電極 1 4 と対向するチャネル領域 1 2 a と、チャネル領域 1 2 a の両側に、チャネル領域 1 2 a に隣接して配置された一对の L D D 領域 1 2 b とを有している。L D D 領域 1 2 b を設けることによりトランジスタ T r オフ（O F F）時のリーク電流を低減させることができる。一对の L D D 領域 1 2 b の外側（チャネル領域 1 2 a と反対側）には、半導体膜 1 2 のソース・ドレイン領域が設けられている。半導体膜 1 2 のソース領域は、信号線 D T L に電氣的に接続され、半導体膜 1 2 のドレイン領域は、保持容量 C s に電氣的に接続されている。半導体膜 1 2 は、例えば非晶質シリコンまたは結晶シリコン等により構成されている。L D D 領域 1 2 b には、例えば n 型の不純物が低濃度でドーピングされている。ソース・ドレイン領域は、例えば L D D 領域 1 2 b よりも高濃度の n 型の不純物がドーピングされることにより、チャネル領域 1 2 a よりもその抵抗値が低くなっている（低抵抗化されている）。半導体膜 1 2 のチャネル領域 1 2 a および一对の L D D 領域 1 2 b は、走査線 W S L に対向する位置に配置されている。

[0020] ゲート絶縁膜 1 3 は、半導体膜 1 2 とゲート電極 1 4 とを電氣的に絶縁するためのものであり、半導体膜 1 2 とゲート電極 1 4 との間に設けられている。ゲート絶縁膜 1 3 は、例えば酸化シリコン（S i O₂）または窒化シリコン（S i N）により構成されている。このようなゲート絶縁膜 1 3 は、例えば、熱酸化法または C V D（Chemical Vapor Deposition）法により形成されている。

[0021] ゲート電極 1 4 は、ゲート絶縁膜 1 3 上に所定のパターンで設けられている。このゲート電極 1 4 は、例えば、半導体膜 1 2 を幅方向（図 2 の X 方向）に跨ぐように、平面視で「H」の形状を有している。具体的には、ゲート電極 1 4 は、平面視で半導体膜 1 2 のチャネル領域 1 2 a に重なるとともに L D D 領域 1 2 b を露出させる部分と、半導体膜 1 2 の両側に、半導体膜 1

2と平行に延びる部分とにより構成されている。ゲート電極14は、走査線WSLに対向しており、第1層間絶縁膜1Aに設けられた接続孔H3、H4を介して走査線WSLに電氣的に接続されている。この接続孔H3、H4は、例えば、平面視で半導体膜12の両側に配置されている。

[0022] ゲート電極14は、例えば、ゲート絶縁膜13に近い位置から順に第1導電膜14Aおよび第2導電膜14Bが積層された積層構造を有している。第1導電膜14Aは、例えば、リン(P)などの不純物を添加したポリシリコン膜により構成されている。第2導電膜14Bは、例えばタングステンシリサイド膜等の低反射率材料により構成されている。第1導電膜14Aの厚みは、例えば40nm~1000nmであり、第2導電膜14Bの厚みは、例えば30nm~400nmである。このように第1導電膜14Aを遮光性の第2導電膜14Bとゲート絶縁膜13との間に設けることにより、ゲート絶縁膜13に対して第2導電膜14Bを固定することができる。接続孔H3、H4には、少なくとも第2導電膜14Bが埋設されていればよい。接続孔H3、H4に第2導電膜14Bを設けることにより、半導体膜12のチャネル領域12aおよびLDD領域12bへの光の入射を抑えることができる。ゲート電極14は、例えば以下のように形成する。まず、半導体膜12のチャネル領域12aに対向する位置に第1導電膜14Aを形成する。続いて、ドライエッチングにより第1層間絶縁膜1Aに接続孔H3、H4を形成する。その後に、この接続孔H3、H4内を含む領域と、第1導電膜14A上とに第2導電膜14Bを成膜する。これにより、ゲート電極14が形成される。

[0023] 第2層間絶縁膜1Bは、ゲート電極14を覆うようにして支持基板11の全面に設けられている。この第2層間絶縁膜1Bは、第1層間絶縁膜1Aと同様に、例えば酸化シリコンにより構成されている。

[0024] 保持容量Csは、第2層間絶縁膜1B上の所定の領域に設けられ、トランジスタTrを覆っている。具体的には、保持容量Csは、半導体膜12およびゲート電極14と平面視で重なる位置に設けられ、少なくとも、半導体膜12のチャネル領域12aおよびLDD領域12bとゲート電極14とを覆

っている。保持容量 C_s は、例えば走査線 W_{SL} と同程度の幅を有しており、走査線 W_{SL} の一部と平面視で重なる位置に配置されている。半導体膜12のチャネル領域12aおよび LDD 領域12bとゲート電極14とは、その下面が走査線 W_{SL} に覆われ、その上面が保持容量 C_s に覆われている。

[0025] この保持容量 C_s は、第2層間絶縁膜1B上に、第1電極15A、誘電体膜DFA（第1誘電体膜）、第2電極16、誘電体膜DFB（第2誘電体膜）および第3電極15Bをこの順に有するものである（図3，図4）。第1電極15A、第2電極16および第3電極15Bは、互いに平面視で重なる位置に配置され、第1電極15Aと第3電極15Bとは、電氣的に接続されている。即ち、この保持容量 C_s は、積層型の容量素子である。これにより、占有面積を抑えつつ、大きな保持容量を確保することが可能となる。

[0026] 第1電極15Aは、第2層間絶縁膜1Bに設けられた接続孔H1を介して半導体膜12のドレイン領域に電氣的に接続されている。したがって、この第1電極15Aには、画素電位が供給されるようになっている。第2電極16は、誘電体膜DFAを間にして第1電極15Aに対向している。この第2電極16は、遮蔽電極18と電氣的に接続されており、例えば、共通電位（ V_{com} 電位）が供給されるようになっている。第3電極15Bは、第2電極16を間にして第1電極15Aに対向しており、第3電極15Bと第2電極16との間に誘電体膜DFBが配置されている。第1電極15Aに電氣的に接続された第3電極15Bには、例えば画素電位が供給されるようになっている。第1電極15A、第2電極16および第3電極15Bは、例えばリン（P）などの不純物を添加したポリシリコン膜により構成されている。誘電体膜DFA、DFBは、例えば窒化シリコン膜により構成されている。誘電体膜DFA、DFBは、酸化シリコン膜よりも高い誘電率を有する絶縁膜により構成することが好ましい。誘電体膜DFAは、例えば、第2電極16と同一の平面形状を有しており、誘電体膜DFBは、例えば、第3電極15Bと同一の平面形状を有している。

[0027] 保持容量 C_s 上の遮光膜17は、トランジスタTrへの光の照射を防ぐた

めのものである。この遮光膜 17 は、例えば、第 3 電極 15 B と同じ平面形状を有しており、平面視で第 3 電極 15 B に重なる位置に設けられている。即ち、遮光膜 17 は、半導体膜 12 の少なくともチャネル領域 12 a および LDD 領域 12 b とゲート電極 14 とを覆っている。遮光膜 17 は、例えば、遮光性の高融点金属または高融点金属シリサイド化物により構成されている。遮光性の高融点金属としては、例えば、タングステンが挙げられ、遮光性の高融点金属シリサイド化物としては、例えば、タングステンシリサイドが挙げられる。

[0028] 第 3 層間絶縁膜 1 C は、遮光膜 17 および保持容量 C s を覆って、支持基板 11 の全面にわたり設けられている。第 3 層間絶縁膜 1 C は、第 1 層間絶縁膜 1 A、第 2 層間絶縁膜 1 B と同様に、例えば酸化シリコンにより構成されている。90 nm 以上の厚みを有する第 3 層間絶縁膜 1 C を設けることにより、耐圧不良の発生を抑えることができる。

[0029] 第 3 層間絶縁膜 1 C は、例えば 20 nm ~ 30 nm の厚みの窒化シリコン膜により構成するようにしてもよい。例えば酸化シリコン膜よりも高い誘電率を有する第 3 層間絶縁膜 1 C を用いることにより、第 3 電極 15 B と遮蔽電極 18 との間に容量が保持される。即ち、第 3 電極 15 B および遮蔽電極 18 により、容量素子が構成される。

[0030] 図 5 は、保持容量 C s および信号線 DTL とともに、遮蔽電極 18 の形状を表す平面模式図である。第 3 層間絶縁膜 1 C 上の遮蔽電極 18 は、保持容量 C s と信号線 DTL との間に配置されている。保持容量 C s の第 2 電極 16 に電氣的に接続された遮蔽電極 18 には、例えば共通電位が供給されている。詳細は後述するが、本実施の形態では、この遮蔽電極 18 が設けられているので、信号線 DTL から保持容量 C s (第 3 電極 15 B) へのカップリングの影響が抑えられる。

[0031] 遮蔽電極 18 は、例えば、半導体膜 12 の少なくともチャネル領域 12 a および LDD 領域 12 b とゲート電極 14 とを覆っている。このような遮蔽電極 18 は、例えば、遮光性の高融点金属または高融点金属シリサイド化物

により構成されている。遮光性の高融点金属としては、例えば、タングステンが挙げられ、遮光性の高融点金属シリサイド化物としては、例えば、タングステンシリサイドが挙げられる。これにより、トランジスタTrへの光の照射を、より効果的に防ぐことができる。遮蔽電極18の厚みは、例えば、75nm～125nmである。例えば、遮蔽電極18は、100nmの厚みを有している。

[0032] 第4層間絶縁膜1Dは、遮蔽電極18を覆って、支持基板11の全面にわたり設けられている。第4層間絶縁膜1Dは、第1層間絶縁膜1A、第2層間絶縁膜1Bおよび第3層間絶縁膜1Cと同様に、例えば酸化シリコンにより構成されている。

[0033] 第4層間絶縁膜1D上の信号線DTLは、平面視で第3電極15Bに重なる位置に配置されており、前述のように、信号線DTLと保持容量Csとの間に遮蔽電極18が設けられている。この信号線DTLは、例えば半導体膜12の延在方向と平行方向（図2のY方向）に延在しており、遮蔽電極18を間にして、半導体膜12に対向して設けられている。信号線DTLは、第4層間絶縁膜1D、第3層間絶縁膜1Cおよび第2層間絶縁膜1Bを貫通する接続孔H2を介して半導体膜12のソース領域に電氣的に接続されている。信号線DTLは、信号線電位が供給されるようになっている。信号線DTLは、例えばタングステンシリサイド（WSi）、アルミニウム（Al）、チタン（Ti）または銅（Cu）等の金属材料により構成されている。複数の金属を含む積層膜により信号線DTLを構成するようにしてもよい。信号線DTLの厚みは、例えば100nm～1000nmである。

[0034] 第4層間絶縁膜1D上には、信号線DTLと同層に、例えば、第1接続配線19Aおよび第2接続配線19Bが設けられている。第1接続配線19Aは、保持容量Csの第1電極15Aと第3電極15Bとを電氣的に接続するためのものである。第1接続配線19Aは、第4層間絶縁膜1Dおよび第3層間絶縁膜1Cに設けられた接続孔H5、H6を介して第1電極15A、第3電極15Bに電氣的に接続されている。第2接続配線19Bは、第2電極

16と遮蔽電極18とを電氣的に接続するためのものである。第2接続配線19Bは、第4層間絶縁膜1Dに設けられた接続孔H7を介して遮蔽電極18に電氣的に接続されるとともに、第4層間絶縁膜1Dおよび第3層間絶縁膜1Cに設けられた接続孔H8を介して第2電極16に電氣的に接続されている。第1接続配線19Aおよび第2接続配線19Bは、例えば、信号線DTLと同一工程で形成されており、信号線DTLと同一の材料で構成され、同一の厚みを有している。

[0035] 平坦化層10Pは、駆動基板10の表面を平坦化するためのものであり、例えば、駆動基板10の全面に設けられている。この平坦化層10Pは、例えば、エポキシ樹脂またはアクリル樹脂等により構成されている。

[0036] 平坦化層10P上の画素電極10Eは、画素（後述の図11の画素2）毎に配設されており、例えばトランジスタTrに電氣的に接続されている。この画素電極10Eは、例えば透明導電膜により構成されている。透明導電膜としては、例えば、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物（IZO）、酸化亜鉛（ZnO）またはインジウムガリウム亜鉛含有酸化物（IGZO）等が挙げられる。

[0037] 画素電極10Eを覆う保護層10Cは、画素電極10Eの腐食を防止する役割を担っている。この保護層10Cは、配向膜10AF、20AFの構成材料よりも化学的に安定な無機材料により構成されていることが好ましい。具体的には、保護層10Cの構成材料として、例えば、酸化シリコン（SiO₂）または窒化シリコン（SiN）を用いることができる。保護層10Cの厚みは、例えば30nm～70nmである。保護層10Cは、蒸着法よりも化学的に安定な手法を用いて形成することが好ましく、例えば、CVD法またはスパッタ法により形成することができる。

[0038] 配向膜10AFは、保護層10Cと液晶層30との間に設けられ、配向膜20AFは、対向電極20Eと液晶層30との間に設けられている。この配向膜10AF、20AFは、液晶層30の配向制御を行うためのものであり、例えばシリコン酸化物等の無機材料により構成されている。配向膜10A

F, 20AFの厚みは、例えば、120nm～360nm程度である。配向膜10AF, 20AFは、例えば蒸着法を用いて形成することができる。

[0039] 液晶層30は、配向膜10AFと配向膜20AFとの間に設けられている。例えばVA (Vertical Alignment: 垂直配向) モード, TN (Twisted Nematic) モード, ECB (Electrically controlled birefringence) モード, FFS (Fringe Field Switching) モードあるいはIPS (In Plane Switching) モード等により駆動される液晶により構成されている。

[0040] 対向電極20Eは、例えば全ての画素に共通して設けられ、共通電位に保持されている。この対向電極20Eおよび画素電極10Eにより、液晶層30へ映像電圧が供給されるようになっている。対向電極20Eには、上記画素電極10Eと同様に、例えば、透明導電材料を用いることができる。

[0041] 対向基板20は、例えば、支持基板11と同様に、石英、ガラス、シリコンまたはプラスチックフィルムなどの板状部材により構成されている。対向基板20と対向電極20Eとの間には、カラーフィルタ層、ブラックマトリクス層およびオーバーコート層等が設けられていてもよい。

[0042] 偏光板10PZ, 20PZは、例えばクロスニコル配置されており、所定の振動方向の光（偏光）のみが偏光板10PZ, 20PZを通過できるようになっている。

[0043] (動作)

液晶表示パネル1では、液晶層30での光透過率が画素毎に制御され、入力された画像信号に応じたコントラストの光が出射されるようになっている。トランジスタTrは、画素電極10Eに電氣的に接続されており、画素電極10Eをスイッチング制御する。

[0044] (作用・効果)

本実施の形態の液晶表示パネル1では、信号線電位が共有される信号線DTLと、保持容量Csを構成する第3電極15B（画素電位）との間に遮蔽電極18（共通電位）が設けられているので、信号線DTLから第3電極15Bへのカップリングの影響が軽減される。以下、これについて、比較例（

比較例 1, 2) を用いて詳細に説明する。

[0045] 図 6 は、比較例 1 に係る駆動基板（駆動基板 101）の模式的な断面構成を表したものである。この駆動基板 101 は、第 1 電極 115 A、第 2 電極 116 および第 3 電極 115 B がこの順に積層された保持容量 C_s を有している。第 1 電極 115 A および第 3 電極 115 B は、第 1 接続配線 119 A を介して電氣的に接続されており、例えば共通電位に保持されている。第 2 電極 116 は、接続孔 H100 を介して半導体膜 12 に電氣的に接続されているこの第 2 電極 116 には、画素電位を供給する第 2 接続配線 119 B が電氣的に接続されている。

[0046] このような駆動基板 101 では、第 1 電極 115 A 上の第 2 電極 116 を半導体膜 12 に電氣的に接続するので、接続孔 H100 を形成する前に、第 1 電極 115 A のパターニングを行う。第 1 電極 115 A のパターニングを行うと、誘電体膜 D F A がレジストにより汚染される。あるいは、誘電体膜 D F A に形成された酸化膜を除去するため、フッ酸処理等を施すと、誘電体膜 D F A 表面の損傷が生じる。これらレジスト汚染および誘電体膜 D F A 表面の損傷により、保持容量 C_s にリークが発生するおそれがある。また、レジスト汚染および誘電体膜 D F A 表面の損傷の影響を抑えるため、第 2 電極 116 を 2 回に分けて成膜することも考え得るが、この場合には、工程数が増える。

[0047] 図 7 は、比較例 2 に係る駆動基板（駆動基板 102）の模式的な断面構成を表したものである。この駆動基板 102 の保持容量 C_s では、第 1 電極 115 A が接続孔 H1 を介して半導体膜 12 に電氣的に接続されている。このような駆動基板 102 では、第 2 電極 116 と半導体膜 12 とは接続されないで、誘電体膜 D F A のレジスト汚染および表面の損傷等は発生しない。しかしながら、第 1 電極 115 A に電氣的に接続された第 3 電極 115 B（画素電位）は、信号線 D T L（信号線電位）から縦電界の影響を受け、これらの間にカップリングが生じやすい。このため、駆動基板 102 ではクロストーク等の画質不良が発生するおそれがある。

[0048] これに対し、本実施の形態では、信号線DTLと第3電極15Bとの間に、遮蔽電極18（共通電位）を設けるようにしたので、信号線DTLから第3電極15Bへの縦電界が遮蔽され、これらの間のカップリングが生じにくくなる。これにより、液晶表示パネル1では、信号線DTLと第3電極15Bとの間のカップリングに起因したクロストーク等の画質不良の発生を抑えることができる。

[0049] 図8は、駆動基板10と駆動基板101との保持容量Csのリーク電流を表している。駆動基板10では、第1電極15Aを半導体膜12に電氣的に接続するので、レジスト汚染および誘電体膜DFA表面の損傷等に起因した保持容量Csのリーク電流の発生を抑えることができる。

[0050] 図9Aは、駆動基板10および駆動基板102の縦クロストークを表したものである。図9Aの縦軸は下記式（1）により求められるクロストーク値CTK（％）を表す。式（1）のWi，Wi'は、図9Bに示したように、黒ウィンドウの周囲の、隣り合うウィンドウの輝度を表している。駆動基板10では、遮蔽電極18が設けられているので、信号線DTLから第3電極15Bへの縦電界の影響が軽減され、縦クロストークの発生を抑えることができる。

$$CTK(\%) = \{ (Wi' - Wi) / Wi \} \times 100 \cdots (1)$$

[0051] 以上説明したように、本実施の形態では、第3電極15B（画素電位）と信号線DTL（信号線電位）との間に遮蔽電極18を設けるようにしたので、信号線DTLから第3電極15Bへのカップリングの影響を抑えることができる。よって、画質不良の発生を抑えることが可能となる。

[0052] 更に、遮蔽電極18に遮光性材料を用いることにより、半導体膜12への斜め方向の光の入射が抑えられ、光リークの発生を抑えることができる。加えて、第3電極15Bを覆う遮光膜17を設けることにより、より効果的に半導体膜12への斜め方向の光の入射を抑えることができる。

[0053] また、第1電極15A、第2電極16および第3電極15Bにより、積層型の保持容量Csを構成しているので、占有面積を小さくしつつ、大きな容

量を保持することができる。したがって、液晶表示パネル 1 の開口率を高め、あるいは、ピッチを狭くすることが可能となる。

[0054] 〔適用例〕

本技術の液晶表示パネル 1 は、例えば投射型表示装置等の電子機器に適用することができる。

[0055] 図 10 は、光変調素子として液晶表示パネル 1 が適用された投射型表示装置（投射型表示装置 200）の構成例を示す図である。この投射型表示装置 200 は、例えばスクリーンに画像を投射する表示装置である。投射型表示装置 200 は、例えば PC 等のコンピュータや各種画像プレーヤ等の外部の画像供給装置に I/F（インターフェイス）を介して接続されており、この I/F に入力される画像信号に基づいて、スクリーン等への投影を行うものである。なお、以下に説明する投射型表示装置 200 の構成は一例であり、本技術に係る投射型表示装置は、このような構成に限定されるものではない。

[0056] 投射型表示装置 200 は、光源 211、マルチレンズアレイ 212、PbS アレイ 213、フォーカスレンズ 214、ミラー 215、ダイクロイックミラー 216、217、光変調素子 218a～218c、ダイクロイックプリズム 219、および投写レンズ 220 を備える。光変調素子 218a～218c に、例えば上記実施の形態の液晶表示パネル 1 が用いられている。

[0057] 光源 211 は、発光部 211a によって発光された光を、リフレクタ 211b によってマルチレンズアレイ 212 に対して出射する。マルチレンズアレイ 212 は、複数のレンズ素子がアレイ状に設けられた構造であり、光源 211 から出射された光を集光する。PbS アレイ 213 は、マルチレンズアレイ 212 によって集光された光を、所定の偏光方向の光、例えば P 偏光波に偏光する。フォーカスレンズ 214 は、PbS アレイ 213 によって所定の偏光方向の光に変換された光を集光する。

[0058] ダイクロイックミラー 216 は、フォーカスレンズ 214、ミラー 215 を介して入射してきた光のうちの赤色光 R を透過し、緑色光 G、青色光 B を

反射する。ダイクロイックミラー 216 によって透過された赤色光 R は、ミラー 215 を介して光変調素子 218a に導かれる。

[0059] ダイクロイックミラー 217 は、ダイクロイックミラー 216 によって反射された光のうちの青色光 B を透過し、緑色光 G を反射する。ダイクロイックミラー 217 によって反射された緑色光 G は、光変調素子 218b に導かれる。一方、ダイクロイックミラー 217 によって透過された青色光 B は、ミラー 215 を介して光変調素子 218c に導かれる。

[0060] 光変調素子 218a ~ 218c の各々は、入射された各色光を光変調し、光変調された各色光をダイクロイックプリズム 219 に入射する。ダイクロイックプリズム 219 は、光変調されて入射してきた各色光を 1 つの光軸に合成する。合成された各色光は、投写レンズ 220 を介してスクリーン等に投影される。

[0061] 図 11 は、図 10 の光変調素子 218a ~ 218c の全体構成の一例を表したものである。光変調素子 218a ~ 218c は、例えば、上述した液晶表示パネル 1 と、液晶表示パネル 1 を駆動する駆動回路 40 とを備えたものである。駆動回路 40 は、表示制御部 41 と、データドライバ 42 と、ゲートドライバ 43 とを有している。

[0062] 液晶表示パネル 1 は、複数の画素 2 がマトリクス状に形成された画素部 1A と、その周辺部 1B とを有するものである。液晶表示パネル 1 は、各画素 2 をデータドライバ 42 およびゲートドライバ 43 によってアクティブ駆動することにより、外部から入力された映像信号 D_{in} に基づく画像を表示するものである。

[0063] 液晶表示パネル 1 は、行方向に延在する複数の走査線 W_{SL} と、列方向に延在する複数の信号線 D_{TL} と、行方向に延在する複数の共通電位線 COM とを有している。信号線 D_{TL} と走査線 W_{SL} との交差部分に対応して、画素 2 が設けられている。各信号線 D_{TL} は、データドライバ 42 の出力端（図示せず）に接続されている。各走査線 W_{SL} は、ゲートドライバ 43 の出力端（図示せず）に接続されている。各共通電位線 COM は、例えば、固定

の電位を出力する回路の出力端（図示せず）に接続されている。

[0064] 表示制御部41は、例えば供給される映像信号Dinを1画面ごと（1フレームの表示ごと）にフレームメモリに格納して保持するものである。表示制御部41は、また、例えば、液晶表示パネル1を駆動するデータドライバ42およびゲートドライバ43が連動して動作するように制御する機能を有している。具体的には、表示制御部41は、例えば、データドライバ42に走査タイミング制御信号を供給し、データドライバ42に、フレームメモリに保持されている画像信号に基づいた1水平ライン分の画像信号と表示タイミング制御信号を供給するようになっている。

[0065] データドライバ42は、例えば表示制御部41から供給される1水平ライン分の映像信号Dinを、各画素2に信号電圧として供給するものである。具体的には、データドライバ42は、例えば、映像信号Dinに対応する信号電圧を、ゲートドライバ43により選択された1水平ラインを構成する各画素2に、信号線DTLを介してそれぞれ供給するものである。

[0066] ゲートドライバ43は、例えば表示制御部41から供給される走査タイミング制御信号に応じて、駆動対象の画素2を選択する機能を有している。具体的には、ゲートドライバ43は、例えば、走査線WSLを介して、選択パルス画素2のトランジスタTrのゲート電極14に印加することにより、画素部1Aにマトリックス状に形成されている画素2のうちの1行を駆動対象として選択するようになっている。そして、これらの画素2では、データドライバ42から供給される信号電圧に応じて、1水平ラインの表示がなされる。このようにして、ゲートドライバ43は、例えば、時分割的に1水平ラインずつ順次走査を行い、表示領域全体に亘った表示を行うようになっている。

[0067] 次に、画素2の回路構成について説明する。図12は、画素2の回路構成の一例を表わしたものである。各画素2には、画素回路4が設けられている。各画素回路4は、走査線WSLおよび信号線DTLの交差部分に対応して設けられている。画素回路4は、画素2に信号電圧を書き込むトランジスタ

T_r と、画素2に書き込んだ電圧を保持する保持容量 C_s とにより構成されている。保持容量 C_s の一方（第1電極15A、第3電極15B）は、半導体膜12のドレイン領域に接続されており、他方（第2電極16）は、共通電位線COMに接続されている。

[0068] 投射型表示装置200では、色の3原色である赤、緑、青の3色に対応した3つの光変調素子218a～218cが組み合わせられ、あらゆる色が表示される。即ち、投射型表示装置200は、いわゆる3板式の投射型表示装置である。

[0069] 液晶表示パネル1は、上記投射型表示装置の他、テレビジョン装置、デスクトップ型のパーソナルコンピュータのモニタ、ノート型パーソナルコンピュータ、ビデオカメラおよびデジタルスチルカメラなどの撮像装置、PDA（Personal Digital Assistant）、携帯電話機およびスマートフォン等の電子機器にも適用可能である。

[0070] 以上、実施の形態を挙げて本技術を説明したが、本技術は上記実施の形態に限定されるものではなく、種々変形可能である。例えば、上記実施の形態において例示した液晶表示パネルの構成要素、配置および数等は、あくまで一例であり、全ての構成要素を備える必要はなく、また、他の構成要素を更に備えていてもよい。

[0071] また、上記実施の形態では、表示層として液晶層を有する表示パネルを例に挙げて説明したが、これに限らず、有機EL（Electro Luminescence）層または電気泳動層等の他の表示層に適用することも可能である。

[0072] 更に、半導体膜12は、結晶シリコンおよびアモルファスシリコン以外の材料により構成するようにしてもよく、例えば、酸化物半導体材料または有機半導体材料等により構成するようにしてもよい。

[0073] なお、本明細書に記載された効果はあくまで例示であってこれに限定されるものではなく、また他の効果があってもよい。

[0074] なお、本技術は、以下のような構成も可能である。

(1)

液晶層と、

チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、

前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第 1 電極と、

前記第 1 電極に対向する第 2 電極と、

前記第 2 電極を間にして前記第 1 電極に対向するとともに、前記第 1 電極に電氣的に接続された第 3 電極と、

平面視で、前記第 3 電極に重なる位置に配置されるとともに、前記第 3 電極を間にして前記半導体膜に対向する配線と、

前記配線と前記第 3 電極との間に設けられ、前記第 2 電極に電氣的に接続された遮蔽電極と

を備えた液晶表示パネル。

(2)

前記遮蔽電極は、遮光性材料により構成されている

前記 (1) に記載の液晶表示パネル。

(3)

更に、前記遮蔽電極および前記第 2 電極を接続する接続配線を含む

前記 (1) または (2) に記載の液晶表示パネル。

(4)

前記接続配線は、前記配線と同層に設けられている

前記 (3) に記載の液晶表示パネル。

(5)

前記配線は信号線電位に保持され、

前記接続配線には共通電位が供給される

前記 (3) または (4) に記載の液晶表示パネル。

(6)

更に、前記トランジスタに設けられたゲート電極と、

前記半導体膜を間にして、前記ゲート電極に対向する走査線とを含む
前記（１）ないし（５）のうちいずれか１つに記載の液晶表示パネル。

（７）

前記半導体膜は、前記チャネル領域に隣接するＬＤＤ（Lightly Doped Drain）領域を有する

前記（１）ないし（６）のうちいずれか１つに記載の液晶表示パネル。

（８）

前記ゲート電極は、前記半導体膜に近い位置から順に、ポリシリコンを含む第１導電膜と、遮光性を有する第２導電膜とを有する

前記（６）に記載の液晶表示パネル。

（９）

更に、前記第１電極と前記第２電極との間の第１誘電体膜と、

前記第２電極と前記第３電極との間の第２誘電体膜とを含む

前記（１）ないし（８）のうちいずれか１つに記載の液晶表示パネル。

（１０）

更に、前記第３電極を覆う遮光膜を含む

前記（１）ないし（９）のうちいずれか１つに記載の液晶表示パネル。

（１１）

前記第１電極、前記第２電極および前記第３電極はポリシリコンを含む

前記（１）ないし（１０）のうちいずれか１つに記載の液晶表示パネル。

（１２）

液晶表示パネルを備え、

前記液晶表示パネルは、

液晶層と、

チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、

前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第１電極と、

前記第 1 電極に対向する第 2 電極と、

前記第 2 電極を間にして前記第 1 電極に対向するとともに、前記第 1 電極に電氣的に接続された第 3 電極と、

平面視で、前記第 3 電極に重なる位置に配置されるとともに、前記第 3 電極を間にして前記半導体膜に対向する配線と、

前記配線と前記第 3 電極との間に設けられ、前記第 2 電極に電氣的に接続された遮蔽電極とを含む

電子機器。

固体撮像装置。

[0075] 本出願は、日本国特許庁において 2017 年 4 月 27 日に出願された日本特許出願番号第 2017-87947 号を基礎として優先権を主張するものであり、この出願の全ての内容を参照によって本出願に援用する。

[0076] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

請求の範囲

- [請求項1] 液晶層と、
 チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に
 駆動するトランジスタと、
 前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に
 電氣的に接続された第1電極と、
 前記第1電極に対向する第2電極と、
 前記第2電極を間にして前記第1電極に対向するとともに、前記第
 1電極に電氣的に接続された第3電極と、
 平面視で、前記第3電極に重なる位置に配置されるとともに、前記
 第3電極を間にして前記半導体膜に対向する配線と、
 前記配線と前記第3電極との間に設けられ、前記第2電極に電氣的
 に接続された遮蔽電極と
 を備えた液晶表示パネル。
- [請求項2] 前記遮蔽電極は、遮光性材料により構成されている
 請求項1に記載の液晶表示パネル。
- [請求項3] 更に、前記遮蔽電極および前記第2電極を接続する接続配線を含む
 請求項1に記載の液晶表示パネル。
- [請求項4] 前記接続配線は、前記配線と同層に設けられている
 請求項3に記載の液晶表示パネル。
- [請求項5] 前記配線は信号線電位に保持され、
 前記接続配線には共通電位が供給される
 請求項3に記載の液晶表示パネル。
- [請求項6] 更に、前記トランジスタに設けられたゲート電極と、
 前記半導体膜を間にして、前記ゲート電極に対向する走査線とを含
 む
 請求項1に記載の液晶表示パネル。
- [請求項7] 前記半導体膜は、前記チャネル領域に隣接するLDD (Lightly Do

ped Drain) 領域を有する

請求項 1 に記載の液晶表示パネル。

[請求項8] 前記ゲート電極は、前記半導体膜に近い位置から順に、ポリシリコンを含む第 1 導電膜と、遮光性を有する第 2 導電膜とを有する請求項 6 に記載の液晶表示パネル。

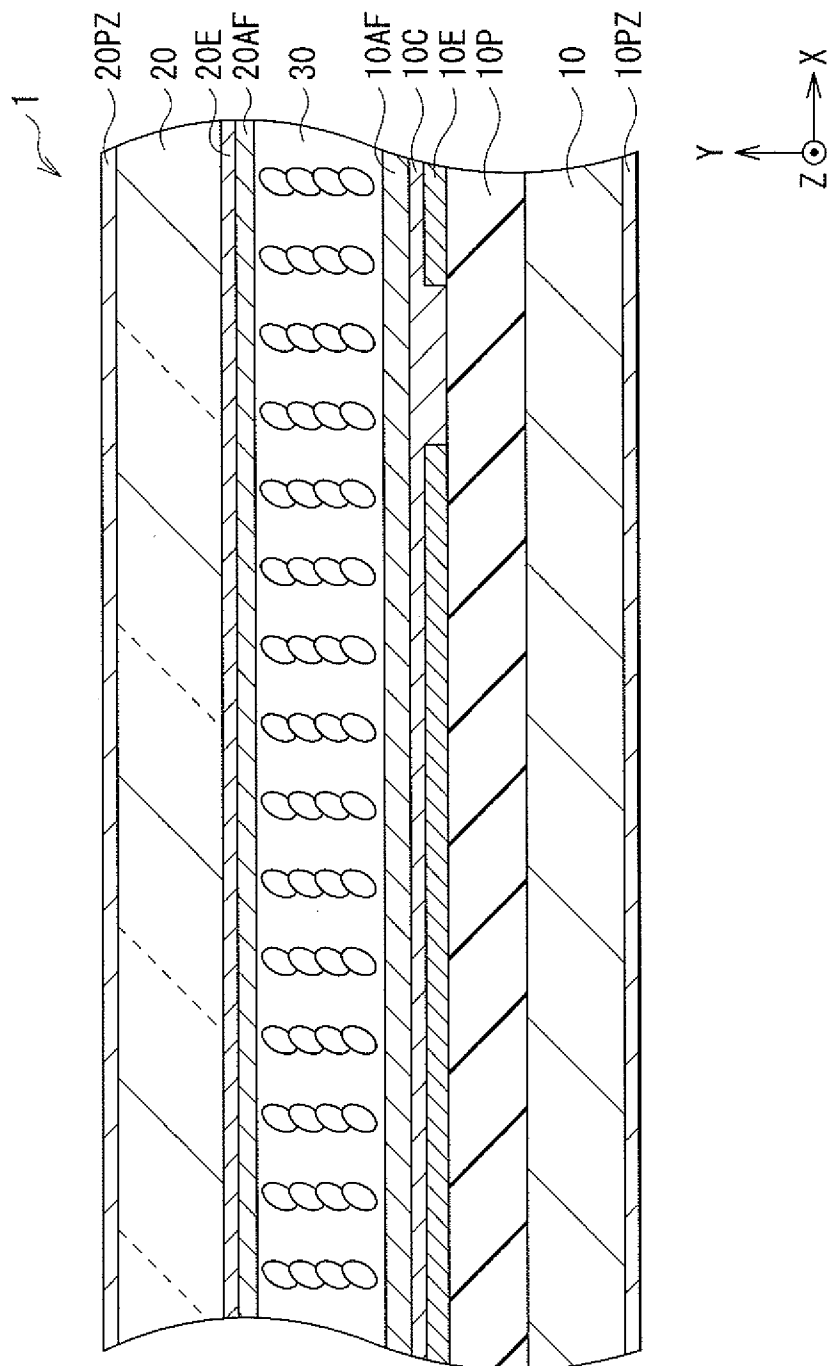
[請求項9] 更に、前記第 1 電極と前記第 2 電極との間の第 1 誘電体膜と、前記第 2 電極と前記第 3 電極との間の第 2 誘電体膜とを含む請求項 1 に記載の液晶表示パネル。

[請求項10] 更に、前記第 3 電極を覆う遮光膜を含む請求項 1 に記載の液晶表示パネル。

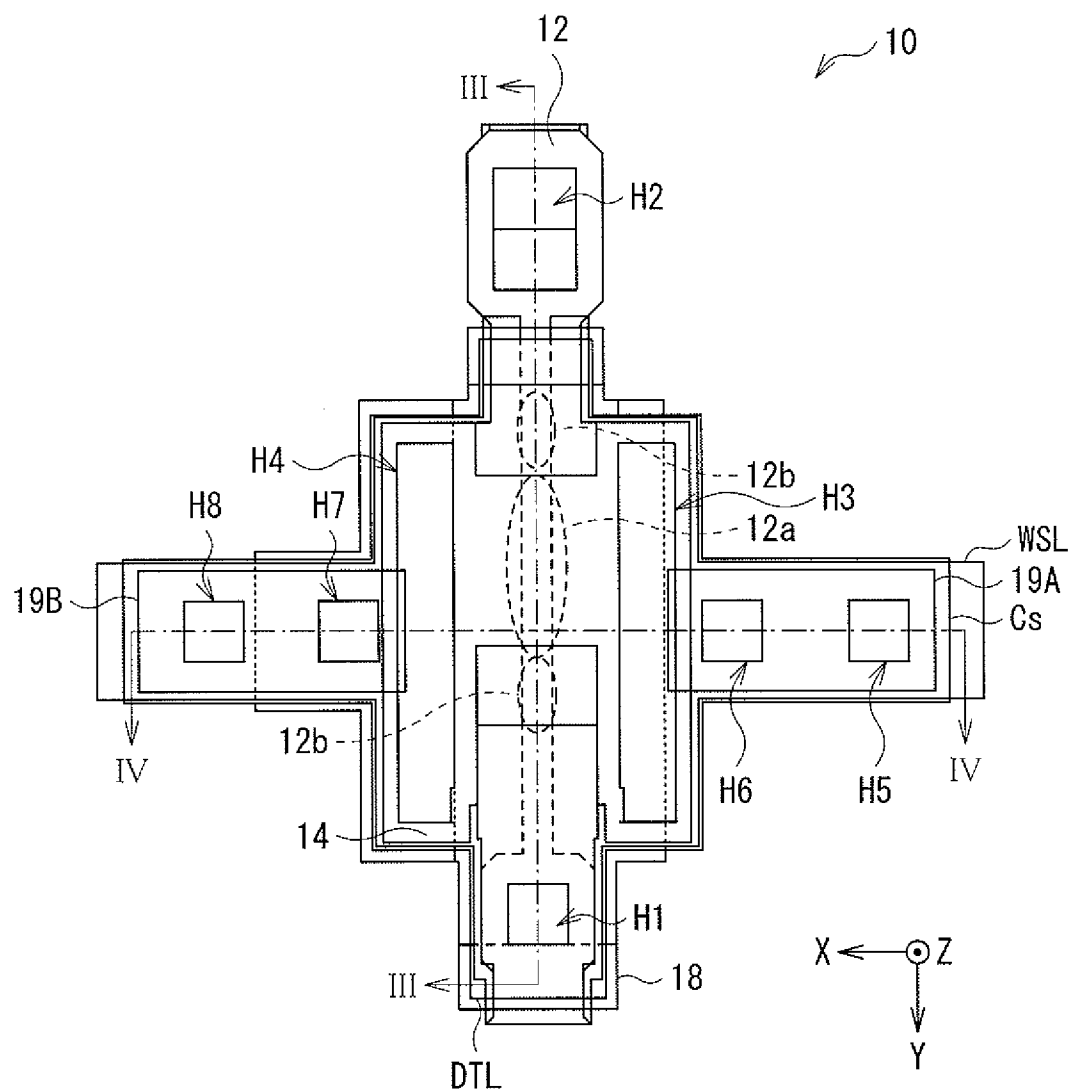
[請求項11] 前記第 1 電極、前記第 2 電極および前記第 3 電極はポリシリコンを含む請求項 1 に記載の液晶表示パネル。

[請求項12] 液晶表示パネルを備え、
前記液晶表示パネルは、
液晶層と、
チャネル領域が設けられた半導体膜を有し、前記液晶層を画素毎に駆動するトランジスタと、
前記半導体膜の前記チャネル領域を覆うとともに、前記半導体膜に電氣的に接続された第 1 電極と、
前記第 1 電極に対向する第 2 電極と、
前記第 2 電極を間にして前記第 1 電極に対向するとともに、前記第 1 電極に電氣的に接続された第 3 電極と、
平面視で、前記第 3 電極に重なる位置に配置されるとともに、前記第 3 電極を間にして前記半導体膜に対向する配線と、
前記配線と前記第 3 電極との間に設けられ、前記第 2 電極に電氣的に接続された遮蔽電極とを含む
電子機器。

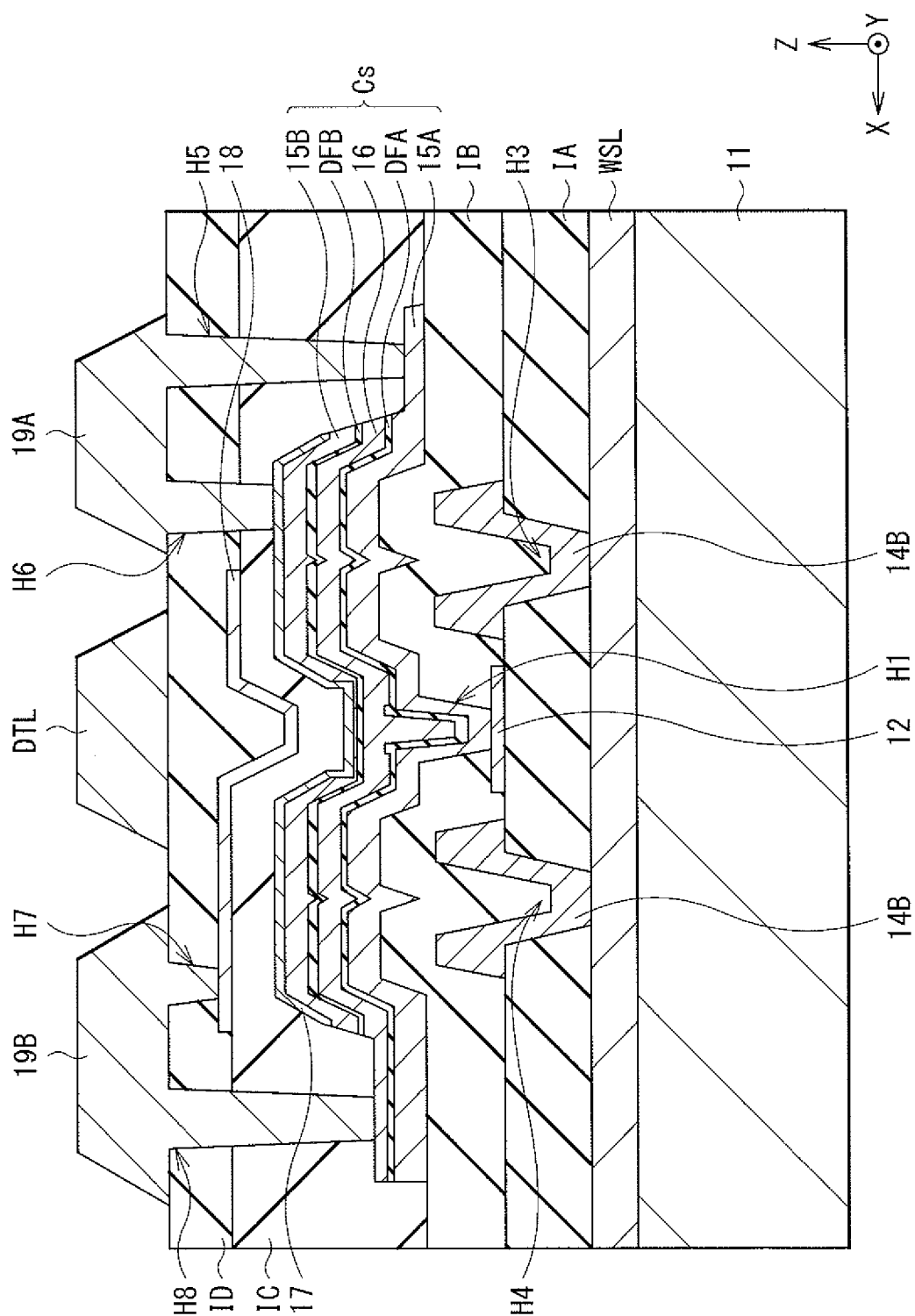
[図1]



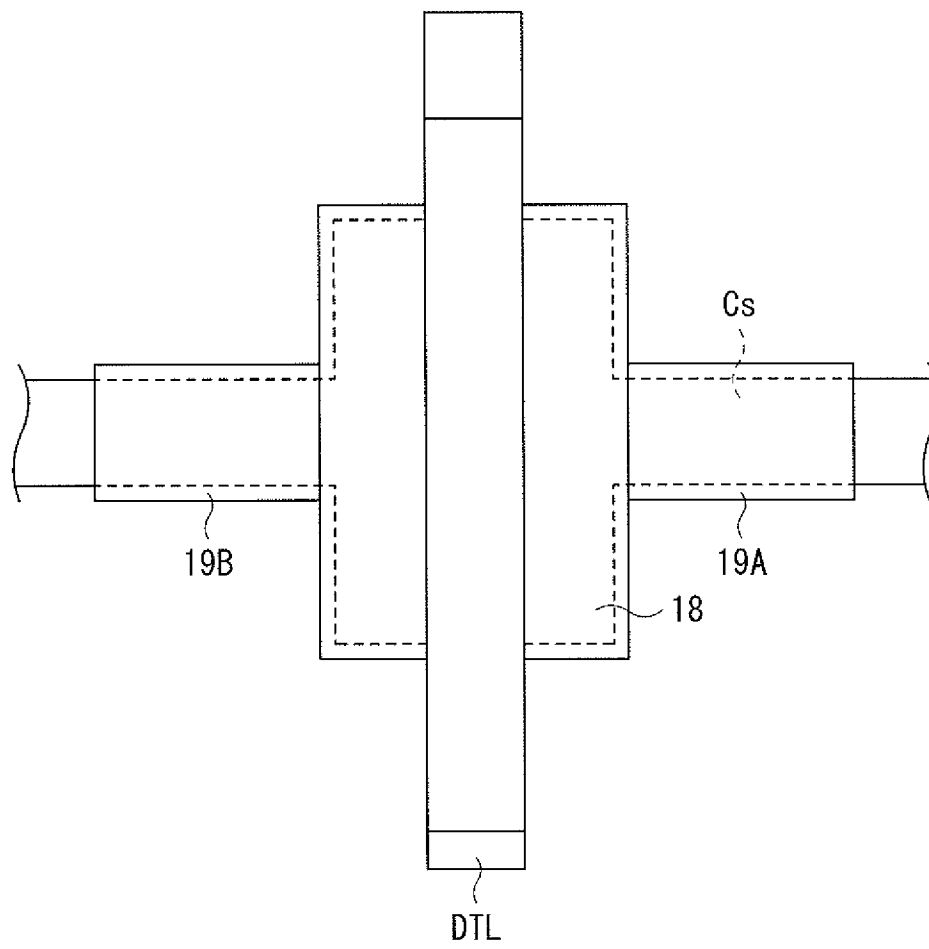
[図2]



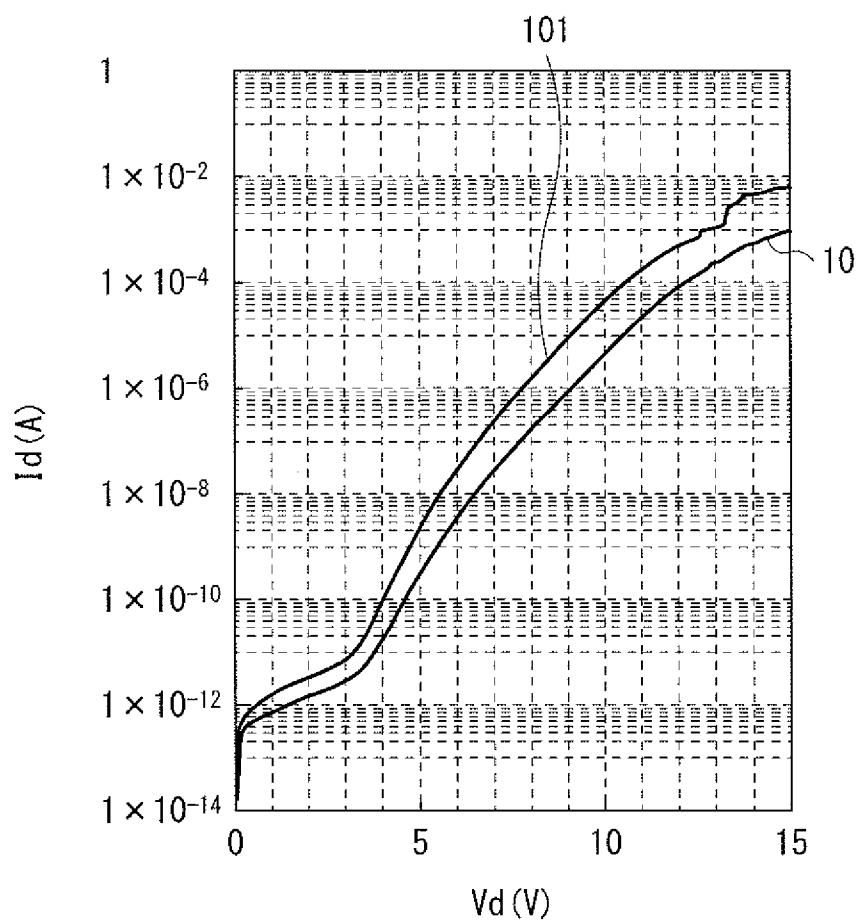
[図4]



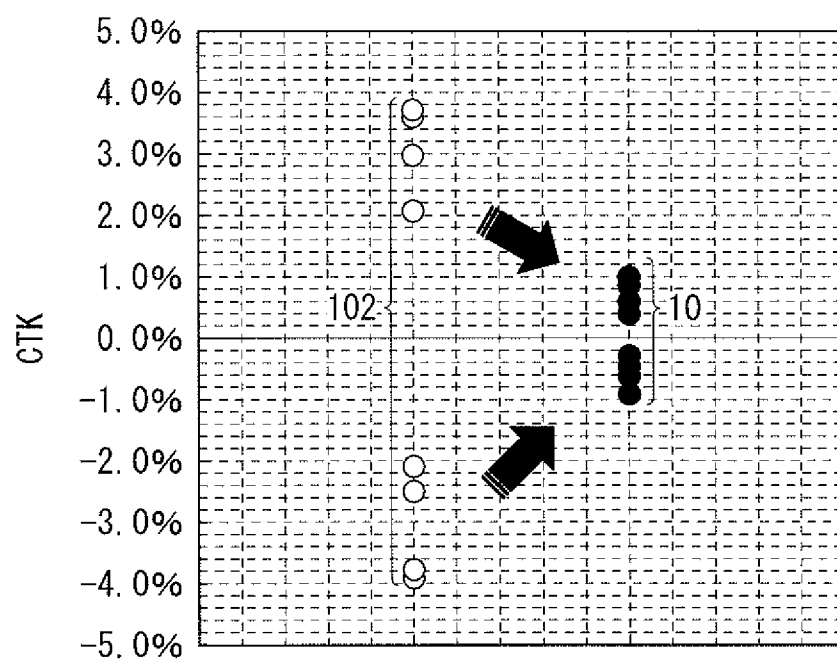
[図5]



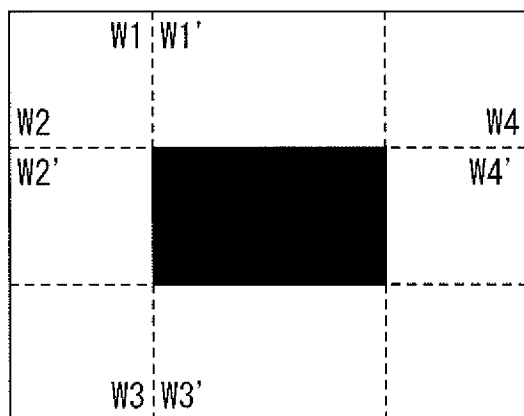
[図8]



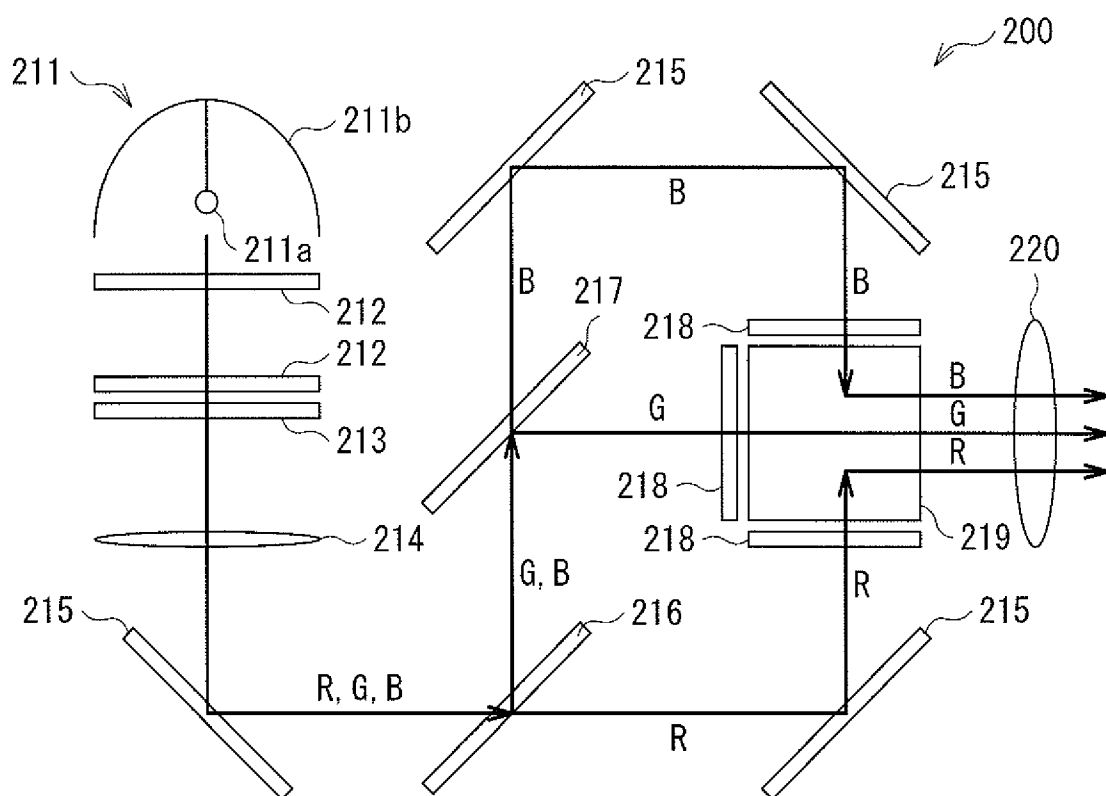
[図9A]



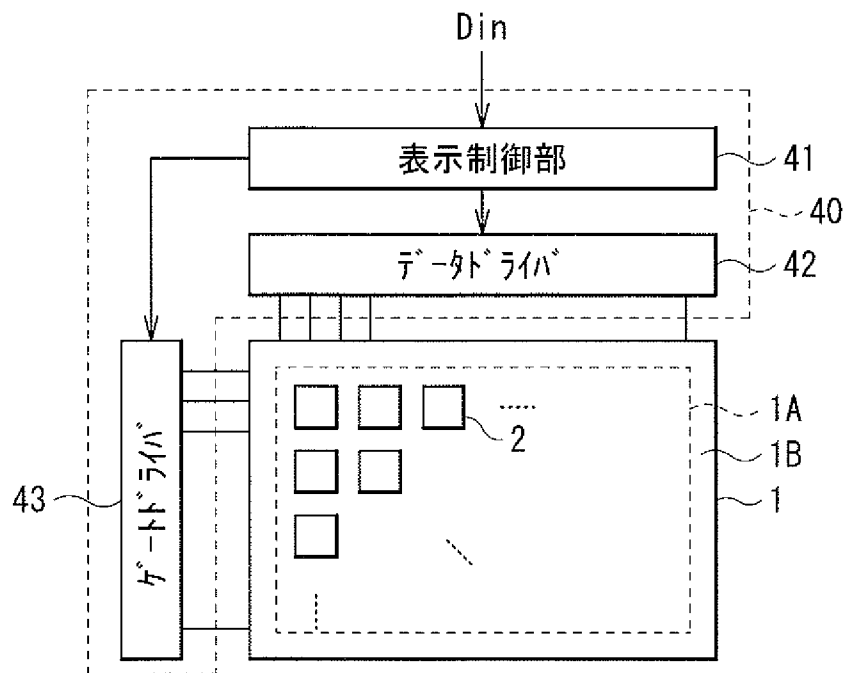
[図9B]



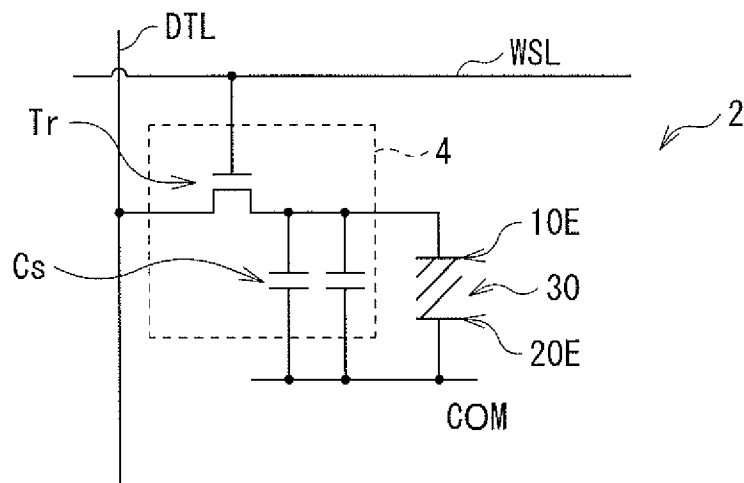
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014584

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G02F1/1368 (2006.01) i, G09F9/30 (2006.01) i, H01L21/336 (2006.01) i, H01L29/786 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/1368, G09F9/30, H01L21/336, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-221071 A (SEIKO EPSON CORPORATION) 04 November 2011, paragraphs [0027]-[0070], fig. 4	1-3, 5-7, 9, 12
Y	& US 2011/0242470 A1, fig. 4 & CN 102213880 A	8, 10-11
A		4
Y	JP 2012-198386 A (SEIKO EPSON CORPORATION) 18 October 2012, paragraphs [0037]-[0043] (Family: none)	8, 11



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
01.06.2018

Date of mailing of the international search report
12.06.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014584

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-221119 A (SEIKO EPSON CORPORATION) 04 November 2011, paragraph [0069] (Family: none)	10

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G02F1/1368(2006.01)i, G09F9/30(2006.01)i, H01L21/336(2006.01)i, H01L29/786(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G02F1/1368, G09F9/30, H01L21/336, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2011-221071 A（セイコーエプソン株式会社）2011.11.04, [0027]-[0070]、図4 & US 2011/0242470 A1, 図4 & CN 102213880 A	1-3, 5-7, 9, 12 8, 10-11 4
Y	JP 2012-198386 A（セイコーエプソン株式会社）2012.10.18, [0037]-[0043] (ファミリーなし)	8, 11

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

01.06.2018

国際調査報告の発送日

12.06.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小濱 健太

2 L

4 0 0 9

電話番号 03-3581-1101 内線 3295

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-221119 A (セイコーエプソン株式会社) 2011. 11. 04, [0069] (ファミリーなし)	10