

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 17 年 10 月 13 日 (2005.10.13)

【公開番号】特開 2001-358567 (P2001-358567A)
 【公開日】平成 13 年 12 月 26 日 (2001.12.26)
 【出願番号】特願 2000-178426 (P2000-178426)
 【国際特許分類第 7 版】

H 0 3 K 17/06

H 0 3 K 17/60

【F I】

H 0 3 K 17/06 B

H 0 3 K 17/60 Z

【手続補正書】

【提出日】平成 17 年 6 月 10 日 (2005.6.10)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 5

【補正方法】変更

【補正の内容】

【0 0 1 5】

時点 a 1 において、ハイサイド出力トランジスタ T 1 のゲートにハイレベルの信号 S 1 3 が入力されると、出力端子 O U T が高電源電圧端子 H V T の印加電圧近傍まで上昇する。この電圧上昇過程において、トランジスタ M 1、M 2 のそれぞれの寄生容量 C 1、C 2 に電流が流れ込んで充電される。これにより、抵抗 R 1、R 2 に発生する電圧を有する信号 S 1 1、S 1 2 は、図 7 において点線で示されたように変化する。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 3

【補正方法】変更

【補正の内容】

【0 0 4 3】

上述した実施の形態は一例であり、本発明を限定するものではない。例えば、上記第 1 の実施の形態では、ローサイド側の出力素子として I G B T T 2 を用いている。しかし、この構成に限らず、図 4 に示された本発明の第 2 の実施の形態のように、トランジスタ T 2 の代わりに抵抗 R 5 を用いてもよい。この場合は、トランジスタ T 2 のゲートに供給していた信号 S 6 をエッジ検出回路 1 が生成する必要がないので、回路構成をより簡易にすることができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 4 5

【補正方法】変更

【補正の内容】

【0 0 4 5】

また、出力トランジスタ T 1、T 2 を上記第 1 の実施の形態では I G B T で構成しているが、バイポーラトランジスタ、M O S 型トランジスタ、あるいはサイリスタ等で構成してもよい。