

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-209643

(P2006-209643A)

(43) 公開日 平成18年8月10日(2006.8.10)

(51) Int. Cl.		F I			テーマコード (参考)
<b>G06K 17/00</b>	<b>(2006.01)</b>	G06K 17/00	D		5B058
<b>G06F 3/08</b>	<b>(2006.01)</b>	G06K 17/00	C		5B065
		G06F 3/08	C		

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21) 出願番号	特願2005-23666 (P2005-23666)	(71) 出願人	000006747
(22) 出願日	平成17年1月31日 (2005.1.31)		株式会社リコー
			東京都大田区中馬込1丁目3番6号
		(74) 代理人	100086405
			弁理士 河宮 治
		(74) 代理人	100098280
			弁理士 石野 正弘
		(72) 発明者	入沢 達矢
			東京都大田区中馬込1丁目3番6号 株式
			会社リコー内
		Fターム(参考)	5B058 CA13 CA23 KA13
			5B065 BA09 EA04 ZA14

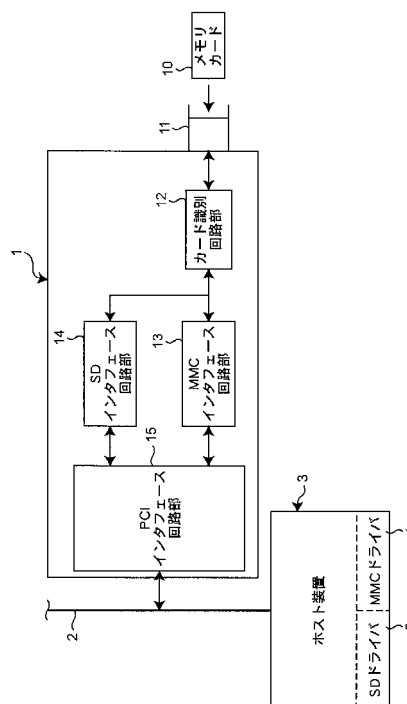
(54) 【発明の名称】 インタフェース回路及びそのインタフェース回路を使用したシステム装置

## (57) 【要約】

【課題】 接続されている周辺装置との接続が切断されたと誤判断することをなくすことができ、接続されている周辺装置との中断されたアクセスをレジューム後に自動的に再開させることができるインタフェース回路及びそのインタフェース回路を使用したシステム装置を得る。

【解決手段】 メモリカードスロット11に接続されたメモリカード10の種類を識別するカード識別回路部12を備え、リーダ/ライタ1内のカード識別回路部12で、接続されたメモリカード10を識別するようにし、レジューム後のドライバが、接続されているメモリカード10との接続が切断されたと誤判断することをなくし、接続されているメモリカード10との中断されたアクセスをレジューム後に自動的に再開させるようにした。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

ホスト装置と該ホスト装置によって動作制御される周辺装置との間のインタフェースを行うインタフェース回路において、

前記周辺装置が接続される接続部と、

同一信号線を使用して、所定の方法で該接続部に接続された前記周辺装置の識別を行う識別回路部と、

接続される周辺装置ごとに設けられ、該識別回路部の識別結果に応じて排他的に、接続された周辺装置と前記ホスト装置とのインタフェースを行う各インタフェース回路部と、を備え、

10

前記識別回路部は、周辺装置が接続されると該接続された周辺装置の識別を行い、該接続された周辺装置に対応する前記インタフェース回路部に対してのみ対応する周辺装置が接続されたことを伝え、該インタフェース回路部は、前記ホスト装置に対して対応する周辺装置が接続されたことを伝えることを特徴とするインタフェース回路。

**【請求項 2】**

前記ホスト装置は、接続される周辺装置ごとに対応するドライバを有し、対応するドライバを使用して接続された周辺装置の動作制御を行うことを特徴とする請求項 1 記載のインタフェース回路。

**【請求項 3】**

前記周辺装置は、メモリカードであることを特徴とする請求項 1 又は 2 記載のインタフェース回路。

20

**【請求項 4】**

前記メモリカードは、SDカード、SDIOカード及びMMCカードであることを特徴とする請求項 3 記載のインタフェース回路。

**【請求項 5】**

ホスト装置と、

該ホスト装置によって動作制御される周辺装置と、

前記ホスト装置と該周辺装置との間のインタフェースを行うインタフェース回路と、を有するシステム装置において、

前記インタフェース回路は、

30

前記周辺装置が接続される接続部と、

同一信号線を使用して、所定の方法で該接続部に接続された前記周辺装置の識別を行う識別回路部と、

接続される周辺装置ごとに設けられ、該識別回路部の識別結果に応じて排他的に、接続された周辺装置と前記ホスト装置とのインタフェースを行う各インタフェース回路部と、を備え、

前記識別回路部は、周辺装置が接続されると該接続された周辺装置の識別を行い、該接続された周辺装置に対応する前記インタフェース回路部に対してのみ対応する周辺装置が接続されたことを伝え、該インタフェース回路部は、前記ホスト装置に対して対応する周辺装置が接続されたことを伝えることを特徴とするシステム装置。

40

**【請求項 6】**

前記ホスト装置は、接続される周辺装置ごとに対応するドライバを有し、対応するドライバを使用して接続された周辺装置の動作制御を行うことを特徴とする請求項 5 記載のシステム装置。

**【請求項 7】**

前記周辺装置は、メモリカードであることを特徴とする請求項 5 又は 6 記載のシステム装置。

**【請求項 8】**

前記メモリカードは、SDカード、SDIOカード及びMMCカードであることを特徴とする請求項 7 記載のシステム装置。

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、ホスト装置と所定の機能を有する周辺装置とのインタフェースを行うインタフェース回路及びそのインタフェース回路を使用したシステム装置に関し、特に、SD (Secure Digital) カード (商標) やMMC (Multi Media Card) カード (商標) 等のメモリカードと、パーソナルコンピュータやデジタルカメラやプリンタ等のホスト装置とのインタフェースを行うメモリカードのリーダ/ライタ等のようなインタフェース回路及びそのインタフェース回路を使用したシステム装置に関する。

## 【背景技術】

10

## 【0002】

従来、形状に互換性のある複数の種類のICカードにおいて、該ICカードが接続されたことを示すICカード検出信号では、物理的にICカードの種類を認識することができないという問題があった。このようなICカードをサポートするための1つの方法として、図4で示すように、ICカードコントローラ101内に各種類のICカード110に対する共通の共用インタフェース回路部112を実装し、かつ各種類のICカード110に対して共通して使用することができる共用ドライバ104を用意する方法があった。なお、図4では、102はバスを、111はICカードスロットを示している。

## 【0003】

しかし、各種類のICカード110に共通のドライバを開発することができるとは限らなかった。例えば、パーソナルコンピュータ (以下、PCと呼ぶ) 分野においては、SDカードとMMCカードは形状に互換性があるにも関わらず、個別のドライバを提供しなければならないという制約があった。このような理由から、ICカードコントローラはICカードごとに個別のインタフェース回路を実装し、かつICカードごとにドライバを用意して、接続されたICカードの種類を見極める処理を行う必要があり、従来は、このようなドライバによって、接続されたICカードの種類の識別を行っていた。

20

## 【0004】

図5は、このようなドライバによってICカードの種類の識別を行うようにした従来例を示しており、メモリカードとのインタフェースを行うインタフェース回路であるリーダ/ライタを例にして示したブロック図である。なお、図5では、SDカード、SDIO (SD Input/Output) カード (商標) 及びMMCカードのリーダ/ライタがPCIバスを使用してパーソナルコンピュータ (以下、PCと呼ぶ) に接続される場合を例にして示している (例えば、非特許文献1及び非特許文献2参照。 )。

30

図5において、メモリカードのリーダ/ライタ121は、PCIバス122を介してPCからなるホスト装置123に接続されている。

リーダ/ライタ121のメモリカードスロット131には、SDカード、SDIOカード又はMMCカードのいずれかがメモリカード130として挿入され接続される。メモリカード130がメモリカードスロット131に挿入され接続されると、MMCインタフェース回路部132がメモリカードスロット131にメモリカード130が接続されたことを認識する。このときは、まだメモリカード130の種類は特定できていない。

40

## 【0005】

MMCインタフェース回路部132は、PCIインタフェース回路部134とPCIバス122を介してホスト装置123に対して割り込みを発生させ、ホスト装置123内のMMCドライバ124は、MMCインタフェース回路部132からの割り込みステータスビットを確認し、メモリカードスロット131にメモリカード130が接続されたことを認識する。この後、MMCドライバ124は、メモリカードスロット131に接続されたメモリカード130を識別するシーケンスを開始する。

## 【0006】

ここで、メモリカードスロット131に接続されたメモリカード130がSDカード又はSDIOカードである場合、MMCドライバ124は、PCIバス122及びPCIイ

50

インタフェース回路部 134 を介して MMC インタフェース回路部 132 内に SD カード挿入ビットを書き込む。次に、MMC インタフェース回路部 132 は、SD インタフェース回路部 133 に対して SD カード又は SD IO カードがメモリカードスロット 131 に接続されたことを伝え、SD インタフェース回路部 133 は、PCI バスインタフェース回路部 134 と PCI バス 122 を介してホスト装置 123 に対して割り込みを発生させ、ホスト装置 123 内の SD ドライバ 125 は、SD インタフェース回路部 133 からの割り込みステータスビットを確認し、メモリカードスロット 131 にメモリカード 130 が接続されたことを認識する。この後、SD ドライバ 105 は、メモリカードスロット 131 に接続されたメモリカード 130 に対する識別シーケンスを開始し、該メモリカード 130 を識別した後、PCI バス 122、PCI インタフェース回路部 134 及び SD インタフェース回路部 133 を介して、メモリカード 130 に対して必要なときにアクセスを行う。

10

#### 【0007】

一方、メモリカードスロット 131 に接続されたメモリカード 130 が MMC カードである場合、MMC ドライバ 124 は、メモリカードスロット 131 に接続されたメモリカード 130 に対する識別シーケンスを開始し、該メモリカード 130 を識別した後、PCI バス 122、PCI インタフェース回路部 134 及び MMC インタフェース回路部 132 を介して、メモリカード 130 に対して必要なときにアクセスを行う。

#### 【0008】

なお、SD カードと MMC カードのどちらを使用するかを示す内部制御信号の極性をマスクオプションやボンディングオプション等で切り替えられるようにした半導体集積回路があった（例えば、特許文献 1 参照。）。

20

【非特許文献 1】岡田浩人、他 1 名、「マルチメディアカード & SD カードインタフェースの設計」、インタフェース 2001 年 10 月号

【非特許文献 2】落合則宏、他 1 名、「マルチメディアカード & SD カードインタフェースの設計」、インタフェース 2001 年 12 月号

【特許文献 1】特開 2004 - 102755 号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0009】

しかし、図 5 のような構成のリーダー/ライターでは、SD カードだけを使用する場合でも、ホスト装置 123 に MMC ドライバ 124 と SD ドライバ 125 の両方がインストールされていないと、SD カードに対応することができなかった。また、SD カードをメモリカードスロット 131 に接続した状態でホスト装置 123 がサスペンドモードに入り、そのままレジュームを行うと、ホスト装置 123 は、電源が切られることによって MMC ドライバ 124 及び SD ドライバ 125 は初期状態に戻ってしまう。このため、SD ドライバ 125 は、SD カードがメモリカードスロット 131 から抜けてしまったと判断し、例えば、SD カードにデータ転送を行っているときにホスト装置 123 がサスペンドに入ると、レジューム後にデータ転送エラーになって SD カードへのデータ転送が自動的に再開されないといった不具合が生じていた。

40

#### 【0010】

本発明は、上記のような問題を解決するためになされたものであり、所定の機能を有する周辺装置、例えばメモリカードとのインタフェースを行うインタフェース回路内で、ホスト装置に接続された周辺装置を識別するようにして、レジューム後のドライバが、接続されている周辺装置との接続が切断されたと誤判断することをなくすることができるインタフェース回路及びそのインタフェース回路を使用したシステム装置を得ることを目的とする。

#### 【課題を解決するための手段】

#### 【0011】

この発明に係るインタフェース回路は、ホスト装置と該ホスト装置によって動作制御さ

50

れる周辺装置との間のインタフェースを行うインタフェース回路において、

前記周辺装置が接続される接続部と、

同一信号線を使用して、所定の方法で該接続部に接続された前記周辺装置の識別を行う識別回路部と、

接続される周辺装置ごとに設けられ、該識別回路部の識別結果に応じて排他的に、接続された周辺装置と前記ホスト装置とのインタフェースを行う各インタフェース回路部と、を備え、

前記識別回路部は、周辺装置が接続されると該接続された周辺装置の識別を行い、該接続された周辺装置に対応する前記インタフェース回路部に対してのみ対応する周辺装置が接続されたことを伝え、該インタフェース回路部は、前記ホスト装置に対して対応する周辺装置が接続されたことを伝えるものである。

10

【0012】

また、前記ホスト装置は、接続される周辺装置ごとに対応するドライバを有し、対応するドライバを使用して接続された周辺装置の動作制御を行うようにした。

【0013】

具体的には、前記周辺装置は、メモリカードであり、例えば該メモリカードは、SDカード、SDIOカード及びMMCカードである。

【0014】

また、この発明に係るシステム装置は、ホスト装置と、

該ホスト装置によって動作制御される周辺装置と、

前記ホスト装置と該周辺装置との間のインタフェースを行うインタフェース回路と、を有するシステム装置において、

20

前記インタフェース回路は、

前記周辺装置が接続される接続部と、

同一信号線を使用して、所定の方法で該接続部に接続された前記周辺装置の識別を行う識別回路部と、

接続される周辺装置ごとに設けられ、該識別回路部の識別結果に応じて排他的に、接続された周辺装置と前記ホスト装置とのインタフェースを行う各インタフェース回路部と、を備え、

前記識別回路部は、周辺装置が接続されると該接続された周辺装置の識別を行い、該接続された周辺装置に対応する前記インタフェース回路部に対してのみ対応する周辺装置が接続されたことを伝え、該インタフェース回路部は、前記ホスト装置に対して対応する周辺装置が接続されたことを伝えるものである。

30

【0015】

また、前記ホスト装置は、接続される周辺装置ごとに対応するドライバを有し、対応するドライバを使用して接続された周辺装置の動作制御を行うようにした。

【0016】

具体的には、前記周辺装置は、メモリカードであり、例えば該メモリカードは、SDカード、SDIOカード及びMMCカードである。

【発明の効果】

40

【0017】

本発明のインタフェース回路及びそのインタフェース回路を使用したシステム装置によれば、ホスト装置におけるサスペンド・レジューム動作で、レジューム後、ホスト装置のオペレーティングシステムが起動する前に接続された周辺装置の識別を完了することができ、ホスト装置が、レジューム後、周辺装置が一端抜かれたと誤判断することをなくすことができ、レジューム後のデータ転送を自動的に再開することができる。また、ハードウェアによって周辺装置の識別を行うことによって、周辺装置をドライブするドライバの新規開発を不要にすることができる。

【発明を実施するための最良の形態】

【0018】

50

次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。

#### 第 1 の実施の形態 .

図 1 は、本発明の第 1 の実施の形態におけるインタフェース回路の構成例を示したブロック図であり、図 1 では、周辺装置である S D カードや M M C カードに対するインタフェース回路をなすリーダ/ライタが P C I バスを介してホスト装置である P C に接続される場合を例にして示している。なお、S D カードには、S D I O カードも含むものとする。

図 1 において、メモ리카ードのリーダ/ライタ 1 は、P C I バス 2 を介して P C からなるホスト装置 3 に接続されている。ホスト装置 3 には、M M C カードをドライブするための M M C ドライバ 4 と、S D カードをドライブするための S D ドライバ 5 がインストールされている。

10

#### 【 0 0 1 9 】

リーダ/ライタ 1 は、メモ리카ード 1 0 として S D カードや M M C カードが挿入されて接続されるメモ리카ードスロット 1 1 と、メモ리카ードスロット 1 1 に接続されたメモ리카ード 1 0 の種類を識別するカード識別回路部 1 2 と、メモ리카ードスロット 1 1 に接続された M M C カードとのインタフェースを行う M M C インタフェース回路部 1 3 と、メモ리카ードスロット 1 1 に接続された S D カードとのインタフェースを行う S D インタフェース回路部 1 4 と、P C I バス 2 とのインタフェースを行う P C I インタフェース回路部 1 5 とを備えている。

#### 【 0 0 2 0 】

メモ리카ードスロット 1 1 は、カード識別回路部 1 2 に接続され、M M C インタフェース回路部 1 3 及び S D インタフェース回路部 1 4 は、カード識別回路部 1 2 に接続されている。M M C インタフェース回路部 1 3 及び S D インタフェース回路部 1 4 は、それぞれ P C I インタフェース回路部 1 5 に接続され、P C I インタフェース回路部 1 5 は、P C I バス 2 を介してホスト装置 3 に接続されている。なお、メモ리카ード 1 0 は周辺装置を、メモ리카ードスロット 1 1 は接続部を、カード識別回路部 1 2 は識別回路部をそれぞれなし、M M C インタフェース回路 1 3 と P C I インタフェース回路部 1 5、及び S D インタフェース回路 1 4 と P C I インタフェース回路部 1 5 はそれぞれインタフェース回路部をなす。

20

#### 【 0 0 2 1 】

このような構成において、メモ리카ードスロット 1 1 には、S D カード又は M M C カードのいずれかがメモ리카ード 1 0 として挿入され接続される。メモ리카ード 1 0 がメモ리카ードスロット 1 1 に挿入され接続されると、カード識別回路部 1 2 は、カードが接続されたことを認識し、接続されたカードの識別シーケンスを開始する。カード識別回路部 1 2 は、メモ리카ードスロット 1 1 に接続されたメモ리카ードが M M C カードであった場合は、M M C インタフェース回路部 1 3 に、メモ리카ードスロット 1 1 にメモ리카ードが接続されたことを伝える。

30

#### 【 0 0 2 2 】

M M C インタフェース回路部 1 3 は、P C I バスインタフェース回路部 1 5 と P C I バス 2 を介してホスト装置 3 に対して割り込みを発生させ、ホスト装置 3 内の M M C ドライバ 4 は、M M C インタフェース回路部 1 3 からの割り込みステータスビットを確認し、メモ리카ードスロット 1 1 にメモ리카ード 1 0 が接続されたことを認識する。この後、M M C ドライバ 4 は、メモ리카ードスロット 1 1 に接続されたメモ리카ード 1 0 を識別するシーケンスを開始し、該メモ리카ード 1 0 を識別した後、P C I バス 2、P C I インタフェース回路部 1 5、M M C インタフェース回路部 1 3 及びカード識別回路部 1 2 を介して、メモ리카ード 1 0 に対して必要なときにアクセスを行う。

40

#### 【 0 0 2 3 】

カード識別回路部 1 2 は、メモ리카ードスロット 1 1 に接続されたメモ리카ードが S D カードであった場合は、S D インタフェース回路部 1 4 に、メモ리카ードスロット 1 1 にカードが接続されたことを伝える。S D インタフェース回路部 1 4 は、P C I バスインタフェース回路部 1 5 と P C I バス 2 を介してホスト装置 3 に対して割り込みを発生させ、

50

ホスト装置 3 内の S D ドライバ 5 は、S D インタフェース回路部 1 4 からの割り込みステータスビットを確認し、メモリカードスロット 1 1 にメモリカード 1 0 が接続されたことを認識する。この後、S D ドライバ 5 は、メモリカードスロット 1 1 に接続されたメモリカード 1 0 を識別するシーケンスを開始し、該メモリカード 1 0 を識別した後、P C I バス 2、P C I インタフェース回路部 1 5、S D インタフェース回路部 1 4 及びカード識別回路部 1 2 を介して、メモリカード 1 0 に対して必要なときにアクセスを行う。

【 0 0 2 4 】

図 2 は、メモリカードスロット 1 1 にメモリカード 1 0 が接続されたときの図 1 の各部の動作例を示したフローチャートである。

図 2 において、メモリカードスロット 1 1 にメモリカード 1 0 が接続されると、メモリカードスロット 1 1 からカード識別回路部 1 2 にメモリカード 1 0 が接続されたことを示す信号が出力され（ステップ S 1）、カード識別回路部 1 2 は、接続されたメモリカードの識別シーケンスを開始する（ステップ S 2）。次に、カード識別回路部 1 2 は、接続されたメモリカードの種類の認識を行って接続されたメモリカードが S D カードである否かを調べ（ステップ S 3）、S D カードであった場合は（Y E S）、S D インタフェース回路部 1 4 に対してのみメモリカードスロット 1 1 にカードが接続されたことを伝える（ステップ S 4）。 10

【 0 0 2 5 】

S D インタフェース回路部 1 4 は、P C I バスインタフェース回路部 1 5 と P C I バス 2 を介してホスト装置 3 に対して S D カードが接続されたことを伝える割り込みを発生させ（ステップ S 5）、ホスト装置 3 内の S D ドライバ 5 は、S D インタフェース回路部 1 4 からの割り込みステータスビットを確認し、メモリカードスロット 1 1 にメモリカード 1 0 が接続されたことを認識する（ステップ S 6）。この後、S D ドライバ 5 は、メモリカードスロット 1 1 に接続されたメモリカード 1 0 を識別するシーケンスを開始し（ステップ S 7）、該メモリカード 1 0 を識別した後、P C I バス 2、P C I インタフェース回路部 1 5、S D インタフェース回路部 1 4 及びカード識別回路部 1 2 を介して、メモリカード 1 0 に対して必要なときにアクセスを行う（ステップ S 8）。 20

【 0 0 2 6 】

一方、ステップ S 3 で、M M C カードであった場合は（N O）、M M C インタフェース回路部 1 3 に対してのみメモリカードスロット 1 1 にカードが接続されたことを伝える（ステップ S 9）。M M C インタフェース回路部 1 3 は、P C I インタフェース回路部 1 5 と P C I バス 2 を介してホスト装置 3 に対して M M C カードが接続されたことを伝える割り込みを発生させ（ステップ S 1 0）、ホスト装置 3 内の M M C ドライバ 4 は、M M C インタフェース回路部 1 3 からの割り込みステータスビットを確認し、メモリカードスロット 1 1 にメモリカード 1 0 が接続されたことを認識する（ステップ S 1 1）。この後、M M C ドライバ 4 は、メモリカードスロット 1 1 に接続されたメモリカード 1 0 を識別するシーケンスを開始し（ステップ S 1 2）、該メモリカード 1 0 を識別した後、P C I バス 2、P C I インタフェース回路部 1 5、M M C インタフェース回路部 1 3 及びカード識別回路部 1 2 を介して、メモリカード 1 0 に対して必要なときにアクセスを行う（ステップ S 1 3）。 30 40

【 0 0 2 7 】

次に、図 3 は、メモリカードスロット 1 1 にメモリカード 1 0 が接続された状態でホスト装置 3 が、サスペンド動作が行われその後レジューム動作が行われて起動する際の動作例を示したフローチャートである。

図 3 において、ホスト装置 3 は、レジューム動作が行って起動し図 1 のリーダ/ライタ 1 に電源を供給して（ステップ S 2 1）、図 2 のステップ S 1 ~ S 4 の処理、又はステップ S 1 ~ S 3、S 9 の処理を行った（ステップ S 2 2）後、ホスト装置 3 は、オペレーティングシステムの起動を行う（ステップ S 2 3）。

【 0 0 2 8 】

次に、M M C ドライバ 4 及び S D ドライバ 5 は、所定の初期化処理を行い（ステップ S 50

24)、サスペンド時にカード識別回路12によって識別されていたメモリカード10の種類に対応するドライバ、例えば識別されていたメモリカード10がSDカードであった場合はSDドライバ5が、識別されていたメモリカード10がMMCカードであった場合はMMCドライバ4が、メモリカードスロット11に接続されたメモリカード10を識別するシーケンスを開始する(ステップS25)。この後、MMCドライバ4及びSDドライバ5は、初期化処理を終了して(ステップS26)、本フローは終了する。

#### 【0029】

このように、本第1の実施の形態におけるインタフェース回路をなすリーダ/ライタ1は、メモリカードスロット11に接続されたメモリカード10の種類を識別するカード識別回路部12を備え、リーダ/ライタ1内のカード識別回路部12で、接続されたメモリカード10を識別するようにして、レジューム後のドライバが、接続されているメモリカード10との接続が切断されたと誤判断することをなくすことができ、接続されているメモリカード10との中断されたアクセスをレジューム後に自動的に再開させることができると共に、カード識別回路部12によって、接続されたメモリカード10の識別を行うことにより、メモリカード10をドライブするドライバの新規開発を不要にすることができる。

#### 【0030】

なお、前記第1の実施の形態では、メモリカードとしてSDカード及びMMCカードを使用する場合を例にして説明したが、これは一例であり、本発明はこれに限定するものではなく、メモリカードとしてメモリスティック(商標)、スマートメディア(商標)、xD Pictureカード(商標)、スマートカード、Compact Flash(商標)、32ビットPCカード(商標)、16ビットPCカード Expressカード(商標)等がある。

#### 【0031】

また、前記第1の実施の形態では、メモリカードに対するインタフェース回路をなすリーダ/ライタを例にして説明したが、これは一例であり、本発明はこれに限定するものではなく、ホスト装置と、メモリカード、通信カード及びLANカード等のICカードといった周辺装置とのインタフェースを行うインタフェース回路に適用するものである。また、前記第1の実施の形態では、PCIバスを使用した場合を例にして説明したが、これは一例であり、本発明はこれに限定するものではなく、PCIバスの代わりにUSB等のバスを使用してもよい。

#### 【図面の簡単な説明】

#### 【0032】

【図1】本発明の第1の実施の形態におけるインタフェース回路の構成例を示したブロック図である。

【図2】メモリカードスロット11にメモリカード10が接続されたときの図1の各部の動作例を示したフローチャートである。

【図3】メモリカード10が接続された状態のホスト装置3が、サスペンド後のレジューム動作により起動する際の動作例を示したフローチャートである。

【図4】従来のインタフェース回路の構成例を示したブロック図である。

【図5】従来のリーダ/ライタの構成例を示したブロック図である。

#### 【符号の説明】

#### 【0033】

- 1 リーダ/ライタ
- 2 PCIバス
- 3 ホスト装置
- 4 MMCドライバ
- 5 SDドライバ
- 10 メモリカード
- 11 メモリカードスロット

10

20

30

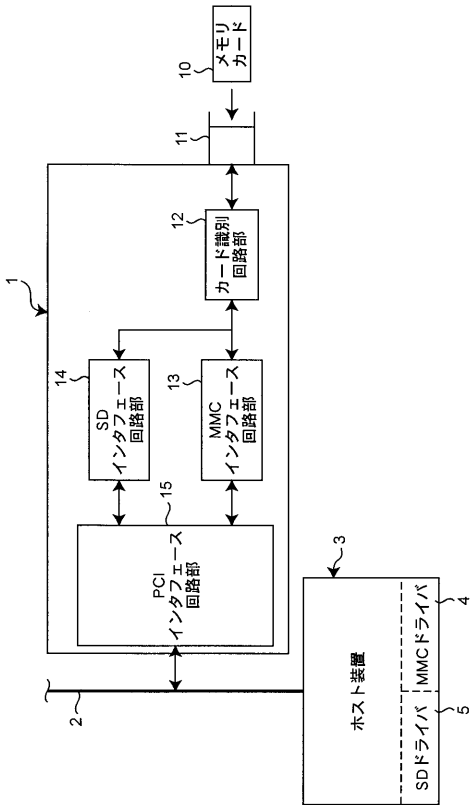
40

50

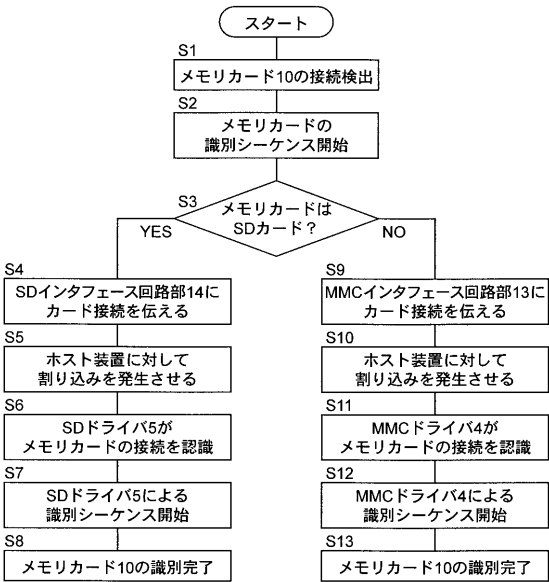


- 1 2 カード識別回路部
- 1 3 MMCインタフェース回路部
- 1 4 SDインタフェース回路部
- 1 5 PCIインタフェース回路部

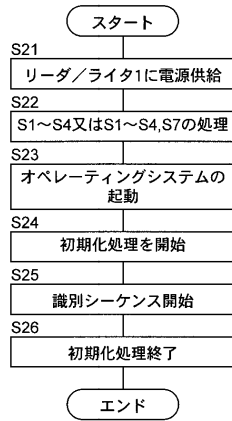
【図 1】



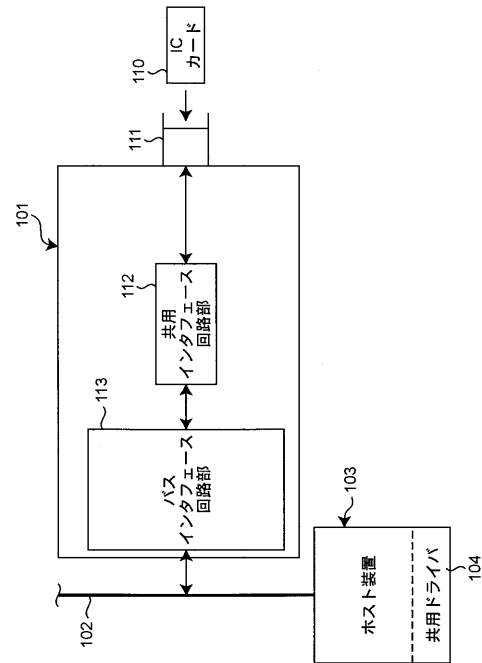
【図 2】



【図 3】



【図 4】



【図 5】

