



(12) 发明专利

(10) 授权公告号 CN 101258787 B

(45) 授权公告日 2011.02.09

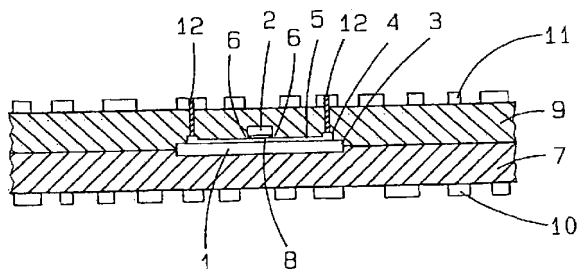
(21) 申请号 200680032328.5  
 (22) 申请日 2006.07.04  
 (30) 优先权数据  
 102005032489.4 2005.07.04 DE  
 (85) PCT申请进入国家阶段日  
 2008.03.04  
 (86) PCT申请的申请数据  
 PCT/EP2006/006511 2006.07.04  
 (87) PCT申请的公布数据  
 W02007/003414 DE 2007.01.11  
 (73) 专利权人 施韦策电子公司  
 地址 德国施兰贝格  
 (72) 发明人 乌尔里克·奥肯富斯  
 托马斯·戈特瓦尔德  
 (74) 专利代理机构 北京市柳沈律师事务所  
 11105  
 代理人 谢强

(51) Int. Cl.  
*H05K 1/18* (2006.01)  
*H05K 1/14* (2006.01)  
 (56) 对比文件  
 CN 1269693 A, 2000.10.11, 全文.  
 CN 1094717 C, 2002.11.20, 全文.  
 US 5401688 A, 1995.03.28, 说明书第1栏60  
 行-2栏13行, 第3栏15行-34行, 图1-3.  
 EP 0574207 A2, 1993.12.15, 全文.  
 US 5426263 A, 1995.06.20, 全文.  
 审查员 夏贝贝

权利要求书 2 页 说明书 13 页 附图 7 页

(54) 发明名称  
 带有集成器件的印刷电路板多层结构和制造方法

(57) 摘要  
 本发明涉及一种印刷电路板多层结构, 该结构具有由多个电绝缘和 / 或导电的层 (7, 9, 10, 11) 组成的叠层和在该叠层内部的至少一个无源或有源电器件 (2), 该电器件在侧向上仅在叠层的面积范围的一部分区域内延伸并具有至少一个安装于其上的无源或有源电器件 (2) 和相关的布线结构 (4, 5)。本发明还涉及一种有关的制造方法。根据本发明, 在两个整个平面的电绝缘液态树脂层或预浸胶层 (7, 9) 之间嵌入插件块 (1), 所述液态树脂层或预浸胶层覆盖该插件块 (1) 的两侧, 其中, 所述插件块的所有侧都被在对结构进行挤压或层压时液化的树脂材料包围。本发明的结构及其制造方法可以用于印刷电路板技术。



1. 一种印刷电路板多层结构,该结构具有

- 由多个电绝缘和 / 或设有印制线路结构的层 (7,9,10,11) 组成的叠层,和
- 在该叠层内部的插件块 (1),该插件块在侧向上仅在该叠层的面积范围的一部分区域内延伸并至少具有一个安装在该插件块上的无源或有源电器件 (2) 以及相关的转接线 (4,5),

其特征在于,

在两个整个平面的电绝缘液态树脂层或预浸胶层 (7,9) 之间嵌入所述插件块 (1),所述两个液态树脂层或预浸胶层覆盖该插件块的两侧,其中,所述插件块的所有侧都被在该结构进行挤压或层压时液化的树脂材料包围。

2. 根据权利要求 1 所述的印刷电路板多层结构,其特征在于,所述两个液态树脂层或预浸胶层中的至少一个在所述插件或至少一个在所述插件上安装的器件的范围内具有开槽,所述插件块或所述器件突伸到该开槽中。

3. 根据权利要求 1 所述的印刷电路板多层结构,其特征在于,在所述两个液态树脂层或预浸胶层之间设有至少一个液态树脂中间层或预浸胶中间层 (29),所述液态树脂中间层或预浸胶中间层在所述插件块或至少一个安装于该插件块上的器件的范围内具有窗口 (29a)。

4. 根据权利要求 3 所述的印刷电路板多层结构,其特征在于,所述两个覆盖所述插件块的液态树脂层或预浸胶层和 / 或所述液态树脂中间层或预浸胶中间层中的至少一个由至少两层液态树脂层子层或预浸胶层子层多层地构成。

5. 根据权利要求 1 所述的印刷电路板多层结构,其特征在于,在所述两个覆盖所述插件块的液态树脂层或预浸胶层 (7,9) 之间有至少一个设有印制线路结构的层 (32),该层在所述插件块或至少一个安装在该插件块上的器件的范围内具有窗口 (32a)。

6. 根据权利要求 1 所述的印刷电路板多层结构,其特征在于,所述各电器件 (2) 安装在转接线支承层 (3) 的器件安装位置上,在该处还设有所述转接线 (4,5)。

7. 根据权利要求 6 所述的印刷电路板多层结构,其特征在于,所述转接线 (4,5) 设在所述转接线支承层 (3) 的与所述器件安装位置的同一侧。

8. 根据权利要求 6 所述的印刷电路板多层结构,其特征在于,所述转接线支承层的两侧分别设有转接线以及各至少一个安装在该插件块上的无源或有源电器件 (2, 2a, 2b, 2c)。

9. 根据权利要求 6 至 8 中任一项所述的印刷电路板多层结构,其特征在于,所述转接线支承层由柔性印制线路材料或者陶瓷材料构成,并且具有用于将所述至少一个电器件安装到一个中间区域内以及周边区域内的转接线接触部位 (4) 中的所述器件安装位置和转接线印制线路 (5),所述转接线印制线路在所述器件安装位置和所述转接线接触部位 (4) 之间延伸。

10. 根据权利要求 1 至 8 中任一项所述的印刷电路板多层结构,其特征在于,在所述插件块与所述两个覆盖插件块的液态树脂层或预浸胶层 (7,9) 中的至少一个之间设有相应的缓冲层块 (22a, 22b)。

11. 根据权利要求 6 至 8 中任一项所述的印刷电路板多层结构,其特征在于,设有在所述转接线支承层 (3) 上的在侧向上位于所述至少一个电器件 (2) 之外的区域内的高度间隔保持结构 (18),其中,所述高度间隔保持结构 (18) 在层叠方向上至少要延伸到与所述至少

一个电器件 (2) 一样宽。

12. 根据权利要求 6 至 8 中任一项所述的印刷电路板多层结构,其特征在於,所述插件块 (1) 具有填充层 / 平面化层 (19),所述填充层 / 平面化层在所述转接线支承层 (3) 的整个平面上或仅在所述电器件 (2) 之外的范围内延伸。

13. 根据权利要求 12 所述的印刷电路板多层结构,其特征在於,所述填充层 / 平面化层 (19) 由导热的电绝缘材料制成。

14. 根据权利要求 13 所述的印刷电路板多层结构,其特征在於,所述插件块具有在所述填充层 / 平面化层 (19) 上方的导热层 (27)。

15. 根据权利要求 14 所述的印刷电路板多层结构,其特征在於,所述插件块 (1) 在所述填充层 / 平面化层 (19) 上方或在所述导热层 (27) 的上方具有与转接线支承层 (3) 在材料和 / 或大小上相同类型的顶层 (20)。

16. 根据权利要求 14 或 15 所述的印刷电路板多层结构,其特征在於,所述导热层 (27) 通过一个或多个贯穿触点 (17a, 17b) 与所述叠层的至少一个导热的、结构化的或者整个平面的层 (28) 导热地连接。

17. 根据权利要求 9 所述的印刷电路板多层结构,其特征在於,所述转接线接触部位 (4) 的至少一个通过一个或多个贯穿触点 (17a, 17b) 与所述叠层的至少一个导热的、结构化的或整个平面的层 (28) 导热地连接。

18. 根据权利要求 1 至 8 中任一项所述的印刷电路板多层结构,其特征在於,覆盖所述插件块 (1) 的液态树脂层或预浸胶层 (7, 9) 在层叠方向上大体位于所述叠层的中间。

19. 一种用于制造根据权利要求 1 至 18 中任一项所述的印刷电路板多层结构的方法,具有如下步骤:

- 提供带有所述电器件 (2) 的所述插件块 (1) 以及所述相关的转接线 (4, 5),

- 将所述插件块 (1) 布置在预先提供的所述叠层的底层 (7) 上并将所述叠层的一个或多个其它的层布置在所述底层 (7) 和所述插件块 (1) 的上方,其中,为所述底层 (7) 和在位置相对的一侧覆盖所述插件块 (1) 的层 (9) 分别选择液态树脂层子层或预浸胶层子层,并且

- 对这样预先提供的总体结构进行共同层压和 / 或预挤压,其中,在对所述结构进行层压或挤压时,所述树脂材料在与所述插件块相邻的液态树脂层区域或预浸胶层区域内液化并将所述插件块全面地无缝隙地包围。

20. 根据权利要求 19 所述的方法,其特征在於,所述电器件 (2) 安装在所述插件块 (1) 的转接线支承层 (3) 上,并且在将所述插件块 (1) 引入所述叠层之前为所述转接线支承层 (3) 设置钻孔,所述钻孔在随后的层压 / 挤压处理中由来自周围环境的树脂材料填充,并接着在填充了树脂的所述钻孔中以比所述钻孔更小的直径这样地形成贯穿触点 (17a, 17b),使得在所述各贯穿触点和所述转接线支承层 (3) 的相邻边沿之间保留一个树脂材料环。

21. 根据权利要求 19 或 20 所述的方法,其特征在於,如下地构成转接线印制线路:在所述转接线支承层 (3) 的整个平面上设置导电的转接线层并随后通过构造分割沟槽而在保留所述转接线层的主要面积部分的情况下将其划分成平面的印制线路。

## 带有集成电路件的印刷电路板多层结构和制造方法

### 技术领域

[0001] 本发明涉及一种根据权利要求 1 的前序部分所述的印刷电路板多层结构以及相关的制造方法。在此,电器件的概念也包括电子器件。

### 背景技术

[0002] 最近,具有由多个电绝缘和 / 或设有印制线路结构 (Leiterbahnstruktur) 的层组成的叠层 (Schichtstapel) 和在该叠层内部的至少一个无源或有源电器件的印刷电路板多层结构,对于将无源电器件 (如电容和电阻) 和 / 或有源器件 (如半导体芯片) 集成到所谓的多层类型的电路板内部而言越来越具有重要的意义。所述多层结构包括由多个叠置的电绝缘或导电层组成的叠层 (例如由预浸胶树脂材料制成) 以及设置于所述叠层之间的包含带有布置于其上的印制线路结构的适当支承面的电导体结构面。所述叠层例如在使用介电预浸胶层的情况下通过层压或挤压制成,其中,叠置的层的至少一部分的一侧或两侧设有导电层,所述导电层在叠置之前构成一种所希望的印制线路图形。通常,为了对设有印制线路的层进行所谓的内嵌,即使其置于叠层内部,采用一种具有铜包层 (Kupferkaschierung) 的环氧树脂作为支承层材料。为了对设有印制线路结构的层进行所谓外置 (即位于外部) 的结构化,通常在介电预浸胶层上敷设 (auflegen) 通过挤压工序与预浸胶层牢固地相连的铜箔。

[0003] 已知的是,对于这样一种在印刷电路板上的有源和 / 或无源电器件的集成,在为了制造叠层而叠放一个或多个另外的层并将所有结构层压或挤压到一起之前,将所述器件在没有印制线路的区域固定在设有印制线路的电绝缘基层上。在此,下一个介电层与支承所述器件的基层相连,所述介电层被设计为是整个的平面或者在电器件的区域内设有窗口或开槽区域。在此,窗口被理解为是完全穿透有关层的孔,而开槽则被理解为是被构造为仅有一侧在有关层内的深度小于层厚的凹槽。利用贯通触点实现了电器件引线接触部位与基层上的导电结构或者与叠层的其它面中的导电结构的接触,所述贯通触点在此为简单起见亦当被理解为是终止于所述接触部位的盲孔触点。作为替代,电器件在基层的电接触区域固定于其上并于该处的导电结构直接电连接。这些不同类型的印刷电路板多层结构例如记载于公开文献 DE 19627543 A1、专利文献 EP1230680 B1 以及 W. Bauer 和 S. Purger 2003 年 11 月发表于 EPP 第 48 页的《印刷电路板中的有源和无源器件集成 (Integration aktiver und passiver Bauelemente in die Leiterplatte)》。

[0004] 在公开文献 DE3125518 A1 中记载了一种用于连接电器件与外部电路的薄的布线装置,所述布线装置包括用于容纳电器件的基层、设在基层上的由有机材料制成的第一绝缘层、构造在第一绝缘层上并与电器件相连的布线结构,设在第一绝缘层上的由有机材料制成的第二绝缘层以及设在第一绝缘层上的引线,该布线装置架空地设置 (freiliegen) 在第二绝缘层内并与布线结构相连。采用带有开槽的金属或陶瓷基层作为基层,在开槽中容纳有所述电器件。构造在第一绝缘层上的布线结构接触设在电器件表面的引线。在参考专利文献 US 3763404 描述的实施方式中,示出了对器件在柔性布线基层表面上的布线,

该基层设有用于接触设在布线基层以下高度的电器件的窗口区域,即使布线的引线结构穿过该窗口区域导引至器件的上侧引线位置。器件的接触同时用于器件在布线上的机械预安装,即,布线基层、布线和器件例如由连续的箔带处理预制而成。

[0005] 在专利文献 DE 69031350 T2 中公开了一种电子多层封装组件 (Mehrschicht-packung), 其具有由多个叠置的绝缘层和信号 / 参考电压层组成的陶瓷多层基层, 该多层基层在上侧包括一个或多个用于容纳一个或多个并排设置的半导体芯片的开槽。在有关凹槽中的芯片安放在构造于开槽底面的连接介质层上, 所述连接介质层例如由低共熔金合金或环氧材料或聚酰亚胺材料构成。在一个开槽中放置有多个芯片的情况下, 安放在该开槽内的芯片结构的、在所述芯片之上另外包含中间布线面和内部芯片布线面的部分由多重导线 / 金属中间结合以及中间连接的绝缘位置组成。在设有所引入的芯片的基层上侧, 叠放有由多个绝缘层和金属化层组成的多层薄膜结构, 其中, 所述金属化层通过贯穿触点与有关芯片的上侧的引线位置或与芯片结构的中间布线面和内部芯片布线面导电连接。

[0006] 在专利文献 US 5401688 中公开了一种印刷电路板多层结构, 该印刷电路板多层结构具有由多个设有印制线路结构的层组成的叠层, 其中, 至少一个半导体芯片嵌装在两个所述层之间。在对多层的印刷电路板多层结构的层压过程中, 使芯片的结合坡 (Bondhügel) 和与其相对的相邻层的导体结构相接触。

## 发明内容

[0007] 本发明所要解决的技术问题在于, 提供一种本文开头所述类型的印刷电路板多层结构以及相关的制造方法, 它们使一个或多个电器件能够以相对较小的成本和较高的功能可靠性集成到该多层结构内。

[0008] 本发明通过提供一种具有权利要求 1 所述特征的印刷电路板多层结构和一种具有权利要求 19 所述特征的制造方法解决了这一技术问题。

[0009] 在根据本发明的印刷电路板多层结构中, 插件块以其相对于叠层较小的面积范围所有面 (也包括侧面) 完全地嵌入尤其是两个覆盖预浸胶层或液态树脂层 (预浸胶层或液态树脂底层以及预浸胶层或液态树脂顶层), 以及在挤压或层压所述结构时在所述插件块相邻的预浸胶层区域或液态树脂层区域内液化并由此填充或填满插件块和相邻的叠层区域之间的缝隙或间隙的树脂材料。由此使得插件块完整地且无缝隙地嵌装在均质树脂环境内。

[0010] 显然, 在叠层中使用的液态树脂层或预浸胶层在对该结构的挤压或层压后相应地固化而构成电绝缘或介电层, 如本领域技术人员所熟知的那样。为清楚起见, 当前也将这些层以它们的最终的固化状态示出为液态树脂层或预浸胶层。

[0011] 在根据权利要求 2 所述的本发明的扩展中, 两个覆盖所述插件块的液态树脂或预浸胶层中的至少一个具有开槽, 所述插件块或安装在该插件块上的 (若干) 器件位于该开槽中, 即可以以其高度延伸的至少一部分容纳所述插件块或其上的器件。这能够由于大体上更大的高度而使对插件块或器件的容纳变得更容易, 但是对于灵敏的插件块或器件而言, 针对挤压 / 层压过程中为所述插件块或器件卸载机械压力, 较小的厚度也明显具有优点。

[0012] 在本发明的另一种有利扩展中,根据权利要求 3,在所述两个覆盖所述插件块的液态树脂层或预浸胶层之间设有液态树脂中间层或预浸胶中间层,它们在插件块或至少一个安装在插件块上的器件的范围内具有窗口。而且,本发明的实现变体尤其能够对于高度相对较大的插件块以及安装在该插件块上的电器件是有利的、例如所述高度处在叠层的单个层的典型层厚的量级中的情况,不过对薄的压敏插件块或安装在该插件块上的电器件也是有利的。中间层避免了覆盖的液态树脂层或预浸胶层在插件块或安装在该插件块上电器件相对较高的情况下强烈地凸起,并在薄的压敏插件块或安装在该插件块上的器件的情况下用于在挤压该结构时进行压力卸载。将插件块在在对该结构的挤压或层压时液化的相邻的树脂材料内完整且无缝隙的嵌装,确保了树脂材料在这种情况下也可以至少部分地由中间层产生。

[0013] 在根据权利要求 4 所述的本发明的扩展中,所述两个覆盖插件块的液态树脂层或预浸胶层和 / 或液态树脂中间层或预浸胶中间层被构造成多层的,并在此包含至少两个液态树脂层子层或预浸胶层子层。在此,中间层也可以根据不同情况为所述两个覆盖插件块的液态树脂层或预浸胶层中的一个的液态树脂层子层或预浸胶层子层。在多层结构中,开槽可以在所述两个液态树脂层或预浸胶层中的一个内在所述插件块或一个安装在该插件块上的器件的范围内例如如下地实现,即,在有关液态树脂层或预浸胶层的朝向插件块一侧的至少一个子层设有窗口。然后,相邻的贯穿子层在层叠方向上封闭由所述窗口构成的容纳空间。必要时可以任选地在所述覆盖的子层中另外再设一个开槽。

[0014] 在根据权利要求 5 所述的本发明的扩展中,在所述两个覆盖插件块液态树脂层或预浸胶层之间有至少一个设有印制线路结构的层、即内侧子层,该内侧子层具有处在插件块或安装在该插件块上的(若干)器件的范围内的窗口。也就是说,在此实施例中,插件块或有关器件的容纳空间延伸穿过内侧子层,从而可以有利地将具有相对较大高度的插件块或安装在该插件块上的器件集成到叠层内。向来自相邻液态树脂层区域和预浸胶层区域的树脂材料中的无间隙嵌装也在该实施例中给出,其中,在此情况下,在对该结构挤压或层压时液化的来自相邻液态树脂层区域和预浸胶层区域的树脂材料也完全填满所述内侧子层和插件块或安装在该插件块上的器件之间的任何侧向缝隙。

[0015] 在根据权利要求 6 所述的本发明的扩展中,所述至少一个电器件安装在插件块的转接线支承层(Umverdrahtungstr Ö gerschicht)的器件安装位置上,在其上也设有转接线(Umverdrahtung),其中后者在根据权利要求 7 的另一种结构中处于该层的预器件安装位置相同的一侧。插件块位于叠层内部并在侧向上仅在叠层的面积范围的部分区域内延伸。也就是说,在这种情况下,电器件是插件块的组成部分,该插件块集成在叠层内部并且包含带有用于电器件的转接线功能的支承层。在根据权利要求 8 所述的有利结构中,两侧的器件模块分别设有用于插件块的所属的转接线,其中提供了贯穿触点以便与两个转接线进行电接触。

[0016] 本发明允许了有利地将电器件预安装到转接线支承层上以及对插件块进行电气检验,即尤其是在安装到叠层中之前对电器件及其转接线进行电气检验。这确保了插件块仅仅与能够起作用的电器件配备在一起,并仅仅将无误地配备好且符合规定地工作的插件块引入到多层结构中。转接线使引线结构能够粗化,以便于所述器件与叠层导体结构或外界的接触,即,对应的接触面可以设置得比分别直接存在于所述器件上的引线接触部位更

大和 / 或以更大的相互间距设置。这降低了对于所引入的盲孔或贯穿触点的有关位置精度的要求。因为所述转接线在所述插件块上实现, 所以它不需要在叠层的导体面上产生, 并且有关电器件不需要在这种导体结构面上高精度地定位于相应位置, 这降低了制造成本并提高了功能可靠性。

[0017] 转接线在集成于印刷电路板多层结构内部的插件块内并尤其是在转接线层的芯片安装侧的实现还有如下优点: 即使多层结构的外侧子层的位置需求得以减小, 因为仅还需将相应的贯穿触点导引至多层结构的表面上。此外, 方便了对外侧子层的解绞合 (Entflechtung), 因为可以在转接线支承层上这样选择转接线接触部位, 使得朝向外侧子层的所属贯穿触点能够放在一个对于外侧子层的解绞合有利的位置。

[0018] 因为插件块或其转接线支承层仅在叠层的侧面部分区域延伸, 所以避免了脱层问题 (Delaminationsprobleme), 即使是在例如在相邻底层的预浸胶材料上的由聚酰亚胺制成的转接线支承层的粘性不会特别高的情况下。

[0019] 转接线支承层可以例如实现为具有插入物作用的柔性的薄层。这种措施的贡献在于, 保持由于热膨胀效应而造成的机械应力极小。这尤其在叠层在运行或进一步加工时产生显著温度变化的情况下是具有意义的。

[0020] 在根据权利要求 9 的本发明的有利扩展中, 转接线支承层由柔性印刷电路板材料、如液晶聚合物 (LCP) 材料或聚酰亚胺材料, 或者陶瓷材料制成, 并且其在用于待安装器件的器件安装位置的中间区域和周边区域具有转接线接触部位, 所述转接线接触部位通过所述印制线路与器件安装位置电连接。在转接线支承层上的中间器件位置同样起到补偿热应力的作用, 因为按照这种方式尽可能地提高了侧向拉力和压力。此外, 从中间的器件安装位置到周边的支承层区域的转接线提供了对器件引线结构的粗化, 因为在周边区域为接触部位提供了多个位置。

[0021] 在根据权利要求 10 所述的本发明的扩展, 在插件块和至少一个起到底面或顶面作用的、覆盖插件块两侧的液态树脂层或预浸胶层之间设有有关的缓冲层模件, 其中, 所述缓冲层模件仅在叠层侧向的部分区域上延伸, 优选在任何情况下都比插件块小, 并可以针对材料和层厚例如这样地选择, 使得它在插件块的转接线支承层的热膨胀系数以及底层或顶层的热膨胀系数之间调节和 / 或可以接收机械应力和 / 或能够使底层或顶侧的与插件块位置相对的表面与插件块电绝缘。

[0022] 在根据权利要求 11 所述的本发明的扩展中, 在转接线支承层上在所安装的电器件侧向外部的区域内设有高度间隔保持结构, 所述高度间隔保持结构在层叠方向上延伸得与所安装的电器件相同或延伸至其之外。由此, 高度间隔保持结构可以为所安装的电器件卸载挤压多层结构时起作用的挤压力。

[0023] 在根据权利要求 12 所述的本发明的扩展中, 插件块另外包含填充和 / 或平整层, 该层的整个面或仅在电器件之外的区域内在转接线支承层上延伸。这能够在必要时补偿由于所安置的器件而造成的插件块的较大高度差或填充侧向自由空间。尤其是该层在存在高度间隔保持结构时也能填充所述高度间隔保持结构以及所安装的电器件之间的自由空间。

[0024] 在这种措施的结构中, 根据权利要求 13 的填充和 / 或平整层由导热但电绝缘的材料制成。这允许了在必要时对电器件的散热。

[0025] 在这种措施的另一结构中, 设有由导热材料制成的填充和 / 或平整层, 根据权利

要求 14 所述的插件块包括在填充和 / 或平整层之上与该填充和 / 或平整层热接触的导热层。因此,可以将例如由所安装的电器件在运行时产生的热量有效地通过填充和 / 或平整层以及设于该层之上的导热层排出或排放。

[0026] 在根据权利要求 15 所述的另一结构中,插件块在填充和 / 或平整层以及导热层之上具有顶层,其中顶层的材料和 / 或在侧向和层叠方向上的尺寸选择得与转接线支承层的相同。由此,插件块得到相对对称的层结构,这同样起到将由于膨胀效应造成的机械应力保持较小并最小化弯曲应力的作用。

[0027] 在根据权利要求 16 或 17 的另一结构中,插件块的导热层和 / 或至少一个转接线接触部位通过一个或多个贯穿触点与至少一个导热的、结构化的或整个平面的叠层的层导热地连接,使得插件块的热量可以排放到叠层内并在必要时向外排出。

[0028] 在根据权利要求 18 的本发明的扩展中,覆盖插件块的两个液态树脂层或预浸胶层沿层叠方向大致居中地设在叠层中,使得插件块在层叠方向上也大致居中地处于叠层内。

[0029] 根据本发明的方法使得根据本发明的印刷电路板多层结构可以以较低的成本制造,其中可以实现插件块在树脂材料中的完整且无缝隙地嵌装。

[0030] 在根据权利要求 20 进一步扩展的方法中,以有利的方式这样引入贯穿插件块的转接线支承层的贯穿触点,使得电贯穿触点材料不与转接线支承层的材料相接触,而是与位于它们之间的树脂材料相接触。这可以改进贯穿触点的可靠性。

[0031] 在一种有利结构中,通过对在设在插件块的转接线支承层上的整个平面上的导电的转接线层的分隔沟槽结构化,构成了根据权利要求 21 的转接线印制线路。通过这种措施在支承面上保留了整个面的大部分、优选是金属转接线层,这同样可以起到防止热膨胀问题的作用。此外,可以在例如有 Cu 制成的转接线层上相对简单地敷设粘接物质,从而可以改善插件块粘合的总体连接并特别是改善对相邻预浸胶顶层的粘接。

## 附图说明

[0032] 在附图中示出了本发明的有利实施例并在下面对其进行解释。在附图中:

[0033] 图 1 是印刷电路板多层结构的底层的部分区域的示意顶视图,其上安放有具有所安装的电器件以及相关转接线的插件块,

[0034] 图 2 是沿图 1 所示线 II-II 的剖视图,

[0035] 图 3 是多层印刷电路板结构在局部区域的纵向剖视图,其带有图 1 和图 2 所示类型的集成插件块以及盲孔 - 贯穿触点,

[0036] 图 3a 是与图 3 相对应的纵向剖视图,对应于在插件块上安装的电器件的在背面起作用的下侧填充物的变体,

[0037] 图 3b 是与图 3 相对应的纵向剖视图,对应于两侧配设有器件的插件块的变体,

[0038] 图 4 是与图 3 类似的纵向剖视图,对应于的带有另外的层和贯穿的贯穿触点的变体,

[0039] 图 5 是对应于图 4 的纵向剖视图,对应于带有器件窗口的另外的液态树脂层或预浸胶层的变体,

[0040] 图 6 是类似于图 2 的纵向剖视图,对应于带有高度间隔保持结构的插件块变体,

- [0041] 图 7 是对应于图 4 的纵向剖视图, 对应于带有图 6 所示类型的集成插件块的变体,
- [0042] 图 8 是类似于图 7 的纵向剖视图, 对应于带有针对散热进行了改进的插件块以及另外的液态树脂中间层或预浸胶中间层的变体, 以及
- [0043] 图 9 是多层印刷电路板结构在局部区域的纵向剖视图, 其带有集成插件块以及安装于其上的突伸到内侧子层窗口中的电器件。

### 具体实施方式

[0044] 图 1 和图 2 示出了插件块 1, 下面也将其简称为插件, 用于将有源电器件 2 (例如芯片 2 的形式) 集成到印刷电路板多层结构中。插件 1 包括带有设于其上的转接线的转接线支承层 3, 所述转接线由转接线接触部位 4 和转接线印制线路 5 组成, 以便将转接线接触部位 4 与芯片 2 的每个引线抽头 6、即引线位置电连接。转接线支承层 3 由例如柔性印刷电路板材料 (如厚度为例如 25 微米至 50 微米的 LCP 材料或聚酰亚胺薄膜材料或厚度为例如 100 微米的 FR4 材料) 组成。作为替换, 也可以采用通常的陶瓷材料。总的来说, 为了将对插件 1 的机械应力载荷保持得尽可能的小, 其热膨胀系数与相邻层的材料相匹配的和 / 或可以吸收机械应力的这些材料对于转接线支承层 3 是有利的。

[0045] 如由图 1 的顶视图可见, 芯片 2 设置在转接线支承层 3 的中心区域内的相关的器件安装位置并由此设置在插件 1 的中心区域。作为替换, 也可以在转接线支承层 3 上偏心地安装芯片, 不过, 有针对性地居中且因而关于侧向插件面积范围对称的定位总的来看在最小化由于工作运行时机械应力以及热膨胀效应而造成的力负荷方面具有优势。芯片的安装可以通过任意的现有技术实现, 例如如图 2 所示的反装芯片安装技术 (Flip-Chip-Montagetechnik), 然后, 优选在芯片 2 和转接线支承层之间的间隙内包含下填充材料 8。芯片 2 的固定借助为此其本身已知的连接技术, 例如通过热电极焊接 (Thermodenbonden), 如同由芯片引线 6 上的相关焊接位置表示的那样。

[0046] 如同由图 1 可见的那样, 转接线接触部位 4 设在转接线支承层 3 上的周边区域内。因为在相对于居中的器件安装位置明显面积更大的周边区域中有更多的位置可供使用, 所以转接线 4、5 就同时满足了引线粗化功能, 即能够以比芯片引线抽头 6 更大的触点范围和 / 或更大相互间距设置在其与芯片引线抽头 6 的数目相对应的转接线接触部位 4 内。这方便了芯片 2 通过转接线接触部位 4 与其它导电结构和 / 或与印刷电路板多层结构的器件的进一步接触和 / 或从后者中引出。转接线接触部位 4 可以以一种本身已知的方式与转接线印制线路 5 一起制成。

[0047] 显然, 在可选的实施方式中, 其它有源或无源电器件或多个无源和 / 或有源电器件可以在对应地改变的插件 - 转接线支承层上设在每个相关的器件安装位置上。在此, 器件安装位置这一术语仅仅表示, 有关电器件放置在该处。这可以通过单独制造器件然后将其放在器件安装位置上并固定在该处而实现, 不过作为替换, 也可以将器件直接地在器件安装位置 (例如作为一体半导体器件结构) 和 / 或通过筛网挤压技术或光蚀刻处理而制成。

[0048] 在图 1 和图 2 所示例子中, 转接线印制线路 5 由狭长导线组成, 所述导线通过为此常规的在转接线支承层 3 上的处理中的一个构成。在一种可选实施例中, 连接芯片引线位置 6 和转接线接触部位 4 的印制线路由导电层的宽且平的区域构成, 该区域整个面设在转

接线支承层 3 上并且随后通过分隔沟槽处理分成彼此由相应分隔沟槽隔开的平面区域。这样选择分隔沟槽的走向,使得每个所述平面区域都包括芯片引线位置 6 中的一个以及相关的转接线接触部位 4,并由此表示与其相连的相关的平面印制线路。这一实施例变体的优点在于,整个芯片侧的转接线支承层 3 的上侧除了芯片 2 以及分隔沟槽的区域都保持被例如由 Cu 制成的转接线层覆盖,从而一方面能够削弱转接线支承层 3 的热膨胀效应,而另一方面可以在需要时在转接线支承层上敷设粘合剂,以便改进对印刷电路板多层结构的后续子层的粘合,并避免在插件 1 的范围内的任何脱层风险。狭长导线 5 或可选地是平面印制线路的结构化借助常规的光蚀刻方法或激光结构化方法实现。

[0049] 有利的是为导电转接线层选择具有良好导热能量的材料,例如 Cu,因为它随后可以另外实现散热以及热量分配的功能,以便预防在工作运行时在所设置的芯片 2 的范围内发生过热。

[0050] 在一种未示出的实施方式中,对转接线层或由其构成的转接线 4、5 实现了电磁屏蔽,方法是:在所述转接线层之上和/或在所述转接线层和转接线支承层 3 之间通过中间插入电绝缘层而提供屏蔽层,例如,以整个平面的优选为金属的地电位层的形式。

[0051] 然后,为了将如上所述的预制插件 1 集成到印刷电路板多层结构中而首先将该插件的转接线支承层 3 的下侧固定在侧面的 xy 方向直角坐标中希望的位置。所述固定可以例如借助一个或多个粘合点或者平面粘合连接或者借助转接线支承层 3 本身和/或底层 7 与其相接触区域的热冲击来实现。底层 7 是要制造的印刷电路板多层结构的整个平面的电绝缘的介电层,该层由预浸胶层或液态树脂材料制成。所述热冲击随后导致预浸胶底层 7 在所安置的插件 1 的区域内的部分熔化、粘接和固化,从而将其固定。

[0052] 根据应用情况的不同,底层 7 可以是各个所希望的印刷电路板多层结构的由多个层构成的叠层的外层或内层。在最后一种情况下,一个或多个其它的子层位于底层 7 的背向插件 1 的一侧,其中,将底层 7 以及固定于其上的插件 1 设在所述一个或多个其它子层上,或者可选的是,首先将底层 7 单独设在所述一个或多个其它的子层上并随后将插件 1 固定在其上。

[0053] 对印刷电路板多层结构的另一种制造包括将整个平面的顶层在覆盖插件 1 的情况下敷设在底层 7 的设有插件 1 的一侧,使得插件在印刷电路板多层结构的叠层内部中位于底层 7 和顶层之间。在顶层上,如果印刷电路板多层结构本身没有外侧子层,那么就设置一个或多个其它子层并在将所有为叠层提供的子层相互叠置之后将叠层以通常的方式挤压或共同层压为层组件,以构成所希望的印刷电路板多层结构。

[0054] 下面结合图 3 至图 9 详细解释根据本发明的这种或类似的配备有一个或多个有源和/或无源电器件的插件在所述印刷电路板多层结构的内部中的集成的一个特定实施例。在此,为清楚起见并为了更好地理解,在图 1 至图 9 中不但是对不同实施例中的相同元件、而且对其中功能等价的元件也以分别相同的附图标记标识。

[0055] 图 3 示出了一种大致为两层的印刷电路板结构,其具有两个外侧子层 7、9 而没有内侧子层,其中,从图 1 和图 2 所示结构出发,介电底层 7 构成第一外侧子层,而设在该层以及居间连接的插件 1 上的顶层 9 构成第二外侧子层。底层 7 和顶层 9 分别以常规方式在外侧设有导电结构面 10、11、即结构化的导电面并优选由预浸胶材料制成。插件 1 及其转接线支承层 3、设在转接线支承层上的芯片 2 以及相关的转接线 4、5 在底层 7 和顶层 9 之间无

縫隙或空隙地嵌裝在它們的樹脂材料內。芯片 2 向外通過轉接線 4、5 和盲孔觸點 12 與頂層 9 上的導電面 11 的結構元件相接觸，其中，貫穿觸點 12 分別將轉接線接觸部位 4 與導電面的相關結構元件貫穿介電的頂層 9 相連。

[0056] 為了製造圖 3 所示的印刷電路板多層結構，首先，如上面結合圖 1 和圖 2 解釋的那樣，預製插件 1 並將其固定在預浸膠底層 7 的所希望的位置上。接着將預浸膠層 9 設在預浸膠底層 7 連同固定於其上的插件 1 上。作為該結構的原始材料，可以為層 7、9 這兩層例如採用敷設了銅箔的預浸膠層，然後為構成導電結構面 10、11 而對所述預浸膠層進行結構化。

[0057] 然後，為了製造所希望的印刷電路板多層結構，將所構成的層組件以用於疊層總體連接的通常方式擠壓或共同層壓。插件 1 由此被無縫隙或間隙地嵌裝到在擠壓下熔化的樹脂材料中，或者在擠入預浸膠底層 7 和預浸膠頂層 9 的情況下被容納在預浸膠底層和預浸膠頂層之間。因為在此實施例中，插件 1 包括安裝在其上的器件在內的高度相對較小，尤其是比相鄰液態樹脂層或預浸膠層 7、9 的層厚小很多，所以由於插件 1 的嵌裝而在覆蓋的液態樹脂或預浸膠層 7、9 上沒有產生明顯凸起。作為替換，可以在底層 7 和 / 或頂層 9 內在插件 1 或至少在安裝在該插件上的器件 2 的範圍內設有開槽，以便提供用於容納插件 1 或器件 2 的相應位置。外部導電面 10、11 的結構化按照這種擠壓 / 層壓步驟進行，例如通過傳統的蝕刻處理或激光結構化處理。

[0058] 圖 3a 示出了圖 3 所示實施例的一種變體，其中，對以反裝芯片技術安裝的芯片 2 進行背面或下側填充，該芯片通過芯片引線位置 6 浮凸地安放在轉接線支承層 3 上方。在此例子中，在芯片 2 和轉接線支承層 3 或轉接線 4、5 之間的間隙內有下填充材料 8a，該材料從下方通過相應地引入到插件 1 內的下側填充開口 8b 引入。在此，其優先是在對該結構進行擠壓或層壓時會在底層 7 中液化並被通過下側填充開口 8b 向上擠壓並在該處無間隙地填充在芯片 2 和轉接線支承層 3 或轉接線 4、5 的位於該芯片下方的部分之間的間隙的樹脂材料。此外，圖 3a 的實施例對應於圖 3 的實施例。尤其是通過下側填充避免了所述構造受到可能會導致脫層效应的空氣氣泡。

[0059] 圖 3b 示出了圖 3 所示實施例的變體，其中，將兩側配設有器件的插件 1 在底層 7 和頂層 9 之間無間隙地嵌裝在樹脂材料中。示例地表示出除了安裝在上側的芯片 2 之外的安裝在下側的器件，特別是例如另一芯片 2a、電阻 2b 以及電容 2c 或其它有源或無源電器件。在下側安裝的電器件 2a、2b、2c 以接觸部位 4' 和轉接線印制線路 5a 耦合在背面的轉接線上，並且背面的轉接線 4'、5a 通過延伸穿過插件塊 1 的貫穿觸點 12a 與上側的轉接線 4、5 電連接。除此之外，這一變體又對應於圖 3 所示實施例，使得能夠引用與之相關的上述實施方式。

[0060] 圖 4 示出了將插件塊 1 向印刷電路板多層結構內部的集成的另一變體，所述印刷電路板多層結構與圖 3 所示的印制線路結構相比另外地具有內側子層 12a、12b。特別是所述插件塊 1 在圖 4 所示例子中如同圖 3 所示例子中那樣地嵌裝在底層 7 和頂層 9 之間，不過所述底層和頂層在此構成印刷電路板多層結構的內部介電層。在其兩側連接有形式為預制的印制線路半成品 12a、12b 的各個內側子層以及各兩個另外的預浸膠層 13a、13b 或 14a、14b，以完成相關疊層。所述兩個半成品印制線路 12a、12b 的每一個的兩側分別構成各一個內部導電結構面 15a 至 15d 並嵌裝在相鄰預浸膠層子層的樹脂材料中。兩個外側的預浸

胶层子层 14a、14b 的外侧各支承一个外侧导电结构面 16a、16b。为了制造外侧导电结构面 16a、16b,例如为外侧子层 14a、14b 采用常见的覆铜介电层材料,并在挤压叠层之后借助常见的技术对位于外侧的整个平面的铜子层进行结构化。

[0061] 为了制造图 4 所示结构,首先将下侧的子层直至包括底层 7 在内相互叠置并将插件 1 固定在底层 7 上。然后放置顶层 9。接着,为构成相应的层组件而放置其它子层,然后将其挤压或共同层压到一起,从而也将插件 1 可靠地嵌装在预浸胶底层 7 和预浸胶顶层 9 之间的树脂物质内。

[0062] 在制造挤压叠层总体连接之后,以通常的方式通过引入对应的贯穿触点而实现不同导电结构面 15a 至 16b 以及芯片 2 在插件块 1 上的接触。例如,在图 4 所示剖视图中,可以看到两个在两个外侧导电结构面 16a、16b 的相关结构元件之间延伸穿过整个叠层的贯穿触点 17a、17b,它们同时接触相关的转接线接触部位 4a、4b 并使芯片 2 的相关引线相应地产生向外的电连接、例如用于供电或接地的。贯穿触点 17a、17b 在现有技术下通过引入对应的贯穿触点孔并通过例如电镀在所述贯穿触点孔中引入导电材料,其中,需要时也可以按照相同的工作步骤实现外侧导电结构 16a、16b 的厚度增加。作为替换,芯片 2 通过转接线接触部位向外的接触通过引入对于转接线接触部位足够的盲孔触点而实现。

[0063] 因此,图 4 示出了一种实施方式,其中,底层 7 和顶层 9 并因此连同嵌装在它们之间的插件 1 以及安装在插件上的芯片 2 在层叠方向上看居中地位于印刷电路板叠层内。

[0064] 图 5 示出了图 4 所示实施例的一个变体,其中,在叠层结构中在底层 7 和顶层 9 之间设有另外的液态树脂层或预浸胶层 29 作为唯一的明显差别。如图所示,所述中间层 29 在安装在插件 1 上的器件 2 的范围内设有窗口区域 29a,所述器件 2 伸入到其中。在对所述结构进行挤压或者层压时,液态树脂层或预浸胶层 29 的树脂材料也液化并有助于完全地无缝隙地包围插件块 1 连同所安装的器件 2。带有窗口 29a 的中间层 29 用于为安装在插件块 1 上的芯片 2 提供容纳空间,并因此方便了使插件块均匀无缝隙地嵌装到两个上、下覆盖的液态树脂层或预浸胶层 7、9,而不会在此使液态树脂层或预浸胶层发生明显凸起。此外,中间层 29 用于为芯片 2 卸除在挤压或层压时起作用的机械压力负荷,这尤其对于相对薄的对压力敏感的芯片是有利的。

[0065] 显然,中间层 29 也可以是由顶层 9 和中间层子层 29 组成的多层顶层的子层,其中,在所述多层顶层中至少是位于多层顶层的朝向插件块 1 一侧的中间层 29 设有窗口 29a。作为替换,在插件块总体上需要另外的容纳空间的情况下,可以在需要时将窗口 29a 也延伸通过插件 1 的整个区域。

[0066] 图 6 示出了针对插件块 1 的结构的一种变体。从图 1 至图 4 的例子出发,图 5 所示的插件块 1 在转接线支承层 3 和转接线 4 上方在所安装的芯片 2 的范围之外并与芯片具有大致的侧向间距地另外具有结构化的高度间隔保持层 18。高度间隔保持层 18 的安放可以根据不同需求在将插件 1 放置在底层 7 上之前或之后进行。高度间隔保持层 18 从转接线支承层 3 或转接线 4、5 伸出至少直至所安装的芯片 2 的上侧,大体如图 5 所示例子中的那样。高度间隔保持层 18 以这种方式能够为芯片 2 卸除在对插件 1 集成于其内部的预处理叠层进行挤压时的过度压力负荷。例如,可以采用环氧树脂作为可由例如筛网挤压技术产生的结构化高度间隔保持层 18 的材料。任选地,可以在高度间隔保持层 18 内在接触部位 4 的范围内设置自由空间,所述接触部位可以以现有方式形成,以便避免稍后的贯穿触点问

题以及改进压力触点接通（例如铜套筒）的耐久性。

[0067] 图 7 示出了将图 6 所示类型的插件块向印刷电路板多层结构中的集成，其大体与图 4 所示的印刷电路板多层结构相对应，使得也能够引用上述说明。为了便于容纳在此情形下大体较厚的插件块，为顶层 9 设有相匹配的开槽 9a。替代地或者另外地，可以在底层 7 内设有对应的开槽。

[0068] 图 8 示出了按照另一种实施方式的对图 6 所示插件块 1 的集成。在图 8 所示例子中，插件块 1 除了图 6 所示结构之外还包括填充层 / 平面化层 19，该层是完整的平面并带有在高度间隔保持层 18 和芯片 2 上方延伸的基本上平的上侧并因而也填满了芯片 2 和结构化的高度间隔保持层 18 之间的侧向自由空间。在需要时可以有利地为该填充层 / 平面化层 19 采用导热材料，以便能够排出或分配芯片 2 范围内的热量。

[0069] 在填充层 / 平面化层 19 上的整个平面上设有插件覆盖层 20，该插件覆盖层的材料和厚度与转接线支承层 3 相同，或者作为替换地与其尽可能地在厚度和热膨胀性能上相对应。因此，插件覆盖层 20 可以例如与转接线支承层 3 一样地由聚酰亚胺材料或陶瓷材料制成。这种在插件 1 上封闭的顶层 20 的布置导致插件 1 以一种相对对称的层结构与封闭在插件 1 下方的转接线支承层 3 的匹配，这能够增强插件 1 相对于在对印刷电路板多层结构进行的进一步加工及其稍后的运行中的热负荷以及由此导致的机械应力负荷的功能可靠性和鲁棒性。

[0070] 在图 8 所示实施例中，插件块 1 可以安放在缓冲层块 22a 上，该缓冲层块由这样的材料构成：即，该材料可以补偿机械应力、尤其是由于热负荷产生的机械应力，或者可以在插件 1 的上侧邻接转接线支承层 3 以及下侧邻接的导电层的热膨胀系数之间进行调解。例如，缓冲层块可以由环氧树脂制成。缓冲层块 22a 在此实施例中位于底层 7 之上，该底层本身位于两侧设有印制线路结构的内侧子层 30 上。缓冲层块 22a 可以例如以筛网挤压技术产生或者有相应的层材料切割出并设置以及固定在底层 7 的有关位置。然后，在制造图 8 所示的印刷电路板多层结构时，在缓冲层块 22a 上固定带有所示结构的插件块 1。此外，图 8 所示层结构在底层 7 上还包括带有窗口区域 23a 的液态树脂中间层或预浸胶中间层 23，所述窗口区域中容纳有插件块 1 以及缓冲层块 22a。窗口 23a 在此例中按照其侧向尺寸与插件块的侧向尺寸相对应的缓冲层块 22a 的大小切割出或铣削出，并且在随后进行挤压时以熔化的或液化的树脂材料填充关于插件块 1 的侧向间隙。这进一步允许对插件块 1 的均匀嵌入，插件块在此情形下与缓冲层块 22a 一起具有明显的高度，其中，叠层结构同时由来自底层 7a、顶层 9a 和中间层 23 的树脂材料无缝隙地包围，而底层 7 和顶层 9 在插件 1 的范围内并不发生不希望的凸起。

[0071] 如上对于缓冲层块 22a 进行的解释，可能有利的是，同样如图 8 所示的那样，将对应的缓冲层块 22b 作为插件 1 的一部分设在插件和顶层 9 之间，以补偿热和机械负荷。此外，由于上面的缓冲层块 22b 与下面的缓冲层块 22a 的对称布置（优选基本上相同的层厚以及采用相同或在热膨胀性能上相似的材料）而额外起到了使对于插件 1 以及其芯片 2 的力负荷最小化的作用。此外，图 6 所示印刷电路板多层结构也总体上具有关于叠层面尽可能地对称的特性，并且插件 1 连同芯片 2 位于该多层结构的在层叠方向上看的中间区域。

[0072] 应当理解，类似于图 5 所示的中间层，中间层 23 也可能是底层 7 的多层实现或者顶层 9 的多层实现的一部分。也应当理解，在这个以及所有其它的所示和所说明的实施例

中,每个单独显示的用作覆盖插件块两侧的底层和顶层的液态树脂层或预浸胶层(即在此例中的层 7 和 9)和/或位于它们中间的中间层(即在此例中的中间层 23)可以分别由至少两层液态树脂子层或预浸胶子层按照多子层的形式构成。

[0073] 图 8 所示变体除了下侧的内侧子层以及半成品印刷电路板 30 以外还具有一个带有位于上侧的导电结构面 21d 的上侧的内侧子层或上侧半成品印刷电路板 31。其下和其上分别是另一个预浸胶子层 24a、24b 以及外侧的介电子层 25a、25b。外侧介电子层 25a、25b 的外侧各支撑有一个外侧导电结构面 26a、26b,为此它们可以分别由预浸胶材料和敷设于其上的铜箔组成。通过对层组件进行的挤压,铜箔牢固地与预浸胶材料相连并且由此构成的铜箔层在整个处理步骤的过程中结构化成为相应的导电结构面 26a、26b。

[0074] 为了提供增强的热量排放功能,在图 8 所示的变体中提供有另外的热量排放措施。插件 1 为此在填充层/平面化层 19 合插件覆盖面 20 之间具有一个高导热率层 27,其例如由 Cu 制成。此外,用尚未结构化的整个平面的导热层 28 替代上侧的半成品印刷电路板 31 的内侧导电结构面,其中例如可以涉及一种该半成品印刷电路板 9a 的尚未结构化的铜涂层。

[0075] 与图 4 和图 8 相比可见,除了关于未结构化的导热层 28 和中间层 23 的修改以及插件 1 的修改结构和嵌入之外,图 8 所示叠层在结构上与图 4 所示的相对应。由此另外可见,图 8 所示印刷电路板多层结构以类似的方式通过引入所需的贯通触点而制成,其中,两个贯通触点 17a、17b 示例性地与图 4 所示例子相对应地显示。

[0076] 在图 8 所示实施例中,这些贯通触点 17a、17b 由于是由具有良好导热率的材料、例如铜制成,因而另外实现了传热功能。因为相关转接线接触部位和首先也是插件 1 的导热层 27 通过贯通触点 17a、17b 与叠层的整个平面的导热面 28 导热连接,所以可以将芯片 2 的范围内产生的热量一方面通过转接线 4、5 而另一方面通过填充层/平面化层 19 以及插件导热层 27 非常有效地传导至贯穿触点 17a、17b 并通过它们排出至整个平面的导热层 28 或由其分配。这种热量排放措施可以显著地提高安装在嵌入的插件 1 上的芯片 2 以及常用的嵌入式部件的功能可靠性,尤其是在插件 1 在运行时产生大量热量的情况下。应当理解,为了导热地连接在叠层的导热层 28 上,分别等电位的贯穿触点(如共同的接地或供电贯穿触点)是适当的。

[0077] 插件导热层 27 可以例如是已经在由聚酰亚胺或类似物制成的插件覆盖层 20 上预制的现有层(例如由铜制成)。在此情形下,插件覆盖层 20 可以与导热涂层 27 一起从一个大平面的层材料上切割下来并与涂层 27 一起设在填充层/平面化层 19 上。这可以根据不同的需求在将插件 1 定位在底层 7 之前或之后进行。

[0078] 按照希望可以规定,贯穿引导贯穿触点 17a、17b 不与转接线支承层 3 的材料、例如聚酰亚胺相接触。为此,则在将插件 1 嵌入底层 7 和顶层 9 之间前在转接线支承层 3 中以相对于稍后的贯穿触点更大的直径加工出钻孔。在挤压叠层时,用自相邻树脂子层流入的树脂材料填充所述钻孔。在挤压叠层后通过这些贯穿地设置的具有较小直径的贯穿触点孔可以在转接线支承层 3 的高度上完全在树脂填充物内部延伸,使得所引入的贯穿触点材料和转接线支承层 3 的材料之间保留一个绝缘的树脂材料环。

[0079] 图 9 示出了图 5 所示例子的变体作为本发明的另一实施例,其中,作为与插件块 1 的容纳的唯一显著的差别,在此例中,在插件块 1 上安装有相对较厚的、例如带壳的芯片 2

或另一种带壳的和由于其它原因而相对较厚的电器件,另外在内侧子层 32 内设有窗口区域 32a。这些内侧子层 32 尤其位于底层 7 和顶层 9 之间的多层中间层的内部,插件块 1 设在所述底层上。中间层在此包括液态树脂中间层或预浸胶中间层 29 作为下侧子层,内侧子层 32 作为中间子层和上侧的液态树脂子层或预浸胶子层 29b。下侧中间层 29 的窗口 29a 和内部子层 32 的窗口 32a 共同构成一个容纳空间。上侧的中间层子层 29b 用于对带有芯片 2 的插件块 1 进行上侧的树脂覆盖。

[0080] 在图 9 所示实施例中,带有芯片 2 的插件块也全面地无缝隙地嵌入到周围的树脂材料中,所述树脂材料在此情形下来自底层 7、下侧中间层子层 29 和上侧中间层子层 29b 并通过在对所述结构的挤压或层压时液化并填充对应的间隙而首先也填满相对较厚的芯片 2 和下侧中间层子层 29 以及内侧子层 32 的侧向相邻的窗口边缘区域之间的任何缝隙。

[0081] 在图 9 所示例子中,由窗口 29a 和 32a 形成的容纳空间用来单独容纳芯片 2。显然,作为替代,可以提供具有至少大体上对应于通常的插件块 1 的侧向尺寸、即置于芯片 2 下方的层结构的侧向尺寸的窗口,以便在需要将插件块 1 的一部分也容纳在窗口区域内。这尤其是在较高插件块层结构的情况下是适当的,例如在图 8 所示插件块中所示类型,尤其是在其也还包括相对较厚的所安装的器件(例如图 9 所示芯片 2)的情况下。

[0082] 尽管在所示实施例中,在印刷电路板多层结构的内部中分别集成了仅仅一个带有最多仅一个所安装的电器件的插件,但是显然,本发明在一可选实施方式中也包括印刷电路板结构,其中,将带有多个设在其上的有源和/或无源电器件的插件和/或各带有一个或多个电器件的多个插件块集成在叠层内。多个插件块可以例如以侧向间距并排地定位在相同的叠层面内。作为补充或替代,可以将多个插件块沿层叠方向相互叠置地带有或者不带有侧向错移地定位在不同叠层面内。

[0083] 上述实施例明确了下述事实:本发明使得将在转接线支承层上的各带有一个或多个无源和/或有源电器件的一个或多个插件块在印刷电路板多层结构内的一种非常有利的集成得以实现,其中,插件且尤其是其转接线支承层完全且无缝隙地嵌装在例如由预浸胶树脂制成的底层和顶层之间的树脂材料内。插件的结构及其在叠层内的安装可以根据希望以高对称度实现,这避免了在温度发生显著变化时由于热膨胀效应而造成的高的机械应力负荷。因为插件的转接线支承层具有比嵌入的印刷电路板叠层的子层明显更小的面积范围,所以并不会发生在引入贯穿的(例如由聚酰亚胺制成的)转接线支承层时可能会发生的脱层问题。转接线支承层敷设得柔性且薄,这可以进一步有助于补偿由于所涉及的层材料的不同热膨胀系数而根据插入物效应产生的牵拉和挤压压力负荷。器件在插件的转接线支承层上基本上居中或对称的定位同样有助于最小化侧向牵引和挤压力负荷。

[0084] 根据本发明的印刷电路板多层结构可以根据本发明相对简单地制造。转接线支承层和安装在该层上的(若干)电器件可以在对叠层进行挤压之前进行电气检验,这降低了故障率并增加了产额。在转接线支承层上仅仅配设有具有电功能的器件,并且,仅将具有功能的所配设插件块布设在印刷电路板多层结构的叠层中并与其一起挤压。通过仅在叠层的部分区域内分段地引入转接线,在所述区域内插件块处在介电的底层和介电的顶层之间,使得印刷电路板多层结构的封装厚度总体上得以进一步提高。通过根据本发明的在印刷电路板多层结构内部的转接线可以进一步降低外侧子层对位置的需求,并简化了外侧子层的解绞合,因为仅还要将与转接线接触部位对应的贯通触点导引到表面上并且可以这样选择

转接线接触部位的位置,使得对于外侧子层的相关的贯通触点位于对外侧子层进行解绞合的最优位置上。

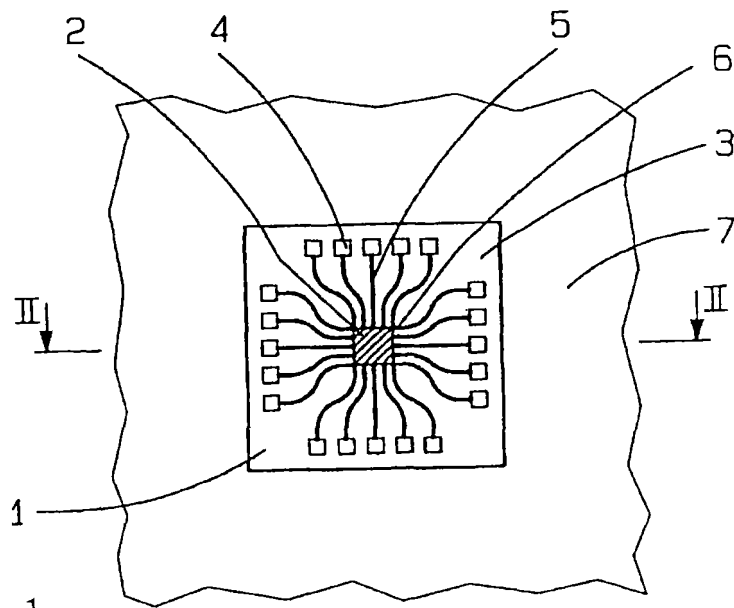


图 1

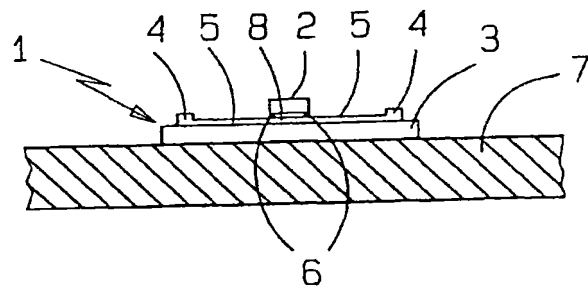


图 2

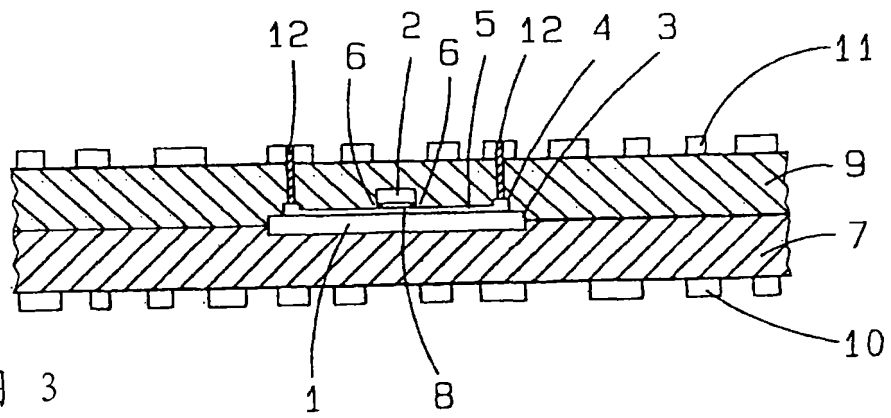


图 3

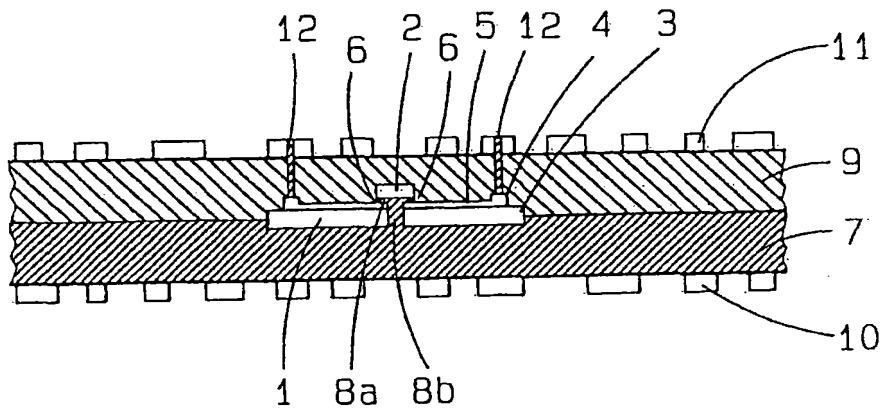


图 3a

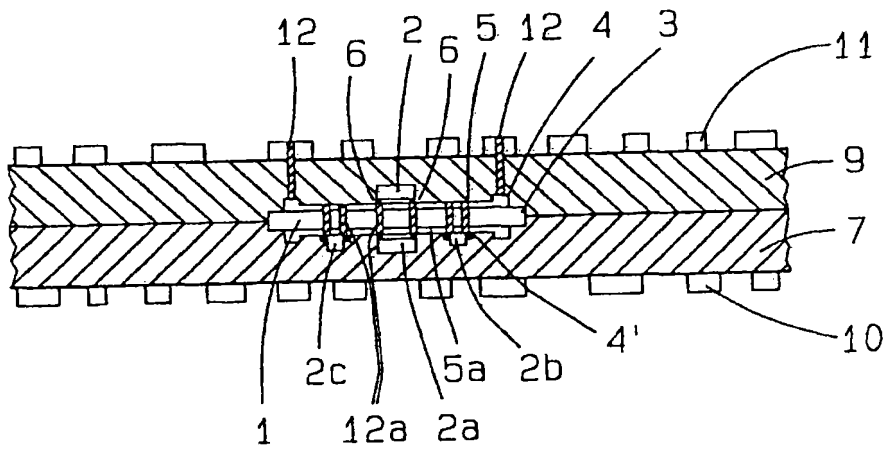


图 3b

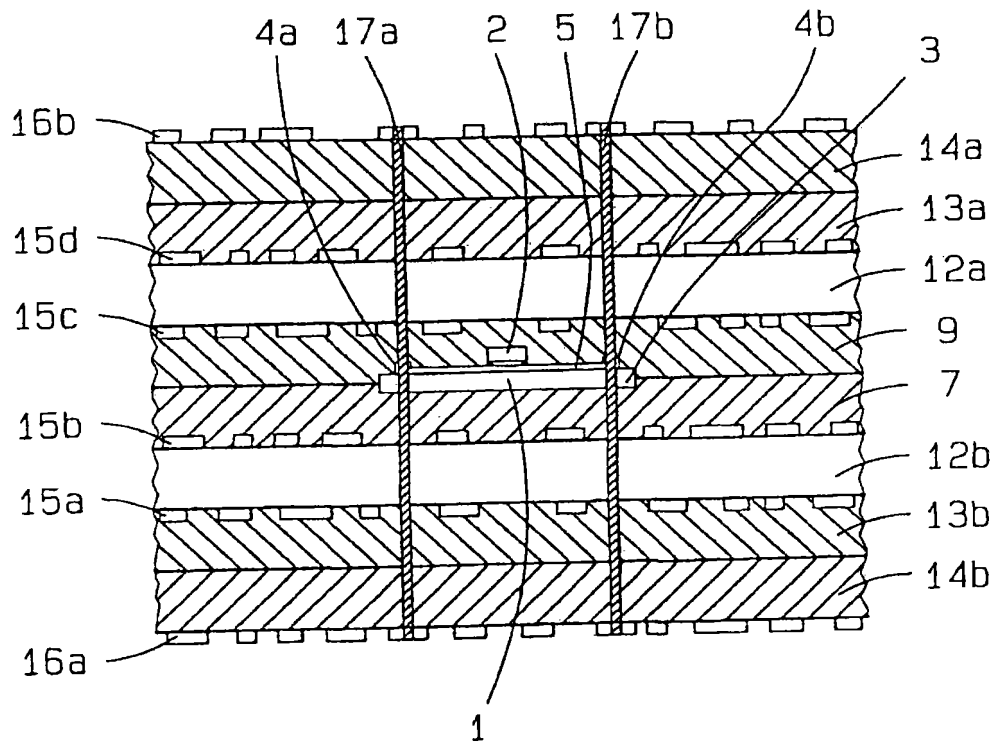


图 4

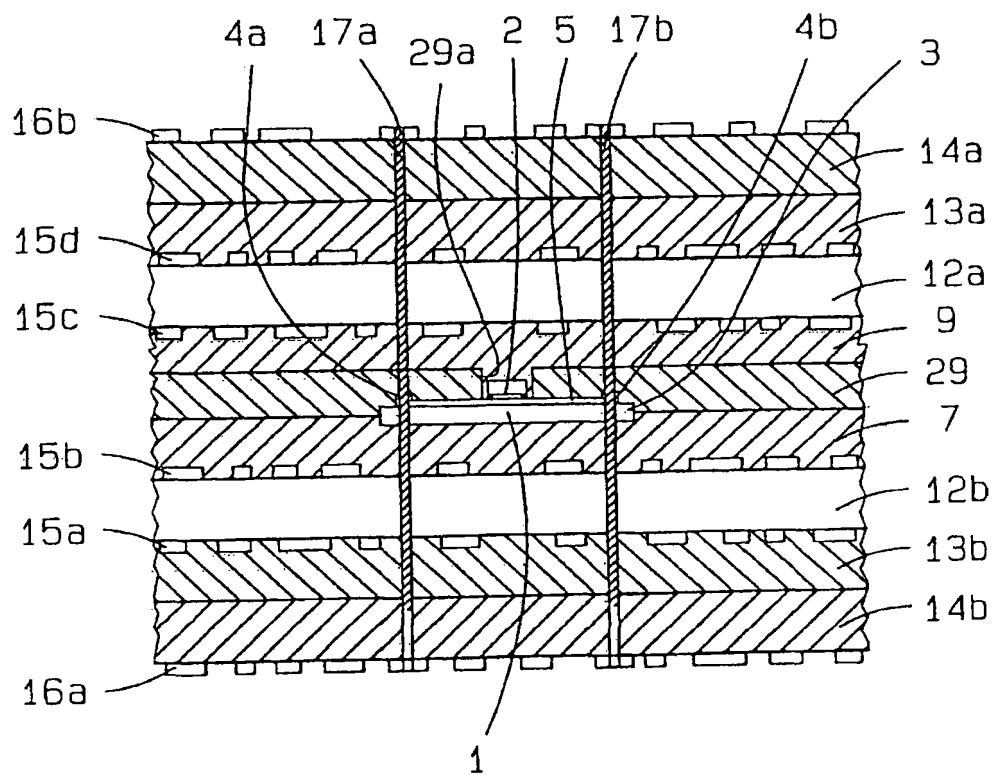


图 5

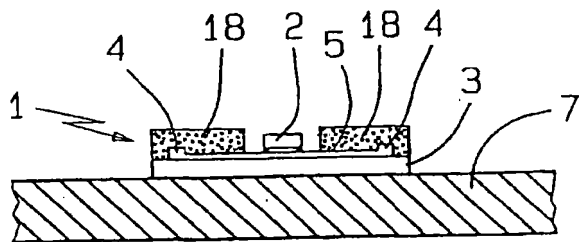


图 6

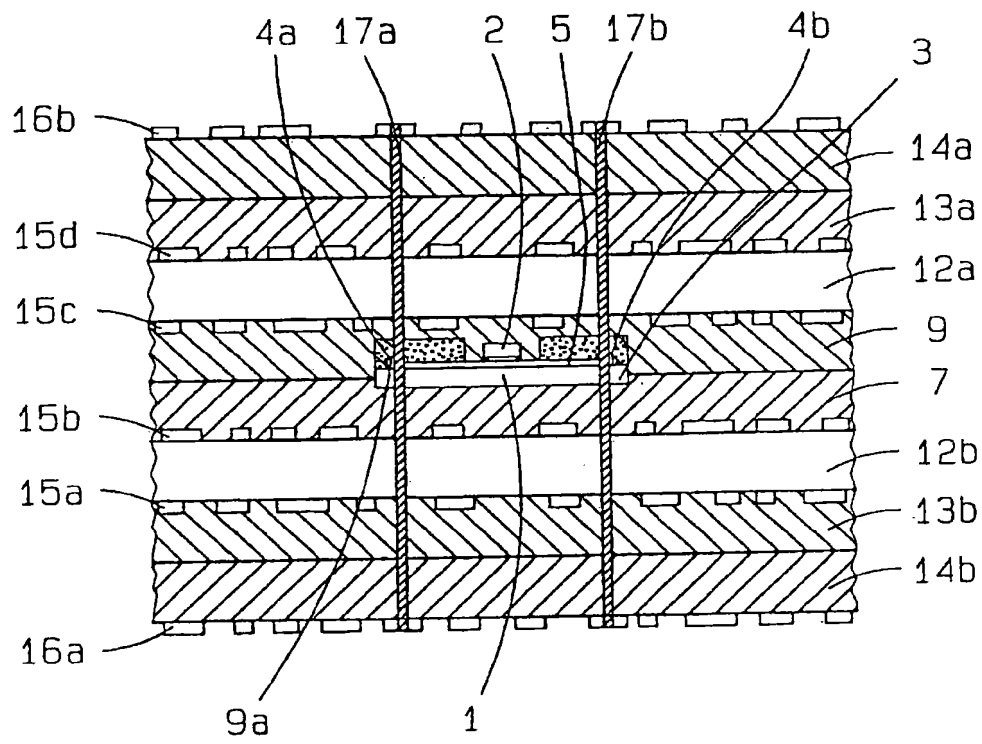


图 7

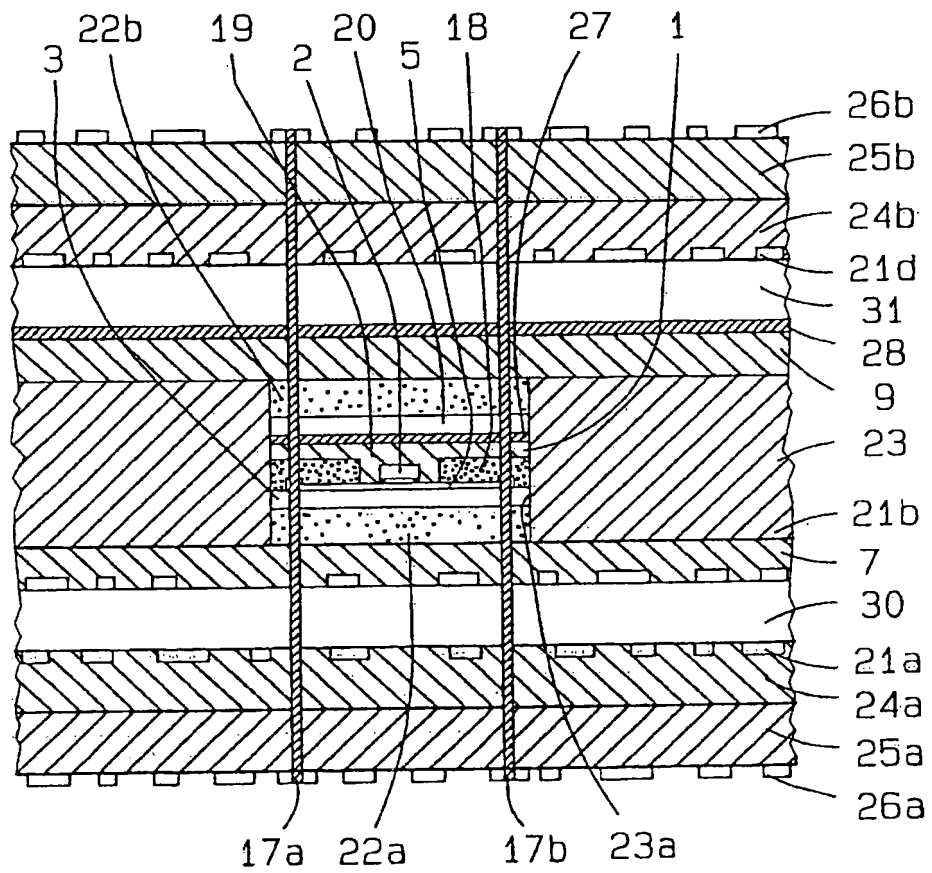


图 8

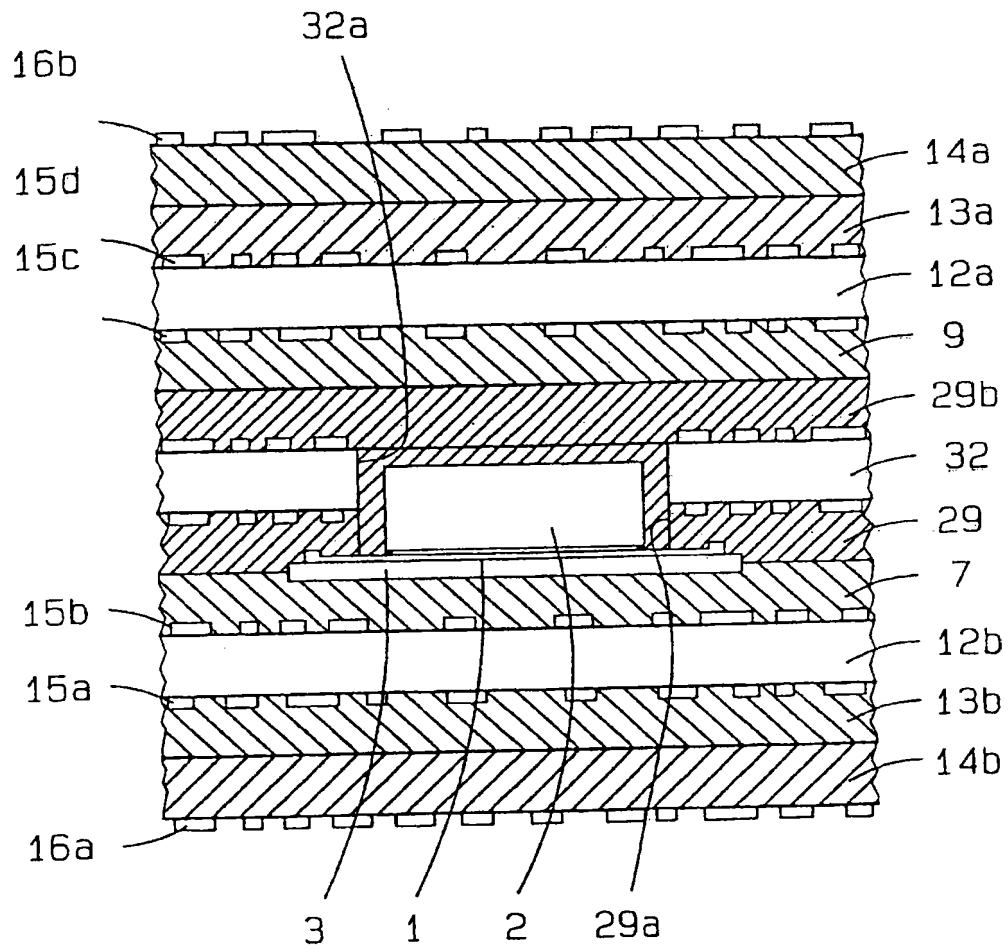


图 9