



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

213 905

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 21 11 79
(21) PV 7980-79

(51) Int. Cl.³ H 03 K 19/088

(40) Zveřejněno 15 09 81
(45) Vydáno 01 06 84

(75)

Autor vynálezu MUSIL VÍTEK ing., HOLEŠOV

(54) Zařízení pro vnucování impulsů logické úrovně

1

Vynález se týká zařízení pro vnucování impulsů logické úrovně opačné trvalému stavu v logických obvodech.

Známá zařízení tohoto druhu jsou vytvořena jako složitý integrovaný obvod vysoké integrace, obsahující řádově tisíc součástek. Výroba takového zařízení je tedy značně nákladná a ekonomická jen ve velkých seriích.

Tyto nevýhody jsou odstraněny u zařízení pro vnucování impulsů logické úrovně podle vynálezu, jehož podstata spočívá v tom, že zdroj spouštěcích impulsů je připojen na vstup prvního monostabilního klopného obvodu, jehož výstup je spojen se vstupem druhého monostabilního klopného obvodu a s bází prvního spínacího tranzistoru, výstup druhého monostabilního klopného obvodu je spojen s bází druhého spínacího tranzistoru, emitor prvního spínacího tranzistoru je spojen s kolektorem druhého spínacího tranzistoru a s výstupní elektrodou zařízení, kolektor prvního spínacího tranzistoru je spojen s první svorkou zařízení a emitor druhého spínacího tranzistoru je spojen s druhou svorkou zařízení.

Zařízení podle vynálezu je velice jednoduché, dá se proto vyrobit jako hybridní integrovaný obvod a jeho výroba se vyplácí i v malých seriích.

Příklad provedení zařízení podle vynálezu je zobrazen na výkrese, na němž je zařízení zobrazeno jako blokové schéma.

Zdroj 1 spouštěcích impulsů je připojen na vstup prvního monostabilního klopného obvodu 2, jehož výstup je spojen se vstupem druhého monostabilního klopného obvodu 3 a se vstupem prvního zesilovače 4, přičemž

výstup druhého monostabilního klopného obvodu 3 je spojen se vstupem druhého zesilovače 5.

Výstup prvního zesilovače 4 je spojen sází prvního spínacího tranzistoru 6, výstup druhého zesilovače 5 je spojen sází druhého tranzistoru 7. Emitor prvního spínacího tranzistoru 6 je spojen s kolektorem druhého spínacího tranzistoru 7 a s výstupní elektrodou 8 zařízení.

Kolektor prvního spínacího tranzistoru 6 je spojen s první svorkou 9 zařízení přes první spínací odpor 11, kdežto emitor druhého spínacího tranzistoru 7 je spojen s druhou svorkou 10 zařízení přes druhý spínací odpor 12. Z konců prvního snímacího odporu 11 je vyvedena záporná proudová zpětná vazba na první zesilovač 4 a z konců druhého snímacího odporu 12 je vyvedena záporná proudová zpětná vazba na druhý zesilovač 5.

Zdroj 1 spouštěcích impulsů může být opatřen tlačítkem 13 pro vyvolání jednotlivých impulsů nebo tlačítkem 13 pro spuštění serie impulsů o nastavitelném počtu impulsů a jejich opakovacím kmitočtu. Zařízení může být opatřeno vlastním zdrojem napájecího napětí, ale může být připojeno i na zdroj napájecího napětí prověřovaného obvodu, a to vždy pomocí první svorky 9 zařízení a druhé svorky 10 zařízení.

U provedení podle obrázku jsou použity jako první spínací tranzistor 6 a druhý spínací tranzistor 7 tranzistory NPN a proto je první svorka 9 zařízení připojena na kladný pól zdroje napájecího napětí, kdežto druhá svorka 10 je připojena na záporný pól zdroje napájecího napětí a ukostřena a tvoří druhou výstupní elektrodu zařízení.

V případě, že první spínací tranzistor 6 a druhý spínací tranzistor 7 jsou dostatečně dimenzovány, není třeba v zapojení prvního zesilovače 4 a druhého zesilovače 5, aniž by docházelo ke zničení prvního spínacího tranzistoru 6 a druhého spínacího tranzistoru 7 v případě, že prověřovaný logický obvod je připojen na předcházející logický obvod se zkratem. Podobně nemusí být opatřeny zápornou proudovou zpětnou vazbou v případě použití prvního zesilovače 4 a druhého zesilovače 5.

Zařízení podle vynálezu pracuje následovně. Po připojení první svorky 9 zařízení a druhé svorky 10 zařízení na zdroj napájecího napětí spojíme druhou svorku 10 zařízení s ukostřeným bodem prověřovaného obvodu. Výstupní elektrodu 8 zařízení přiložíme na vstup prověřovaného obvodu, přičemž nerozhoduje, zda tento obvod je odpojen od zařízení, jehož je součástí, či nikoliv. Uvedením zdroje 1 spouštěcích impulsů v činnost objeví se na výstupní elektrodě 8 zařízení příslušný počet impulsů, které sledujeme na výstupu prověřovaného obvodu osciloskopem, logickou sondou nebo jiným způsobem.

Spouštěcí impuls, který se objeví na výstupu zdroje 1 spouštěcích impulsů, překlápí první monostabilní klopný obvod 2 a jeho výstupním signálem po případném zesílení v první zesilovači 4 se otevře první spínací tranzistor 6. Druhý spínací tranzistor 7 je uzavřen, na výstupní elektrodě 8 zařízení je tedy napětí blízké se napájecímu napětí. Po uplynutí doby překlopení se první monostabilní klopný obvod 2 vrátí do původního stabilního stavu. Tím se uzavře první spínací tranzistor 6 a spustí se druhý monostabilní klopný obvod 3. Po jeho překlopení se výstupním signálem, případně zesíleným v druhém zesilovači 5, otevře druhý spínací tranzistor 7. Na výstupní elektrodě 8 zařízení bude napětí blízké nule. Po uplynutí doby překlopení se druhý monostabilní klopný obvod 3 vrátí do původního stabilního stavu a druhý spínací tranzistor 7 se uzavře.

První spínací tranzistor 6 je také uzavřen. Na výstupní elektrodě 8 zařízení bude napětí obvodu, na nějž je zařízení podle vynálezu připojeno.

První snímací odpor 11 a druhý snímací odpor 12 slouží ke snímání proudu protékajícího prvním spínacím tranzistorem 6 a druhým spínacím tranzistorem 7, přičemž úbytek napětí na nich řídí první zesilovač 4 a druhý zesilovač 5 tak, aby první spínací tranzistor 6 a druhý spínací tranzistor nebyly poškozeny nadměrným proudem v případě poruchy v prověřovaném logickém obvodu.

Zařízení podle vynálezu dokáže během každého impulsu změnit logický stav na vstupu prověřovaného obvodu jak z úrovně logické nuly na úroveň logické jednotky nebo automaticky z úrovně logické jednotky na úroveň logické nuly a zpět.

Zařízení je použitelné pro veškeré diagnostické práce na zařízeních s logickými obvody, zejména při práci s obvody TTL. Zejména se osvědčuje při práci s čítači, kdy není třeba nic odpojovat, chceme-li do další dekády navolit určitý počet impulsů.

PŘEDMĚT VYNÁLEZU

1. Zařízení pro vnucování impulsů logické úrovně opačné trvalému stavu v logických obvodech, vyznačující se tím, že zdroj /1/ spouštěcích impulsů je připojen na vstup prvního monostabilního klopného obvodu /2/, jehož výstup je spojen se vstupem druhého monostabilního klopného obvodu /3/ a sází prvního spínacího tranzistoru /6/, výstup druhého monostabilního klopného obvodu /3/ je spojen sází druhého spínacího tranzistoru /7/, emitor prvního spínacího tranzistoru /6/ je spojen s kolektorem druhého spínacího tranzistoru /7/ a s výstupní elektrodou /8/ zařízení, kolektor prvního spínacího tranzistoru /6/ je spojen s první svorkou /9/ zařízení a emitor druhého spínacího tranzistoru /7/ je spojen s druhou svorkou /10/ zařízení.

2. Zařízení podle bodu 1, vyznačující se tím, že mezi výstupem prvního monostabilního klopného obvodu /2/ aází prvního spínacího tranzistoru /6/ je zapojen první zesilovač /4/, a mezi výstupem druhého monostabilního klopného obvodu /3/ aází druhého spínacího tranzistoru /7/ je zapojen druhý zesilovač /5/.

3. Zařízení podle bodu 2, vyznačující se tím, že kolektor prvního spínacího tranzistoru /6/ je spojen s první svorkou /9/ zařízení přes první snímací odpor /11/, emitor druhého spínacího tranzistoru /7/ je spojen s druhou svorkou /10/ zařízení přes druhý snímací odpor /12/, z obou konců prvního snímacího odporu /11/ je vyvedena záporná proudová zpětná vazba na první zesilovač /4/ a z konců druhého snímacího odporu /12/ je vyvedena záporná proudová zpětná vazba na druhý zesilovač /5/.

