

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0043231 (43) 공개일자 2014년04월08일
(51) 국제특허분류(Int. Cl.) H01L 31/042 (2014.01) H01L 31/0216 (2014.01) H01L 31/18 (2006.01)	(71) 출원인 충남대학교산학협력단 대전광역시 유성구 대학로 99 (궁동, 충남대학교)	
(21) 출원번호 10-2012-0107827	(72) 발명자 장효식 대전 유성구 대학로 99, (궁동, 충남대학교)	
(22) 출원일자 2012년09월27일 심사청구일자 2012년09월27일	(74) 대리인 김호중	

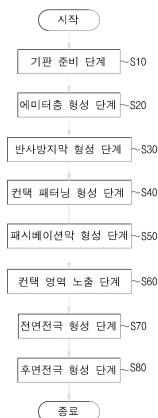
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 태양전지 제조 방법

(57) 요약

본 발명은 태양전지 제조방법에 관한 것으로서, 제 1 도전성 타입의 기판을 준비하는 기판 준비 단계와, 상기 기판의 전면(front surface)에 위치하는 제 2 도전성 타입의 에미터층을 형성하는 에미터층 형성 단계와, 상기 기판의 후면에 콘택 패터닝을 형성하는 콘택 패터닝 형성 단계와, 상기 콘택 패터닝을 포함하는 상기 기판의 후면에 패시베이션막을 형성하는 패시베이션막 형성 단계와, 상기 기판의 후면에서 상기 콘택 패터닝 및 상기 콘택 패터닝의 표면에 형성된 상기 패시베이션막을 제거하여 콘택 영역을 노출시키는 콘택 영역 노출 단계 및 상기 패시베이션막의 하면에 형성되며 상기 콘택 영역을 통하여 상기 기판의 하면과 전기적으로 연결되는 후면 전극을 형성하는 후면 전극 형성 단계를 포함하는 태양전지 제조 방법에 관한 것이다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호 20113020010090-11-1-000

부처명 지식경제부

연구사업명 신재생에너지융합원천기술사업

연구과제명 서브-100um유연 결정질 실리콘 태양전지 공정 원천 기술 개발

기 여 율 1/1

주관기관 충남대 산학협력단

연구기간 2011.12.01 ~ 2012.12.31

특허청구의 범위

청구항 1

제 1 도전성 타입의 기판을 준비하는 기판 준비 단계와,
 상기 기판의 전면(front surface)에 위치하는 제 2 도전성 타입의 에미터층을 형성하는 에미터층 형성 단계와,
 상기 기판의 후면에 컨택 패터닝을 형성하는 컨택 패터닝 형성 단계와,
 상기 컨택 패터닝을 포함하는 상기 기판의 후면에 패시베이션막을 형성하는 패시베이션막 형성 단계와,
 상기 기판의 후면에서 상기 컨택 패터닝 및 상기 컨택 패터닝의 표면에 형성된 상기 패시베이션막을 제거하여
 컨택 영역을 노출시키는 컨택 영역 노출 단계 및
 상기 패시베이션막의 하면에 형성되며 상기 컨택 영역을 통하여 상기 기판의 하면과 전기적으로 연결되는 후면
 전극을 형성하는 후면 전극 형성 단계를 포함하는 것을 특징으로 하는 태양전지 제조 방법

청구항 2

제 1 항에 있어서,
 상기 컨택 영역 패터닝 단계는 포토 리소 그래피 공정, 나노 임프린트 공정, 스크린 프린트 공정 또는 잉크젯
 프린트 공정에 의하여 이루어지는 것을 특징으로 하는 태양전지 제조 방법.

청구항 3

제 1 항에 있어서,
 상기 컨택 패터닝은 점 형상으로 형성되며, 평면 형상이 원 또는 삼각형, 사각형, 육각형 형상 중의 어느 하나
 의 형상으로 형성되는 것을 특징으로 하는 태양전지 제조 방법.

청구항 4

제 3 항에 있어서,
 상기 컨택 패터닝은 직경 또는 폭이 10 ~ 150 μ m이며, 두께가 10 ~ 50 μ m인 점 형상이 격자 형상으로 배열되어
 형성되는 것을 특징으로 하는 태양전지 제조 방법.

청구항 5

제 1 항에 있어서,
 상기 패시베이션막 형성 단계는 50 ~ 200℃의 온도에서 진행되는 것을 특징으로 하는 태양전지 제조 방법.

청구항 6

제 1 항에 있어서,
 상기 컨택 영역 노출 단계는 상기 패시베이션막을 포함하는 부분을 1 ~ 20분 동안 아세톤, 에탄올 또는 메탄올
 에 디핑하여, 상기 컨택 영역이 노출되도록 상기 컨택 영역에 대응되는 위치의 상기 패시베이션막에 비아홀이
 형성되도록 이루어지는 것을 특징으로 하는 태양전지 제조 방법.

청구항 7

제 1 항에 있어서,
 상기 후면 전극 형성 단계는 도전성 물질을 포함하는 페이스트를 스크린 프린팅 방법 또는 진공 증착법으로 상
 기 패시베이션막의 하면에 도포하여 형성하는 것을 특징으로 하는 태양전지 제조 방법.

청구항 8

제 1 항에 있어서,

상기 에미터층 형성 단계 후에,

상기 에미터층의 상부에 반사방지막을 형성하는 반사방지막 형성 단계 및

상기 에미터층과 전기적으로 연결되는 전면 전극을 형성하는 전면 전극 형성 단계를 더 포함하는 것을 특징으로 하는 태양전지 제조 방법.

명세서

기술 분야

[0001] 본 발명은 태양전지 제조 방법에 관한 것이다.

배경 기술

[0002] 최근 석유나 석탄과 같은 기존 에너지 자원의 고갈이 예측되면서 이들을 대체할 대체 에너지에 대한 관심이 높아지고 있다. 그 중에서도 태양전지는 태양 에너지로부터 전기 에너지를 생산하는 전지로서, 에너지 자원이 풍부하고 환경오염에 대한 문제점이 없어 주목 받고 있다.

[0003] 태양전지는 사용 재료의 종류에 따라서 결정계, 비정질계, 화합물계 등으로 분류되며, 결정계 실리콘 태양전지는 단결정형 및 다결정형으로 분류된다.

[0004] 단결정 실리콘 태양전지는 기관의 품질이 좋기 때문에 고효율화가 용이하지만 기관의 제조 비용이 큰 단점이 있다. 이에 반하여 다결정 실리콘 태양전지는 단결정 실리콘 태양전지에 비해 상대적으로 기관의 품질이 좋지 않기 때문에 고효율화가 어려운 단점이 있었지만, 최근에는 기관의 품질이 향상되고 공정 기술이 진일보함에 따라 고효율화가 가능하게 되고 있다.

[0005] 또한, 태양전지의 수명 및 효율면에서 패시베이션 효과가 매우 중요한 작용을 한다. 일반적으로 결정질 실리콘 태양전지는 먼저 에미터를 형성한 후 반사 방지막 공정 전 또는 후에 Al_2O_3 막을 증착하여 패시베이션 막을 증착한다. 다음으로 태양전지의 후면에 Al 페이스트를 도포한 후에, Al 페이스트가 패시베이션막인 Al_2O_3 막을 뚫고 들어가 실리콘 기관의 베이스와 전기적으로 접촉되도록 한다. 그러나, 이때 Al 페이스트가 패시베이션막을 전체적으로 랜덤(random)하게 뚫고 들어가 패시베이션 특성을 저하시키게 된다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 패시베이션막의 패시베이션 특성을 개선하여 태양전지의 효율을 향상시킬 수 있는 태양전지 제조 방법을 제공한다.

과제의 해결 수단

[0007] 본 발명의 태양전지 제조 방법은 제 1 도전성 타입의 기관을 준비하는 기관 준비 단계와, 상기 기관의 전면(front surface)에 위치하는 제 2 도전성 타입의 에미터층을 형성하는 에미터층 형성 단계와, 상기 기관의 후면에 컨택 패터닝을 형성하는 컨택 패터닝 형성 단계와, 상기 컨택 패터닝을 포함하는 상기 기관의 후면에 패시베이션막을 형성하는 패시베이션막 형성 단계와, 상기 기관의 후면에서 상기 컨택 패터닝 및 상기 컨택 패터닝의 표면에 형성된 상기 패시베이션막을 제거하여 컨택 영역을 노출시키는 컨택 영역 노출 단계 및 상기 패시베이션막의 하면에 형성되며 상기 컨택 영역을 통하여 상기 기관의 하면과 전기적으로 연결되는 후면 전극을 형성하는 후면 전극 형성 단계를 포함하는 것을 특징으로 한다.

[0008] 또한, 상기 컨택 영역 패터닝 단계는 포토 리소 그래픽 공정, 나노 임프린트 공정, 스크린 프린트 공정 또는 잉크젯 프린트 공정에 의하여 이루어질 수 있다. 또한, 상기 컨택 패터닝은 점 형상으로 형성되며, 평면 형상이 원 또는 삼각형, 사각형, 육각형 형상 중의 어느 하나의 형상으로 형성될 수 있다. 또한, 상기 컨택 패터닝은 직경 또는 폭이 10 ~ 150 μm 이며, 두께가 10 ~ 50 μm 인 점 형상이 격자 형상으로 배열되어 형성될 수 있다.

[0009] 또한, 상기 패시베이션막 형성 단계는 50 ~ 200 $^{\circ}C$ 의 온도에서 진행될 수 있다.

[0010] 또한, 상기 컨택 영역 노출 단계는 상기 패시베이션막을 포함하는 부분을 1 ~ 20분 동안 아세톤, 에탄올 또는 메탄올에 디핑하여, 상기 컨택 영역이 노출되도록 상기 컨택 영역에 대응되는 위치의 상기 패시베이션막에 비아 홀이 형성되도록 이루어질 수 있다.

[0011] 또한, 상기 후면 전극 형성 단계는 도전성 물질을 포함하는 페이스트를 스크린 프린팅 방법 또는 진공 증착법으로 상기 패시베이션막의 하면에 도포하여 이루어질 수 있다.

[0012] 본 발명의 태양전지 제조 방법은 상기 에미터층 형성 단계 후에, 상기 에미터층의 상부에 반사방지막을 형성하는 반사방지막 형성 단계 및 상기 에미터층과 전기적으로 연결되는 전면 전극을 형성하는 전면 전극 형성 단계를 더 포함할 수 있다.

발명의 효과

[0013] 본 발명의 태양전지 제조 방법은 패시베이션막의 손상없이 후면 전극이 점 접촉 형태로 기판과 전기적으로 접촉되도록 형성하여 태양전지의 효율을 증가시킬 수 있는 효과가 있다.

도면의 간단한 설명

[0014] 도 1은 본 발명의 일 실시예에 따른 태양전지 제조 방법의 순서도이다.

도 2는 본 발명의 일 실시예에 따른 태양전지 제조 방법에 의하여 제조된 태양전지의 부분 사시도이다.

도 3은 도 2의 태양전지 제조 방법에서 컨택 패터닝 형성 단계후의 태양전지의 부분 사시도이다.

발명을 실시하기 위한 구체적인 내용

[0015] 이하, 첨부한 도면을 참고로 하여 본 발명의 한 실시예에 따른 태양전지 제조 방법에 대하여 설명한다.

[0016] 도 1은 본 발명의 일 실시예에 따른 태양전지 제조 방법의 순서도이다. 도2는 본 발명의 일 실시예에 따른 태양전지 제조 방법에 의하여 제조된 태양전지의 부분 사시도이다. 도 3은 도 2의 태양전지 제조 방법에서 컨택 패터닝 형성 단계후의 태양전지의 부분 사시도이다.

[0017] 본 발명의 실시예에 따른 태양전지 제조 방법은, 도 1 내지 도 3을 참조하면, 기판 준비 단계(S10), 에미터층 형성 단계(S20), 컨택 패터닝 형성 단계(S40), 패시베이션막 형성 단계(S50)와 컨택 영역 노출 단계(S60) 및 후면 전극 형성 단계(S80)를 포함하여 이루어진다. 또한, 상기 태양전지 제조 방법은 에미터층 형성 단계(S20)후에 반사방지막 형성 단계(S30) 및 전면 전극 형성 단계(S70)를 더 포함하여 형성될 수 있다.

[0018] 상기 태양전지 제조 방법은 기판(10)의 후면에 컨택 패터닝(10a)을 형성하고 컨택 패터닝(10a)을 포함하는 기판(10)의 후면에 패시베이션막(30)을 형성하게 된다. 이때, 상기 컨택 패터닝은 점 형상이 격자 형상으로 형성될 수 있다. 또한, 상기 태양전지 제조 방법은 패시베이션막(30)을 포함하는 부분을 아세톤과 같은 유기 용제에 접촉시켜 컨택 패터닝(10a) 및 컨택 패터닝(10a)의 상부에 형성된 패시베이션막(30)을 제거하여 컨택 영역(10b)을 노출시킨 후에, 후면 전극(60)을 형성하여 후면 전극(60)이 기판(10)과 전기적으로 접촉되도록 한다. 따라서, 상기 태양전지 제조 방법은 패시베이션막(30)의 손상을 최소화하면서 후면 전극(60)이 점 접촉 형태로 기판(10)과 전기적으로 접촉하게 되어 태양전지의 효율을 향상시키게 된다.

[0019] 한편, 이하에서는 본 발명의 실시예에 따른 태양전지 제조 방법을 p-type 태양전지에 적용하는 경우를 중심으로 설명하지만, n-type 태양전지의 제조에도 적용할 수 있음은 물론이다. 더욱이, 상기 태양전지 제조방법을 n-type 태양전지의 제조에 적용하는 경우에 n-type 기판에 원자층 증착법에 의한 양면 증착이 가능하게 된다.

[0020] 상기 기판 준비 단계(S10)는 태양전지의 베이스를 이루는 기판(10)을 준비하는 단계이다. 상기 기판(10)은 1 도 전성 타입, 예를 들어 p형 도전성 타입의 실리콘으로 이루어진 반도체 기판이다. 상기 기판(10)이 p형의 도전성 타입을 가질 경우, 붕소(B), 갈륨, 인듐 등과 같은 3가 원소의 불순물을 함유한다.

[0021] 한편, 상기 기판(10)은 n형 도전성 타입일 수 있다. 상기 기판(10)이 n형의 도전성 타입을 가질 경우, 기판(10)

O)은 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소의 불순물을 함유할 수 있다.

- [0022] 상기 에미터층 형성 단계(S20)는 기판(10)에서 빛이 입사되는 전면(front surface)에 기판(10)의 도전성 타입과 반대인 제2 도전성 타입, 예를 들어, n형의 도전성 타입을 구비하고 있는 불순물부로서의 에미터층(20)을 형성하는 단계이다. 상기 에미터층(20)은 태양전지의 제조에서 사용되는 일반적인 방법에 의하여 형성될 수 있다. 예를 들면, 상기 에미터층(20)은 기판(10)의 전면(front surface)을 습식 식각법으로 식각하여 텍스처링 표면을 형성하는 것에 따라 제조한다.
- [0023] 상기 에미터층(20)은 기판(10)과 p-n 접합을 이룬다. 상기 p-n 접합으로 인해 발생하는 내부 전위차(built-in potential difference)로 인해 기판(10)에 입사된 빛에 의해 생성된 전하인 전자-정공 쌍은 전자와 정공으로 분리되어 전자는 n형 쪽으로 이동하고 정공은 p형 쪽으로 이동한다. 따라서, 상기 기판(10)이 p형이고 에미터층(20)이 n형일 경우, 분리된 정공은 기판(10) 쪽으로 이동하고 분리된 전자는 에미터층(20) 쪽으로 이동한다.
- [0024] 또한, 상기 기판(10)이 n형의 도전성 타입을 가질 경우, 에미터층(20)은 p형의 도전성 타입을 갖는다. 이 경우, 분리된 전자는 기판(10) 쪽으로 이동하고, 분리된 정공은 에미터층(20) 쪽으로 이동한다. 상기 에미터층(20)이 n형의 도전성 타입을 가질 경우, 에미터층(20)은 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소의 불순물을 기판(10)에 도핑하여 형성할 수 있다. 이와 반대로 에미터층(20)이 p형의 도전성 타입을 가질 경우, 에미터층(20)은 붕소(B), 갈륨(Ga), 인듐(In) 등과 같은 3가 원소의 불순물을 기판(10)에 도핑하여 형성할 수 있다.
- [0025] 상기 반사방지막 형성 단계(S30)는 에미터층(20)의 상부에 반사방지막(40)을 형성하는 단계이다. 상기 반사방지막(40)은 일반적인 태양전지에 형성되는 반사방지막으로 형성될 수 있다. 예를 들면 상기 반사방지막(40)은 SiN_x 과 같은 절연막으로 형성될 수 있다. 한편, 상기 반사방지막(40)은 에미터층(20)의 상부에 별도의 패시베이션막(도시하지 않음)을 형성한 후에 형성할 수 있다.
- [0026] 상기 콘택 패터닝 형성 단계(S40)는 기판(10)의 후면에 콘택 패터닝(10a)을 형성하는 단계이다. 상기 콘택 패터닝 형성 단계(S40)는 기판(10)의 후면에 후면 전극(60)이 접촉하는 콘택 영역(10b)에 대응되는 위치에 콘택 패터닝(10a)을 형성하게 된다. 상기 콘택 패터닝(10a)은 바람직하게는 점 형상으로 형성되며, 평면 형상이 원 또는 삼각, 사각 및 육각과 같은 다각형의 형상으로 형성된다. 상기 콘택 패터닝(10a)은 기판(10)의 후면에서 서로 일정한 간격을 갖도록 형성되며, 바람직하게는, 격자 형태의 배열을 갖도록 기판(10)의 후면에 전체적으로 형성된다. 따라서, 상기 콘택 패터닝(10a)은 콘택 패터닝(10a)의 상부에 형성되는 패시베이션막(30)과 함께 제거되어 기판(10)의 후면에 콘택 영역(10b)을 노출시키게 되며, 후면 전극(60)이 기판의 후면(10)과 콘택 영역(10b)에서 전기적으로 연결될 수 있도록 해준다. 한편, 상기 콘택 패터닝은 소정 폭을 갖는 때 패턴이 소정 간격으로 이격되어 형성될 수 있다.
- [0027] 상기 콘택 패터닝(10a)은 반도체 공정에서 일반적으로 사용되는 포토 리소 그래픽 공정, 나노 임프린트 공정, 스크린 프린트 공정 또는 잉크젯 프린트 공정에 의하여 형성된다. 상기 공정들은 반도체 공정등에서 일반적으로 사용되는 공정들이므로 여기서 구체적인 설명은 생략한다.
- [0028] 상기 콘택 패터닝(10a)은 포토 레지스트, 전극 페이스트에 포함되는 레진류(paste resin) 또는 반도체 공정에서 사용되는 일반적인 패터닝 재료(Octadecyltrimethoxysilane(OTMS))등에 의하여 형성될 수 있다.
- [0029] 상기 콘택 패터닝(10a)은 그 평면 형상에 따라 직경 또는 폭이 $10 \sim 150\mu\text{m}$ 이며, 두께가 $10 \sim 50\mu\text{m}$ 인 점 형상으로 형성된다. 상기 콘택 패터닝(10a)의 직경이 너무 작으면 패시베이션막(30)에 형성되는 비아 홀(30a)이 너무 작게 되어, 후면 전극(60)이 비아 홀(30a)을 관통하기 어려워 기판(10)의 후면에 접촉되지 않을 수 있다. 또한, 상기 콘택 패터닝(10a)의 직경이 너무 크면 패시베이션막(30)의 면적이 감소되어 태양 전지의 패시베이션 특성이 저하될 수 있다.
- [0030] 또한, 상기 콘택 패터닝(10a)의 두께가 너무 얇으면, 레진류를 제거하는 아세톤과 같은 용기 용제에 디핑시 콘택 패터닝(10a)을 제거할 수 있는 면적이 작아져서 콘택 패터닝(10a)의 제거가 불충분하게 되며 비아 홀(30a)의 형성이 불충분하게 될 수 있다. 또한, 상기 콘택 패터닝(10a)의 두께가 너무 두꺼우면 콘택 패터닝이 쓰러지거나 뭉개질 수 있어 원하는 모양의 비아 홀(30a)이 형성되지 않을 수 있다. 상기 콘택 패터닝(10a)은, 바람직하

게는, 쓰러지지 않도록 종횡비(aspect ratio)를 키워서 컨택 패터닝(10a)에 유기 용제가 잘 침투하여 컨택 패터닝(10a)이 쉽게 제거될 수 있도록 하거나, 초음파를 보조수단으로 추가하여 레진류의 제거 효율을 높일 수 있다.

[0031] 상기 패시베이션막 형성 단계(S50)는 컨택 패터닝(10a)이 형성된 기판(10)의 후면에 패시베이션막(30)을 형성하는 단계이다. 상기 패시베이션막(30)은 Al_2O_3 막으로 형성하며, 두께가 5~30nm 되도록 원자막 증착법(Atomic Layer Deposition)에 의하여 증착되어 형성된다. 상기 패시베이션막 형성 단계(S50)는 소스로 $Al(OC_2H_5)_3$ (Tri Methyl Aluminum; TMA)를 사용하며, 산소 공급원으로 수증기(H_2O)를 사용하여 진행될 수 있다. 또한, 상기 패시베이션막 형성 단계(S50)는 공정 온도 $50^{\circ}C \sim 200^{\circ}C$ 에서 진행된다. 상기 공정 온도가 너무 낮게 되면 패시베이션막(30)의 특성이 저하될 수 있다. 또한, 상기 공정 온도가 너무 높게 되면 패시베이션막(30)의 하부에 형성되어 있는 컨택 패터닝(10a)이 유기물로 형성되므로 손상될 수 있다.

[0032] 상기 패시베이션막(30)은 기판(10)의 후면과 컨택 패터닝(10a)의 표면에 박막 형태로 형성된다.

[0033] 상기 패시베이션막(30)은 원자막 증착법에 의하여 형성되므로 기판(10)의 후면뿐 만 아니라 에미터층(20)의 전면에도 형성될 수 있다.

[0034] 상기 컨택 영역 노출 단계(S60)는 기판(10)에서 컨택 패터닝(10a) 및 컨택 패터닝(10a)의 표면에 형성된 패시베이션막(30)을 제거하여 컨택 영역(10b)을 노출시키는 단계이다. 여기서, 상기 컨택 영역(10b)은 기판(10)에서 후면 전극(60)이 직접 접촉되는 영역을 의미한다.

[0035] 상기 컨택 영역 노출 단계(S60)는 패시베이션막(30)을 포함하는 부분을 아세톤, 에탄올 또는 메탄올과 같은 유기 용제에 디핑하여 아세톤이 패시베이션막(30)을 통하여 컨택 패터닝(10a)쪽으로 유입되도록 한다. 상기 컨택 영역 노출 단계(S60)는 패시베이션막(30)을 1 ~ 20분의 디핑 시간동안 아세톤에 디핑하게 된다. 상기 디핑 시간이 너무 짧게 되면 컨택 패터닝(10a)의 제거가 불충분하게 된다. 또한, 상기 디핑 시간이 너무 길게 되면 불필요하게 공정 시간이 길어지게 된다.

[0036] 상기 컨택 패터닝(10a)은 아세톤과 접촉되어 녹으면서 기판(10)의 후면으로부터 분리된다. 또한, 상기 컨택 패터닝(10a)이 분리됨에 따라 컨택 패터닝(10a)의 표면에 증착된 패시베이션막(30)도 함께 기판(10)의 후면으로부터 분리된다. 따라서, 상기 패시베이션막(30)은 기판(10)의 하면에 형성되는 컨택 영역(10b)이 노출되도록 비아홀(30a)이 형성된다.

[0037] 상기 전면 전극 형성 단계(S70)는 에미터층(20)과 전기적으로 연결되도록 에미터층(20)의 상부에 전면 전극(50)을 형성하는 단계이다. 상기 전면 전극(50)은 반사방지막(40)을 통해 연결된 에미터층(20)과 전기적으로 연결된다. 상기 전면 전극(50)은 정해진 방향으로 나란히 연장되는 복수의 전극으로 형성될 수 있다. 상기 전면 전극(50)은 태양전지에 사용되는 일반적인 전극으로 형성될 수 있다. 상기 전면 전극(50)은 에미터층(20)쪽으로 이동한 전하, 예를 들어 전자를 수집한다.

[0038] 한편, 도시하지는 않았지만, 상기 전면 전극(50) 위에는 전면 전극(50)과 교차하는 방향으로 복수의 집전부가 위치할 수 있으며, 집전부와 전면 전극(50)은 전기적 및 물리적으로 연결될 수 있다.

[0039] 상기 전면 전극(50)은 도전성 페이스트로 이루어질 수 있다. 상기 전면 전극(50)은 도전성 페이스트를 반사방지막(40)의 상면에 도포하여 형성할 수 있다. 상기 도전성 페이스트는 은(Ag) 또는 알루미늄(Al)을 포함하는 물질로 이루어질 수 있다. 또한, 상기 전면 전극(50)은 저온 소성이 가능한 도전성 페이스트를 사용하여 형성할 수 있다. 상기 전면 전극(50)이 저온 소성이 가능한 도전성 페이스트로 형성되는 경우에 고온에서 소성되는 도전성 페이스트로 형성되는 경우에 비하여 우수한 전기 전도도를 나타내므로, 전하 수집 효율을 개선할 수 있다. 또한, 상기 전면 전극(50)은 도금을 통하여 Ni, Sn 또는 Cu로 형성된 후에 후면에 진공 증착법과 같은 방법을 사용하여 $500^{\circ}C$ 의 온도에서 후면 전극 형성 공정을 수행할 수 있다.

[0040] 한편, 상기 전면 전극 형성 단계(S70)는 후면 전극 형성 단계(S80)후에 진행될 수 있음은 물론이다.

[0041] 상기 후면 전극 형성 단계(S80)는 패시베이션막(30)의 하면에 형성되며 비아 홀(30a)을 통하여 기관(10)의 하면과 전기적으로 연결되는 후면 전극(60)을 형성하는 단계이다. 상기 후면 전극(60)은 패시베이션막(30)의 하면을 전체적으로 감싸면서, 비아 홀(30a)을 통하여 기관(10)의 하면과 접촉되도록 형성된다.

[0042] 상기 후면 전극(60)은 알루미늄(Al) 또는 은(Ag)과 같은 도전성 물질을 함유하는 페이스트를 패시베이션막(30)의 하면에 스크린 프린팅과 같은 방식으로 도포하고 건조 및 소정 과정을 통하여 형성된다. 또한, 상기 후면 전극(70)은 진공 증착법에 의하여 도전성 물질을 증착하여, 건조 및 소성을 진행하지 않고 500?이하의 온도에서 FGA(forming gas anneal)분위기에서 형성될 수 있다.

[0043] 상기 후면 전극 형성 단계(S80)는 고가의 레이저를 이용하여 패시베이션막(30)을 식각하지 않고, 저가의 스크린 프린팅 방법에 의하여 후면 전극이 점 접촉을 형성할 수 있도록 한다.

[0044] 한편, 상기 후면 전극(60)을 Al 페이스트를 사용하여 형성하는 경우에 패시베이션막(30) 위에 SiN_x 와 같은 barrier layer (도면에 도시하지 않음)를 추가할 수도 있다. 상기 후면 전극(60)은 기판(10)쪽으로부터 이동하는 전하, 예를 들어 정공을 수집하여 외부 장치로 출력한다.

[0045] 한편, 상기 후면 전극(60)은 알루미늄(Al) 대신, 니켈(Ni), 구리(Cu), 은(Ag), 주석(Sn), 아연(Zn), 인듐(In), 티타늄(Ti), 금(Au) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나의 도전성 물질을 함유할 수 있고, 이외의 다른 도전성 물질을 함유할 수 있다.

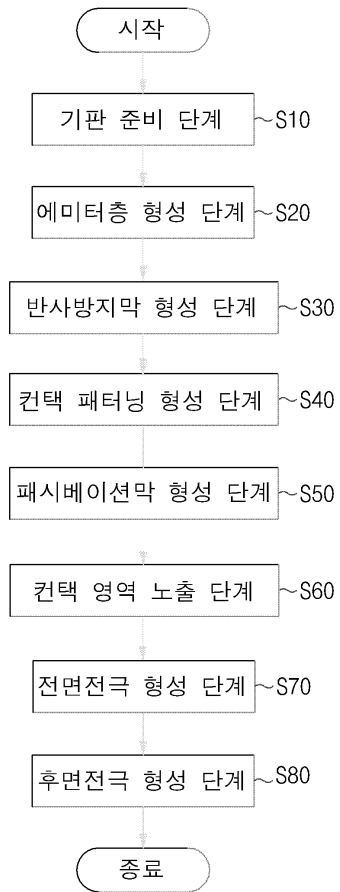
부호의 설명

[0046]

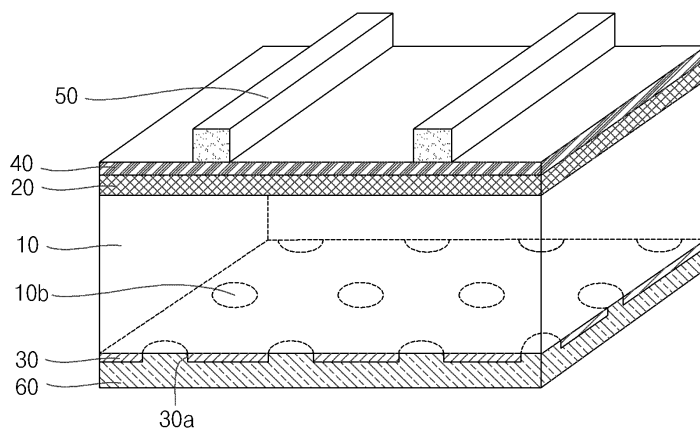
10: 기관	20: 에미터층
30: 패시베이션막	40: 반사방지막
50: 전면 전극	60: 후면 전극

도면

도면1



도면2



도면3

