



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 913328

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 03.07.80 (21) 2953038/18-21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 15.03.82. Бюллетень №10

Дата опубликования описания 15.03.82

(51) М. Кл.³

G 04 F 10/04

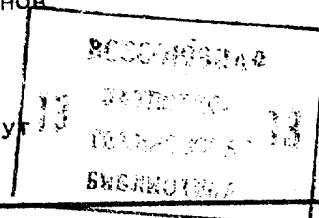
(53) УДК 681.325.
.3(088.8)

(72) Авторы
изобретения

Н.П.Вашкевич, Е.И.Гурин и Н.Н.Коннов

(71) Заявитель

Пензенский политехнический институт



(54) ИЗМЕРИТЕЛЬ СЕРИИ ВРЕМЕННЫХ ИНТЕРВАЛОВ

1

Изобретение относится к измерительной и вычислительной технике и может быть использовано для измерения временных интервалов между непрерывно следующими импульсами, а также для измерения с достаточной точностью временных искажений сигналов в тракте воспроизведения накопителей на магнитных носителях.

Известно устройство для измерения временных интервалов, которое содержит секционированную линию задержки, каскады совпадения, дифференцирующие цепочки, ключи, счетчик, триггер [1].

Однако известное устройство обладает недостаточной точностью.

Наиболее близким по технической сущности к данному изобретению является измеритель временных интервалов, содержащий эталонный генератор, выход которого соединен с входом секционированной линии задержки и первым амплитудно-временным селекто-

2

ром, усилитель, выход которого подключен к входам всех амплитудно-временных селекторов, выходы которых через преобразователь кода подключены к входам вычислительного устройства, выход которого соединен с входом счетчика [2].

Этот измеритель также обладает низкой точностью в наносекундном диапазоне из-за трудности изготовления с достаточной точностью секционированной линии задержки.

Цель изобретения - повышение точности.

Поставленная цель достигается тем, что в измеритель серии временных интервалов, содержащий усилитель, эталонный генератор, преобразователь кода, счетчик и вычислительный блок, введены делитель частоты, кольцевой регистр сдвига, элемент задержки, запоминающий блок, два регистра и N генераторов с фазовой автоподстройкой частоты, причем выход эталонного ге-

нератора через делитель частоты подключен к сдвиговому входу кольцевого регистра сдвига и непосредственно к первым входам генераторов с фазовой автоподстройкой частоты, вторые входы которых соединены с соответствующими выходами кольцевого регистра сдвига, а выходы - с входами первого регистра, вход записи которого объединен со входом записи второго регистра и подключен к выходу усилителя и входу элемента задержки, выход которого соединен с входом записи запоминающего блока, выходы первого регистра через преобразователь кода подключены к входам младших разрядов запоминающего блока, выход которого соединен с входом вычислительного блока, выход первого генератора с фазовой автоподстройкой частоты подключен к входу счетчика, выходы которого соединены с входами второго регистра, выходы которого подключены к входам старших разрядов запоминающего блока.

Кроме того, каждый генератор с фазовой автоподстройкой частоты содержит смеситель и последовательно соединенные фазовый детектор, фильтр и управляемый генератор, причем первый вход фазового детектора является вторым входом генератора с фазовой автоподстройкой частоты, выход управляемого генератора является выходом генератора с фазовой автоподстройкой частоты и соединен с первым входом смесителя, второй вход которого является первым входом генератора с фазовой автоподстройкой частоты, а выход соединен с вторым входом фазового детектора.

На фиг. 1 приведена структурная схема измерителя; на фиг. 2 - временная диаграмма измерителя, содержащего четыре генератора с ФАПЧ ($N=4$) и делитель частоты с коэффициентом деления, равным 2.

Измеритель серии временных интервалов содержит эталонный генератор 1, делитель 2 частоты, кольцевой регистр 3 сдвига, генераторы 4-1 - 4-N с фазовой автоподстройкой частоты (ФАПЧ), первый регистр 5, усилитель 6, счетчик 7, второй регистр 8, запоминающий блок 9, преобразователь 10 кода, элемент 11 задержки, вычислительный блок 12, смеситель 13, фазовый детектор 14, фильтр 15, управляемый генератор 16. Выход эталонного гене-

ратора 1 подключен к входу делителя 2 частоты, выход которого подключен к сдвиговому входу кольцевого регистра 3, выходы которого соединены со вторыми входами генераторов с фазовой автоподстройкой частоты 4-1 - 4-N, первые входы которых подсоединены к выходу эталонного генератора 1, выходы генераторов 4-1 - 4-N подключены к входам первого регистра 5, вход записи которого соединен с выходом усилителя 6, вход которого является входом измерителя. К выходу первого генератора 4-1 подключен счетный вход счетчика 7. Выходы счетчика 7 соединены с входами второго регистра 8, вход записи которого подключен к выходу усилителя 6. Старшие разряды запоминающего блока 9 подключены к выходам первого регистра 8, а младшие разряды запоминающего блока 9 подключены к выходу преобразователя 10 кода. Вход записи запоминающего блока 9 подключен к выходу элемента 11 задержки, вход которого подключен к выходу усилителя 6. Выход запоминающего блока 9 соединен с вычислительным блоком 12. Каждый из генераторов 4-1 - 4-N содержит смеситель 13, выход которого подключен к второму входу фазового детектора 14, первый вход которого является вторым входом генератора 4. Выход фазового детектора 14 через фильтр 15 соединен с управляющим входом управляемого генератора 16, выход которого является выходом генератора 4. Первый вход смесителя 13 подключен к выходу управляемого генератора 16, а второй вход смесителя 13 является первым входом генератора 4.

На фиг. 2 обозначено: 17 - выход эталонного генератора 1; 18-21 - сигналы с выходов кольцевого регистра 3 сдвига; 22-25 - сигналы с выходов генераторов 4-1 - 4-N соответственно; 26 - сигнал с выхода смесителя 13 первого генератора 4-1.

Измеритель работает следующим образом.

Перед началом работы в кольцевой регистр 3 заносится код, содержащий в одном из разрядов единицу, а в остальных - нули. Сигнал 17 на выходе эталонного генератора 1 вырабатывается непрерывно. Сигналы 18-21 с выходов кольцевого регистра 3 сдвига синхронизируют работу генераторов

4-1 - 4-N, которые вырабатывают сигналы 22 - 25 с периодом T_{ϕ} , сдвинутые друг относительно друга на величину ΔT . Величины T_{ϕ} и ΔT определяются в соответствии с формулами

$$T_{\phi} = \frac{N \cdot K}{NK+1} T_3; \quad \Delta T = \frac{T_{\phi}}{N},$$

где T_3 - период следования импульсов 17 на выходе эталонного генератора 1;

N - количество генераторов 4-1, 4-2, 4-N;

K - коэффициент деления делителя 2 частоты.

По приходу входного импульса, отмечающего границы соседних временных интервалов, сигналом с выхода усилителя 6 во второй регистр 8 записывается код со счетчика 7, который грубо определяет временное положение входного импульса. Одновременно в первый регистр 5 записывается код с выходов генераторов 4-1, 4-2, ..., 4-N, по которому время прихода входного импульса уточняется с точностью до ΔT . Преобразователь 10 кода преобразует входной код в код, удобный для ввода в вычислительный блок 12, например в двоичный позиционный код. Данные из первого 5 и второго 8 регистров сигналом с выхода элемента 11 задержки записываются в запоминающий блок 9, а затем поступают в вычислительный блок 12 для окончательной обработки.

Генераторы 4-1 - 4-N имеют одинаковую структуру и работа их поясняется на примере работы первого генератора 4-1. В качестве смесителя 13 в генераторе 4 используется синхронный D-триггер с динамическим запуском, Синхронизирующий вход D-триггера является вторым входом смесителя 13, а вход D - первым входом смесителя 13. На выходе смесителя 13 вырабатывается сигнал 26 разностной частоты $f_c = 1/T_{\phi} - 1/T_3$, причем положительный перепад сигнала 26 на выходе смесителя 13 свидетельствует о совпадении фаз сигнала 17 эталонного генератора 1 и сигнала 22 на выходе управляемого генератора 16. Положительный перепад сигнала 26 на выходе смесителя 13 совпадает по фазе с положительным перепадом сигнала 18 на первом выходе кольцевого регистра 3. Если положительные перепады сигналов 18 и 26, поступающих на первый и второй входы фазового детектора 14, не совпадают, то на выходе фазового

детектора 14 вырабатывается сигнал, который изменяет напряжение на выходе фильтра 15 и соответственно частоту сигнала 22 на выходе управляемого генератора 16 так, чтобы устранить разность фаз положительных сигналов 18 и 26. Таким образом, сигнал 22 на выходе управляемого генератора 16 совпадает по фазе с сигналом 17 эталонного генератора 1 в моменты положительных перепадов сигнала 18 на первом выходе кольцевого регистра 3. Аналогично сигналы на выходах остальных генераторов 4-2 - 4-N совпадают по фазе с сигналом эталонного генератора 1 в моменты положительных перепадов сигналов на соответствующих выходах кольцевого регистра сдвига 3. Период T_p сигнала 18 на первом выходе кольцевого регистра 3 равен периоду T_c сигнала 26 на выходе смесителя 13. Учитывая, что $T_p = N \cdot K \cdot T_3$, а $f_c = \frac{1}{T_c} = \frac{1}{T_3 - T_{\phi}}$, получаем $NKT_3(T_3 - T_{\phi}) = T_{\phi}T_3$, откуда $T_{\phi} = \frac{NK}{NK+1} T_3$. Таким образом, сигналы на выходах генераторов 4-1 - 4-N имеют одинаковый период T_{ϕ} и сдвинуты друг относительно друга на время $\frac{T_{\phi}}{N}$.

Введенное усовершенствование сообщает устройству высокую точность.

Формула изобретения

1. Измеритель серии временных интервалов, содержащий усилитель, эталонный генератор, преобразователь кода, счетчик и вычислительный блок, отличающийся тем, что, с целью повышения точности измерений, в него введены делитель частоты, кольцевой регистр сдвига, элемент задержки, запоминающий блок, два регистра и N генераторов с фазовой автоподстройкой частоты, причем выход эталонного генератора через делитель частоты подключен к сдвиговому входу кольцевого регистра сдвига и непосредственно к первым входам генераторов с фазовой автоподстройкой частоты, вторые входы которых соединены с соответствующими выходами кольцевого регистра сдвига, а выходы - с входами первого регистра, вход записи которого объединен с входом записи второго регистра и подключен к выходу усилителя и входу элемента задержки, выход

которого соединен с входом записи запоминающего блока, выходы первого регистра через преобразователь кода подключены к входам младших разрядов запоминающего блока, выход которого соединен с входом вычислительного блока, выход первого генератора с фазовой автоподстройкой частоты подключен к входу счетчика, выходы которого соединены с входами второго регистра, выходы которого подключены к входам старших разрядов запоминающего блока.

2. Измеритель по п.1, отличающийся тем, что каждый генератор с фазовой автоподстройкой частоты содержит смеситель и последовательно соединенные фазовый детектор, фильтр и управляемый генератор,

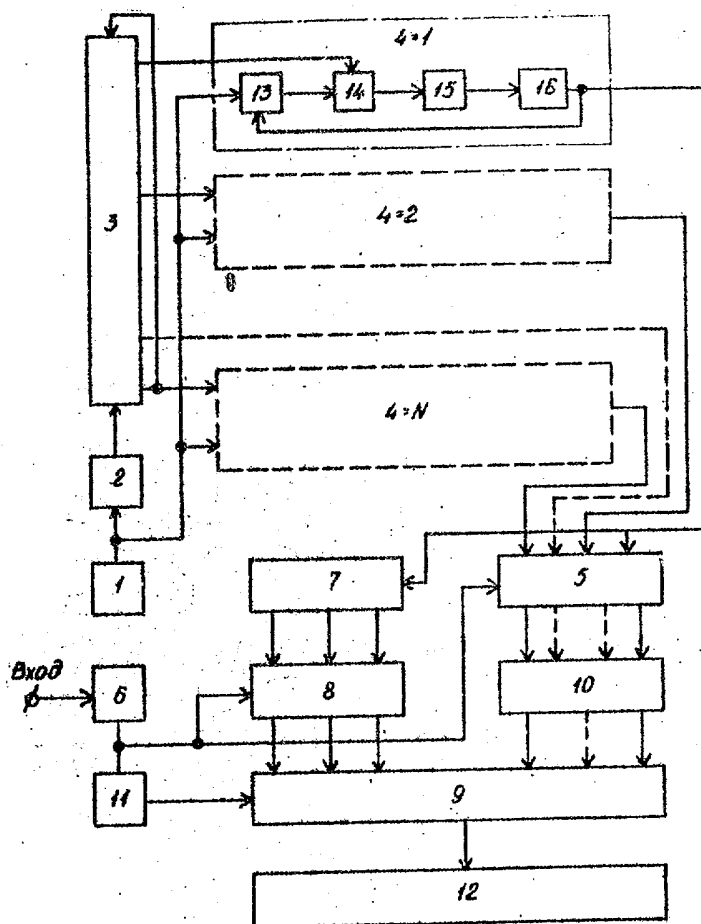
причем первый вход фазового детектора является вторым входом генератора с фазовой автоподстройкой частоты, выход управляемого генератора является выходом генератора с фазовой автоподстройкой частоты и соединен с первым входом смесителя, второй вход которого является первым входом генератора с фазовой автоподстройкой частоты, а выход соединен с вторым входом фазового детектора.

Источники информации,

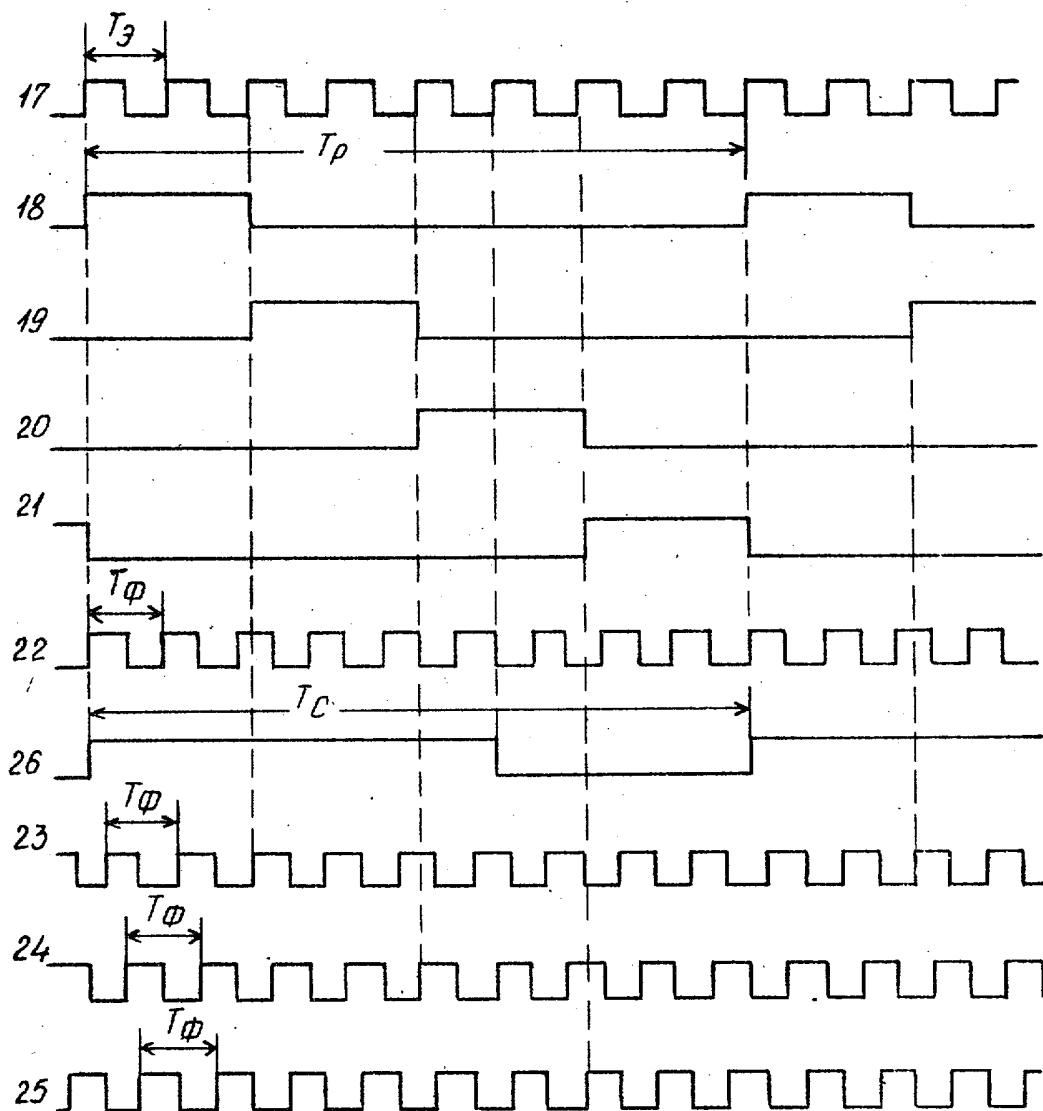
принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 676973, кл. G 04 F 10/04, 1978.

2. Авторское свидетельство СССР № 530310, кл. G 04 F 10/04, 1973 (прототип).



Фиг.1



Фиг. 2

Составитель Л. Плетнева
 Редактор К. Вóлощук Техред Т. Маточка Корректор М. Демчик

 Заказ 1424/64 Тираж 429 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4