

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY 60579

Patent dodatkowy
do patentu 52407

Zgłoszono: 25.V.1968 (P 127 165)

Pierwszeństwo: _____

Opublikowano: 30.IX.1970

Kl. 21 c, 46/31

MKP G 05 f, 5/00

UKD

Twórca wynalazku: Andrzej Czyżak

Właściciel patentu: Biuro Studiów i Projektów Energetycznych „Energo-
projekt”, Poznań (Polska)

Deszyfrator dwupoleceniowy tranzystorowy do odbiorników systemu sterowania centralnego odbiorami energii elektrycznej za pomocą sygnałów o częstotliwości akustycznej

1

Przedmiotem wynalazku jest deszyfrator dwupoleceniowy tranzystorowy do odbiorników systemu sterowania centralnego odbiorami energii elektrycznej za pomocą sygnałów o częstotliwości akustycznej.

Znany z patentu głównego nr 52407 tego typu układ jest układem uniwersalnym, pozwalającym na odbiór szeregu impulsów dowolnie wybranych. Uniwersalność ta jest okupiona stosunkowo dużym kosztem urządzenia oraz znacznymi rozmiarami jego elementów. Praktyka wykazała, że najczęściej posługujemy się jednak dwoma poleceniami. Fakt ten wykorzystano budując prosty i tani o małych wymiarach układ dwupoleceniowy.

Dotychczas stosowane natomiast deszyfratory dwupoleceniowe wykorzystują przeważnie dwie różne częstotliwości stwarzając poważne trudności techniczne w realizacji układu nadajnika. Układ według wynalazku przystosowany jest do deszyfracji sygnałów kodowanych systemem czasowym, co pozwala uniknąć wymienionych trudności.

Celem wynalazku jest zmniejszenie wymiarów odbiornika przez ograniczenie deszyfracji do dwóch poleceń przy możliwie małych zmianach w nadajniku w stosunku do układu uniwersalnego.

Cel ten osiągnięto stosując deszyfrator dwupoleceniowy tranzystorowy posiadający dwa układy opóźnienia czasowego typu opornik — kondensator, włączone poprzez diody w obwody baz dwóch tranzystorów, które tworzą układ trygera, przy czym w

2

obwody kolektorów tych tranzystorów jest włączony przełącznik koercyjny, a emiterzy polaryzowane są przez dwa oporniki tworzące dzielnik napięcia.

Przykład wykonania układu według wynalazku został przedstawiony na rysunku, który przedstawia schemat układu.

W urządzeniu według wynalazku zadziałania przełącznika P_1 powoduje rozwarcie zestyków P_{11} i P_{12} włączonych równolegle z kondensatorami C_1 i C_2 . Z chwilą rozwarcia tych zestyków następuje ładowanie kondensatora C_2 poprzez połączony z nim szeregowo opornik R_3 . Szeregowy układ kondensatora C_2 i opornika R_3 połączony jest między plus i minus układu. Między kondensator C_2 a opornik R_3 poprzez zestyk P_{22} przełącznika P_2 i diodę D_2 załączona jest baza tranzystora T_2 . Emiter tego tranzystora wraz z emiterem tranzystora T_1 włączony jest między oporniki R_2 i R_4 stanowiące dzielnik napięcia.

Jeżeli czas rozwarcia zestyku P_{12} jest tak długi, że napięcie na kondensatorze C_2 przekroczy potencjał na emiterach tranzystorów T_1 , T_2 podyktowany dzielnikiem oporowym R_2 , R_4 , wtedy nastąpi pobudzenie tranzystora T_2 . Tranzystor ten przewodząc uruchamia przełącznik P_2 , którego jedno z dwóch uzwojeń połączone jest z kolektorem tego tranzystora. Przełącznik ten przyciągając otwiera swe zestyki P_{23} i P_{21} rozwierając kondensator C_1 i obwód bazy tranzystora T_2 . Dzięki sile koercji przełącznik

4

1

16

15