(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3950012号
(P3950012)
(45)発行日　平成19年7月25日(2007.7.25)　(24)登録日　平成19年4月27日(2007.4.27)

| (51)Int.Cl. | | | F I | | |
|---|---|---|---|---|---|
| H04J | 3/00 | (2006.01) | H04J | 3/00 | U |
| H04J | 3/08 | (2006.01) | H04J | 3/08 | B |
| H04L | 12/42 | (2006.01) | H04L | 12/42 | Z |

請求項の数 4　(全 12 頁)

(21)出願番号　特願2002-149127(P2002-149127)
(22)出願日　平成14年5月23日(2002.5.23)
(65)公開番号　特開2003-348038(P2003-348038A)
(43)公開日　平成15年12月5日(2003.12.5)
審査請求日　平成17年5月17日(2005.5.17)

(73)特許権者　000003078
株式会社東芝
東京都港区芝浦一丁目１番１号
(74)代理人　100058479
弁理士　鈴江　武彦
(74)代理人　100084618
弁理士　村松　貞男
(74)代理人　100092196
弁理士　橋本　良郎
(74)代理人　100091351
弁理士　河野　哲
(74)代理人　100088683
弁理士　中村　誠
(74)代理人　100070437
弁理士　河井　将次

最終頁に続く

(54)【発明の名称】ノード装置とその冗長設計方法

(57)【特許請求の範囲】

【請求項１】

複数のタイムスロットが多重される多重信号を伝送する高速回線に接続される高速側インタフェース部と、

前記多重信号より多重度の低い低次群信号を伝送する複数の低速回線にそれぞれ接続される複数の低速側インタフェース部と、

互いに同じスイッチング状態に設定され、前記高速回線における回線設定単位よりも低次の単位での処理能力を有し、それぞれ前記高速側インタフェース部と前記複数の低速側インタフェース部との間で信号のアドドロップ処理を行なうＮ個（Ｎは２以上の自然数）のサービス系スイッチ部と、

これらのサービス系スイッチ部と同じスイッチング状態に設定され、当該サービス系スイッチ部と同等の処理能力を有し、それぞれ前記高速側インタフェース部と前記複数の低速側インタフェース部との間で信号のアドドロップ処理を行なうＭ個（ＭはＮより小さい自然数）のプロテクション系スイッチ部と、

いずれかの前記サービス系スイッチ部に障害が発生した場合にはいずれかの前記プロテクション系スイッチ部をその代替として切り替え動作させるスイッチ部制御手段とを具備し、

前記高速側インタフェース部は、

前記多重信号に多重されるタイムスロットを分離して前記Ｎ個のサービス系スイッチ部に分配する高速側分配手段と、

前記Ｎ個のサービス系スイッチ部においてアッドされるタイムスロットを連結して前記多重信号を生成し、この多重信号を前記高速回線に送出する高速側連結手段とを備え、

前記複数の低速側インタフェース部のそれぞれは、

前記Ｎ個のサービス系スイッチ部からドロップされるタイムスロットを連結して前記低次群信号を生成し、この低次群信号を前記低速回線に送出する低速側連結手段と、

前記低次群信号のタイムスロットを分離して前記Ｎ個のサービス系スイッチ部に分配する低速側分配手段とを備えることを特徴とするノード装置。

【請求項２】

前記複数の低速側インタフェース部の少なくとも一つは、他の低速側インタフェース部に収容されるサービストラフィックと異なる副トラフィックを収容することを特徴とする請求項１に記載のノード装置。

【請求項３】

複数のタイムスロットが多重される多重信号を伝送する高速回線に接続される高速側インタフェース部と、前記多重信号より多重度の低い低次群信号を伝送する複数の低速回線にそれぞれ接続される複数の低速側インタフェース部とを備えるノード装置の冗長設計方法であって、

いずれも前記高速回線における回線設定単位よりも低次の単位での処理能力を有し、それぞれ前記高速側インタフェース部と前記複数の低速側インタフェース部との間で信号のアドドロップ処理を行なうスイッチ部をＮ＋Ｍ個（Ｎは２以上の自然数、ＭはＮより小さい自然数）備えて冗長構成をなし、

これらのスイッチ部のうちＮ個をサービス系として動作させ、

残りのＭ個のスイッチ部を前記サービス系スイッチ部のプロテクション系として待機させ、

前記サービス系スイッチ部と前記プロテクション系スイッチ部とを互いに同じスイッチング状態に設定し、

前記サービス系スイッチ部に、前記高速側および低速側インタフェース部に収容される信号のタイムスロットを分離して分配供給することを特徴とする冗長設計方法。

【請求項４】

前記複数の低速側インタフェース部の少なくとも一つに、他の低速側インタフェース部に収容されるサービストラフィックと異なる副トラフィックを収容することを特徴とする請求項３に記載の冗長設計方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、例えばＳＤＨ（Synchronous Digital Hierarchy）／ＳＯＮＥＴ（Synchronous Optical Network）などの規格に準拠する伝送システムに備えられるノード装置とその冗長設計方法に関する。

【０００２】

【従来の技術】

例えば幹線網に適用されるディジタル信号伝送システムでは、ノード装置内のインタフェース機器や伝送路などに、サービス系およびプロテクション系を備えた二重化構成が採用される。二重化構成によれば、サービス系に障害が発生した場合に、サービストラフィックの通信パスをサービスラインからプロテクションラインに迂回させることができ、故障や断線から伝送情報を救済することができる。

【０００３】

サービス系に障害が無い状態では、プロテクションラインは空きとなる。そこで、近年の二重化システムには、プロテクションラインの空きリソースに通信パスを設定し、この通信パスにサービストラフィックとは異なるトラフィックを収容するようにしたシステムがある。このようにすれば、ネットワーク全体でのトラフィック収容効率を高めることができる。

【０００４】
プロテクションライン側の通信パスに収容されるトラフィックには、ＩＴＵ－Ｔ勧告に記載されるExtra Trafficなどがある。この種のトラフィックは、サービストラフィックよりも優先度の低いトラフィックとして取り扱われる。以下、この種のトラフィックをパートタイムトラフィックと称する。
【０００５】
ところで、この種のシステムに用いられるノード装置においては、通常、１：１の冗長構成が採用される。すなわち、一つのサービス系デバイスに対して一つのプロテクション系デバイスが用意される。この種のデバイスには、高次群信号と低次群信号との間での分離／多重処理を行なうＴＳＡ（Time Slot Assignment）やＡＤＭ（Add Drop Multiplexing）などが有る。
【０００６】
１：１冗長構成を採る場合、サービス系ＴＳＡおよびプロテクション系ＴＳＡのいすれも、ノード装置が有する伝送容量の全てを処理し得る規模を備えていなくてはならない。しかしながら近年では、フットプリントなどの関係から装置の小型化が求められており、ＴＳＡなどのデバイス自体や、これを搭載する基板などにおいてもなるべく規模を小さくして小型化を図りたいというニーズがある。
【０００７】
また、１：１冗長構成を採る場合、装置の正常時においてはサービス系ＴＳＡにサービストラフィックが割り当てられ、プロテクション系ＴＳＡにおいてパートタイムトラフィックが割り当てられる。この状態からサービス系ＴＳＡに障害が生じると、サービストラフィックを迂回させるためにプロテクション系ＴＳＡからパートタイムトラフィックが排除される。従ってこの状態ではパートタイムトラフィックを伝送することが不可能となるが、如何に優先度の低いトラフィックといえども障害から救えるようにすることが望ましい。
【０００８】
さらに、装置の正常時においては、サービス系ＴＳＡのスイッチング状態と、プロテクション系ＴＳＡの状態とは、全く異なる。これは、サービストラフィックとパートタイムトラフィックの伝送先が互いに異なるためである。よってサービストラフィックをプロテクション系ＴＳＡに切り替えるためには、事前に、プロテクション系ＴＳＡの状態を障害前のサービス系ＴＳＡの状態にコピーする必要がある。この処理は障害が起こって初めて実施されるため、冗長切り替え処理にかかる時間が長くなるという不具合が有る。
【０００９】
【発明が解決しようとする課題】
以上述べたように従来のノード装置にあっては、装置内に１：１の冗長構成が採用される。このため同じ処理能力を有するデバイスを一対ずつ設けなくてはならず、装置の省サイズ化に支障がある。また従来のノード装置では、装置内障害の際にパートタイムトラフィックを伝送できなくなる。これに対して、装置内障害の際にもパートタイムトラフィックを伝送できるようにしたいというニーズがある。また従来のノード装置には、装置内障害に際してサービストラフィック レストレーション用制御データをプロテクション系ＴＳＡに反映させるための時間が必要であり、装置内障害の発生から冗長切替処理の完了までにかかる時間が長いという不具合が有る。
【００１０】
本発明は上記事情によりなされたもので、その第１の目的は、冗長切り替え機能を損なうことなく省サイズ化を図ったノード装置とその冗長設計方法を提供することにある。
【００１１】
また本発明の第２の目的は、装置内障害が発生した場合でもパートタイムトラフィックを伝送することが可能なノード装置とその冗長設計方法を提供することにある。
【００１２】
また本発明の第３の目的は、装置内障害の発生から冗長切替処理の完了までにかかる時間

を短縮したノード装置とその冗長設計方法を提供することにある。

【００１３】

【課題を解決するための手段】

上記目的を達成するために本発明は、複数のタイムスロットが多重される多重信号を伝送する高速回線に接続される高速側インタフェース部と、前記多重信号より多重度の低い低次群信号を伝送する複数の低速回線にそれぞれ接続される複数の低速側インタフェース部と、互いに同じスイッチング状態に設定され、前記高速回線における回線設定単位よりも低次の単位での処理能力を有し、それぞれ前記高速側インタフェース部と前記複数の低速側インタフェース部との間で信号のアドドロップ処理を行なうＮ個（Ｎは２以上の自然数）のサービス系スイッチ部と、これらのサービス系スイッチ部と同じスイッチング状態に設定され、当該サービス系スイッチ部と同等の処理能力を有し、それぞれ前記高速側インタフェース部と前記複数の低速側インタフェース部との間で信号のアドドロップ処理を行なうＭ個（ＭはＮより小さい自然数）のプロテクション系スイッチ部と、いずれかの前記サービス系スイッチ部に障害が発生した場合にはいずれかの前記プロテクション系スイッチ部をその代替として切り替え動作させるスイッチ部制御手段とを具備し、前記高速側インタフェース部は、前記多重信号に多重されるタイムスロットを分離して前記Ｎ個のサービス系スイッチ部に分配する高速側分配手段と、前記Ｎ個のサービス系スイッチ部においてアッドされるタイムスロットを連結して前記多重信号を生成し、この多重信号を前記高速回線に送出する高速側連結手段とを備え、前記複数の低速側インタフェース部のそれぞれは、前記Ｎ個のサービス系スイッチ部からドロップされるタイムスロットを連結して前記低次群信号を生成し、この低次群信号を前記低速回線に送出する低速側連結手段と、前記低次群信号のタイムスロットを分離して前記Ｎ個のサービス系スイッチ部に分配する低速側分配手段とを備えることを特徴とする。

【００１４】

このように構成することにより、スイッチ部はＭ：Ｎの冗長構成となる。好ましくはＭ＝１として１：Ｎ冗長構成とする。そうすると、スイッチ部が例えば基板に実装されている場合、装置全体の基板枚数を減少させることができ、従って装置全体での省サイズ化を図ることが可能になる。

【００１５】

また本発明では、前記スイッチ部制御手段は、前記サービス系およびプロテクション系のスイッチ部のスイッチング状態を全て同じに設定することを特徴とする。このようにすることで、スイッチ部の冗長切り替え時にレストレーション用制御データをプロテクション系スイッチ部に反映する必要がなくなる。従って切り替え時間の高速化を実現することができる。

【００１６】

さらに本発明では、前記複数の低速側インタフェース部の少なくとも一つにおいて、他の低速側インタフェース部に収容されるサービストラフィックと異なる例えばパートタイムトラフィックなどの副トラフィックを収容することを特徴とする。このようにすることで、サービス系スイッチ部においてサービストラフィックとパートタイムトラフィックとの両方が処理される。従って、スイッチ部における冗長切り替えが実施された場合でもパートタイムトラフィックを排除せずに、サービストラフィックを保護することができる。

【００１７】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。

図１は、本発明に係わるノード装置が設置されるディジタル信号伝送システムの構成を示す図である。本実施形態では、ＳＤＨに準拠するシステムを想定する。このシステムは複数のノード装置（Ｎｏｄｅ：以下ノードと称する）＃Ａ～＃Ｅと、これらのノードをリング状に接続するサービスラインＳＬおよびプロテクションラインＰＬを備える。プロテクションラインＰＬは、サービスラインＳＬの予備系である。

【００１８】

各ノード＃Ａ～＃Ｅには、例えば交換機や端局装置などのクライアント装置１０が接続される。ノード＃Ａ～＃Ｅは、クライアント装置１０とサービストラフィックまたはパートタイムトラフィックを授受する。

【００１９】

クライアント装置１０と各ノード＃Ａ～＃Ｅとの間で授受される低次群信号は、例えばＳＤＨにおけるＳＴＭ（Synchronous Transport Module）－１，ＳＴＭ－４，ＳＴＭ－１６、あるいはＳＴＭ－６４レベルである。この低次群信号は各ノード＃Ａ～＃Ｅにおいて多重化され、ＳＴＭ－６４などの高次群信号としてサービスラインＳＬおよびプロテクションラインＰＬに送出される。なお、各ノード＃Ａ～＃Ｅにおける高次群信号の送出方向には時計回り（Clockwise：ＣＷ）方向と反時計回り方向（Counter Clockwise：ＣＣＷ）との２通りがある。ここでは便宜上、ノードＡにおけるＣＷ方向をＥａｓｔ側、ＣＣＷ方向をＷｅｓｔ側と称する。

【００２０】

各ノード＃Ａ～＃Ｅには、ネットワーク全体の監視処理、および制御処理を担う監視制御装置２０が接続される。なおシステム設計のニーズに応じて、監視制御装置２０の数は任意である。例えば、一つの監視制御装置２０によりシステム全体を統括的に監視・制御するようにしても良い。

【００２１】

またこのシステムは、サービストラフィックの伝送に係わる障害がサービスラインＳＬに生じた場合に、プロテクションラインＰＬ側の伝送リソースを利用して、当該障害からサービストラフィックを救済する機能を備える。この機能は、ＳＤＨにおいてはＡＰＳ（Automatic Protection Switching）と称され、ノード＃Ａ～＃Ｅの自律的分散制御により実現される。ＡＰＳの方式には、ＢＬＳＲ（Bi-directional Line Switched Ring）などがある。

【００２２】

図２は、図１に示されるノード＃Ａの構成を示すブロック図である。なおノード＃Ｂ～＃Ｅも同様の構成である。ノード＃Ａは、高速インタフェースブロック（ＨＳ　Ｉ／Ｆブロック）１と、低速インタフェースブロック（ＬＳ　Ｉ／Ｆブロック）２と、多重／分離部３と、主制御部４と、記憶部５とを備える。

【００２３】

高速インタフェースブロック（ＨＳ　Ｉ／Ｆブロック）１は、現用系高速インタフェース部（ＨＳ　Ｉ／Ｆ（SRV））１１，１２と、予備系高速インタフェース部（ＨＳ　Ｉ／Ｆ（PRT））１３，１４とを備える。ＨＳ　Ｉ／Ｆ（SRV）１１は、Ｅａｓｔ側サービスラインＳＬに、ＨＳ　Ｉ／Ｆ（SRV）１２は、Ｗｅｓｔ側サービスラインＳＬにそれぞれ接続される。ＨＳ　Ｉ／Ｆ（PRT）１３は、Ｅａｓｔ側プロテクションラインＰＬに、ＨＳ　Ｉ／Ｆ（PRT）１４は、Ｗｅｓｔ側プロテクションラインＰＬにそれぞれ接続される。

【００２４】

ＨＳ　Ｉ／Ｆ（SRV）１１，１２、およびＨＳ　Ｉ／Ｆ（PRT）１３，１４のいずれも、リモートセクション（R-Section）の終端処理と、端局セクション（M-Section）終端の終端処理とを実施する。

【００２５】

一方、ＬＳ　Ｉ／Ｆブロック２は、クライアント装置１０に至るチャネル数ｎに応じた数の、低速インタフェース部（ＬＳ　Ｉ／Ｆ）２１～２ｎを備える。ＬＳ　Ｉ／Ｆ２１～２ｎは、いずれも多重／分離部３に接続される。

【００２６】

低速インタフェース部ＬＳ　Ｉ／Ｆ２１～２ｎは、主信号現用系インタフェース部（Ｉ／Ｆ（SRV））６１と、主信号予備系インタフェース部（Ｉ／Ｆ（PRT））６２と、パートタイムトラフィックインタフェース部（Ｉ／Ｆ　(P/T)）６３とを備える。Ｉ／Ｆ（SRV）６１は、サービス回線２０１に接続される。Ｉ／Ｆ（PRT）６２は、サービス回線２０２に接続される。Ｉ／Ｆ　(P/T) ６３は、パートタイム回線２０３に接続される。サービス

回線２０１，２０２はサービストラフィックを伝送する。パートタイム回線２０３は、パートタイムトラフィックを伝送する。いずれの回線も、それぞれの回線を収容するクライアント装置１０に接続される。

【００２７】

Ｉ／Ｆ（SRV）６１とＩ／Ｆ（PRT）６２とは、切替スイッチ部（ＰＳＷ（SRV））５１を介して多重／分離部３に接続される。またＩ／Ｆ（SRV）６１、Ｉ／Ｆ（PRT）６２、および、Ｉ／Ｆ （P/T）６３は、切替スイッチ部（ＰＳＷ（PRT））５２を介して多重／分離部３に接続される。

【００２８】

ノード＃Ａは、記憶部５に記憶される各種の制御プログラムに基づき、図示しないＣＰＵ（Central Processing Unit）などを備える主制御部４の制御のもとで動作する。

【００２９】

ところで、主制御部４は、例えば上記ＣＰＵのソフトウェア処理により実現されるスイッチ制御部４ａを備える。スイッチ制御部４ａは、多重／分離部３に障害が発生した場合に、装置内のトラフィックの伝送経路を切り替える制御を行なう。

【００３０】

図３は、図２に示されるノード＃Ａの本実施形態に係わる主要部の構成を示すブロック図である。他のノード＃Ｂ～＃Ｅも同じ構成である。図３に示されるように、図２の多重／分離部３は、サービス系スイッチ部３１～３３と、プロテクション系スイッチ部３４とを備える。このように本実施形態では、トラフィックのアド・ドロップ機能を備えるスイッチ部を、１：３の冗長構成とする。すなわちプロテクション系スイッチ部３４は、サービス系スイッチ部３１～３３のいずれかに障害が発生した場合に、その代替として動作する。なお図３において、多重／分離部３には複数のＬＳ　Ｉ／Ｆ２１～２ｎが接続されるが、このうちＬＳ　Ｉ／Ｆ２１だけを図３に示す。図示しないが、ＬＳ　Ｉ／Ｆ２２～２ｎも多重／分離部３に接続される。

【００３１】

図４は、図３に示されるノード＃Ａの正常時におけるトラフィックの伝送状態を示す図である。図４において、ＨＳ　Ｉ／Ｆブロック１は分配部１５と選択部１６とを備える。分配部１５は、高速側ライン（ここではＷＥＳＴ SRV）から導入されるサービストラフィックをタイムスロット単位に３系統に分割し、サービス系スイッチ部３１～３３に分配する。例えば回線設定単位をＡＵ（Administrative Unit）－４とすると、分配部１５は３系統のＡＵ－３信号を生成し、それぞれのＡＵ－３信号をサービス系スイッチ部３１～３３に分配する。図４においては、この信号伝送経路を実線矢印で示す。

【００３２】

また図４においては、プロテクション系スイッチ部３４に、予備系ルートが設定される。このルートはサービス系スイッチ部３１～３３のいずれかに障害が発生した場合に、トラフィックを迂回させるためのルートである。

【００３３】

選択部１６は、サービス系スイッチ部３１～３３から導入されるタイムスロットを連結して高次群信号を生成し、高速側ラインに送出する。サービス系スイッチ部３１～３３のいずれかに障害が発生した場合にはプロテクション系スイッチ部３４がサービス系に切り替えられ、選択部１６は、タイムスロットの取得先をプロテクション系スイッチ部３４に切り替える。

【００３４】

一方、ＬＳ　Ｉ／Ｆ２１は、選択部４１と分配部４２とを備える。選択部４１は、サービス系スイッチ部３１～３３から導入されるタイムスロットを連結して低次群信号を生成し、低次群回線（ここではサービス回線２０１）ラインに送出する。プロテクション系スイッチ部３４がサービス系に切り替えられると、選択部４１は、タイムスロットの取得先をプロテクション系スイッチ部３４に切り替える。

【００３５】

分配部４２は、サービス回線２０２から導入されるサービストラフィックをタイムスロット単位に３系統に分割し、サービス系スイッチ部３１～３３に分配する。

【００３６】

この状態において、本実施形態では、サービス系スイッチ部３１～３３およびプロテクション系スイッチ部３４の回線設定状態、すなわちスイッチング状態をすべて同じとする。すなわち、プロテクション系スイッチ部３４は、予めサービス系スイッチ部３１～３３と同じスイッチング状態に設定される。

【００３７】

図５は、図４の状態からサービス系スイッチ部３１に障害が発生した場合のトラフィックの流れを示す図である。この場合の装置内における処理手順を、以下に説明する。まず、サービス系スイッチ部３１の障害が検出される。そうすると、分配部１５、４２は、サービス系スイッチ部３１に接続している信号を、プロテクション系スイッチ部３４に切り替える。次に、選択部１６、４１は、タイムスロットの取得先を、サービス系スイッチ部３１からプロテクション系スイッチ部３４に切り替える。

【００３８】

このとき、サービス系スイッチ部３１～３３とプロテクション系スイッチ部３４とは、いずれも同じスイッチング状態であるので、切り替えの際にレストレーション用データをプロテクション系スイッチ部３４に反映する必要がない。従って分配部１５、４２および選択部１６、４１の状態を切り替えるだけで、トラフィックをプロテクション系にレストレーションすることができる。このことから切り替え時間を短縮することができる。

【００３９】

また本実施形態では、ＡＵ－３単位での処理能力を有するスイッチ部３１～３４を３：１冗長構成としている。従来では、ＡＵ－４単位での処理能力を有するスイッチ部を１：１冗長とし、信号処理能力の関係から、スイッチ部の規模が大きくなりがちであった。これに対して本実施形態ではスイッチ部の規模を小さくできるので、ひいては、装置の省サイズ化を図ることができる。

【００４０】

図６は、図４の状態からサービス系スイッチ部３３に障害が発生した場合のトラフィックの流れを示す図である。この場合においても、分配部１５、４２および選択部１６、４１の状態を切り替えるだけで、トラフィックをプロテクション系にレストレーションすることができる。

【００４１】

図７は、図３に示されるノード＃Ａの正常時においてパートタイムトラフィックを収容する場合のトラフィックの伝送状態を示す図である。パートタイムトラフィックの伝送経路は太線で示される。細線は、図４～図６と同様にサービストラフィックの伝送経路を示す。

【００４２】

パートタイムトラフィックは、Ｉ／Ｆ（P/T）６３（ここではP/T）と、ＨＳ Ｉ／Ｆ（PRT））１４（ここではＷＥＳＴ PRT）を介して装置内外で授受される。図４～図６と同様に、パートタイムトラフィックは、分配部１５、４２および選択部１６、４１によりＡＵ－４と３×ＡＵ－３との変換処理を経たのち、スイッチ部３１～３４にその伝送ルートが設定される。予備系ルートがプロテクション系スイッチ部３４に設定されることも同様である。このように、サービス系スイッチ部３１～３３にサービストラフィックおよびパートタイムトラフィックの伝送経路を設定する。これにより、いずれかのサービス系スイッチ部３１～３３に障害が発生したとしても、その伝送ルートをプロテクション系スイッチ部３４に切り替えるだけでサービストラフィックが救済される。しかも、同時にパートタイムトラフィックの伝送ルートもプロテクション系スイッチ部３４に切り替えられるため、パートタイムトラフィックをも救済することができる。

【００４３】

図８は、図７の状態からサービス系スイッチ部３２に障害が発生した場合のトラフィック

の流れを示す図である。この場合の装置内における処理手順を、以下に説明する。まず、サービス系スイッチ部３２の障害が検出される。そうすると、分配部１５、４２は、サービス系スイッチ部３１に接続しているサービストラフィックおよびパートタイムトラフィックを、プロテクション系スイッチ部３４に切り替える。次に、選択部１６、４１は、タイムスロットの取得先を、サービス系スイッチ部３１からプロテクション系スイッチ部３４に切り替える。このように、分配部１５、４２および選択部１６、４１の状態を切り替えるのみで、サービストラフィックとパートタイムトラフィックの両方を救済することができる。

【００４４】

以上のように本実施形態では、ＡＵ－４単位での信号の多重／分離を行なう多重／分離部３に、ＡＵ－３単位の処理能力をそれぞれ有するサービス系スイッチ部３１～３３およびプロテクション系スイッチ部３４を備え、１：３冗長構成とする。そして、分配部１５、４２および選択部１６、４１において、ＡＵ－４信号を３系統のＡＵ－３信号に分配する処理を行ない、各系統のＡＵ－３信号をサービス系スイッチ部３１～３３にそれぞれ分配する。各スイッチ部３１～３４のスイッチング状態をすべて同じとし、いずれかのサービス系スイッチ部３１～３３に障害が生じた場合には、その信号経路をプロテクション系スイッチ部３４に退避させるようにしている。

【００４５】

また本実施形態では、サービストラフィックと同様に、パートタイムトラフィックを３系統のＡＵ－３信号としてサービス系スイッチ部３１～３３に分配し、そのレストレーション用ルートをプロテクション系スイッチ部３４に形成するようにしている。

【００４６】

これらのことから本実施形態によれば、冗長切り替え機能を損なうことなく省サイズ化を図ったノード装置とその冗長設計方法を提供できる。また本実施形態によれば、装置内障害が発生した場合でもパートタイムトラフィックを伝送することが可能なノード装置とその冗長設計方法を提供できる。さらに本実施形態によれば、装置内障害の発生から冗長切替処理の完了までにかかる時間を短縮したノード装置とその冗長設計方法を提供できる。

【００４７】

【発明の効果】

以上詳述したように本発明によれば、冗長切り替え機能を損なうことなく省サイズ化を図ったノード装置とその冗長設計方法を提供できる。また本発明によれば、装置内障害が発生した場合でもパートタイムトラフィックを伝送することが可能なノード装置とその冗長設計方法を提供できる。さらに本発明によれば、装置内障害の発生から冗長切替処理の完了までにかかる時間を短縮したノード装置とその冗長設計方法を提供できる。

【図面の簡単な説明】

【図１】　本発明に係わるノード装置が設置されるディジタル信号伝送システムの構成を示す図。

【図２】　図１に示されるノード＃Ａの構成を示すブロック図。

【図３】　図２に示されるノード＃Ａの本実施形態に係わる主要部の構成を示すブロック図。

【図４】　図３に示されるノード＃Ａの正常時におけるトラフィックの伝送状態を示す図。

【図５】　図４の状態からサービス系スイッチ部３１に障害が発生した場合のトラフィックの流れを示す図。

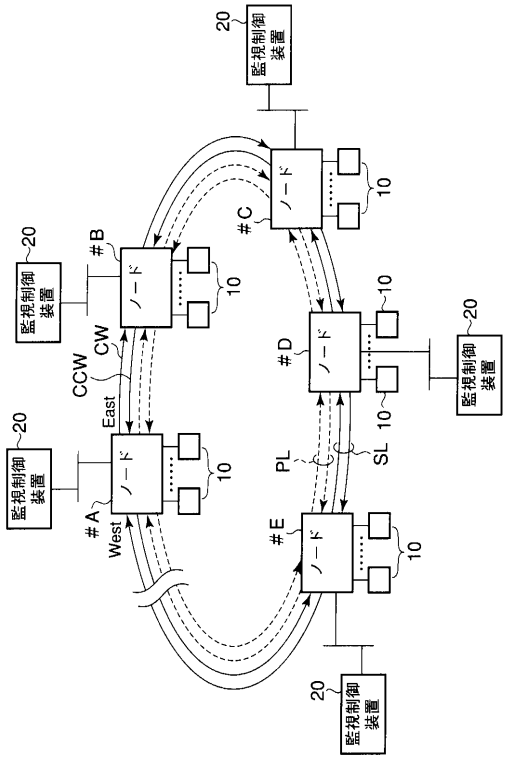
【図６】　図４の状態からサービス系スイッチ部３３に障害が発生した場合のトラフィックの流れを示す図である。

【図７】　図３に示されるノード＃Ａの正常時においてパートタイムトラフィックを収容する場合のトラフィックの伝送状態を示す図。

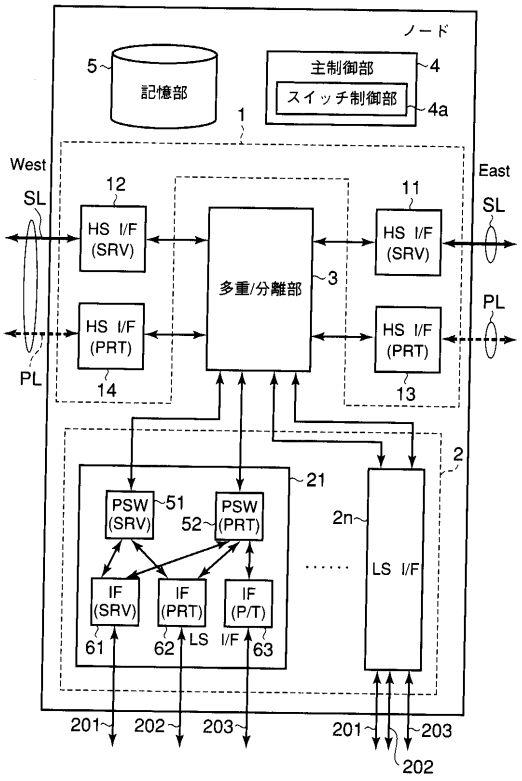
【図８】　図７の状態からサービス系スイッチ部３２に障害が発生した場合のトラフィックの流れを示す図。

【符号の説明】
ＳＬ…サービスライン
ＰＬ…プロテクションライン
＃Ａ～＃Ｆ…ノード装置
１…高速インタフェースブロック
２…低速インタフェースブロック
３…分離部
４…主制御部
４ａ…スイッチ制御部
５…記憶部
１０…クライアント装置
１１、１２…現用系高速インタフェース部
１３、１４…予備系高速インタフェース部
１５、４２…分配部
１６、４１…選択部
２０…監視制御装置
２１～２ｎ…低速インタフェース部
３１～３３…サービス系スイッチ部
３１～３３…サービス系スイッチ部
３４…プロテクション系スイッチ部
４１…選択部
４２…分配部
５１、５２…切替スイッチ部
６１…主信号現用系インタフェース部
６２…主信号予備系インタフェース部
６３…パートタイムトラフィックインタフェース部
２０１、２０２…サービス回線
２０３…パートタイム回線

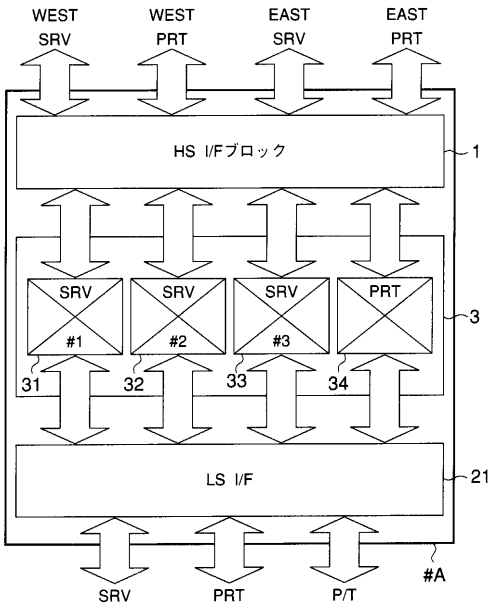
【図１】


20
監視制御装置
ノード
#A
#B
#C
#D
#E
10
CW
CCW
East
West
PL
SL

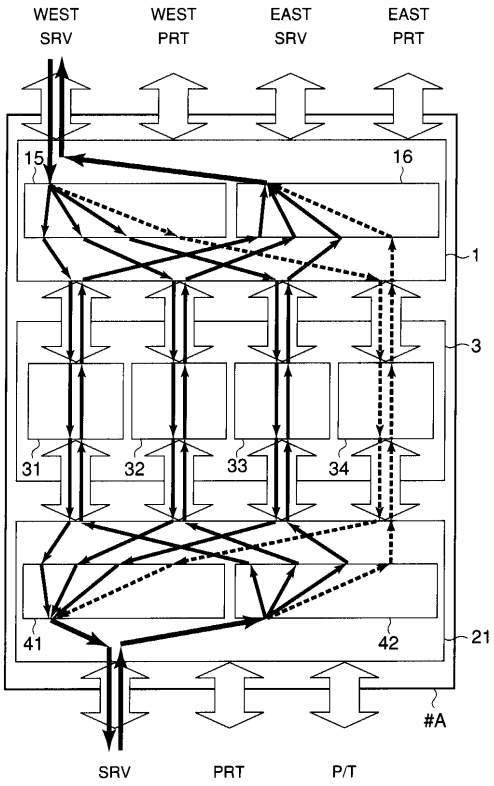
【図２】


ノード
5
記憶部
主制御部
4
スイッチ制御部
4a
1
West
East
SL
PL
12
11
HS I/F (SRV)
HS I/F (PRT)
多重/分離部
3
14
13
2
21
PSW (SRV)
51
PSW (PRT)
52
2n
LS I/F
IF (SRV)
IF (PRT)
IF (P/T)
61
62
63
201
202
203

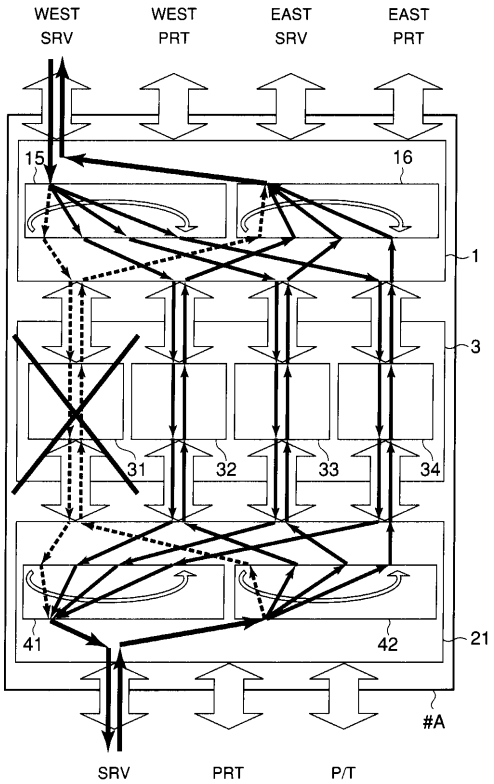
【図３】


WEST SRV
WEST PRT
EAST SRV
EAST PRT
HS I/Fブロック
1
SRV #1
SRV #2
SRV #3
PRT
3
31
32
33
34
LS I/F
21
#A
SRV
PRT
P/T

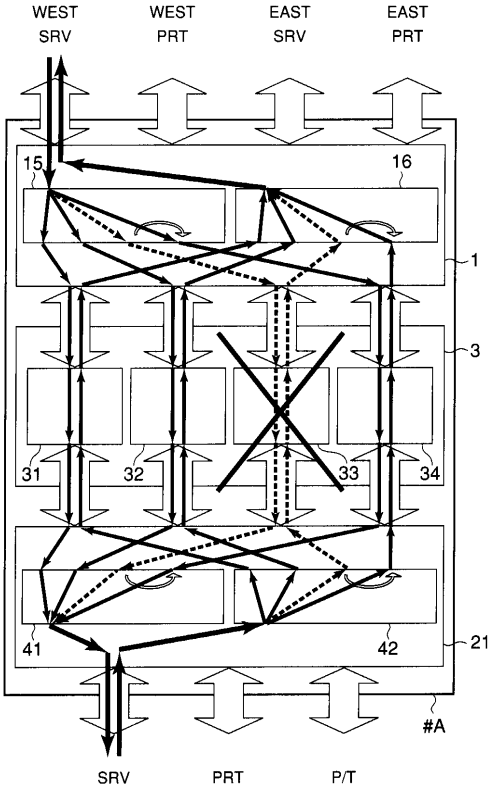
【図４】


WEST SRV
WEST PRT
EAST SRV
EAST PRT
15
16
1
3
31
32
33
34
41
42
21
#A
SRV
PRT
P/T

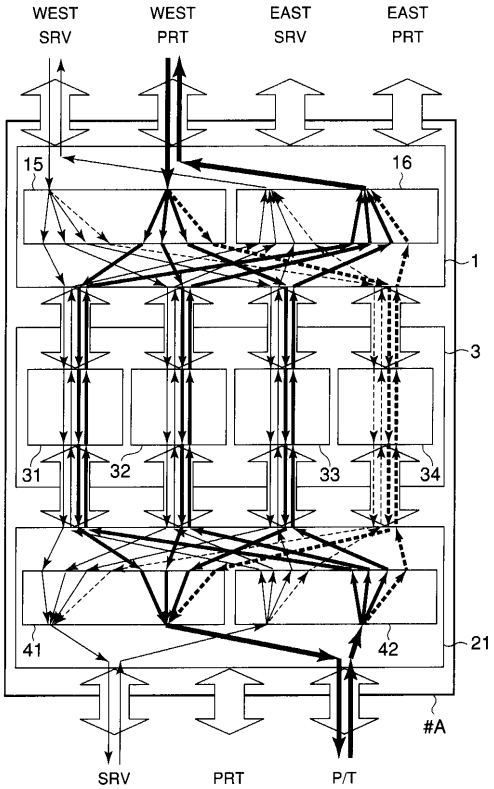
【図５】


WEST SRV
WEST PRT
EAST SRV
EAST PRT
15
16
1
3
31
32
33
34
41
42
21
#A
SRV
PRT
P/T

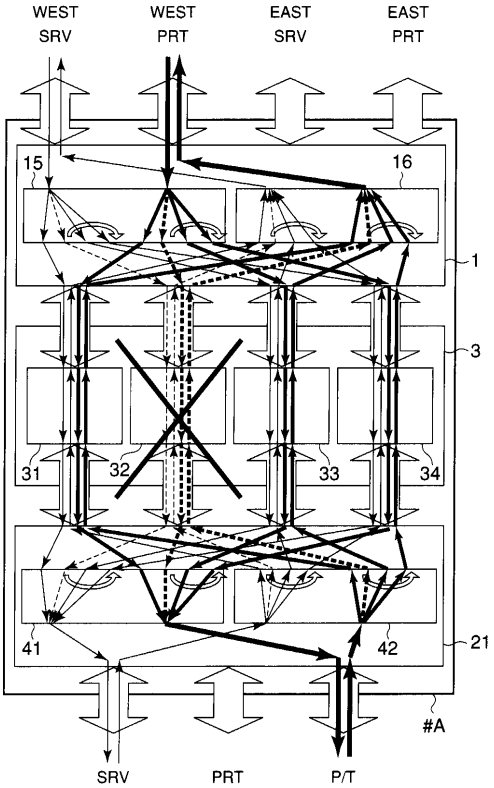
【図６】


WEST SRV
WEST PRT
EAST SRV
EAST PRT
15
16
1
3
31
32
33
34
41
42
21
#A
SRV
PRT
P/T

【図７】


WEST SRV
WEST PRT
EAST SRV
EAST PRT
15
16
1
3
31
32
33
34
41
42
21
#A
SRV
PRT
P/T

【図８】


WEST SRV
WEST PRT
EAST SRV
EAST PRT
15
16
1
3
31
32
33
34
41
42
21
#A
SRV
PRT
P/T

フロントページの続き

(72)発明者　米澤　博之
東京都日野市旭が丘３丁目１番地の１　株式会社東芝日野工場内

審査官　佐々木　洋

(56)参考文献　特開２０００－２０９１７３（ＪＰ，Ａ）
特開平０９－０６４８８３（ＪＰ，Ａ）
特開２００１－２３７７９４（ＪＰ，Ａ）
特開２００２－１３５８１７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H04J　3/00- 3/26
H04L　5/22- 5/26
H04L　12/42-12/437