(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
H03K 5/22

(45) 공고일자 1999년04월01일
(11) 등록번호 특0177175
(24) 등록일자 1998년11월17일

(21) 출원번호 특1991-009018
(22) 출원일자 1991년05월31일
(65) 공개번호 특1992-001840
(43) 공개일자 1992년01월30일

(30) 우선권주장 P40 17 738.6 1990년06월01일 독일(DE)
(73) 특허권자 도이체 톰손-브란트 게엠베하 로베르트 아인젤
독일연방공화국 데-7730 빌링엔-쉬베닝엔 헤르만-쉬베어-슈트라쎄 3
(72) 발명자 루돌프 코블리츠
독일연방공화국 데-7730 빌링엔 요트.요트. 리거슈트라쎄 120아
쿠노 렌쯔
독일연방공화국 데-7730 빌링엔 빌스토르프슈트라쎄 20
(74) 대리인 남상선

심사관 : 김재욱

(54) 적분기용 비교기회로

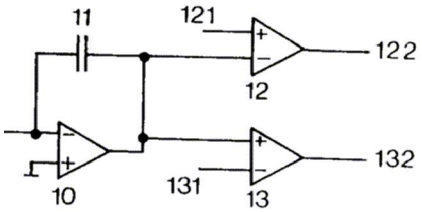
요약

추후 접속된 비교기를 가지는 적분-커패시터 및 증폭기로부터 비교기-출력단자를 가지는 적분기가 형성될 수 있다. 비교기용의 충분히 사용가능한 입력전압범위는 일반적으로 동작전압보다 2 내지 3V 더 작다. 상기와 같은 기능의 대응 집적회로는 상대적으로 큰 칩면적을 필요로 한다.

포화시 작동될 트랜지스터 및 고유의 회로기술을 사용하여 비교기에 대한 사용가능한 입력전압의 범위는 동작전압의 크기에 도달하고 소형화된 칩면적 위에 회로가 위치된다.

램프발생기와 같이 비교기 출력단자를 가지는 적분기를 필요로 하는 전기회로에 사용된다.

대표도



명세서

[발명의 명칭]

적분기용 비교기회로

[도면의 간단한 설명]

제1도는 공지의 적분기용 비교기회로.

제2도는 본 발명의 적분기용 비교기회로.

제3도는 전류가 입력단자(24)로 흘러들 때, 비교기회로의 전류 및 전압 다이어그램.

제4도는 전류가 입력단자(24)로 흘러나올 때, 비교기회로의 전류 및 전압 다이어그램.

* 도면의 주요부분에 대한 부호의 설명

10 : 증폭기 11,21 : 적분 커패시터

12,13 : 차동증폭기 241,242,251,257 : 트랜지스터

254,255 : 저항

[발명의 상세한 설명]

본 발명은 적분기용 비교기회로에 관한 것이다.

많은 전기회로 예컨대 적분기를 사용하는 램프(ramp) 발생기에서는 신호레벨을 검출하여 상기 레벨의 순시 높이에 따라 출력신호의 논리레벨을 변경하는 것이 필요하다. 비교기는 집적된 비교기, 예를 들면 National Semiconductor 사의 LM 111로 형성될 수 있으며 적분기는, 예를 들면 741 타입 연산증폭기 또는 귀환트랜지스터로 형성된다.

상기 2개의 조합체는 한 칩위에 집적될 수 있다. 일반적으로 비교기의 동작모드에 대해 상기 비교기의 입력전압의 범위는 접지전위보다 약 1-2V 크며 동작전압보다 약 1-2V 작다. 즉, 이용가능한 입력전압의 범위는 동작전압과 관련해서 제한된다.

예컨대 National Semiconductor 사의 LM 193의 비교기에서는 접지전위까지의 입력전압이 이용될 수 있다. 입력전압의 범위의 상한선은 상기 LM 193에서 동작전압 아래 약 1-2V이다. 그외에도 상기 공지 비교기용 회로는 값이 비싸며 적분기용의 비교기회로는 상대적으로 큰 칩면적은 필요로 한다.

본 발명의 목적은, 입력전압의 범위를 넓히며 회로에 대한 코스트를 낮추는 적분기용 비교기회로를 제공하는데 있다.

본 발명의 목적은, 적분기에 의하여 제어되면서 포화될 때까지 스위치 오프되는 트랜지스터(242,251)를 가지며, 비교기회로의 출력신호(222,232)가 상기 트랜지스터의 포화 또는 비포화로부터 유도되는 것을 특징으로 하는 적분기용 비교기회로에 의하여 달성된다.

포화 전압에 도달하였을 때 비로소 비교기 출력단자들이 접속될 만큼, 적분기에 의하여 제어된 상보형 트랜지스터의 포화가 본 발명에 따른 비교기회로에서 이용된다.

상보형 트랜지스터의 포화전압 VCEsat는 약 50mV에 도달한다. 이에 대해 2개의 비교기 출력단자가 제공될 수 있다. 비교기회로의 입력전압이 제1문턱값(접지전위 +VCEsat)에 도달하면, 하나의 출력단자는 그의 논리레벨을 변경시키고, 비교기회로의 입력전압이 제2문턱값(동작전압 -VCEsat)에 도달하면, 다른 출력단자는 그의 논리레벨을 변경시킨다.

제1문턱값에 대한 출력트랜지스터는 NPN-트랜지스터에 의하여 제어되고, 제2문턱값에 대한 출력트랜지스터는 PNP-트랜지스터에 의하여 제어된다.

본 발명의 실시예를 도면에 의하여 다음에서 더 상세하게 설명한다.

증폭기(10)와 적분 커패시터(11)로 이루어진 적분기가 제1도에 도시되어 있다. 상기 적분기의 출력단자와 2개의 차동증폭기(12,13)가 연결되어 있다.

상기 차동증폭기는 동작전압(26)(Vcc) 및 접지전위(27)와 연결되어 있다. 기준전압(Vlow)이 제1차동증폭기(13)의 입력단자(131)에 인가되고, 기준전압(Vhigh)이 제2차동증폭기(12)의 입력단자(121)에 인가된다. 제2차동증폭기(12) 입력단자(121)의 Vhigh는 최대값(Vcc-2V)을 취할 수 있고, 제1차동증폭기(12) 입력단자(121)의 Vlow는 최소값(접지전위+1V)을 취할 수 있다.

비교기 입력단자의 최대 전압 높이는 동작전압(26)보다 2 내지 3V 더 낮으며, 적분기와 비교기의 조합은 상대적으로 큰 칩면적을 필요로 한다.

제2도는 적분기를 나타낸다. 상기 적분기는 트랜지스터(241,242) 및 적분 커패시터(21)로 구성되어 있다. 상기 트랜지스터는 입력단자(24)에서의 전류에 의하여 제어되고, 전류 미러로서 접속된 트랜지스터(251)로부터 공급전류를 받는다. 상기 트랜지스터의 공급전류는 트랜지스터(252)를 가지는 전원전류와 동일하다. 적분 커패시터(21)는 전류미러로 작용하는 전원에 트랜지스터(251)와 함께 연결된다.

전류가 입력단자(24)로 흘러 들어오면, 전압은 트랜지스터(251,242) 및 적분-커패시터(21)의 절점에서 떨어진다. 이는 상기 커패시터가 방전되기 때문이다. 상기 절점에서의 전압은 계속 0의 값에 가까와진다. 트랜지스터(T242)가 포화되어 콜렉터 및 에미터 사이의 포화전압 약 50mV을 가지면, 상기 상태가 끝난다. 그러므로 베이스 전류가 트랜지스터(242)로 흘러든다. 상기 베이스 전류는 트랜지스터(241)의 콜렉터를 통하여 흐르고, 저항(255)으로부터 상기 베이스 전류가 인출된다.

그러므로 상기 베이스 전류가 트랜지스터(256)로 흘러들지 않는다. 그 때문에 트랜지스터(257,23)에서의 전압이 떨어져 차단된다. 만약 전류가 입력단자(24)로 흘러든다면, 트랜지스터(241) 역시 포화되므로 상기 전류는 적분-커패시터(21)로 흘러드는 것이 아니라, 트랜지스터(241)의 베이스로 흘러든다. 상기 절점(251,242 및 21)에서의 전압의 하위 레벨은 차단작용의 트랜지스터(23)에 의하여 검출된다. 트랜지스터(241)가 포화된다면, 트랜지스터(252)를 통과한 전류는 트랜지스터(241)의 콜렉터에서 전압요동에 의하여 영향받는다.

전류가 입력단자(24)로부터 흘러나온다면, 트랜지스터(251,242)의 및 적분-커패시터(21)의 절점에서 전압이 상승한다. 이는 상기 커패시터가 충전되어 있기 때문이다. 상기 절점에서의 전압은 증가하여 동작전압 26(Vcc)에 가까와진다. 만약 트랜지스터(T251)가 포화되어 콜렉터 및 에미터 사이의 포화전압 약 50mV을 가지면, 상기 상태가 끝난다. 그 때문에, 베이스 전류가 트랜지스터(251)로 흘러든다. 상기 베이스 전류는 트랜지스터(253)의 콜렉터 및 저항(254)을 통하여 전달된다. 그 때문에 저항(254)에서의 전압은 상승하고 및 트랜지스터(22)는 도통된다. 상기 절점(251,242 및 21)에서의 전압 레벨은 도통한 트랜지스터(22)를 통하여 검출된다. 상기와 같은 방식으로 비교기에 대해(Vcc~2*VCEsat)의 전압영역이 사용될 수 있다.

집적시킬 때 비교기회로에 대한 칩면적이 작아지고 상기 회로에 대한 공급전류가 낮아지므로, 적분기와 연결된 비교기 회로에 대한 코스트가 적게 된다.

전원의 극을 바꾸기 위해 비교기 출력단자(222,232)가 사용된다면 또한 상기 전원이 입력단자(24)에만 연결되어 있다면, 램프기능의 발생기가 생긴다. 상기 발생기의 출력전압은 적분-커패시터(21) 및 트랜지

스터(242,251)의 절점에서 인출될 수 있다.

입력단자(24)로 흘러드는 전류의 하락에 대한 제2도에 따른 비교기회로에서의 시간적인 전류코스 및 전압코스가 제3도에 도시되어 있다.

- ib(q2) 트랜지스터(242)의 베이스전류
- ic(q1) 트랜지스터(241)의 콜렉터전류
- ie(q5) 트랜지스터(256)의 에미터전류
- ib(q1) 트랜지스터(241)의 베이스전류
- v(k1) 트랜지스터(242)의 콜렉터 전압
- v(k2) 트랜지스터(256)의 콜렉터 전압
- v(k6) 트랜지스터(242)의 베이스 전압
- v(k5) 트랜지스터(23)의 베이스 전압
- v(k232) 트랜지스터(22)가 저항을 경유하여 동작전압(26)과 연결되어 있을 때, 상기 트랜지스터의 콜렉터 전압.

입력단자(24)로부터 흘러나오는 전류의 하락에 대한 제2도에 따른 비교기회로에서의 시간적인 전류코스 및 전압코스가 제4도에 도시되어 있다.

- ic(q3) 트랜지스터(251)의 콜렉터전류
- ic(q4) 트랜지스터(253)의 콜렉터전류
- ib(q3) 트랜지스터(251)의 베이스전류
- v(k1) 트랜지스터(242)의 콜렉터 전압
- v(k6) 트랜지스터(242)의 베이스 전압
- v(k4) 트랜지스터(22)의 베이스 전압
- v(k232) 트랜지스터(22)가 저항을 경유하여 동작전압(26)과 연결되어 있을 때, 상기 트랜지스터(22)의 콜렉터 전압.

Vcc가 5V의 값을 가진다면, 사용가능한 전압의 높이는 (5V-2*0.05V)=4.9V이다. 적분-커패시터(21)의 대응 크기에서 램프기능은 10㎲의 주기를 가지고 실현된다.

공지의 대응 회로에서 (Vcc-2.5V)=2.5V의 전압높이만이 사용될 수 있다. 동일한 주기를 가지고 램프 기능을 실현하기 위해, 적분-커패시터(21)는 2배의 값을 가질 것이며 대응하여 2배의 칩면적을 필요로 한다.

(57) 청구의 범위

청구항 1

커패시턴스와, 상기 커패시턴스로 동작이 가능하며, 입력신호에 응답하여 적분 파형을 발생하는 제1트랜지스터와, 상기 커패시턴스의 충전 및 방전 동안에는 불포화되고, 상기 파형의 최소 및 최대값을 가질 때 각각 응답하여 포화상태로 트리거되는 제1트랜지스터 및 제2트랜지스터에서, 상기 커패시턴스 및 상기 제1트랜지스터에 결합된 제2트랜지스터와, 상기 트랜지스터에 응답하여 출력제어신호를 발생하는 수단을 포함하는 것을 특징으로 하는 적분기용 비교기회로.

청구항 2

제1항에 있어서, 상기 출력제어신호는 상기 트랜지스터의 상기 포화상태에 응답하여 상태를 변화시키는 것을 특징으로 하는 적분기용 비교기회로.

청구항 3

제1항에 있어서, 상기 커패시턴스는 적분 커패시터를 포함하고, 상기 트랜지스터는 상기 적분 커패시터에 결합된 콜렉터 및 전압 소오스의 다른 극에 각각 결합된 에미터가 있는 것을 특징으로 하는 적분기용 비교기회로.

청구항 4

제1항에 있어서, 상기 출력제어신호를 발생하는 상기 수단은 상기 제1트랜지스터 및 상기 전류 미러에 결합되는 것을 특징으로 하는 적분기용 비교기회로.

청구항 5

제1항에 있어서, 상기 파형은 상기 커패시턴스 및 상기 트랜지스터의 공통 접합에 의해 한정된 노드에서 발달되고, 상기 트랜지스터는 상기 노드에 결합된 콜렉터 및 전압 소오스의 다른 극에 각각 결합된 에미터가 있는 것을 특징으로 하는 적분기용 비교기회로.

청구항 6

커패시턴스와, 상기 커패시턴스로 동작이 가능하며, 입력신호에 응답하여 적분 파형을 발생하는 제1트랜지스터와, 상기 커패시턴스의 충전 및 방전 동안에는 불포화되고, 상기 파형의 최소 및 최대값을 가질 때 각각 응답하여 포화상태로 트리거되는 제1트랜지스터 및 제2트랜지스터에서, 상기 커패시턴스 및 제1트랜지스터에 결합된 제2트랜지스터와, 상기 트랜지스터의 상기 포화상태 검출에 응답하여 상보형 출력신호를 발생하는 수단을 포함하는 것을 특징으로 하는 적분기용 비교기회로.

청구항 7

제6항에 있어서, 상기 트랜지스터의 상기 포화상태 검출에 응답하여 상보형 출력신호를 발생하는 상기 수단은; 상기 각각의 트랜지스터의 포화상태를 검출하는 각각의 수단과, 상기 각각의 검출수단에 응답하여 상보형 출력신호를 발생하는 출력단자를 포함하는 것을 특징으로 하는 적분기용 비교기회로.

청구항 8

제7항에 있어서, 상기 각각의 검출수단은 상기 제1 및 제2트랜지스터중 하나에 결합되는 것을 특징으로 하는 적분기용 비교기회로.

청구항 9

제6항에 있어서, 상기 제1 및 제2트랜지스터는 상기 커패시턴스에 결합된 콜렉터 및 전압 소오스의 다른 극에 각각 결합된 에미터가 있는 것을 특징으로 하는 적분기용 비교기회로.

청구항 10

제6항에 있어서, 상기 파형은 상기 커패시턴스 및 상기 제1과 제2트랜지스터의 공통 접합에 의해 한정되는 노드에서 발달되고, 상기 제1 및 제2트랜지스터에 상기 노드에 결합된 콜렉터 및 전압 소오스의 다른 극에 각각 결합된 에미터가 있는 것을 특징으로 하는 적분기용 비교기회로.

청구항 11

커패시턴스와, 상기 커패시턴스로 동작이 가능하며 입력신호에 응답하여 적분 파형을 발생하는 제1트랜지스터와, 상기 커패시턴스에 결합된 제2트랜지스터를 포함하는데, 이때 상기 제1 및 제2트랜지스터는 상기 커패시턴스의 충전 및 방전 동안에는 불포화되고 상기 파형의 피크값에 응답하여 포화상태로 트리거되며, 상기 트랜지스터들은 상기 트랜지스터의 상기 포화상태로 트리거 될 때만 변화하는 출력제어신호를 발생하고, 또한 상기 트랜지스터의 양단에 결합된 전압 소오스를 포함하는데, 상기 파형은 상기 전압 소오스와 거의 같은 시간에 피크 대 피크 전압을 가지는 것을 특징으로 하는 적분기용 비교기회로.

청구항 12

제11항에 있어서, 상기 출력제어신호를 검출하기 위한 수단을 더 포함하는 것을 특징으로 하는 적분기용 비교기회로.

청구항 13

제12항에 있어서, 상기 검출수단에 응답하는 상보형 출력신호를 발생하는 출력단자를 더 포함하는 것을 특징으로 하는 적분기용 비교기회로.

청구항 14

제11항에 있어서, 상기 각각의 트랜지스터는 상기 커패시턴스에 결합된 콜렉터 및 상기 전압 소오스의 한 극에 결합된 에미터를 가지는 것을 특징으로 하는 적분기용 비교기회로.

청구항 15

제14항에 있어서, 상기 신호의 피크 대 피크 전압은 아래식으로 주어지는데,

VCC-2*VCE(sat),

여기서 VCC는 상기 전압 소오스의 상기 극 양단 전위이고, VCE(sat)는 포화상태에서 상기 각각의 트랜지스터의 콜렉터-에미터 전압인 것을 특징으로 하는 적분기용 비교기회로.

청구항 16

제11항에 있어서, 상기 신호의 피크 대 피크 전압은 아래식으로 주어지고,

VCC-2*VCE(sat),

여기서 VCC는 상기 전압 소오스의 전위이고, VCE(sat)는 포화상태에서 상기 각각의 트랜지스터의 콜렉터-에미터 전압인 것을 특징으로 하는 적분기용 비교기회로.

청구항 17

제11항에 있어서, 상기 파형은 상기 커패시턴스 및 상기 트랜지스터의 공통 접합에 의해 한정되는 노드에서 발달되고, 상기 트랜지스터에는 상기 노드에 결합된 콜렉터 및 상기 전압 소오스에 결합된 에미터가 있는 것을 특징으로 하는 적분기용 비교기회로.

청구항 18

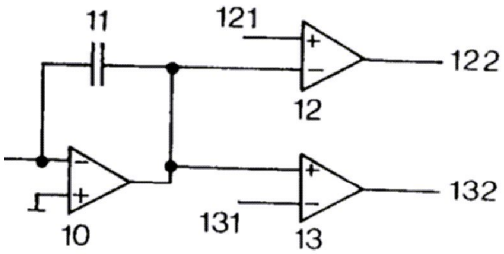
커패시턴스 및 상기 커패시턴스로 동작하는 제1트랜지스터를 가지며, 입력신호에 응답하여 파형을 발생하는 적분기와, 상기 커패시턴스의 충전 및 방전 동안에는 불포화되고, 상기 파형의 최소 및 최대치를 가질 때 각각 응답하여 포화상태로 트리거되는 제1 및 제2트랜지스터에서, 상기 커패시턴스 및 상기 제1트랜지스터에 결합된 제2트랜지스터와, 포화상태로 트리거링에 응답하여 변화하는 비교기 출력제어신호를 개시하는 수단을 갖는 비교기를 포함하는 것을 특징으로 하는 적분기용 비교기회로.

청구항 19

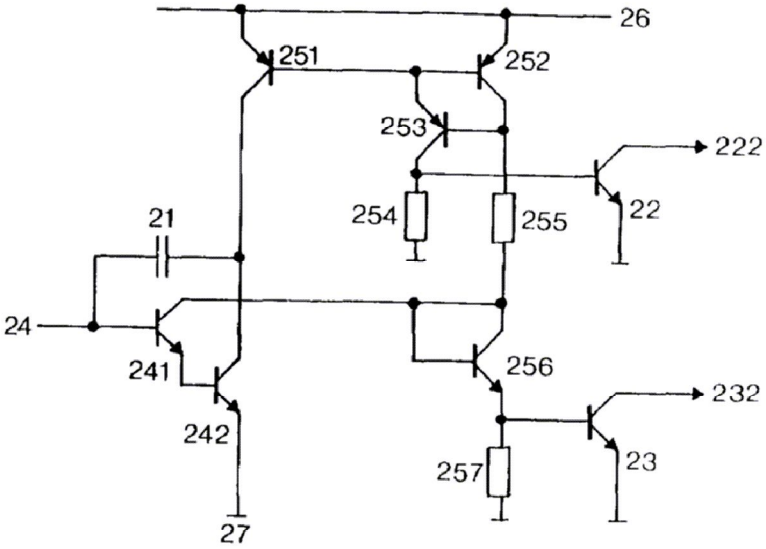
제18항에 있어서, 상기 적분기는 전류제어 입력신호에 응답하여 동작하는 것을 특징으로 하는 적분기용 비교기회로.

도면

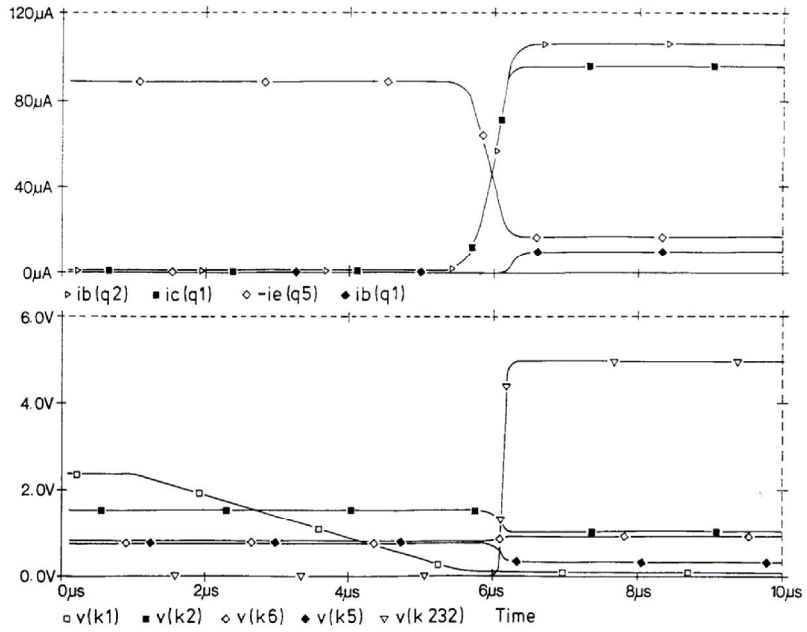
도면1



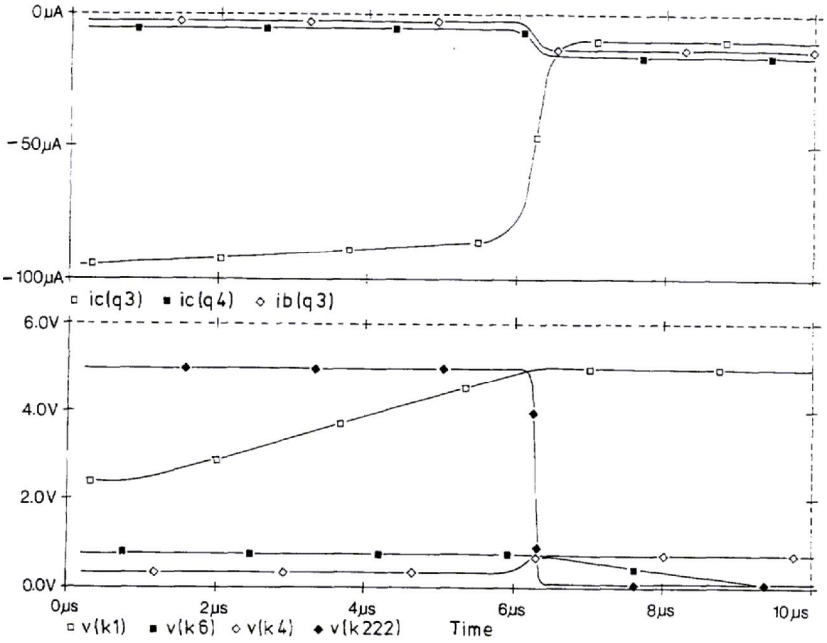
도면2



도면3


120μA
80μA
40μA
0μA
ib(q2) ic(q1) -ie(q5) ib(q1)
6.0V
4.0V
2.0V
0.0V
0μs
2μs
4μs
6μs
8μs
10μs
v(k1) v(k2) v(k6) v(k5) v(k232) Time

도면4


0μA
-50μA
-100μA
ic(q3) ic(q4) ib(q3)
6.0V
4.0V
2.0V
0.0V
0μs
2μs
4μs
6μs
8μs
10μs
v(k1) v(k6) v(k4) v(k222) Time