



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2023년10월25일

(11) 등록번호 10-2594223

(24) 등록일자 2023년10월23일

(51) 국제특허분류(Int. Cl.)
 H04L 1/00 (2006.01) H04L 1/08 (2006.01)
 H04L 5/00 (2006.01)

(52) CPC특허분류
 H04L 1/0057 (2013.01)
 H04L 1/0041 (2013.01)

(21) 출원번호 10-2019-7021610

(22) 출원일자(국제) 2018년01월24일

심사청구일자 2021년01월06일

(85) 번역문제출일자 2019년07월23일

(65) 공개번호 10-2019-0111033

(43) 공개일자 2019년10월01일

(86) 국제출원번호 PCT/CN2018/073951

(87) 국제공개번호 WO 2018/137641

국제공개일자 2018년08월02일

(30) 우선권주장

PCT/CN2017/072721 2017년01월26일 중국(CN)

(56) 선행기술조사문헌

3GPP R1-1612028*

3GPP R1-1612034*

3GPP R1-1700837*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

퀄컴 인코포레이티드

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

(72) 발명자

웨이 차오

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

수 창룡

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

(뒷면에 계속)

(74) 대리인

특허법인코리어나

전체 청구항 수 : 총 28 항

심사관 : 이현주

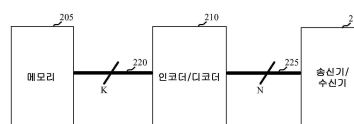
(54) 발명의 명칭 브로드캐스트 채널 인코딩 및 디코딩

(57) 요약

무선 통신을 위한 방법들, 시스템들 및 디바이스들이 설명된다. 주어진 무선 통신 네트워크 상으로 데이터를 교환하기 위하여, 무선 디바이스는 먼저 (예컨대, 타이밍 및 주파수 오프셋들, 대역폭, 제어 채널 포맷팅 등과 같은 셀 특정 정보를 결정하기 위해) 셀 포착 절차를 수행할 수도 있다. 일부 시스템들에 있어서, 타이밍 정보의 양태들은 마스터 정보 블록(MIB)에 적용되는 스크램블링 코드들로 전달될 수도 있다. MIB 송신물들을 포함하는 물리 브로드캐스트 채널(PBCH) 페이로드들은 동기화 신호 인덱스들과 공동으로 인코딩될 수도 있다.

따라서, MIB 송신물들의 버스트들은 블라인드 디코딩없이 디코딩되면서, MIB 내의 중요한 시스템 정보를 획득하는데 필요할 수도 있는 낮은 레이턴시 및 에러 보호를 유지할 수도 있다.

대표도 - 도2



200

(52) CPC특허분류

H04L 1/0045 (2013.01)

H04L 1/0068 (2013.01)

H04L 1/08 (2013.01)

H04L 5/0023 (2013.01)

H04L 5/0048 (2023.05)

H04L 2001/0093 (2013.01)

(72) 발명자

허우 지레이

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

리 지안

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

명세서

청구범위

청구항 1

무선 통신을 위한 방법으로서,

물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트를 포함하는 페이로드를 식별하는 단계;

제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하는 단계;

상기 PBCH 정보 비트들의 세트 및 상기 정보 비트들의 제 1 세트를 공동으로 인코딩하는 단계; 및

상기 제 1 동기화 신호 블록의 리소스들을 사용하여 상기 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하는 단계를 포함하고,

상기 공동으로 인코딩하는 단계는 인코더의 비트 위치들과 연관된 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 PBCH 정보 비트들의 세트의 비트들 및 상기 정보 비트들의 제 1 세트의 비트들을 상기 인코더의 개별 비트 위치들에 할당하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 2

제 1 항에 있어서,

제 2 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 2 세트를 식별하는 단계;

상기 PBCH 정보 비트들의 세트 및 상기 정보 비트들의 제 2 세트를 공동으로 인코딩하는 단계; 및

상기 제 2 동기화 신호 블록의 리소스들을 사용하여 상기 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 2 출력 벡터를 송신하는 단계를 더 포함하는, 무선 통신을 위한 방법.

청구항 3

제 2 항에 있어서,

셀 특정 스크램블 시퀀스에 적어도 부분적으로 기초하여 상기 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 스크램블링하는 단계를 더 포함하고,

상기 제 1 출력 벡터는 상기 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 스크램블링된 공동으로 인코딩된 세트를 포함하는, 무선 통신을 위한 방법.

청구항 4

삭제

청구항 5

제 2 항에 있어서,

상기 제 1 출력 벡터는 제 1 빔포밍 파라미터들로 송신되고, 상기 제 2 출력 벡터는 상기 제 1 빔포밍 파라미터들과는 상이한 제 2 빔포밍 파라미터들로 송신되는, 무선 통신을 위한 방법.

청구항 6

제 2 항에 있어서,

상기 제 2 동기화 신호 블록의 인덱스는 상기 제 1 동기화 신호 블록의 인덱스와는 상이한, 무선 통신을 위한 방법.

청구항 7

삭제

청구항 8

제 1 항에 있어서,

상기 할당하는 단계는,

상기 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 인코더의 신뢰성있는 비트 위치들의 제 1 세트를 식별하는 단계; 및

상기 정보 비트들의 제 1 세트를 상기 신뢰성있는 비트 위치들의 제 1 세트의 개별 비트 위치들에 할당하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 9

제 8 항에 있어서,

상기 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 인코더의 신뢰성있는 비트 위치들의 제 2 세트를 식별하는 단계; 및

상기 PBCH 정보 비트들의 세트를, 상기 신뢰성있는 비트 위치들의 제 2 세트의 개별 비트 위치들에 할당하는 단계로서, 상기 신뢰성있는 비트 위치들의 제 2 세트는 상기 신뢰성있는 비트 위치들의 제 1 세트에 상기 정보 비트들의 제 1 세트 할당 후 남아있는 상기 인코더의 복수의 가장 신뢰성있는 비트 위치들을 포함하는, 상기 PBCH 정보 비트들의 세트를 할당하는 단계를 더 포함하는, 무선 통신을 위한 방법.

청구항 10

제 9 항에 있어서,

상기 신뢰성있는 비트 위치들의 제 2 세트는 상기 신뢰성있는 비트 위치들의 제 1 세트보다 더 낮은 신뢰도를 갖는, 무선 통신을 위한 방법.

청구항 11

제 1 항에 있어서,

상기 PBCH 정보 비트들의 세트는 사이클릭 리던던시 체크 (CRC) 비트들의 세트를 포함하는, 무선 통신을 위한 방법.

청구항 12

제 1 항에 있어서,

상기 정보 비트들의 제 1 세트는 패리티 체크 비트들의 세트를 더 포함하는, 무선 통신을 위한 방법.

청구항 13

제 1 항에 있어서,

상기 PBCH 정보 비트들의 세트 및 상기 정보 비트들의 제 1 세트는 폴라 코딩 동작 중 적어도 하나를 사용하여 공동으로 인코딩되는, 무선 통신을 위한 방법.

청구항 14

무선 통신을 위한 방법으로서,

공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하는 단계;

상기 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하는 단계;

결정된 상기 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트에 대응하는 하나 이상의

비트 위치들을 식별하는 단계; 및

식별된 상기 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 상기 제 1 코드워드를 디코딩하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 15

제 14 항에 있어서,

상기 제 1 코드워드를 디코딩하는 단계는,

식별된 상기 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 상기 PBCH 정보 비트들의 세트를 디코딩하는 단계; 및

상기 PBCH 정보 비트들의 디코딩된 세트에 적어도 부분적으로 기초하여 상기 정보 비트들의 제 1 세트를 디코딩하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 16

제 15 항에 있어서,

상기 정보 비트들의 제 1 세트를 디코딩하는 단계는,

상기 정보 비트들의 제 1 세트를 디코딩하기 위해 상기 PBCH 정보 비트들의 디코딩된 세트를 동결 비트들로서 지정하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 17

제 14 항에 있어서,

상기 제 1 코드워드와 연관된 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 하나 이상의 비트 위치들을 식별하는 단계를 더 포함하는, 무선 통신을 위한 방법.

청구항 18

제 14 항에 있어서,

제 2 동기화 신호 블록의 제 2 인덱스를 나타내는 정보 비트들의 제 2 세트 및 상기 PBCH 정보 비트들의 세트에 대응하는 공동으로 인코딩된 비트들의 제 2 세트를 포함하는 제 2 코드워드를 수신하는 단계;

상기 제 1 코드워드 및 상기 제 2 코드워드를 결합하는 단계; 및

결합된 제 1 및 제 2 코드워드들에 기초하여 상기 PBCH 정보 비트들의 세트, 상기 정보 비트들의 제 1 세트, 및 상기 정보 비트들의 제 2 세트를 디코딩하는 단계를 더 포함하는, 무선 통신을 위한 방법.

청구항 19

제 18 항에 있어서,

상기 제 1 코드워드 및 상기 제 2 코드워드를 결합하는 단계는,

상기 제 1 코드워드를 긴 코드워드의 제 1 부분으로서 그리고 상기 제 2 코드워드를 상기 긴 코드워드의 제 2 부분으로서 연결하는 것에 의해 상기 긴 코드워드를 구성하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 20

제 18 항에 있어서,

상기 PBCH 정보 비트들의 세트, 상기 정보 비트들의 제 1 세트, 및 상기 정보 비트들의 제 2 세트를 디코딩하는 단계는,

상기 결합된 제 1 및 제 2 코드워드들에 대한 제 2 마더 코드 블록 길이를 결정하는 단계; 및

결정된 상기 제 2 마더 코드 블록 길이 및 식별된 상기 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여

상기 결합된 제 1 및 제 2 코드워드들을 디코딩하는 단계를 포함하는, 무선 통신을 위한 방법.

청구항 21

제 18 항에 있어서,

상기 제 1 인덱스 또는 상기 제 2 인덱스를 디코딩하기 위해, 정보 비트들의 디코딩된 제 1 및 제 2 세트들에 하다마드 변환을 적용하는 단계를 더 포함하는, 무선 통신을 위한 방법.

청구항 22

제 14 항에 있어서,

상기 PBCH 정보 비트들의 세트는 사이클릭 리턴던시 체크 (CRC) 비트들의 세트를 포함하고, 상기 PBCH 정보 비트들의 세트의 디코딩은 CRC 에 기초하는, 무선 통신을 위한 방법.

청구항 23

제 14 항에 있어서,

상기 정보 비트들의 제 1 세트는 패리티 체크 비트들의 세트를 포함하는, 무선 통신을 위한 방법.

청구항 24

제 14 항에 있어서,

상기 제 1 코드워드는 폴라 코딩 동작 중 적어도 하나를 사용하여 인코딩되는, 무선 통신을 위한 방법.

청구항 25

무선 통신을 위한 장치로서,

물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트를 포함하는 페이로드를 식별하는 수단;

제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하는 수단;

상기 PBCH 정보 비트들의 세트 및 상기 정보 비트들의 제 1 세트를 공동으로 인코딩하는 수단; 및

상기 제 1 동기화 신호 블록의 리소스들을 사용하여 상기 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하는 수단을 포함하고,

상기 공동으로 인코딩하는 수단은 인코더의 비트 위치들과 연관된 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 PBCH 정보 비트들의 세트의 비트들 및 상기 정보 비트들의 제 1 세트의 비트들을 상기 인코더의 개별 비트 위치들에 할당하는 수단을 포함하는, 무선 통신을 위한 장치.

청구항 26

무선 통신을 위한 장치로서,

공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하는 수단;

상기 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하는 수단;

결정된 상기 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하는 수단; 및

식별된 상기 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 상기 제 1 코드워드를 디코딩하는 수단을 포함하는, 무선 통신을 위한 장치.

청구항 27

무선 통신을 위한 장치로서,

프로세서;

상기 프로세서와 전자 통신하는 메모리; 및

상기 메모리에 저장된 명령들을 포함하고,

상기 명령들은, 상기 프로세서에 의해 실행될 경우, 상기 장치로 하여금

물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트를 포함하는 페이로드를 식별하게 하고;

제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하게 하고;

상기 PBCH 정보 비트들의 세트 및 상기 정보 비트들의 제 1 세트를 공동으로 인코딩하게 하고; 그리고

상기 제 1 동기화 신호 블록의 리소스들을 사용하여 상기 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하게 하도록 동작가능하고,

상기 공동으로 인코딩하게 하는 명령들은 인코더의 비트 위치들과 연관된 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 PBCH 정보 비트들의 세트의 비트들 및 상기 정보 비트들의 제 1 세트의 비트들을 상기 인코더의 개별 비트 위치들에 할당하게 하는 명령들을 포함하는, 무선 통신을 위한 장치.

청구항 28

무선 통신을 위한 장치로서,

프로세서;

상기 프로세서와 전자 통신하는 메모리; 및

상기 메모리에 저장된 명령들을 포함하고,

상기 명령들은, 상기 프로세서에 의해 실행될 경우, 상기 장치로 하여금

공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하게 하고;

상기 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하게 하고;

결정된 상기 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하게 하고; 그리고

식별된 상기 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 상기 제 1 코드워드를 디코딩하게 하도록 동작가능한, 무선 통신을 위한 장치.

청구항 29

무선 통신을 위한 코드를 저장하는 비일시적인 컴퓨터 판독가능 저장 매체로서,

상기 코드는,

물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트를 포함하는 페이로드를 식별하고;

제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하고;

상기 PBCH 정보 비트들의 세트 및 상기 정보 비트들의 제 1 세트를 공동으로 인코딩하고; 그리고

상기 제 1 동기화 신호 블록의 리소스들을 사용하여 상기 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하도록

실행가능한 명령들을 포함하고,

상기 공동으로 인코딩하는 명령들은 인코더의 비트 위치들과 연관된 신뢰도 메트릭에 적어도 부분적으로 기초하여 상기 PBCH 정보 비트들의 세트의 비트들 및 상기 정보 비트들의 제 1 세트의 비트들을 상기 인코더의 개별 비트 위치들에 할당하는 명령들을 포함하는, 비일시적인 컴퓨터 판독가능 저장 매체.

청구항 30

무선 통신을 위한 코드를 저장하는 비밀시적인 컴퓨터 판독가능 저장 매체로서,

상기 코드는,

공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하고;

상기 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하고;

결정된 상기 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하고; 그리고

식별된 상기 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 상기 제 1 코드워드를 디코딩하도록

실행가능한 명령들을 포함하는, 비밀시적인 컴퓨터 판독가능 저장 매체.

발명의 설명

기술 분야

[0001]

상호 참조들

[0002]

본 특허 출원은 "BROADCAST CHANNEL ENCODING AND DECODING" 의 명칭으로 2017년 1월 26일자로 출원되어 본원의 양수인에게 양도된 Wei 등의 국제 특허출원번호 PCT/CN2017/072721 에 대한 우선권을 주장한다.

[0003]

다음은 일반적으로 무선 통신에 관한 것으로서, 더 상세하게는, 브로드캐스트 채널 인코딩 및 디코딩에 관한 것이다.

배경 기술

[0004]

무선 통신 시스템들은 음성, 비디오, 패킷 데이터, 메시징, 브로드캐스트 등과 같은 다양한 타입들의 통신 콘텐츠를 제공하기 위해 널리 전개된다. 이들 시스템들은 이용가능 시스템 리소스들 (예컨대, 시간, 주파수, 및 전력) 을 공유함으로써 다중의 사용자들과의 통신을 지원 가능한 다중-액세스 시스템들일 수도 있다. 그러한 다중-액세스 시스템들의 예들은 코드 분할 다중 액세스 (CDMA) 시스템들, 시간 분할 다중 액세스 (TDMA) 시스템들, 주파수 분할 다중 액세스 (FDMA) 시스템들, 및 직교 주파수 분할 다중 액세스 (OFDMA) 시스템들 (예컨대, 롱 텀 에볼루션 (LTE) 시스템, 또는 뉴 라디오 (NR) 시스템) 을 포함한다.

[0005]

무선 다중-액세스 통신 시스템은 다수의 기지국들 또는 액세스 네트워크 노드들을 포함할 수도 있고, 이들 각각은, 다르게는 사용자 장비 (UE) 로서 공지된 다중의 통신 디바이스들에 대한 통신을 동시에 지원한다. 무선 다중-액세스 기술들은, 상이한 무선 디바이스들로 하여금 도시의, 국가의, 지방의 및 심지어 글로벌 레벨에서 통신할 수 있게 하는 공통 프로토콜을 제공하기 위해 다양한 원격통신 표준들에서 채택되었다. 예시적인 원격통신 표준은 LTE 이다. LTE 는 스펙트럼 효율을 개선하고, 비용을 저감시키고, 서비스들을 개선하고, 새로운 스펙트럼을 이용하며, 다른 공개 표준들과 더 우수하게 통합하도록 설계된다. LTE 는 다운링크 (DL) 상에서의 OFDMA, 업링크 (UL) 상에서의 단일-캐리어 주파수 분할 다중 액세스 (SC-FDMA), 및 다중입력 다중출력 (MIMO) 안테나 기술을 이용할 수도 있다.

[0006]

무선 통신 시스템에서 데이터를 교환하기 전에, UE 는 (예컨대, 심볼 타이밍, 제어 채널 포매팅, 시스템 대역폭 등과 같은 기지국 또는 액세스 네트워크 노드에 관한 관련 정보를 결정하기 위하여) 셀 포착 절차에 참여할 수도 있다. 셀 포착 절차는, 동기화 신호들과 마스터 정보 블록 (MIB) 의 조합을 지칭할 수도 있는 동기화 신호 (SS) 블록의 송신을 포함할 수도 있다. 일부 셀 포착 절차는, 간섭을 완화하고 타이밍 정보를 암시적으로 전달하기 위해 MIB 의 송신을 위한 스크램블링 코드들을 사용할 수도 있다. UE 는 셀 포착 정보를 결정하기 위해, 스크램블링된 MIB 를 블라인드 디코딩할 수도 있다. 하지만, 블라인드 디코딩은 특정 시나리오들에서는 실행 불가능할 수도 있다 (예컨대, 허용불가능한 레이턴시를 도입하고, 에너지를 소비하는 등등을 할 수도 있음). 브로드캐스트 채널 인코딩 및 디코딩을 위한 개선된 기법들이 요구될 수도 있다.

발명의 내용

해결하려는 과제

과제의 해결 수단

- [0007] 설명된 기법들은 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 방법들, 시스템들, 디바이스들, 또는 장치들에 관련된다. 일반적으로, 설명된 기법들은 물리 브로드캐스트 채널 (PBCH) 정보 비트들의 세트를 포함하는 페이로드를 동기화 신호 (SS) 블록 인덱스를 나타내는 정보 비트들의 세트와 공동으로 인코딩하기 위해 제공한다. 공동으로 인코딩된 정보 세트들은 출력 벡터에서 송신될 수도 있다. 디코딩 디바이스는 송신물을 수신하며, 일부 경우들에서, PBCH 페이로드 또는 SS 블록 인덱스, 또는 이들 양자 모두의 디코딩을 용이하게 하기 위해 연성-결합을 이용할 수도 있다.
- [0008] 무선 통신의 방법이 설명된다. 그 방법은 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별하는 단계, 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하는 단계, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩하는 단계, 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하는 단계를 포함할 수도 있다.
- [0009] 무선 통신을 위한 장치가 설명된다. 그 장치는 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별하는 수단, 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하는 수단, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩하는 수단, 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하는 수단을 포함할 수도 있다.
- [0010] 무선 통신을 위한 다른 장치가 설명된다. 그 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수도 있다. 명령들은 프로세서로 하여금 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별하게 하고, 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하게 하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩하게 하고, 그리고 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하게 하도록 동작가능할 수도 있다.
- [0011] 무선 통신을 위한 비밀시적인 컴퓨터 관독가능 매체가 설명된다. 비밀시적인 컴퓨터 관독가능 매체는 프로세서로 하여금 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별하게 하고, 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하게 하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩하게 하고, 그리고 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하게 하도록 동작가능한 명령들을 포함할 수도 있다.
- [0012] 무선 통신의 방법이 설명된다. 그 방법은 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하는 단계, 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하는 단계, 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하는 단계, 및 식별된 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 제 1 코드워드를 디코딩하는 단계를 포함할 수도 있다.
- [0013] 무선 통신을 위한 장치가 설명된다. 그 장치는 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하는 수단, 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하는 수단, 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하는 수단, 및 식별된 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 제 1 코드워드를 디코딩하는 수단을 포함할 수도 있다.
- [0014] 무선 통신을 위한 다른 장치가 설명된다. 그 장치는 프로세서, 프로세서와 전자 통신하는 메모리, 및 메모리에 저장된 명령들을 포함할 수도 있다. 명령들은 프로세서로 하여금 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하게 하고, 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하게 하고, 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하게 하고,

그리고 식별된 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 제 1 코드워드를 디코딩하게 하도록 동작가능할 수도 있다.

[0015] 무선 통신을 위한 비밀시적인 컴퓨터 판독가능 매체가 설명된다. 비밀시적인 컴퓨터 판독가능 매체는, 프로세서로 하여금 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하게 하고, 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하게 하고, 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하게 하고, 그리고 식별된 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 제 1 코드워드를 디코딩하게 하도록 동작가능한 명령들을 포함할 수도 있다.

도면의 간단한 설명

[0016] 도 1 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 무선 통신을 위한 시스템의 일 예를 예시한다.

도 2 는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디바이스의 일 예를 예시한다.

도 3 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 PBCH 버스트의 일 예를 예시한다.

도 4 및 도 5 는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 예시적인 인코딩 방식들을 예시한다.

도 6 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디코딩 방식의 일 예를 예시한다.

도 7 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 인코딩 방식의 일 예를 예시한다.

도 8 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디코딩 방식의 일 예를 예시한다.

도 9 는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 프로세스 플로우의 일 예를 예시한다.

도 10 내지 도 12 는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디바이스 또는 디바이스들의 블록 다이어그램들을 도시한다.

도 13 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디바이스 (예컨대, UE) 를 포함하는 시스템의 블록 다이어그램을 예시한다.

도 14 는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디바이스 (예컨대, 기지국) 를 포함하는 시스템의 블록 다이어그램을 예시한다.

도 15 내지 도 18 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 방법들을 예시한다.

발명을 실시하기 위한 구체적인 내용

[0017] 마스터 정보 블록 (MIB) 에서 송신되는 중요한 시스템 정보를 포함한 물리 브로드캐스트 채널 (PBCH) 페이로드들은 동기화 신호 인덱스들과 공동으로 인코딩될 수도 있다. 그러한 공동으로 인코딩된 PBCH 송신물들의 버스트들은 블라인드 디코딩의 해로운 영향들없이 그리고 에러 보호의 현저한 손실 또는 레이턴시에서의 현저한 증가없이 디코딩될 수도 있다. 폴라 코딩은 PBCH 페이로드 및 동기화 신호 인덱스들을 포함하는 정보를 공동으로 인코딩하기 위해 채용될 수도 있다.

[0018] 예로서, 무선 디바이스는 무선 통신 네트워크 상으로 데이터를 교환하기 위하여 먼저 셀 포착 절차를 완료할 수도 있다. 이러한 절차는 무선 디바이스로 하여금 셀에 관한 관련 정보를 결정하게 할 수도 있다. 무선 디바이스는 다중의 셀 포착 절차를 (예컨대, 최상의 이용가능한 셀을 결정하기 위하여) 직렬로 또는 병렬로 수행할 수도 있다. 주어진 셀에 대한 관련 정보의 예들은 타이밍 및 주파수 오프셋들, 대역폭, 제어 채널 포

맷들 등을 포함한다.

- [0019] 일부 경우들에 있어서, 무선 디바이스는 셀 포착 절차에 먼저 참여하는 일없이 (예컨대, 기지국, 액세스 네트워크 노드, 또는 기타 다른 조정 엔티티일 수도 있는) 셀 호스트로부터 데이터를 성공적으로 수신하거나 셀 호스트에 데이터를 송신하지 못할 수도 있다. 셀 포착 절차는 MIB 뿐 아니라 하나 이상의 동기화 신호들의 교환을 포함할 수도 있다. MIB 가 셀과 통신하기 위한 중요한 정보를 포함하기 때문에, 셀 호스트는 (예컨대, 물리 브로드캐스트 채널 (PBCH) 상으로) MIB 를 브로드캐스팅할 수도 있다. 초기 포착 절차에 적용하는 것으로 본 개시에서 주로 언급되지만, MIB 는 또한, 네트워크를 이미 포착한 무선 디바이스들에 대한 관련 정보 (예컨대, 제어 채널 포맷팅에 대한 업데이트들) 를 포함할 수도 있다.
- [0020] MIB 의 하나의 기능은 셀에 대한 타이밍 정보를 전달하는 것일 수도 있다. 일부 종래의 시스템들에 있어서, 이러한 타이밍 정보는 MIB 내의 명시적인 정보 (예컨대, 시스템 프레임 번호 (SFN) 의 8개의 최상위 비트들) 과 MIB 를 송신하는데 사용되는 암시적인 정보 (예컨대, SFN 의 나머지 비트들을 표시하는데 사용되는 스크램블링 코드) 의 일부 조합을 통해 전달될 수도 있다. 일 예로서, 이들 종래의 시스템들에서의 오버헤드를 감소시키기 위하여, MIB 는 주기적으로 생성되고 (예컨대, 다중의 스크램블링 코드들 중 하나를 사용하여) 다수회 송신될 수도 있다. 무선 디바이스는 그 셀에 대한 가능한 스크램블링 코드들 중 임의의 스크램블링 코드들을 사용하여 MIB 를 블라인드 디코딩하는 것으로부터 관련 타이밍 정보를 결정 가능할 수도 있다. 스크램블링 코드들의 수가 비교적 적은 경우 (예컨대, 4 스크램블링 코드들 정도), 블라인드 디코딩이 효율적일 수도 있다. 하지만, (예컨대, MIB 가 더 자주 송신되기 때문에) 잠재적인 스크램블링 코드들의 수가 증가함에 따라, 블라인드 디코딩은 실행 불가능하게 될 수도 있다. 이에 따라, 본 개시의 양태들은 이러한 정보를 더 효율적으로 전달하기 위한 대안적인 기법들을 제공할 수도 있다.
- [0021] 상기에서 도입된 본 개시의 양태들은 무선 통신 시스템의 맥락에서 하기에서 설명된다. 그 후, 브로드캐스트 채널 인코딩 및 디코딩을 위한 예시적인 인코더들, 디코더들, 물리 리소스 구조들, 및 방식들이 설명된다. 본 개시의 양태들은 추가로, 브로드캐스트 채널 인코딩 및 디코딩에 관련되는 장치 다이어그램들, 시스템 다이어그램들, 및 플로우차트들을 참조하여 예시 및 설명된다.
- [0022] 도 1 은 본 개시의 다양한 양태들에 따른 무선 통신 시스템 (100) 의 일 예를 예시한다. 무선 통신 시스템 (100) 은 기지국들 (105), UE들 (115), 및 코어 네트워크 (130) 를 포함한다. 일부 예들에서, 무선 통신 시스템 (100) 은 LTE, LTE-어드밴스드, 뉴 라디오 (NR), 또는 5G 네트워크일 수도 있다.
- [0023] NR 또는 5G 네트워크들에 있어서, 기지국들 (105) 은 액세스 노드들 (AN들), 중앙 유닛들 (CU들), 및/또는 분산 유닛들 (DU들) 을 포함할 수도 있다. AN 은 뉴 라디오 기지국 (NR BS), 뉴 라디오 노드B (NR NB), 네트워크 노드 (NN) 등의 일 예일 수도 있다. CU 는 중앙 노드 (CN), 액세스 노드 제어기 (ANC) 등의 일 예일 수도 있다. DU들의 각각은 에지 노드 (EN), 에지 유닛 (EU), 무선 헤드 (RH), 스마트 무선 헤드 (SRH), 송신 및 수신 포인트 (TRP) 등의 일 예일 수도 있다.
- [0024] 무선 통신 시스템 (100) 의 UE들 (115), 기지국들 (105), 및 다른 디바이스들은, 모든 입력 비트들을 로딩하기 전에 송신을 위한 코드워드 비트들을 출력하는 저 레이턴시 인코더들을 가질 수도 있다. UE (115), 기지국 (105), 또는 이들 양자 모두는 하기에서 더 상세히 설명되는 바와 같은 코딩 컴포넌트 (140) (예컨대, 인코더, 디코더 등) 를 포함할 수도 있다. 일부 경우들에 있어서, 무선 통신 시스템 (100) 은 강화된 광대역 통신, 초신뢰성 (즉, 미션 크리티컬) 통신, 저 레이턴시 통신, 및 저 비용 및 저 복잡도 디바이스들과의 통신을 지원할 수도 있다. 무선 통신 시스템 (100) 은 또한, PBCH 에 대한 폴라 코딩을 지원할 수도 있다.
- [0025] 기지국들 (105) 은 하나 이상의 기지국 안테나들을 통해 UE들 (115) 과 무선으로 통신할 수도 있다. 각각의 기지국 (105) 은 개별 지리적 커버리지 영역 (110) 에 대한 통신 커버리지를 제공할 수도 있다. 무선 통신 시스템 (100) 에 도시된 통신 링크들 (125) 은 UE (115) 로부터 기지국 (105) 으로의 업링크 (UL) 송신들, 또는 기지국 (105) 으로부터 UE (115) 로의 다운링크 (DL) 송신들을 포함할 수도 있다. 제어 정보 및 데이터는 다양한 기법들에 따라 업링크 채널 또는 다운링크 채널 상에서 멀티플렉싱될 수도 있다. 제어 정보 및 데이터는, 예를 들어, 시간 분할 멀티플렉싱 (TDM) 기법들, 주파수 분할 멀티플렉싱 (FDM) 기법들, 또는 하이브리드 TDM-FDM 기법들을 사용하여 다운링크 채널 상에서 멀티플렉싱될 수도 있다. 일부 예들에 있어서, 다운링크 채널의 송신 시간 인터벌 (TTI) 동안 송신된 제어 정보는 상이한 제어 영역들 사이에서 캐스케이드 방식으로 (예컨대, 공통 제어 영역과 하나 이상의 UE 특정 제어 영역들 사이에서) 분산될 수도 있다.
- [0026] UE들 (115) 은 무선 통신 시스템 (100) 전반에 걸쳐 산재될 수도 있으며, 각각의 UE (115) 는 정지식 또는 이동

식일 수도 있다. UE (115) 는 또한, 이동국, 가입자국, 모바일 유닛, 가입자 유닛, 무선 유닛, 원격 유닛, 모바일 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 모바일 가입자국, 액세스 단말기, 모바일 단말기, 무선 단말기, 원격 단말기, 핸드셋, 사용자 에이전트, 모바일 클라이언트, 클라이언트, 또는 기타 다른 적합한 용어로서 지칭될 수도 있다. UE (115) 는 셀룰러 폰, 개인용 디지털 보조기 (PDA), 무선 모뎀, 무선 통신 디바이스, 핸드헬드 디바이스, 태블릿 컴퓨터, 랩탑 컴퓨터, 코드리스 폰, 개인용 전자 디바이스, 핸드헬드 디바이스, 개인용 컴퓨터, 무선 로컬 루프 (WLL) 스테이션, 사물 인터넷 (IoT) 디바이스, 만물 인터넷 (IoE) 디바이스, 머신 타입 통신 (MTC) 디바이스, 어플라이언스, 자동차 등일 수도 있다.

[0027] 일부 경우들에 있어서, UE (115) 는 또한, (예컨대, 피어-투-피어 (P2P) 또는 디바이스-투-디바이스 (D2D) 프로토콜을 사용하여) 다른 UE들 (115) 과 직접 통신 가능할 수도 있다. D2D 통신을 활용하는 UE들 (115) 의 그룹 중 하나 이상은 셀의 커버리지 영역 (110) 내에 있을 수도 있다. 그러한 그룹에서의 다른 UE들 (115) 은 셀의 커버리지 영역 (110) 밖에 있을 수도 있거나 또는 그렇지 않으면 기지국 (105) 으로부터의 송신물들을 수신할 수 없을 수도 있다. 일부 경우들에 있어서, D2D 통신을 통해 통신하고 있는 UE들 (115) 의 그룹들은 일 대 다 (1:M) 시스템을 활용할 수도 있으며, 여기서, 각각의 UE (115) 는 그룹에서의 모든 다른 UE (115) 로 송신한다. 일부 경우들에 있어서, 기지국 (105) 은 D2D 통신을 위한 리소스들의 스케줄링을 용이하게 한다. 다른 경우들에 있어서, D2D 통신은 (예컨대, 기지국 (105) 없이) 독립적으로 실행된다.

[0028] MTC 또는 IoT 디바이스들과 같은 일부 UE들 (115) 은 저비용 또는 저 복잡도 디바이스들일 수도 있고, 머신들 간의 자동화된 통신, 즉, 머신-투-머신 (M2M) 통신을 위해 제공할 수도 있다. M2M 또는 MTC 는 디바이스들이 인간 개입 없이 서로 또는 기지국과 통신하게 하는 데이터 통신 기술들을 지칭할 수도 있다. 예를 들어, M2M 또는 MTC 는, 정보를 측정하거나 캡처하고 그 정보를 중앙 서버 또는 어플리케이션 프로그램으로 중계하기 위한 센서들 또는 계측기들을 통합한 디바이스들로부터의 통신을 지칭할 수도 있으며, 그 중앙 서버 또는 어플리케이션 프로그램은 정보를 이용할 수 있거나 또는 정보를 프로그램 또는 어플리케이션과 상호작용하는 인간들에게 제시할 수 있다. 일부 UE들 (115) 은 정보를 수집하거나 머신들의 자동화된 거동을 인에이블하도록 설계될 수도 있다. MTC 디바이스들에 대한 어플리케이션들의 예들은 스마트 계측, 재고 모니터링, 수위 모니터링, 장비 모니터링, 헬스케어 모니터링, 야생생물 모니터링, 기상 및 지질학적 이벤트 모니터링, 차량군 관리 및 추적, 원격 보안 센싱, 물리 액세스 제어, 및 거래 기반 비즈니스 청구를 포함한다.

[0029] 기지국들 (105) 은 코어 네트워크 (130) 와 그리고 서로와 통신할 수도 있다. 예를 들어, 기지국들 (105) 은 백홀 링크들 (132) (예컨대, S1 등) 을 통해 코어 네트워크 (130) 와 인터페이싱할 수도 있다. 기지국들 (105) 은 백홀 링크들 (134) (예컨대, X2 등) 상으로 직접적으로 또는 간접적으로 (예컨대, 코어 네트워크 (130) 를 통해) 서로 통신할 수도 있다. 기지국들 (105) 은 UE들 (115) 과의 통신을 위한 무선 구성 및 스케줄링을 수행할 수도 있거나, 또는 기지국 제어기 (도시 안됨) 의 제어 하에서 동작할 수도 있다. 일부 예들에 있어서, 기지국들 (105) 은 매크로 셀들, 소형 셀들, 핫 스팟들 등일 수도 있다. 기지국들 (105) 은 또한, e노드B들 (eNB들) (105) 로서 지칭될 수도 있다.

[0030] 기지국 (105) 은 S1 인터페이스에 의해 코어 네트워크 (130) 에 접속될 수도 있다. 코어 네트워크는, 적어도 하나의 이동성 관리 엔티티 (MME), 적어도 하나의 서빙 게이트웨이 (S-GW), 및 적어도 하나의 패킷 게이트웨이 (P-GW) 를 포함할 수도 있는 진화된 패킷 코어 (EPC) 일 수도 있다. MME 는, UE (115) 와 EPC 사이의 시그널링을 프로세싱하는 제어 노드일 수도 있다. 모든 사용자 인터넷 프로토콜 (IP) 패킷들은 S-GW 를 통해 전송될 수도 있으며, S-GW 자체는 P-GW 에 접속될 수도 있다. P-GW 는 IP 어드레스 할당뿐 아니라 다른 기능들을 제공할 수도 있다. P-GW 는 네트워크 오퍼레이터 IP 서비스들에 접속될 수도 있다. 오퍼레이터 IP 서비스들은 인터넷, 인트라넷, IP 멀티미디어 서브시스템 (IMS), 및 패킷 스위칭 (PS) 스트리밍 서비스 (PSS) 를 포함할 수도 있다.

[0031] 코어 네트워크 (130) 는 사용자 인증, 액세스 인가, 추적, IP 접속성, 및 다른 액세스, 라우팅, 또는 이동성 기능들을 제공할 수도 있다. 기지국 (105) 과 같은 네트워크 디바이스들의 적어도 일부는, 액세스 노드 제어기 (ANC) 의 일 예일 수도 있는 액세스 네트워크 엔티티와 같은 서브컴포넌트들을 포함할 수도 있다. 각각의 액세스 네트워크 엔티티는 다수의 다른 액세스 네트워크 송신 엔티티들을 통해 다수의 UE들 (115) 과 통신할 수도 있고, 그 다른 액세스 네트워크 송신 엔티티들의 각각은 스마트 무선 헤드, 또는 TRP 의 일 예일 수도 있다. 일부 구성들에 있어서, 각각의 액세스 네트워크 엔티티 또는 기지국 (105) 의 다양한 기능들은 다양한 네트워크 디바이스들 (예컨대, 무선 헤드들 및 액세스 네트워크 제어기들) 에 걸쳐 분배되거나 또는 단일의 네트워크 디바이스 (예컨대, 기지국 (105)) 에 통합될 수도 있다.

- [0032] 무선 통신 시스템 (100) 은 700 MHz로부터 2600 MHz (2.6 GHz)까지의 주파수 대역들을 사용하는 초고주파 (UHF) 주파수 영역에서 동작할 수도 있지만, 일부 경우들에 있어서 무선 로컬 영역 네트워크들 (WLAN들) 은 4 GHz 와 같이 높은 주파수들을 사용할 수도 있다. 이 영역은 또한 데시미터 대역으로서 공지될 수도 있는데, 왜냐하면 그 파장들은 길이가 대략 1 데시미터로부터 1 미터까지의 범위에 이르기 때문이다. 일부 경우들에 있어서, 무선 통신 시스템 (100) 은 또한, 스펙트럼의 극 고주파수 (EHF) 부분들 (예컨대, 30 GHz 내지 300 GHz) 을 활용할 수도 있다. 이 영역은 또한 밀리미터파 대역으로서 공지될 수도 있는데, 왜냐하면 그 파장들은 길이가 대략 1 밀리미터로부터 1 센티미터까지의 범위에 이르기 때문이다.
- [0033] 기지국 (105) 은 UE (115) 와의 지향성 통신을 위한 빔포밍 동작들을 수행하기 위해 다중의 안테나들 또는 안테나 어레이들을 사용할 수도 있다. 빔포밍은 UHF 또는 EHF 대역들과 함께 사용될 수도 있으며; 부가적으로 또는 대안적으로, 시스템 (100) 은 다른 주파수 대역들과 함께 빔포밍을 채용할 수도 있다. 공간적 필터링 또는 지향성 송신으로도 또한 지칭될 수도 있는 빔포밍은 전체 안테나 빔을 타겟 수신기 (예컨대, UE (115)) 의 방향으로 성형 및/또는 스티어링하기 위해 송신기 (예컨대, 기지국 (105)) 에서 사용될 수도 있는 신호 프로세싱 기법이다. 이는, 특정 각도들에서의 송신된 신호들이 보강 간섭을 경험하는 한편 다른 것들이 상쇄 간섭을 경험하는 그러한 방식으로 안테나 어레이에서 엘리먼트들을 결합함으로써 달성될 수도 있다.
- [0034] 다중입력 다중출력 (MIMO) 무선 시스템들은 송신기 (예컨대, 기지국 (105)) 와 수신기 (예컨대, UE (115)) 사이의 송신 방식을 사용하며, 여기서, 송신기 및 수신기 양자 모두에는 다중의 안테나들이 장비된다. 무선 통신 시스템 (100) 의 일부 부분들은 빔포밍을 사용할 수도 있다. 예를 들어, 기지국 (105) 은, 기지국 (105) 이 UE (115) 와의 그것의 통신에 있어서 빔포밍을 위해 사용할 수도 있는 안테나 포트들의 다수의 행들 및 열들을 갖는 안테나 어레이를 가질 수도 있다. 신호들은 상이한 방향들로 다수회 송신될 수도 있다 (예컨대, 각각의 송신물은 상이하게 빔포밍될 수도 있다). mmW 수신기 (예컨대, UE (115)) 는 동기화 신호들을 수신하면서 다중의 빔들 (예컨대, 안테나 서브어레이들) 을 시도해 볼 수도 있다.
- [0035] 일부 경우들에 있어서, 기지국 (105) 또는 UE (115) 의 안테나들은, 빔포밍 또는 MIMO 동작을 지원할 수도 있는 하나 이상의 안테나 어레이들 내에 위치될 수도 있다. 하나 이상의 기지국 안테나들 또는 안테나 어레이들은 안테나 타워와 같은 안테나 어셈블리에 병치될 수도 있다. 일부 경우들에 있어서, 기지국 (105) 과 연관된 안테나들 또는 안테나 어레이들은 다양한 지리적 위치들에 위치될 수도 있다. 기지국 (105) 은 UE (115) 와의 지향성 통신을 위한 빔포밍 동작들을 수행하기 위해 다중의 안테나들 또는 안테나 어레이들을 사용할 수도 있다.
- [0036] 일부 경우들에 있어서, 무선 통신 시스템 (100) 은 계층화된 프로토콜 스택에 따라 동작하는 패킷 기반 네트워크일 수도 있다. 사용자 평면에 있어서, 베어러 또는 패킷 데이터 수렴 프로토콜 (PDCP) 계층에서의 통신은 IP 기반일 수도 있다. 무선 링크 제어 (RLC) 계층은, 일부 경우들에 있어서, 패킷 세그먼트화 및 제어샘플링을 수행하여 논리 채널들 상으로 통신할 수도 있다. 매체 액세스 제어 (MAC) 계층은 우선순위 핸들링 및 논리 채널들의 전송 채널들로의 멀티플렉싱을 수행할 수도 있다. MAC 계층은 또한 MAC 계층에서의 재송신을 제공하기 위한 하이브리드 자동 반복 요청 (HARQ) 을 이용하여, 링크 효율을 개선시킬 수도 있다. 제어 평면에 있어서, 무선 리소스 제어 (RRC) 프로토콜 계층은 사용자 평면 데이터에 대한 무선 베어러들을 지원하는 코어 네트워크 (130) 또는 네트워크 디바이스 (예컨대, 기지국 (105)) 와 UE (115) 간의 RRC 접속의 확립, 구성, 및 유지보수를 제공할 수도 있다. 물리 (PHY) 계층에서, 전송 채널들은 물리 채널들에 매핑될 수도 있다.
- [0037] 무선 통신 시스템 (100) 은 다중의 셀들 또는 캐리어들에 대한 동작을 지원할 수도 있으며, 이러한 특징은 캐리어 집성 (CA) 또는 멀티-캐리어 동작으로서 지칭될 수도 있다. 캐리어는 또한 컴포넌트 캐리어 (CC), 계층, 채널 등으로서 지칭될 수도 있다. 용어들 "캐리어", "컴포넌트 캐리어", "셀" 및 "채널" 은 본 명세서에서 상호교환가능하게 사용될 수도 있다. UE (115) 는 캐리어 집성을 위해 다중의 다운링크 CC들 및 하나 이상의 업링크 CC들로 구성될 수도 있다. 캐리어 집성은 주파수 분할 듀플렉싱 (FDD) 및 시간 분할 듀플렉싱 (TDD) 컴포넌트 캐리어들 양자 모두와 함께 사용될 수도 있다.
- [0038] 일부 경우들에 있어서, 무선 통신 시스템 (100) 은 강화된 컴포넌트 캐리어들 (eCC들) 을 활용할 수도 있다. eCC 는 더 넓은 대역폭, 더 짧은 심볼 지속기간, 더 짧은 TTI들, 및 수정된 제어 채널 구성을 포함한 하나 이상의 특징들에 의해 특성화될 수도 있다. 일부 경우들에 있어서, eCC 는 (예컨대, 다중의 서빙 셀들이 준최적 또는 비-이상적인 백홀 링크를 가질 경우) 캐리어 집성 구성 또는 듀얼 접속성 구성과 연관될 수도 있다. eCC 는 또한, (1 초과의 오퍼레이터가 스펙트럼을 사용하도록 허용되는) 비허가 스펙트럼 또는 공유 스펙트럼

에서의 사용을 위해 구성될 수도 있다. 광대역폭에 의해 특성화된 eCC 는, 전체 대역폭을 모니터링 가능하지 않거나 (예컨대, 전력을 보존하기 위해) 제한된 대역폭을 사용하는 것을 선호하는 UE들 (115) 에 의해 활용될 수도 있는 하나 이상의 세그먼트들을 포함할 수도 있다.

[0039] 일부 경우들에 있어서, 무선 시스템 (100) 은 허가 및 비허가 무선 주파수 스펙트럼 대역들 양자 모두를 활용할 수도 있다. 예를 들어, 무선 시스템 (100) 은 5GHz 산업, 과학 및 의료 (ISM) 대역과 같은 비허가 대역에서 LTE 허가 보조 액세스 (LTE-LAA) 또는 LTE 비허가 (LTE U) 무선 액세스 기술 또는 NR 기술을 채용할 수도 있다.

비허가 무선 주파수 스펙트럼 대역들에서 동작하는 경우, 기지국들 (105) 및 UE들 (115) 과 같은 무선 디바이스들은 LBT (listen-before-talk) 절차들을 채용하여 채널이 데이터를 송신하기 전에 클리어하다는 것을 보장할 수도 있다. 일부 경우들에 있어서, 비허가 대역들에서의 동작들은 허가 대역에서 동작하는 컴포넌트 캐리어들과 함께 캐리어 집성 구성에 기초할 수도 있다. 비허가 스펙트럼에서의 동작들은 다운링크 송신들, 업링크 송신들, 또는 양자 모두를 포함할 수도 있다. 비허가 스펙트럼에서의 듀플렉싱은 FDD, TDD 또는 그 양자 모두의 조합에 기초할 수도 있다.

[0040] 무선 네트워크에 액세스하려고 시도하는 UE (115) 는 기지국 (105) 으로부터 프라이머리 동기화 신호 (PSS) 를 검출함으로써 초기 셀 탐색을 수행할 수도 있다. PSS 는 슬롯 (또는 심볼) 타이밍의 동기화를 인에이블할 수도 있고, PHY 계층 아이덴티티 값을 표시할 수도 있다 (예컨대, 그룹 내의 셀 아이덴티티를 표시할 수도 있음). 그 후, UE (115) 는 세컨더리 동기화 신호 (SSS) 를 수신할 수도 있다. SSS 는 무선 프레임 동기화 (예컨대, 프레임 타이밍) 를 인에이블할 수도 있고, 셀을 식별하기 위해 그룹 내의 셀 아이덴티티와 결합될 수도 있는 셀 아이덴티티 값을 제공할 수도 있다. SSS 는 또한 듀플렉싱 모드 및 사이클릭 프리픽스 길이의 검출을 인에이블할 수도 있다. TDD 시스템들과 같은 일부 시스템들은 PSS 가 아닌 SSS 를 송신할 수도 있다.

[0041] PSS 및/또는 SSS 를 수신한 이후, UE (115) 는, PBCH 에서 송신될 수도 있는 마스터 정보 블록 (MIB) 을 수신할 수도 있다. MIB 는 시스템 대역폭 정보, SFN (예컨대, 10 비트 SFN 의 최상위 8 비트들), 물리 HARQ 표시자 채널 (PHICH) 구성, 기지국 (105) 에서의 다수의 송신 안테나들, 또는 임의의 다른 적절한 포착 정보를 포함할 수도 있다. MIB 에 포함된 포착 정보는 본 명세서에서 PBCH 페이로드로서 대안적으로 지칭될 수도 있다.

[0042] 일부 경우들에 있어서, PBCH 는 셀 에지 사용자에게 대한 낮은 레이턴시 디코딩가능성 및 신뢰성있는 수신을 지원하도록 설계될 수도 있다. 일 예로서, LTE 시스템에서의 각각의 MIB 는 40ms 주기로 생성된다 (예컨대, PHY 계층은 매 40ms 마다 인코딩을 위한 새로운 MIB 를 수신함). 각각의 새롭게 생성된 MIB 는 업데이트된 SFN 을 포함한다. PBCH 페이로드의 다른 컴포넌트들은 추가적으로 업데이트될 수도 있다 (예컨대, PHICH 구성, 다운링크 대역폭 등). MIB 는 매우 낮은 레이트로 코딩되고, (예컨대, 40ms TTI 에 걸쳐 1/48 코드 레이트를 사용하여) 40ms 주기에 걸쳐 4회 (예컨대, 10ms 프레임 당 1회) 반복될 수도 있다. 그러한 설계는 강한 에러 보호를 위해 제공할 수도 있다. 4개의 반복된 송신물들의 각각은 (예컨대, 신호 대 간섭 및 노이즈 비 (SINR) 가 상대적으로 높을 경우, UE (115) 가 모든 4개의 반복된 송신물들을 반드시 수신하는 일없이도 MIB 를 정확하게 디코딩할 수 있도록) 자체 디코딩가능할 수도 있다. 부가적으로, 송신물들은 (예컨대, SINR 이 상대적으로 낮을 경우, UE (115) 가 MIB 의 성공적인 디코딩이 달성될 때까지 이미 수신된 것들과 각각의 송신물을 연성 결합할 수 있도록) 연성 결합될 수도 있다. 즉, 다른 MIB 가 생성되기 전에 각각의 MIB 가 4회 (10ms 프레임 당 1회) 송신될 수도 있기 때문에, 동일한 MIB 의 4개의 송신물들은 동일한 정보 (예컨대, 동일한 PBCH 페이로드) 를 포함하고, 따라서, 연성 결합될 수도 있다.

[0043] PBCH 상의 각각의 MIB 에 대한 40ms TTI 의 타이밍은 UE (115) 에 명시적으로 표시되지 않을 수도 있다 (예컨대, 대신, 매 40ms 마다 재초기화되는 스캐램블링 시퀀스들로부터 암시적으로 결정될 수도 있음). 이에 따라, UE (115) 는 원하는 타이밍 정보를 결정하기 위하여 PBCH 를 블라인드 디코딩할 수도 있다 (예컨대, UE (115) 는, 기지국 (105) 이 정보를 조작했을 수도 있는 모든 가능한 방식들을 사용하여 PBCH 를 블라인드로 프로세싱할 수도 있음). 즉, UE (115) 는 처음에, 4개의 가능한 스캐램블링 시퀀스들의 각각을 사용하여 PBCH 의 4개의 별도의 디코딩을 수행하는 것 및 각각의 디코딩에 대한 사이클릭 리던던시 체크 (CRC) 를 체크하는 것에 의해 40ms TTI 내의 타이밍을 결정할 수 있다.

[0044] 일부 경우들에 있어서, 4개의 가능한 스캐램블링 시퀀스들은 셀 아이덴티티에 기초할 수도 있으며, 이 셀 아이덴티티는 차례로 PSS 및 SSS 의 수신으로부터 결정될 수도 있다. 4개의 스캐램블링 시퀀스들은, 공지된 반복 순서로 발생할 수도 있기 때문에, 40 ms TTI 내에서 타이밍 정보를 암시적으로 전달하는데 사용될 수도 있다 (예컨대, 제 1 스캐램블링 시퀀스는 40ms TTI 의 첫번째 10ms 프레임과 연관될 수도 있고, 제 2 스캐램블링 시

퀀스는 40ms TTI 의 두번째 10ms 프레임과 연관될 수도 있는 등등). 이에 따라, PBCH 의 40ms 주기는 UE (115) 로 하여금 SFN 의 나머지 2개 비트들 (예컨대, 2개의 최하위 비트들) 을 수집할 수 있게 할 수도 있다.

[0045] 상기 설명된 바와 같이, 다중의 무선 프레임들에 걸친 PBCH 페이로드의 연성 결합이 또한, 디코딩 성능을 개선하기 위해 적용될 수 있다. 일 예로서, UE (115) 는 처음에, 단일의 무선 프레임으로부터 (예컨대, 제 1 동기화 신호 (SS) 블록으로부터) PBCH 페이로드를 디코딩하려고 시도할 수 있다. 디코딩이 모든 4개의 가능한 스크램블링 코드들에 대해 실패하면, 제 1 SS 블록으로부터의 PBCH 페이로드는 다음 SS 블록에서 수신된 PBCH 페이로드와 연성 결합될 수 있는 등등이다. 일부 경우들에 있어서, 본 명세서에서 설명된 바와 같은 SS 블록은 주어진 시간 인터벌 내에서 동기화 신호들 (예컨대, PSS 및 SSS) 과 MIB 의 조합을 지칭할 수도 있다.

[0046] 하지만, 일부 경우들에 있어서, PBCH 의 블라인드 디코딩은 실행가능하지 않을 수도 있다. 일 예로서, NR 시스템에서의 기지국 (105) 은 NR-PBCH 신호들을, 4개 초과와 SS 블록들을 포함하는 버스트들로 송신할 수도 있다 (예컨대, 주어진 MIB 는, 4개 초과와 스크램블링 코드들이 송신물들을 구별하기 위해 필요할 수 있도록 4회 초과로 송신될 수도 있음). 이에 따라, 다중의 SS 블록들 중 임의의 SS 블록들에서 NR-PBCH 를 검출하는 UE (115) 는 SS 블록 인덱스 및 서브프레임 타이밍 경계를 결정하기 위해 대안적인 기법들을 채용할 수도 있다. 즉, LTE 시스템에서 단일의 PBCH 버스트에서의 SS 블록들의 수가 4 로 제약될 수도 있지만, NR-PBCH 버스트에서의 SS 블록들의 수는 4보다 클 수 있다 (예컨대, 8, 12, 16 등).

[0047] LTE 시스템에서 4개의 가능한 스크램블링 코드들이 시스템 타이밍 정보를 암시적으로 전달할 수도 있지만, 유사한 타이밍 정보를 운반하기 위한 NR 시스템에서의 스크램블링 코드들의 사용은, NR-PBCH 디코딩을 위한 SS 블록 인덱스에 대한 가설들의 수에서의 증가 때문에, (예컨대, 복잡도 및/또는 레이턴시의 관점에서) 비용이 클 수도 있다. 즉, UE (115) 가 LTE 시스템에서 4 개의 가능한 스크램블링 시퀀스들 중 임의의 스크램블링 시퀀스들을 사용하여 PBCH 를 블라인드 디코딩 가능할 수도 있지만, 그러한 블라인드 디코딩의 복잡도, 레이턴시, 전력 소비 등은, 예를 들어, NR 시스템에서의 16개의 스크램블링 코드들의 사용을 위해 현저히 증가할 수도 있다. 따라서, LTE 시스템에서 스크램블링 코드들을 사용하여 암시적으로 전달된 타이밍 정보는 NR 시스템에서 명시적으로 더 효율적으로 전달될 수도 있다.

[0048] 부가적으로 또는 대안적으로, NR 시스템에 있어서, 기지국 (105) 은, UE (115) 가 연속적인 SS 블록들을 수신 가능하지 않을 수도 있도록, PBCH 버스트를 통해 빔 스위칭을 적용할 수도 있다. 따라서, UE (115) 가 다중의 비-연속적인 SS 블록들로부터 PBCH 페이로드들을 결합하는 것을 허용하는 설계는 더 양호한 디코딩 성능을 가능케 할 수도 있다. 그러한 설계를 지원하는 기법들이 본 명세서에서 설명된다.

[0049] 도 2 는 본 개시의 하나 이상의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 디바이스 (200) 의 일 예를 예시한다. 디바이스 (200) 는, 인코딩 또는 디코딩 동작을 수행하는 무선 통신 시스템 (100) 내의 임의의 디바이스일 수도 있다. 디바이스 (200) 는, 예를 들어, 도 1 에서 설명된 바와 같은 UE (115) 또는 기지국 (105) 일 수도 있다. 추가로, 인코더/디코더 (210) 는 도 1 을 참조하여 설명된 바와 같은 코딩 컴포넌트 (140) 의 일 예일 수도 있다.

[0050] 도시된 바와 같이, 디바이스 (200) 는 메모리 (205), 인코더/디코더 (210) 및 송신기/수신기 (215) 를 포함할 수도 있다. 버스 (220) 는 메모리 (205) 를 인코더/디코더 (210) 에 연결할 수도 있고, 버스 (225) 는 인코더/디코더 (210) 를 송신기/수신기 (215) 에 연결할 수도 있다. 일부 경우들에 있어서, 디바이스 (200) 는 메모리 (205) 에 저장된 데이터를, UE (115) 또는 기지국 (105) 과 같은 다른 디바이스로 송신되게 할 수도 있다. 송신 프로세스를 개시하기 위해, 디바이스 (200) 는 송신을 위한 데이터를 (예컨대, 메모리 (205) 로부터) 취출할 수도 있다. 데이터는 메모리 (205) 로부터 버스 (220) 를 통해 인코더/디코더 (210) 에 제공되는 다수의 정보 비트들을 포함할 수도 있다. 정보 비트들의 수는, 도시된 바와 같이 값 'K' 로서 나타내어질 수도 있다. 인코더/디코더 (210) 는 그 수의 정보 비트들을 인코딩하고, K 와 상이하거나 동일할 수도 있는 길이 N 을 갖는 코드워드를 출력할 수도 있다. 정보 비트들로서 할당되지 않은 비트들 (즉, N-K 비트들) 은 패리티 비트들 또는 동결 (frozen) 비트들일 수도 있다. 패리티 비트들은 패리티 체크 (PC) 폴라 코딩 기법들에서 사용될 수도 있고, 동결 비트들은 인코더 및 디코더 (즉, 송신기에서의 정보 비트들을 인코딩하는 인코더, 및 수신기에서 수신된 코드워드를 디코딩하는 디코더) 양자 모두에 공지된 주어진 값 (0, 1 등) 의 비트들일 수도 있다. 추가로, 수신 디바이스 관점으로부터, 디바이스 (200) 는 인코딩된 데이터 (예컨대, 코드워드) 를 송신기/수신기 (215) 를 통해 수신하고, 인코딩된 데이터를 인코더/디코더 (210) 를 사용하여 디코딩하여, 송신된 데이터를 획득할 수도 있다.

[0051] 일부 예들에 있어서, 인코더/디코더 (210) 에 의해 데이터 송신물들을 인코딩하기 위한 방법은 길이 N 및 치수

'K' (정보 비트들의 수에 대응)의 폴라 코드를 생성하는 단계를 수반할 수도 있다. 폴라 코드는 선형 블록 에러 정정 코드의 일 예이고, 채널 용량을 입증할 수 있게 달성하기 위한 제 1 코딩 기법이며, 성공적인 송신의 확률을 증가시키는데 사용될 수도 있다. 인코딩 동안, 인코더는, 인코딩될 비트로 각각 로딩되는 다중의 채널 인스턴스들 (예컨대, 인코딩 브랜치들)을 포함할 수도 있다. 인코딩될 비트들은 정보 비트들 및 비-정보 비트들을 포함할 수도 있다. 신뢰도 메트릭들이 인코더/디코더 (210)의 비트 위치들에 기초하여 계산될 수도 있다. 예를 들어, 주어진 비트 위치가 성공적으로 디코딩될 확률이 계산될 수도 있다. 이 확률은 신뢰도로서 지칭될 수도 있으며, 주어진 비트 위치와 연관될 수도 있다. 일부 경우들에 있어서, 비트 위치들은 결정된 신뢰도 메트릭들에 기초하여 (예컨대, 감소 또는 증가하는 신뢰도의 순서로) 소팅될 수도 있으며, 비트 위치들의 모두 또는 그 부분에는 주어진 비트 타입 (예컨대, 패리티 비트, 정보 비트, 동결 비트 등)이 할당된다. 주어진 치수 (K)에 대해, K개의 가장 신뢰성있는 비트 위치들이 정보 비트들로서 할당되고, 나머지 비트들은 동결 비트들 또는 패리티 비트들일 수도 있다.

[0052] 인코더/디코더 (210)는, 인코딩된 출력에 리턴던시를 도입할 수도 있는 선형 블록 인코딩, 폴라 인코딩, PC 폴라 코딩, 리드-플러 (RM) 인코딩, 폴라 RM 인코딩 등과 같이 송신을 위한 데이터를 인코딩하기 위해 다수의 인코딩 기법들을 사용할 수도 있다. 이러한 리턴던시는, 정보 비트들의 수가 수신 시 성공적으로 디코딩될 전체 확률을 증가시킬 수도 있다.

[0053] 도 3은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 PBCH 버스트 (300)의 일 예를 예시한다. PBCH 버스트 (300)는 다중의 SS 블록들 (305)을 포함하며, 그 각각은 PBCH 블록(들) (310) 및 PSS/SSS 블록(들) (315)을 포함한다. PBCH 버스트 (300)는 40ms 또는 기타 다른 적합한 지속기간 (예컨대, 80ms)에 걸칠 수도 있고, 4개 초과 (예컨대, 6, 8, 12) SS 블록들 (305)을 포함할 수도 있다. 2개의 PBCH 블록들 (310) 사이에 2개의 PSS/SSS 블록들 (315)을 갖는 것으로서 도시되지만, 임의의 적합한 구성이 본 개시에 따라 채용될 수도 있다 (예컨대, 오직 하나의 PBCH 블록 (310)만이 존재할 수도 있고, PBCH 블록(들) (310)이 PSS/SSS 블록들 (315) 사이에 교대로 위치될 수도 있고, 이들의 일부 조합 등등). 이에 따라, 도 3은 오직 예시적인 목적으로 포함될 뿐이고, 범위를 한정하는 것은 아니다.

[0054] 본 개시의 양태들에 있어서, PBCH 페이로드 및 SS 블록 인덱스는 공동으로 인코딩될 수도 있다. 이 예에 있어서, 동일한 PBCH 페이로드 (예컨대, CRC 비트들을 포함할 수도 있음)는 PBCH 버스트 (300)내의 다중의 (예컨대, 모든) SS 블록들 (305)에서 반복될 수도 있다. 상이한 SS 블록 인덱스들 (예컨대, 패리티 체크 비트들을 옵션적으로 포함할 수도 있음)은 별도의 SS 블록들 (305)에서 송신될 수도 있다 (예컨대, SS 블록 (305-a) 및 SS 블록 (305-b)은 상이한 SS 블록 인덱스들을 가질 수도 있음). SS 블록 인덱스에 대한 옵션적인 패리티 체크는 디코딩된 SS 블록 인덱스의 에러 검출을 용이하게 할 수도 있다. PBCH 페이로드가 상이한 SS 블록들 (305)에 걸쳐 동일할 수도 있기 때문에, 수신 디코더 (도시 안됨)는 PBCH 버스트 (300)내의 다중의 SS 블록들 (305)의 PBCH 페이로드를 연성 결합 가능할 수도 있다. 하지만, 각각의 SS 블록 (305)이 별도의 SS 블록 인덱스와 연관될 수도 있기 때문에, 수신된 로그 가능성 비들 (LLR들)의 직접적인 연성 결합은 전체 SS 블록 (305)에 적용가능하지 않을 수도 있다. SS 블록 인덱스가 중요한 정밀 타이밍 정보 (예컨대, PBCH 버스트 (300)의 지속기간 내의 타이밍 정보)를 전달할 수도 있기 때문에, SS 블록 인덱스의 성공적인 송신의 가능성을 증가시키기 위해 추가적인 조치들이 취해질 수도 있다. 도 4를 참조하여 설명된 일 예에 있어서, (CRC 비트들을 갖는) PBCH 페이로드 및 SS 블록 인덱스는, SS 블록 인덱스가 가장 신뢰성있는 비트 채널들 상으로 송신될 수 있도록, (예컨대, 폴라 인코더를 사용하여) 상이한 비트 채널 위치들에 할당될 수도 있다.

[0055] 상기 설명된 바와 같이, PBCH 버스트 (300)는, 디코딩 디바이스가 PBCH 버스트 (300)에서 SS 블록들 (305)의 모두를 수신하지 못할 수 있도록 빔 스위핑을 채용하는 통신 시스템에서 채용될 수도 있다. 부가적으로 또는 대안적으로, 고주파수 신호들의 감쇠는 디코딩 디바이스가 송신물을 수신하는 것을 금지할 수도 있다 (예컨대, 심지어 송신물이 디코딩 디바이스를 향해 지향되더라도). 일 예로서, 디코더는 중간에 있는 SS 블록들 (305) 중 어떠한 SS 블록도 수신하지 않고 SS 블록 (305-a 및 305-b)을 수신할 수도 있다. 이에 따라, 디코더는 PBCH 버스트 (300)에서의 모든 SS 블록 (305)의 수신에 의존하지 않고도 SS 블록 (305)으로부터 관련 정보를 디코딩할 수 있어야 할 필요가 있을 수도 있다.

[0056] 도 4는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 인코딩 방식 (400)의 일 예를 예시한다. 인코딩 방식 (400)은, 도 2를 참조하여 설명된 인코더/디코더 (210)의 일 예일 수도 있는 인코더 (405)에 의해 수행될 수도 있다. 인코딩 방식 (400)의 양태들은 단순화를 위해 폴라 인코딩 방식을 참조하여 설명된다. 하지만, 상이한 비트 위치들이 상이한 정도의 신뢰도와 관련되는 다른 인코딩 방식들이

본 개시의 범위로부터 일탈함없이 부가적으로 또는 대안적으로 사용될 수도 있다.

[0057] 예시된 바와 같이, 인코더 (405) 는 SS 블록 인덱스 (410) 를 나타내는 정보 비트들의 제 1 세트 및 PBCH 페이로드 (415) 를 포함하는 정보 비트들의 제 2 세트를 수신할 수도 있다. 정보 비트들의 2개의 세트들은 인코더 (405) 를 통해 그 개별 경로들의 적어도 일부분에 대해 별도로 프로세싱될 수도 있다. 먼저, SS 블록 인덱스 (410) 를 참조하면, 비트들에는, 옵션적으로, 하나 이상의 패리티 비트들이 첨부될 수도 있다. 일부 경우들에 있어서, SS 블록 인덱스 (410) 의 바이너리 표현이 '1' 비트들의 짝수 또는 홀수를 갖는지 여부를 표시하기 위해 단일의 패리티 비트가 사용될 수도 있다. 디코더에서의 SS 블록 인덱스에 대한 옵션적인 패리티 체크가 에러 검출을 개선하기 위해 사용될 수도 있다. 다음의 설명에 있어서, SS 블록 인덱스 (410) 는, 패리티 비트들을 포함하는 옵션적인 프로세스가 수행되는지 여부에 의존하여, 정보 비트들을 참조하거나 또는 정보 비트들 및 패리티 비트(들)를 참조할 수도 있다. 후속적으로 그리고 패리티 비트(들)가 추가되었는지 여부에 무관하게, SS 블록 인덱스 (410) 는 비트 위치 세트 (I_1) 에 할당될 수도 있다. 일 예로서, SS 블록 인덱스 (410) 가 J 비트들 (예컨대, J 정보 비트들, $J1$ 정보 비트들 및 1 패리티 비트 등) 에 의해 나타내어지는 경우, I_1 는 내림차순의 바이너리 인덱스들 [$N-J$, $N-(J-1)$, ..., $N-2$, $N-1$] 일 수도 있으며, N 은 (예컨대, 2의 거듭제곱일 수도 있는) 마더 코드워드의 길이이다. 이 예에 있어서, 따라서, I_1 은 J 개의 가장 신뢰성있는 비트 채널들을 포함한다. 그 후, I_1 및 SS 블록 인덱스 (410) 는 멀티플렉서에 대한 입력들로서 서빙할 수도 있다.

[0058] PBCH 페이로드 (415) 를 포함하는 정보 비트들은 처음에, CRC 인코딩될 수도 있다. 후속적으로, PBCH 페이로드 (415) (예컨대, 이 포인트에서 정보 비트들 및 CRC 비트들을 참조할 수도 있음) 는 비트 위치 세트 (I_2) 에 할당될 수도 있다. I_1 및 I_2 는 상이할 수도 있다. I_2 는, 비트 위치 세트 (I_1) 및 임의의 평처링된 비트들 (P) 을 추출한 후 K 개의 가장 신뢰성있는 비트 채널들로부터 결정될 수도 있다. 즉, 상대적으로 낮은 코딩 레이트로 인해, 송신될 데이터의 양을 감소시키기 위해 블록 평처링이 채용될 수도 있다. 예를 들어, 송신될 코드워드 (예컨대, 벡터) 의 길이가 M 비트들이면, P 는 오름차순의 바이너리 인덱스들 [0 , 1 , ..., $P-2$, $P-1$] 상의 $N-M$ 개의 가장 신뢰성없는 위치들을 포함할 수도 있다. 일부 경우들에 있어서, 비트들의 하나 이상의 다른 세트들 (예컨대, 패리티 체크 동결 비트들 (PF) 또는 동결 비트들 (F)) 이 또한 식별될 수도 있다. 동결 비트들은 인코더 및 디코더 양자 모두에 공지된 값을 갖는 비트들일 수도 있고, 패리티 체크 동결 비트들은 디코더에서의 에러 검출을 더 용이하게 할 수도 있다. 그 후, PBCH 페이로드 (415) 와 함께 I_2 , F , 및 PF 가 멀티플렉서에 공급될 수도 있다.

[0059] 멀티플렉서의 출력 비트 시퀀스는, I_1 , I_2 , F , 및 PF 에 기초하여 비트 시퀀스를 인코딩할 수도 있는 폴라 인코더 (예컨대, Arikian 인코더) 로 입력될 수도 있다. 인코딩 이후, 비트 시퀀스는 (예컨대, 송신을 위한 원하는 길이 M 코드워드 (420) 를 생성하기 위해) P 에 따라 평처링될 수도 있다. 일부 경우들에 있어서, 평처링이 폴라 인코더에서 발생할 수도 있다. 후속적으로, 평처링된 코드워드 (420) 는 매 PBCH 버스트의 시작 부에서 초기화되는 셀 특정 스크램블링 시퀀스에 의해 스크램블링될 수도 있다. 따라서, 스크램블링이, 예컨대, 셀간 간섭을 완화시키기 위해 여전히 사용될 수도 있다. 이 예에 있어서, 동일한 스크램블링 시퀀스가 PBCH 버스트에서의 모든 SS 블록들에 대해 사용될 수도 있기 때문에, 이는 디코딩 복잡도를 현저하게 증가시키지 않을 수도 있지만, 셀간 간섭을 랜덤화하고 디코딩가능성을 개선시키는 것을 도울 수도 있다. 셀간 간섭을 완화하기 위한 대안적인 기법들이 본 개시의 범위 내에서 스크램블링에 부가하여 또는 스크램블링 대신에 사용될 수도 있다.

[0060] 도 5 는 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 인코딩 방식 (500) 의 일 예를 예시한다. 인코딩 방식 (500) 은, 도 2 를 참조하여 설명된 인코더/디코더 (210) 의 일 예일 수도 있는 인코더에 의해 수행될 수도 있다. 인코딩 방식 (500) 은 단일의 SS 블록에 기초한 디코딩 (예컨대, 다중의 SS 블록들을 연성 결합하지 않는 디코딩) 을 지원할 수도 있다. 이에 따라, 인코딩 방식 (500) 은, (예컨대, 도 1 을 참조하여 상기 설명된 바와 같이) 각각의 수신된 SS 블록이 자체 디코딩가능한 시스템에서 채용될 수도 있다.

[0061] 인코딩 방식 (500) 은 B_k (505) (예컨대, 첨부된 CRC 비트들을 갖는 PBCH 페이로드를 나타내는 길이 K 의 정보 비트 벡터) 를 포함할 수도 있다. 인코딩 방식 (500) 은 부가적으로, $c_{m0,j}$ (510) 및 $c_{m1,j}$ (515) (예컨대, 대응하는 SS 블록들에 대한 SS 블록 인덱스를 나타내는 길이 J 의 정보 비트 벡터들) 를 포함할 수도 있다.

이들 컴포넌트들의 각각은, 각각 제 1 및 제 2 SS 블록들에 대한 코드워드들 (525, 530) 을 생성하기 위하여 인코더 (예컨대, 폴라 인코더 (520-a, 520-b)) 에 공급될 수도 있다. 예시된 바와 같이, 코드워드들 (525 및 530) 의 각각은 길이 N 비트들의 코드워드이다. 하지만, 상기 논의된 바와 같이, 평처링이 M 비트 코드워드에 대해 수행되어 M 비트 코드워드를 생성할 수도 있다 (MN). 코드워드들 (525 및 530) 은 인접한 코드워드들 (예컨대, 시간상 순차적으로 송신되는 코드워드들) 을 나타낼 수도 있거나 또는 (예컨대, 송신기에 의한 빔 스위핑의 경우) 비-인접한 코드워드들을 나타낼 수도 있다. 비록 인코딩 방식 (500) 이 동일한 PBCH 페이로드 (예컨대, 대안적으로 B_k (505) 로 지칭될 수도 있음) 를 송신하는데 사용되는 2개의 코드워드들을 예시하지만, 2개 초과인 코드워드들 (예컨대, 3개, 4개 등의 코드워드들) 이 본 개시에 따라 송신될 수도 있다.

[0062] 도 6 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 디코딩 방식 (600) 의 일 예를 예시한다. 디코딩 방식 (600) 은, 도 2 를 참조하여 설명된 바와 같은 인코더/디코더 (210) 의 일 예일 수도 있는 디코더에 의해 수행될 수도 있다. 디코딩 방식 (600) 은 단일의 SS 블록에 기초한 디코딩 (예컨대, 다중의 SS 블록들을 연성 결합하지 않는 디코딩) 을 지원할 수도 있다. 이에 따라, 디코딩 방식 (600) 은, (예컨대, 도 1 및 도 5 를 참조하여 상기 설명된 바와 같이) 각각의 수신된 SS 블록이 자체 디코딩가능한 시스템에서 채용될 수도 있다. 일 예로서, 디코딩 방식 (600) 은 도 5 의 송신된 코드워드 (525) 및/또는 코드워드 (530) 를 디코딩하는데 사용될 수도 있다.

[0063] 디코더에서, 하나 이상의 LLR들이 (예컨대, 다양한 채널 조건들을 추정하기 위해) M 비트 코드워드에 대해 연산될 수도 있다. LLR들 (605-a) 은 CRC 보조 연속 소거 리스트 (CA-SCL) 디코더 (620) 에 대한 입력으로서의 서빙할 수도 있다. 일부 경우들에 있어서, 디코더 (620) 는 임의의 평처링된 비트들의 LLR들을 제로로 설정할 수도 있다. CA-SCL 디코더 (620) 는 (예컨대, CRC 비트들을 포함하는) PBCH 페이로드의 M 비트들을 디코딩하려고 시도할 수도 있다. CRC 가 통과하면, 디코딩된 PBCH 페이로드 (625) 는, 디코더 (615) 를 사용하여 M 비트 SS 블록 인덱스를 디코딩하기 위한 동결 비트들로서 사용될 수도 있다. 디코더 (615) 는 입력으로서 LLR들 (605-b) (예컨대, LLR들 (605-a) 과 동일할 수도 있음) 을 수신할 수도 있다. 디코더 (615) 는 연속 소거 리스트 (SCL) 디코더, 최대 가능성 (ML) 디코더, 또는 기타 다른 적합한 디코더일 수도 있다. 그 후, 디코딩된 PBCH 페이로드 (625) 및 디코딩된 SS 블록 인덱스 (630) 는 관련 셀 포착 정보를 결정하는데 사용될 수도 있다. 별도로 도시되지만, CA-SCL 디코더 (620) 및 디코더 (615) 는 컴포넌트들을 공유할 수도 있다.

[0064] 도 7 은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 인코딩 방식 (700) 의 다른 예를 예시한다. 인코딩 방식 (700) 은, 도 2 를 참조하여 설명된 인코더/디코더 (210) 의 일 예일 수도 있는 인코더에 의해 수행될 수도 있다. 인코딩 방식 (700) 은 (예컨대, 연성 결합을 사용하여) 다중의 SS 블록들을 결합하는 것에 기초한 디코딩을 지원할 수도 있다. 비록 인코딩 방식 (700) 이 동일한 PBCH 페이로드 (예컨대, B_k (705)) 를 송신하는데 사용되는 2개의 코드워드들을 예시하지만, 2개 초과인 코드워드들 (예컨대, 3개, 4개 등의 코드워드들) 이 본 개시에 따라 송신될 수도 있다. 각각의 SS 블록 (즉, 각각의 개별 코드워드 (730 및 735)) 이 상이한 블록 인덱스들을 갖는 동일한 PBCH 페이로드 (즉, B_k (705)) 를 포함하기 때문에, 다중의 수신된 SS 블록들이 시스템 성능을 개선하기 위해 디코더에서 결합될 수도 있다.

[0065] 인코딩 방식 (700) 은, 인코딩 방식 (700) 이 배타적 논리합 (XOR) 연산을 사용하여 $c_{m0,j}$ (710) 및 $c_{m1,j}$ (715) (예컨대, 대응하는 SS 블록들에 대한 SS 블록 인덱스들을 나타내는 길이 J 의 정보 비트 벡터들) 을 $u_{m0,j}$ (710) 및 $u_{m1,j}$ (720) 로 변환하기 위하여 추가적인 인코딩을 포함하는 것을 제외하면, 도 5 의 인코딩 방식 (500) 과 유사하다. 도 7 에 도시된 예에 있어서, $c_{m0,j}$ (710) 및 $u_{m0,j}$ (710) 는 동일한 벡터들일 수도 있다. 하지만, $c_{m1,j}$ (715) 는 절대 SS 블록 인덱스를 나타내고, $u_{m1,j}$ (720) 는 차동 블록 인덱스 (예컨대, 코드워드 (735) 에 대한 SS 블록 인덱스가 코드워드 (730) 에 대한 SS 블록 인덱스 또는 기타 다른 적합한 레퍼런스와의 상이한 양) 를 나타낸다. 다른 예들이 또한 고려된다. 본 예에 있어서, B_k (705) 및 $u_{m0,j}$ (710) 는 제 1 코드워드 (730) 를 생성하기 위해 폴라 인코더 (725-a) 에 공급된다. 오직 차동 인덱스 $u_{m1,j}$ (720) 만이 폴라 인코더 (725-b) (예컨대, 폴라 인코더 (725-a) 와 동일하거나 또는 상이할 수도 있음) 에 공급된다. 폴라 인코더 (725-b) 의 출력 (740) 은, 제 2 코드워드 (735) 의 생성을 위해 제 1 코드워드 (730) 와 XOR 를 경험할 수도 있다. 대안적으로, B_k (705) 그리고 차동 인덱스들 ($u_{m0,j}$ (710) 및 $u_{m1,j}$ (720)) 은 (예컨대, 길이 $2N$ 의) 더 긴 코드워드를 생성하도록 인코딩될 수도 있고, 더 긴 코드워드의 부분들 (예컨대, 코드워드의 하

부 및 상부)은 각각의 대응하는 SS 블록의 코드워드를 나타낼 수도 있다.

[0066] 도 8은 본 개시의 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 디코딩 방식 (800)의 일 예를 예시한다. 디코딩 방식 (800)은, 도 2를 참조하여 설명된 바와 같은 인코더/디코더 (210)의 일 예일 수도 있는 디코더에 의해 수행될 수도 있다. 디코딩 방식 (800)은 (예컨대, 연성 결합을 사용하여) 다중의 SS 블록들을 결합하는 것에 기초한 디코딩을 지원할 수도 있다. 즉, 각각의 SS 블록이 상이한 블록 인덱스들을 갖는 동일한 PBCH 페이로드를 포함할 수도 있기 때문에, 다중의 수신된 SS 블록들 (예컨대, 길이 X 의 짧은 코드워드들일 수도 있음)은 결합되고, 더 긴 코드워드 (예컨대, 길이 $2X$, $4X$ 등의 코드워드)로서 디코딩될 수도 있다. 일부 예들에 있어서, 길이 2^{m+x} 의 마더 코드워드는 길이 2^m 의 수개의 더 짧은 코드워드들을 재귀적으로 결합함으로써 획득될 수도 있다. 마더 코드워드의 디코딩은 절대 SS 블록 인덱스를 출력하지 않을 수도 있지만, 하기 설명된 바와 같이 절대 SS 블록 인덱스로 변환될 수 있는 차동 인덱스와 관련된 정보를 제공할 수도 있다.

[0067] 도 8에 도시된 예에 있어서, 코드워드들 (805, 810, 815, 및 820)은 주어진 PBCH 버스트 (예컨대, 도 3을 참조하여 설명된 바와 같은 PBCH 버스트 (300))내의 그 개별 SS 블록들과 관련된 송신물들이다. 4개의 코드워드들이 예시되지만, 임의의 적합한 수의 코드워드들이 본 명세서에서 설명된 기법들을 사용하여 채용될 수도 있다. 부가적으로, 코드워드들은 인접하거나 (예컨대, 순차적으로 송신될 수도 있음) 또는 비-인접할 수도 있다. 디코딩 방식 (800)은 도 6를 참조하여 설명된 디코딩 방식 (600)의 양태들을 통합할 수도 있다. 일 예로서, 디코딩 방식 (800)은 PBCH 페이로드 (예컨대, B_k (825))를 디코딩하기 위한 CA-SCL 디코더를 포함할 수도 있다. 본 예에 있어서, CA-SCL 디코더의 성능은 다중의 코드워드들 (805, 810, 815, 및/또는 820)로부터의 PBCH 페이로드를 결합함 (예컨대, CRC가 통과될 때까지 점진적으로 더 긴 코드워드들로서 디코딩함)으로써 증강될 수도 있다. 즉, 다중의 수신된 SS 블록들 (예컨대, 코드워드들 (805, 810, 815, 및/또는 820)을 결합함으로써 PBCH 페이로드 정보 비트들을 디코딩하기 위해, 연성 결합 이득이 달성될 수 있다. 결합 이후, 더 긴 코드워드는 상당한 수의 동결 비트들을 포함할 수도 있으며, 이는, 디코더 측 상의 복잡도 증가가 현저하지 않을 수 있도록 디코딩을 단순화하는데 사용될 수 있다.

[0068] 일단 CRC가 통과되면, PBCH 페이로드 (예컨대, B_k (825))는 동결 비트들로서 서빙할 수도 있는 한편, 디코더는 SS 블록 인덱스 정보를 결정하려고 시도한다. 도 7을 참조하여 상기 논의된 바와 같이, (예컨대, 더 긴 코드워드에 대한) 일부 경우들에 있어서, SS 블록 인덱스는 (예컨대, 절대 인덱스보다는) 차동 인덱스로서 인코딩된다. 이에 따라, 디코더는 코드워드들 (805, 810, 815, 및 820) (예컨대, 또는 이들 코드워드들의 일부 조합)로부터, 각각, 차동 블록 인덱스들 (830, 835, 840 및 845)을 디코딩할 수도 있다. 후속적으로, 이들 차동 블록 인덱스들은 (예컨대, 하다마드 변환 또는 기타 다른 적합한 기법을 사용하여), 각각, 절대 블록 인덱스들 (830, 850, 855 및 860)로 변환될 수도 있다. 본 예에 있어서, 차동 블록 인덱스 (830) 및 절대 블록 인덱스 (830)는 동일한 벡터에 의해 표현될 수도 있다. 하나 이상의 차동 블록 인덱스들 (예컨대, $u_{m0,j}$ 및 $u_{m2,j}$)로부터 개별 절대 블록 인덱스 (예컨대, $c_{m2,j}$)를 결정하기 위한 예시적인 방식이 하기의 예시적인 식들에서 예시된다 (예컨대, 여기서, \odot 는 개별 비트 시퀀스들에 대해 수행될 XOR 연산을 나타냄).

$$c_{m0,j} = u_{m0,j}$$

$$c_{m1,j} = u_{m0,j} \odot u_{m1,j}$$

$$c_{m2,j} = u_{m0,j} \odot u_{m2,j}$$

$$c_{m3,j} = u_{m0,j} \odot u_{m1,j} \odot u_{m2,j} \odot u_{m3,j} \text{ 등}$$

[0070] 이들 예들에서의 결합된 SS 블록들이 연속적이지 않을 수도 있기 때문에, 디코더는 (예컨대, 상기 설명된 바와 같이 수신된 LLR들의 품질에 기초하여) 결합을 위한 SS 블록들을 적응적으로 결정할 수도 있다. 추가로, 디코더가 (예컨대, SS 블록들의 수신 시간에 기초하여) 임의의 SS 블록 인덱스들 사이의 차이를 결정할 수 있는 경우, 그 차이는 디코딩된 SS 블록 인덱스 (예컨대, 차동 인덱스 또는 절대 인덱스)를 검증하기 위한 추가적인 패리티 체크로서 사용될 수도 있다. 일 예로서, 코드워드들 (805 및 810)의 인덱스들 사이의 차이가 2이면 (즉, 디코더가 검출하지 않았거나, 낮은 LLR 때문에 무시하였던 등의 코드워드들 사이에서 송신된 하나의 SS

블록이 존재하였음), 차동 블록 인덱스 (835) 의 마지막 2개 비트들은 '10' 인 것으로 공지될 수도 있다. 디코딩된 차동 블록 인덱스가 상이하면 (즉, '10' 이 아니면), 에러가 검출될 수도 있다. 코드워드들 (805 및 810) 의 인덱스들 사이의 차이가 4 이면, 차동 블록 인덱스 (835) 의 마지막 3개 비트들은 '100' 등이다.

[0071] 부가적으로 또는 대안적으로, 차동 블록 인덱스 비트들의 일부는 동결 비트들로서 사용될 수도 있다 (왜냐하면 그들은 상대 SS 블록 차이에 대한 지식에 기초하여 도출될 수도 있기 때문임). 일 예로서, 차동 블록 인덱스의 마지막 비트는 2개의 관련 SS 블록 인덱스들 사이의 차이가 짝수 (또는 홀수) 인지 여부에 기초하여 도출될 수도 있다. 일부 경우들에 있어서, 디코더는 단일의 및 다중의 블록 디코딩 방식들 사이에서 (예컨대, 동적으로, 준정적으로 등으로) 스위칭할 수도 있다.

[0072] 도 9 는 브로드캐스트 채널 인코딩 및 디코딩을 위한 프로세스 플로우 (900) 의 일 예를 예시한다. 프로세스 플로우 (900) 는 디코더 (905) 및 인코더 (910) 를 포함할 수도 있고, 그 각각은 도 2 를 참조하여 설명된 인코더/디코더 (210) 의 일 예일 수도 있다. 일부 경우들에 있어서, 디코더 (905) 는 도 1 을 참조하여 설명된 바와 같이 UE (115) 에 위치되거나 그렇지 않으면 UE (115) 와 연관될 수도 있다. 유사하게, 인코더 (910) 는 도 1 을 참조하여 설명된 바와 같이 기지국 (105) 에 위치되거나 그렇지 않으면 기지국 (105) 과 연관될 수도 있다. 일부 예들에 있어서, UE (115) 는, 예를 들어, D2D 통신을 용이하게 하기 위해 인코더 및 디코더를 포함할 수도 있다.

[0073] 915 에서, 인코더 (910) 는 PBCH 정보 비트들의 세트를 포함하는 페이로드 (예컨대, PBCH 페이로드) 를 식별할 수도 있다. 도 1 을 참조하여 상기 설명된 바와 같이, PBCH 페이로드는 셀 포착 절차와 관련된 다양한 정보를 포함할 수도 있다. 일 예로서, PBCH 정보 비트들의 세트는 10비트 SFN 을 포함할 수도 있다.

[0074] 920 에서, 인코더 (910) 는 제 1 SS 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정할 수도 있다. 일 예로서, 정보 비트들의 제 1 세트는 SS 블록을 나타내는 4 비트들을 포함할 수도 있다.

[0075] 925 에서, 인코더 (910) 는 PBCH 페이로드, 및 제 1 SS 블록을 나타내는 정보 비트들의 제 1 세트를 공동으로 인코딩할 수도 있다. 일부 예시적인 실시형태들에 있어서, 공동으로 인코딩된 PBCH 페이로드 및 SS 블록 인덱스는 셀 특정 스크램블 시퀀스에 적어도 부분적으로 기초하여 스크램블링될 수도 있다. 일부 경우들에 있어서, 공동으로 인코딩하는 것은 인코더 (910) 의 비트 위치들과 연관된 신뢰도 메트릭에 적어도 부분적으로 기초하여 인코더 (910) 의 개별 비트 위치들에 PBCH 페이로드의 비트들 및 SS 블록 인덱스의 비트들을 할당하는 것을 포함한다 (예컨대, 인코더 (910) 의 각각의 비트 위치는 연관된 신뢰도 메트릭을 가질 수도 있음). 일부 실시형태들에 있어서, 비트들을 할당하는 것은 신뢰도 메트릭들에 적어도 부분적으로 기초하여 인코더 (910) 의 신뢰성있는 비트 위치들의 제 1 세트를 식별하는 것 및 신뢰성있는 비트 위치들의 제 1 세트의 개별 비트 위치들에 정보 비트들의 제 1 세트 (즉, SS 블록 인덱스) 를 할당하는 것을 포함할 수도 있다. 일부 경우들에 있어서, 비트들을 할당하는 것은, 부가적으로 또는 대안적으로, 신뢰도 메트릭에 적어도 부분적으로 기초하여 인코더 (910) 의 신뢰성있는 비트 위치들의 제 2 세트 (예컨대, 신뢰성있는 비트 위치들의 제 1 세트로부터 분리됨) 를 식별하는 것 및 신뢰성있는 비트 위치들의 제 2 세트의 개별 비트 위치들에 PBCH 페이로드를 할당하는 것을 포함할 수도 있다. 양태들에 있어서, 신뢰성있는 비트 위치들의 제 2 세트는 신뢰성있는 비트 위치들의 제 1 세트보다 낮은 신뢰도를 가질 수도 있다.

[0076] 일부 실시형태들에 있어서, 공동으로 인코딩하는 것은 인코더 (910) 에서 평치 위치들의 세트를 식별하는 것 및 평치 위치들의 세트의 비트 위치들과는 상이한 인코더 (910) 의 비트 위치들에 PBCH 페이로드 및 SS 블록 인덱스를 할당하는 것을 포함할 수도 있다. 일부 경우들에 있어서, 평치 위치들의 세트는 비트 위치들의 연속적인 세트를 포함한다. 일부 예시적인 실시형태들에 있어서, PBCH 정보 비트들의 세트 (예컨대, PBCH 페이로드) 는 CRC 비트들의 세트를 포함한다. 일부 경우들에 있어서, 정보 비트들의 제 1 세트 (예컨대, SS 블록 인덱스) 는 패리티 체크 비트들의 세트를 더 포함한다. 일부 경우들에 있어서, PBCH 페이로드 및 SS 블록 인덱스는 폴라 코딩 동작 또는 PC 폴라 코딩 동작 중 적어도 하나를 사용하여 공동으로 인코딩된다.

[0077] 930 에서, 인코더 (910) 는 공동으로 인코딩된 정보를 제 1 출력 벡터 (예컨대, 제 1 코드워드) 로서 송신할 수도 있다. 일부 경우들에 있어서, 제 1 코드워드는 스크램블링된 공동으로 인코딩된 정보를 포함할 수도 있다.

[0078] 935 에서, 디코더 (905) 는 제 1 코드워드에 대한 마더 코드 블록 길이를 결정할 수도 있다.

[0079] 940 에서, 디코더 (905) 는, 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, PBCH 페이로드 및 SS 블록 인덱스에 대응하는 하나 이상의 비트 위치들을 식별할 수도 있다. 일부 경우들에 있어서, 하나 이상의

비트 위치들을 식별하는 것은 제 1 코드워드와 연관된 신뢰도 메트릭에 적어도 부분적으로 기초할 수도 있다.

- [0080] 945 에서, 디코더 (905) 는 식별된 비트 위치들에 기초하여 제 1 코드워드를 디코딩할 수도 있다. 일부 예들에 있어서, 디코딩은 식별된 하나 이상의 비트 위치들에 기초하여 PBCH 페이로드를 디코딩하는 것 및 디코딩된 PBCH 페이로드에 적어도 부분적으로 기초하여 SS 블록 인덱스를 디코딩하는 것을 포함할 수도 있다. 일부 경우들에 있어서, SS 블록 인덱스를 디코딩하는 것은 디코딩된 PBCH 페이로드를 동결 비트들로서 지정하는 것을 포함할 수도 있다. 일부 경우들에 있어서, PBCH 페이로드는 CRC 비트들을 포함하고, PBCH 페이로드를 디코딩하는 것은 CRC 를 수행하는 것을 포함한다.
- [0081] 일부 경우들에 있어서, 상기 설명된 바와 같이, 다중의 코드워드들은 디코더 (905) 의 성능을 개선하기 위하여 결합 (예컨대, 연성 결합) 될 수도 있다. 이에 따라, 950, 955, 960, 및 965 에서, 인코더 (910) 는 각각 915, 920, 925, 및 930 을 반복할 수도 있다. 본 개시의 양태들에 있어서, 인코딩 프로세스들의 2개의 세트들은, 제 1 및 제 2 코드워드들의 PBCH 페이로드들이 동일하도록 (예컨대, 인코더 (910) 는 반드시 950 을 수행할 필요없이 오직 915 만을 수행할 수도 있음), 오직 920 및 955 에서의 결정된 SS 블록 인덱스에서만 상이할 수도 있다.
- [0082] 955 에서, 인코더 (910) 는 제 2 SS 블록의 인덱스 (예컨대, 제 2 SS 블록 인덱스) 를 나타내는 정보 비트들의 제 2 세트를 식별할 수도 있다. 일부 경우들에 있어서, 제 2 SS 블록 인덱스는 제 1 SS 블록 인덱스와는 상이하다.
- [0083] 960 에서, 인코더 (910) 는 PBCH 페이로드 및 제 2 SS 블록 인덱스를 공동으로 인코딩할 수도 있다. 일부 경우들에 있어서, 공동으로 인코딩된 정보는 제 1 코드워드와 동일한 셀 특정 스크램블링 시퀀스를 사용하여 스크램블링될 수도 있다.
- [0084] 965 에서, 인코더 (910) 는, 공동으로 인코딩된 정보를 포함하는 제 2 출력 벡터 (예컨대, 제 2 코드워드) 를 송신할 수도 있다. 일부 경우들에 있어서, 930 에서의 제 1 출력 벡터 및 965 에서의 제 2 출력 벡터는 (예컨대, 제 1 및 제 2 빔포밍 파라미터들이 상이하도록) 각각 제 1 및 제 2 빔포밍 파라미터들을 사용하여 송신될 수도 있다.
- [0085] 970 에서, 디코더 (905) 는 긴 코드워드를 구성하기 위해 제 1 및 제 2 코드워드들을 결합할 수도 있다 (예컨대, 상기 설명된 바와 같이 2개의 코드워드들을 연성 결합할 수도 있음). 일부 예들에 있어서, 제 1 및 제 2 코드워드들을 결합하는 것은 제 1 코드워드를 긴 코드워드의 제 1 부분으로서 연결하고 제 2 코드워드를 긴 코드워드의 제 2 부분으로서 연결하는 것을 포함한다. 975 에서, 디코더는 결합된 코드워드에 기초하여 PBCH 페이로드, 제 1 SS 비트 인덱스, 및 제 2 SS 비트 인덱스를 디코딩할 수도 있다. 일부 경우들에 있어서, 결합된 코드워드를 디코딩하는 것은 (예컨대, 결합된 제 1 및 제 2 코드워드들에 대한) 제 2 마더 코드 블록 길이를 결정하는 것 및 결정된 제 2 마더 코드 블록 길이 및 식별된 비트 위치들에 적어도 부분적으로 기초하여 결합된 코드워드들을 디코딩하는 것을 포함할 수도 있다. 일부 경우들에 있어서, 디코더 (905) 는 제 1 SS 블록 인덱스 또는 제 2 SS 블록 인덱스를 디코딩하기 위해, 정보 비트들의 디코딩된 제 1 및 제 2 세트들에 하다마드 변환을 적용할 수도 있다.
- [0086] 오직 2개의 코드워드들이 예시되지만, 복잡도를 현저하게 증가시키지 않고 디코더 (905) 의 성능을 개선하기 위하여 임의의 적합한 수의 코드워드들이 결합될 수도 있음이 본 개시의 관점에서 이해되어야 한다.
- [0087] 도 10 은 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 무선 디바이스 (1005) 의 블록 다이어그램 (1000) 을 도시한다. 무선 디바이스 (1005) 는 도 1 을 참조하여 설명된 바와 같은 UE (115) 또는 기지국 (105) 의 양태들의 일 예일 수도 있다. 무선 디바이스 (1005) 는 수신기 (1010), 코딩 관리기 (1015), 및 송신기 (1020) 를 포함할 수도 있다. 무선 디바이스 (1005) 는 또한 프로세서를 포함할 수도 있다. 이들 컴포넌트들의 각각은 (예컨대, 하나 이상의 버스들을 통해) 서로 통신할 수도 있다.
- [0088] 수신기 (1010) 는 다양한 정보 채널들과 연관된 패킷들, 사용자 데이터, 또는 제어 정보와 같은 정보 (예컨대, 제어 채널들, 데이터 채널들, 및 브로드캐스트 채널 인코딩 및 디코딩에 관련된 정보 등) 를 수신할 수도 있다. 정보는 디바이스의 다른 컴포넌트들로 전달될 수도 있다. 수신기 (1010) 는 도 13 을 참조하여 설명된 트랜시버 (1335) 의 양태들의 일 예일 수도 있다.
- [0089] 코딩 관리기 (1015) 는 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별하고, 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를

공동으로 인코딩할 수도 있다.

- [0090] 부가적으로 또는 대안적으로, 코딩 관리기 (1015) 는, 수신기 (1010) 와 조합하여, 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하고, 제 1 코드워드에 대한 마더 코드 블록 길이를 결정하고, 결정된 마더 코드 블록 길이에 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하고, 식별된 하나 이상의 비트 위치들에 기초하여 제 1 코드워드를 디코딩할 수도 있다. 코딩 관리기 (1015) 는 도 13 을 참조하여 설명된 코딩 관리기 (1315) 의 양태들의 일 예일 수도 있다.
- [0091] 코딩 관리기 (1015) 및/또는 그 다양한 서브-컴포넌트들의 적어도 일부는 하드웨어, 프로세서에 의해 실행된 소프트웨어, 펌웨어, 또는 이들의 임의의 조합에서 구현될 수도 있다. 프로세서에 의해 실행된 소프트웨어에서 구현되면, 코딩 관리기 (1015) 및/또는 그 다양한 서브-컴포넌트들의 적어도 일부의 기능들은 범용 프로세서, 디지털 신호 프로세서 (DSP), 주문형 집적회로 (ASIC), 필드 프로그래밍가능 게이트 어레이 (FPGA) 또는 다른 프로그래밍가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본 개시에서 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합에 의해 실행될 수도 있다. 코딩 관리기 (1015) 및/또는 그 다양한 서브-컴포넌트들의 적어도 일부는, 기능들의 부분들이 하나 이상의 물리적 디바이스들에 의해 상이한 물리적 위치들에서 구현되도록 분산되는 것을 포함한 다양한 포지션들에서 물리적으로 위치될 수도 있다.
- [0092] 일부 예들에 있어서, 코딩 관리기 (1015) 및/또는 그 다양한 서브-컴포넌트들의 적어도 일부는 본 개시의 다양한 양태들에 따른 별도의 및 별개의 컴포넌트일 수도 있다. 다른 예들에 있어서, 코딩 관리기 (1015) 및/또는 그 다양한 서브-컴포넌트들의 적어도 일부는 I/O 컴포넌트, 트랜시버, 네트워크 서버, 다른 컴퓨팅 디바이스, 본 개시에서 설명된 하나 이상의 다른 컴포넌트들, 또는 본 개시의 다양한 양태들에 따른 이들의 조합을 포함하지만 이에 한정되지 않는 하나 이상의 다른 하드웨어 컴포넌트들과 결합될 수도 있다.
- [0093] 송신기 (1020) 는 디바이스의 다른 컴포넌트들에 의해 생성된 신호들을 송신할 수도 있다. 송신기 (1020) 는 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신할 수도 있다. 일부 예들에 있어서, 송신기 (1020) 는 트랜시버 모듈에 있어서 수신기 (1010) 와 병치될 수도 있다. 예를 들어, 송신기 (1020) 는 도 13 을 참조하여 설명된 트랜시버 (1335) 의 양태들의 일 예일 수도 있다. 송신기 (1020) 는 단일의 안테나를 포함할 수도 있거나, 또는 안테나들의 세트를 포함할 수도 있다.
- [0094] 도 11 은 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 무선 디바이스 (1105) 의 블록 다이어그램 (1100) 을 도시한다. 무선 디바이스 (1105) 는 도 1 및 도 10 을 참조하여 설명된 바와 같은 무선 디바이스 (1005) 또는 UE (115), 또는 기지국 (105) 의 양태들의 일 예일 수도 있다. 무선 디바이스 (1105) 는 수신기 (1110), 코딩 관리기 (1115), 및 송신기 (1120) 를 포함할 수도 있다. 무선 디바이스 (1105) 는 또한 프로세서를 포함할 수도 있다. 이들 컴포넌트들의 각각은 (예컨대, 하나 이상의 버스들을 통해) 서로 통신할 수도 있다.
- [0095] 수신기 (1110) 는 다양한 정보 채널들과 연관된 패킷들, 사용자 데이터, 또는 제어 정보와 같은 정보 (예컨대, 제어 채널들, 데이터 채널들, 및 브로드캐스트 채널 인코딩 및 디코딩에 관련된 정보 등) 를 수신할 수도 있다. 정보는 디바이스의 다른 컴포넌트들로 전달될 수도 있다. 수신기 (1110) 는 도 13 을 참조하여 설명된 트랜시버 (1335) 의 양태들의 일 예일 수도 있다.
- [0096] 코딩 관리기 (1115) 는 또한, 페이로드 컴포넌트 (1125), 인덱스 컴포넌트 (1130), 인코더 (1135), 출력 송신기 (1140), 코드워드 수신기 (1145), 길이 컴포넌트 (1150), 위치 컴포넌트 (1155), 또는 디코더 (1160), 또는 이들의 임의의 조합을 포함할 수도 있다. 디바이스가 도 11 에 도시된 컴포넌트들의 일부 또는 그 모두를 포함하는지 여부는 코딩 관리기 (1115) 가 UE 또는 기지국의 양태인지 여부에 의존할 수도 있다. 코딩 관리기 (1115) 는 도 13 을 참조하여 설명된 코딩 관리기 (1315) 의 양태들의 일 예일 수도 있다.
- [0097] 페이로드 컴포넌트 (1125) 는 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별할 수도 있다. 일부 경우들에 있어서, PBCH 정보 비트들의 세트는 CRC 비트들의 세트를 포함한다.
- [0098] 인덱스 컴포넌트 (1130) 는 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하고, 제 2 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 2 세트를 식별할 수도 있다. 일부 경우들에 있어서, 제 2 동기화 신호 블록의 인덱스는 제 1 동기화 신호 블록의 인덱스와는 상이하다. 일부 경우들에

있어서, 정보 비트들의 제 1 세트는 패리티 체크 비트들의 세트를 더 포함한다.

- [0099] 인코더 (1135) 는 PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩하고, 정보 비트들의 제 1 세트를, 신뢰성있는 비트 위치들의 제 1 세트의 개별 비트 위치들에 할당하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 2 세트를 공동으로 인코딩하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를, 평치 위치들의 세트의 비트 위치들과는 상이한 인코더 (1135) 의 비트 위치들에 할당하고, PBCH 정보 비트들의 세트를, 신뢰성있는 비트 위치들의 제 2 세트의 개별 비트 위치들에 할당할 수도 있으며, 여기서, 신뢰성있는 비트 위치들의 제 2 세트 및 신뢰성있는 비트 위치들의 제 1 세트는 상이하다.
- [0100] 일부 경우들에 있어서, 제 1 코드워드는 폴라 코딩 동작 또는 패리티 체크 폴라 코딩 동작 중 적어도 하나를 사용하여 인코딩된다. 일부 경우들에 있어서, 공동으로 인코딩하는 것은 인코더 (1135) 의 비트 위치들과 연관된 신뢰도 메트릭에 기초하여 PBCH 정보 비트들의 세트의 비트들 및 정보 비트들의 제 1 세트의 비트들을 인코더 (1135) 의 개별 비트 위치들에 할당하는 것을 포함한다. 일부 경우들에 있어서, 할당하는 것은 신뢰도 메트릭에 기초하여 인코더 (1135) 의 신뢰성있는 비트 위치들의 제 1 세트를 식별하는 것을 포함한다. 일부 경우들에 있어서, 할당하는 것은 신뢰도 메트릭에 기초하여 인코더 (1135) 의 신뢰성있는 비트 위치들의 제 2 세트를 식별하는 것을 포함한다. 일부 예들에 있어서, 신뢰성있는 비트 위치들의 제 2 세트는 신뢰성있는 비트 위치들의 제 1 세트보다 더 낮은 신뢰도를 갖는다. 일부 예들에 있어서, 공동으로 인코딩하는 것은 인코더 (1135) 에서 평치 위치들의 세트를 식별하는 것을 포함한다. 일부 예들에 있어서, 평치 위치들의 세트는 비트 위치들의 연속적인 세트를 포함한다. PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트는 폴라 코딩 동작 또는 패리티 체크 폴라 코딩 동작 중 적어도 하나를 사용하여 공동으로 인코딩될 수도 있다.
- [0101] 출력 송신기 (1140) 는 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신할 수도 있고, 제 2 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 2 출력 벡터를 송신할 수도 있다. 일부 경우들에 있어서, 제 1 출력 벡터는 제 1 빔포밍 파라미터들로 송신되고, 제 2 출력 벡터는 제 1 빔포밍 파라미터들과는 상이한 제 2 빔포밍 파라미터들로 송신된다.
- [0102] 코드워드 수신기 (1145) 는 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하고, 제 2 동기화 신호 블록의 제 2 인덱스를 나타내는 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 세트에 대응하는 공동으로 인코딩된 비트들의 제 2 세트를 포함하는 제 2 코드워드를 수신할 수도 있다.
- [0103] 길이 컴포넌트 (1150) 는 제 1 코드워드에 대한 마더 코드 블록 길이를 결정할 수도 있다.
- [0104] 위치 컴포넌트 (1155) 는, 결정된 마더 코드 블록 길이에 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하고, 하나 이상의 비트 위치들이 제 1 코드워드와 연관된 신뢰도 메트릭에 기초함을 식별할 수도 있다.
- [0105] 디코더 (1160) 는 식별된 하나 이상의 비트 위치들에 기초하여 제 1 코드워드를 디코딩하고, PBCH 정보 비트들의 디코딩된 세트에 기초하여 정보 비트들의 제 1 세트를 디코딩하고, 결합된 제 1 및 제 2 코드워드들에 기초하여 PBCH 정보 비트들의 세트, 정보 비트들의 제 1 세트, 및 정보 비트들의 제 2 세트를 디코딩하며, 결정된 제 2 마더 코드 블록 길이 및 식별된 하나 이상의 비트 위치들에 기초하여 결합된 제 1 및 제 2 코드워드들을 디코딩할 수도 있다. 일부 경우들에 있어서, 제 1 코드워드를 디코딩하는 것은 식별된 하나 이상의 비트 위치들에 기초하여 PBCH 정보 비트들의 세트를 디코딩하는 것을 포함한다. 일부 경우들에 있어서, 정보 비트들의 제 1 세트를 디코딩하는 것은 정보 비트들의 제 1 세트를 디코딩하기 위해 PBCH 정보 비트들의 디코딩된 세트를 동결 비트들로서 지정하는 것을 포함한다.
- [0106] PBCH 정보 비트들의 세트, 정보 비트들의 제 1 세트, 및 정보 비트들의 제 2 세트를 디코딩하는 것은 결합된 제 1 및 제 2 코드워드들에 대한 제 2 마더 코드 블록 길이를 결정하는 것을 포함할 수도 있다. 일부 예들에 있어서, PBCH 정보 비트들의 세트는 CRC 비트들의 세트를 포함하고, PBCH 정보 비트들의 세트의 디코딩은 CRC 에 기초한다. 정보 비트들의 제 1 세트는 패리티 체크 비트들의 세트를 더 포함할 수도 있다.
- [0107] 송신기 (1120) 는 디바이스의 다른 컴포넌트들에 의해 생성된 신호들을 송신할 수도 있다. 일부 예들에 있어서, 송신기 (1120) 는 트랜시버 모듈에 있어서 수신기 (1110) 와 병치될 수도 있다. 예를 들어, 송신기 (1120) 는 도 13 을 참조하여 설명된 트랜시버 (1335) 의 양태들의 일 예일 수도 있다. 송신기 (1120) 는 단일의 안테나를 포함할 수도 있거나, 또는 안테나들의 세트를 포함할 수도 있다.
- [0108] 도 12 는 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 코딩 관리기

(1215)의 블록 다이어그램 (1200)을 도시한다. 코딩 관리기 (1215)는 도 10, 도 11, 및 도 13을 참조하여 설명된 코딩 관리기 (1015), 코딩 관리기 (1115), 또는 코딩 관리기 (1315)의 양태들의 일 예일 수도 있다. 코딩 관리기 (1215)는 페이로드 컴포넌트 (1220), 인덱스 컴포넌트 (1225), 인코더 (1230), 출력 송신기 (1235), 코드워드 수신기 (1240), 길이 컴포넌트 (1245), 위치 컴포넌트 (1250), 디코더 (1255), 스크램블링 컴포넌트 (1260), 결합 컴포넌트 (1265), 또는 변환 컴포넌트 (1270), 또는 이들의 임의의 조합을 포함할 수도 있다. 이들 모듈들의 각각은 (예컨대, 하나 이상의 버스를 통해) 서로 직접 또는 간접적으로 통신할 수도 있다.

- [0109] 페이로드 컴포넌트 (1220)는 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별할 수도 있다. 일부 경우들에 있어서, PBCH 정보 비트들의 세트는 CRC 비트들의 세트를 포함한다.
- [0110] 인덱스 컴포넌트 (1225)는 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정하고, 제 2 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 2 세트를 식별할 수도 있다. 일부 경우들에 있어서, 제 2 동기화 신호 블록의 인덱스는 제 1 동기화 신호 블록의 인덱스와는 상이하다. 일부 경우들에 있어서, 정보 비트들의 제 1 세트는 패리티 체크 비트들의 세트를 더 포함한다.
- [0111] 인코더 (1230)는 PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩하고, 정보 비트들의 제 1 세트를, 신뢰성있는 비트 위치들의 제 1 세트의 개별 비트 위치들에 할당하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 2 세트를 공동으로 인코딩하고, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를, 평치 위치들의 세트의 비트 위치들과는 상이한 인코더 (1230)의 비트 위치들에 할당하고, PBCH 정보 비트들의 세트를, 신뢰성있는 비트 위치들의 제 2 세트의 개별 비트 위치들에 할당할 수도 있으며, 여기서, 신뢰성있는 비트 위치들의 제 2 세트 및 신뢰성있는 비트 위치들의 제 1 세트는 상이하다.
- [0112] 일부 경우들에 있어서, 제 1 코드워드는 폴라 코딩 동작 또는 패리티 체크 폴라 코딩 동작 중 적어도 하나를 사용하여 인코딩된다. 일부 경우들에 있어서, 공동으로 인코딩하는 것은 인코더 (1230)의 비트 위치들과 연관된 신뢰도 메트릭에 기초하여 PBCH 정보 비트들의 세트의 비트들 및 정보 비트들의 제 1 세트의 비트들을 인코더 (1230)의 개별 비트 위치들에 할당하는 것을 포함한다. 일부 경우들에 있어서, 할당하는 것은 신뢰도 메트릭에 기초하여 인코더 (1230)의 신뢰성있는 비트 위치들의 제 1 세트를 식별하는 것을 포함한다. 일부 경우들에 있어서, 할당하는 것은 신뢰도 메트릭에 기초하여 인코더 (1230)의 신뢰성있는 비트 위치들의 제 2 세트를 식별하는 것을 포함한다. 일부 경우들에 있어서, 신뢰성있는 비트 위치들의 제 2 세트는 신뢰성있는 비트 위치들의 제 1 세트보다 더 낮은 신뢰도를 갖는다.
- [0113] 일부 예들에 있어서, 공동으로 인코딩하는 것은 인코더 (1230)에서 평치 위치들의 세트를 식별하는 것을 포함한다. 일부 경우들에 있어서, 평치 위치들의 세트는 비트 위치들의 연속적인 세트를 포함한다. 일부 경우들에 있어서, PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트는 폴라 코딩 동작 또는 패리티 체크 폴라 코딩 동작 중 적어도 하나를 사용하여 공동으로 인코딩된다.
- [0114] 출력 송신기 (1235)는 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신하고, 제 2 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 2 출력 벡터를 송신할 수도 있다. 일부 경우들에 있어서, 제 1 출력 벡터는 제 1 빔포밍 파라미터들로 송신되고, 제 2 출력 벡터는 제 1 빔포밍 파라미터들과는 상이한 제 2 빔포밍 파라미터들로 송신된다.
- [0115] 코드워드 수신기 (1240)는 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신하고, 제 2 동기화 신호 블록의 제 2 인덱스를 나타내는 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 세트에 대응하는 공동으로 인코딩된 비트들의 제 2 세트를 포함하는 제 2 코드워드를 수신할 수도 있다.
- [0116] 길이 컴포넌트 (1245)는 제 1 코드워드에 대한 마더 코드 블록 길이를 결정할 수도 있다.
- [0117] 위치 컴포넌트 (1250)는, 결정된 마더 코드 블록 길이에 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별하고, 하나 이상의 비트 위치들이 제 1 코드워드와 연관된 신뢰도 메트릭에 기초함을 식별할 수도 있다.
- [0118] 디코더 (1255)는 식별된 하나 이상의 비트 위치들에 기초하여 제 1 코드워드를 디코딩하고, PBCH 정보 비트들의 디코딩된 세트에 기초하여 정보 비트들의 제 1 세트를 디코딩하고, 결합된 제 1 및 제 2 코드워드들에 기초하여 PBCH 정보 비트들의 세트, 정보 비트들의 제 1 세트, 및 정보 비트들의 제 2 세트를 디코딩하며, 결정된 제 2 마더 코드 블록 길이 및 식별된 하나 이상의 비트 위치들에 기초하여 결합된 제 1 및 제 2 코드워드들을

디코딩할 수도 있다.

- [0119] 일부 예들에 있어서, 제 1 코드워드를 디코딩하는 것은 식별된 하나 이상의 비트 위치들에 기초하여 PBCH 정보 비트들의 세트를 디코딩하는 것을 포함한다. 일부 경우들에 있어서, 정보 비트들의 제 1 세트를 디코딩하는 것은 정보 비트들의 제 1 세트를 디코딩하기 위해 PBCH 정보 비트들의 디코딩된 세트를 동결 비트들로서 지정하는 것을 포함한다. 일부 경우들에 있어서, PBCH 정보 비트들의 세트, 정보 비트들의 제 1 세트, 및 정보 비트들의 제 2 세트를 디코딩하는 것은 결합된 제 1 및 제 2 코드워드들에 대한 제 2 마더 코드 블록 길이를 결정하는 것을 포함한다. 일부 경우들에 있어서, PBCH 정보 비트들의 세트는 CRC 비트들의 세트를 포함하고, PBCH 정보 비트들의 세트의 디코딩은 CRC 에 기초한다. 일부 경우들에 있어서, 정보 비트들의 제 1 세트는 패리티 체크 비트들의 세트를 포함한다.
- [0120] 스크램블링 컴포넌트 (1260) 는 셀 특정 스크램블 시퀀스에 기초하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 스크램블링할 수도 있고, 여기서, 제 1 출력 벡터는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 스크램블링된 공동으로 인코딩된 세트를 포함하고, 셀 특정 스크램블 시퀀스에 기초하여 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 스크램블링할 수도 있고, 여기서, 제 2 출력 벡터는 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 스크램블링된 공동으로 인코딩된 세트를 포함한다.
- [0121] 결합 컴포넌트 (1265) 는 제 1 코드워드 및 제 2 코드워드를 결합할 수도 있다.
- [0122] 변환 컴포넌트 (1270) 는 제 1 인덱스 또는 제 2 인덱스를 디코딩하기 위해, 정보 비트들의 디코딩된 제 1 및 제 2 세트들에 하다마드 변환을 적용할 수도 있다.
- [0123] 도 13 은 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 UE 일 수도 있는 디바이스 (1305) 를 포함하는 시스템 (1300) 의 다이어그램을 도시한다. 디바이스 (1305) 는, 예컨대, 도 1, 도 10 및 도 11 을 참조하여 상기 설명된 바와 같은 무선 디바이스 (1005), 무선 디바이스 (1105), 또는 UE (115) 의 컴포넌트들의 일 예일 수도 있거나 그 컴포넌트들을 포함할 수도 있다. 디바이스 (1305) 는 UE 코딩 관리기 (1315), 프로세서 (1320), 메모리 (1325), 소프트웨어 (1330), 트랜시버 (1335), 안테나 (1340), 및 I/O 제어기 (1345) 를 포함하여, 통신물들을 송신 및 수신하기 위한 컴포넌트들을 포함하는 양방향 음성 및 데이터 통신을 위한 컴포넌트들을 포함할 수도 있다. 이들 컴포넌트들은 하나 이상의 버스들 (예컨대, 버스 (1310)) 을 통해 전자 통신할 수도 있다. 디바이스 (1305) 는 하나 이상의 기지국들 (105) 과 무선으로 통신할 수도 있다.
- [0124] 프로세서 (1320) 는 지능형 하드웨어 디바이스 (예컨대, 범용 프로세서, DSP, 중앙 프로세싱 유닛 (CPU), 마이크로 제어기, ASIC, FPGA, 프로그래밍가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직 컴포넌트, 이산 하드웨어 컴포넌트, 또는 이들의 임의의 조합) 를 포함할 수도 있다. 일부 경우들에 있어서, 프로세서 (1320) 는 메모리 제어기를 사용하여 메모리 어레이를 동작시키도록 구성될 수도 있다. 다른 경우들에 있어서, 메모리 제어기는 프로세서 (1320) 에 통합될 수도 있다. 프로세서 (1320) 는 다양한 기능들 (예컨대, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 기능들 또는 태스크들) 을 수행하기 위해 메모리에 저장된 컴퓨터 판독가능 명령들을 실행하도록 구성될 수도 있다.
- [0125] 메모리 (1325) 는 랜덤 액세스 메모리 (RAM) 및 판독 전용 메모리 (ROM) 를 포함할 수도 있다. 메모리 (1325) 는 명령들을 포함하는 컴퓨터 판독가능, 컴퓨터 실행가능 소프트웨어 (1330) 를 저장할 수도 있으며, 이 명령들은, 실행될 경우, 프로세서로 하여금 본 명세서에서 설명된 다양한 기능들을 수행하게 한다. 일부 경우들에 있어서, 메모리 (1325) 는, 다른 것들 중에서, 주변기기 컴포넌트들 또는 디바이스들과의 상호작용과 같이 기본 하드웨어 및/또는 소프트웨어 동작을 제어할 수도 있는 기본 입력/출력 시스템 (BIOS) 을 포함할 수도 있다.
- [0126] 소프트웨어 (1330) 는 브로드캐스트 채널 인코딩 및 디코딩을 지원하기 위한 코드를 포함하여 본 개시의 양태들을 구현하기 위한 코드를 포함할 수도 있다. 소프트웨어 (1330) 는 시스템 메모리 또는 다른 메모리와 같은 비일시적인 컴퓨터 판독가능 매체에 저장될 수도 있다. 일부 경우들에 있어서, 소프트웨어 (1330) 는 프로세서에 의해 직접 실행가능하지 않을 수도 있지만, 컴퓨터로 하여금 (예컨대, 컴파일되고 실행될 경우) 본 명세서에서 설명된 기능들을 수행하게 할 수도 있다.
- [0127] 트랜시버 (1335) 는, 상기 설명된 바와 같이, 하나 이상의 안테나들, 유선 또는 무선 링크들을 통해 양방향으로 통신할 수도 있다. 예를 들어, 트랜시버 (1335) 는 무선 트랜시버를 나타낼 수도 있고, 다른 무선 트랜시버

와 양방향으로 통신할 수도 있다. 트랜시버 (1335) 는 또한, 패킷들을 변조하고 변조된 패킷들을 송신을 위해 안테나들에 제공하고 그리고 안테나들로부터 수신된 패킷들을 복조하기 위한 모뎀을 포함할 수도 있다.

[0128] 일부 경우들에 있어서, 무선 디바이스는 단일의 안테나 (1340) 를 포함할 수도 있다. 하지만, 일부 경우들에 있어서, 디바이스는, 다중의 무선 송신물들을 동시에 송신 또는 수신 가능할 수도 있는 1 초과개의 안테나 (1340) 를 가질 수도 있다.

[0129] I/O 제어기 (1345) 는 디바이스 (1305) 에 대한 입력 및 출력 신호들을 관리할 수도 있다. I/O 제어기 (1345) 는 또한, 디바이스 (1305) 에 통합되지 않은 주변기기들을 관리할 수도 있다. 일부 경우들에 있어서, I/O 제어기 (1345) 는 외부 주변기기에 대한 물리적 커넥션 또는 포트를 나타낼 수도 있다. 일부 경우들에 있어서, I/O 제어기 (1345) 는 iOS®, ANDROID®, MS-DOS®, MS-WINDOWS®, OS/2®, UNIX®, LINUX®, 또는 다른 공지된 오퍼레이팅 시스템과 같은 오퍼레이팅 시스템을 활용할 수도 있다. 다른 경우들에 있어서, I/O 제어기 (1345) 는 모뎀, 키보드, 마우스, 터치스크린, 또는 유사한 디바이스를 나타내고 그들과 상호작용할 수도 있다. 일부 경우들에 있어서, I/O 제어기 (1345) 는 프로세서의 부분으로서 구현될 수도 있다. 일부 경우들에 있어서, 사용자는 I/O 제어기 (1345) 를 통해 또는 I/O 제어기 (1345) 에 의해 제어되는 하드웨어 컴포넌트들을 통해 디바이스 (1305) 와 상호작용할 수도 있다.

[0130] 도 14 는 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 디바이스 (1405) 를 포함하는 시스템 (1400) 의 다이어그램을 도시한다. 디바이스 (1405) 는, 예컨대, 도 1, 도 11 및 도 12 을 참조하여 상기 설명된 바와 같은 무선 디바이스 (1105), 무선 디바이스 (1205), 또는 기지국 (105) 의 컴포넌트들의 일 예일 수도 있거나 그 컴포넌트들을 포함할 수도 있다. 디바이스 (1405) 는, 기지국 코딩 관리기 (1415), 프로세서 (1420), 메모리 (1425), 소프트웨어 (1430), 트랜시버 (1435), 안테나 (1440), 네트워크 통신 관리기 (1445), 및 기지국 통신 관리기 (1450) 를 포함하는, 통신물들을 송신 및 수신하기 위한 컴포넌트들을 포함하는 양방향 음성 및 데이터 통신들을 위한 컴포넌트들을 포함할 수도 있다. 이들 컴포넌트들은 하나 이상의 버스들 (예컨대, 버스 (1410)) 을 통해 전자 통신할 수도 있다. 디바이스 (1405) 는 하나 이상의 UE들 (115) 과 무선으로 통신할 수도 있다.

[0131] 프로세서 (1420) 는 지능형 하드웨어 디바이스 (예컨대, 범용 프로세서, DSP, CPU, 마이크로 제어기, ASIC, FPGA, 프로그래밍가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직 컴포넌트, 이산 하드웨어 컴포넌트, 또는 이들의 임의의 조합) 를 포함할 수도 있다. 일부 경우들에 있어서, 프로세서 (1420) 는 메모리 제어기를 사용하여 메모리 어레이를 동작시키도록 구성될 수도 있다. 다른 경우들에 있어서, 메모리 제어기는 프로세서 (1420) 에 통합될 수도 있다. 프로세서 (1420) 는 다양한 기능들 (예컨대, 브로드캐스트 채널 인코딩 및 디코딩을 지원하는 기능들 또는 태스크들) 을 수행하기 위해 메모리에 저장된 컴퓨터 판독가능 명령들을 실행하도록 구성될 수도 있다.

[0132] 메모리 (1425) 는 RAM 및 ROM 을 포함할 수도 있다. 메모리 (1425) 는 명령들을 포함하는 컴퓨터 판독가능, 컴퓨터 실행가능 소프트웨어 (1430) 를 저장할 수도 있으며, 이 명령들은, 실행될 경우, 프로세서로 하여금 본 명세서에서 설명된 다양한 기능들을 수행하게 한다. 일부 경우들에 있어서, 메모리 (1425) 는, 다른 것들 중에서, 주변기기 컴포넌트들 또는 디바이스들과의 상호작용과 같이 기본 하드웨어 및/또는 소프트웨어 동작을 제어할 수도 있는 BIOS 를 포함할 수도 있다.

[0133] 소프트웨어 (1430) 는 브로드캐스트 채널 인코딩 및 디코딩을 지원하기 위한 코드를 포함하여 본 개시의 양태들을 구현하기 위한 코드를 포함할 수도 있다. 소프트웨어 (1430) 는 시스템 메모리 또는 다른 메모리와 같은 비일시적인 컴퓨터 판독가능 매체에 저장될 수도 있다. 일부 경우들에 있어서, 소프트웨어 (1430) 는 프로세서에 의해 직접 실행가능하지 않을 수도 있지만, 컴퓨터로 하여금 (예컨대, 컴파일되고 실행될 경우) 본 명세서에서 설명된 기능들을 수행하게 할 수도 있다.

[0134] 트랜시버 (1435) 는, 상기 설명된 바와 같이, 하나 이상의 안테나들, 유선 또는 무선 링크들을 통해 양방향으로 통신할 수도 있다. 예를 들어, 트랜시버 (1435) 는 무선 트랜시버를 나타낼 수도 있고, 다른 무선 트랜시버와 양방향으로 통신할 수도 있다. 트랜시버 (1435) 는 또한, 패킷들을 변조하고 변조된 패킷들을 송신을 위해 안테나들에 제공하고 그리고 안테나들로부터 수신된 패킷들을 복조하기 위한 모뎀을 포함할 수도 있다.

[0135] 일부 경우들에 있어서, 무선 디바이스는 단일의 안테나 (1440) 를 포함할 수도 있다. 하지만, 일부 경우들에 있어서, 디바이스는, 다중의 무선 송신물들을 동시에 송신 또는 수신 가능할 수도 있는 1 초과개의 안테나 (1440) 를 가질 수도 있다.

- [0136] 네트워크 통신 관리기 (1445) 는 (예컨대, 하나 이상의 유선 백홀 링크들을 통해) 코어 네트워크와의 통신을 관리할 수도 있다. 예를 들어, 네트워크 통신 관리기 (1445) 는 하나 이상의 UE들 (115) 과 같은 클라이언트 디바이스들에 대한 데이터 통신의 전송을 관리할 수도 있다.
- [0137] 기지국 통신 관리기 (1450) 는 다른 기지국 (105) 과의 통신을 관리할 수도 있고, 다른 기지국들 (105) 과 협력하여 UE들 (115) 과의 통신을 제어하기 위한 제어기 또는 스케줄러를 포함할 수도 있다. 예를 들어, 기지국 통신 관리기 (1450) 는 빔포밍 또는 공동 송신과 같은 다양한 간섭 완화 기법들을 위해 UE들 (115) 로의 송신들에 대한 스케줄링을 조정할 수도 있다. 일부 예들에 있어서, 기지국 통신 관리기 (1450) 는 LTE/LTE-A 또는 NR 무선 통신 네트워크 기술 내에서 X2 인터페이스를 제공하여, 기지국들 (105) 사이의 통신을 제공할 수도 있다.
- [0138] 도 15 는 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 방법 (1500) 을 예시한 플로우차트를 도시한다. 방법 (1500) 의 동작들은 본 명세서에서 설명된 바와 같은 UE (115) 또는 기지국 (105) 또는 그 컴포넌트들에 의해 구현될 수도 있다. 예를 들어, 방법 (1500) 의 동작들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코딩 관리기에 의해 수행될 수도 있다. 일부 예들에 있어서, UE (115) 또는 기지국 (105) 은 디바이스의 기능 엘리먼트들을 제어하기 위한 코드들의 세트를 실행하여 하기에서 설명되는 기능들을 수행할 수도 있다. 부가적으로 또는 대안적으로, UE (115) 또는 기지국 (105) 은 특수목적 하드웨어를 사용하여 하기에서 설명되는 기능들의 양태들을 수행할 수도 있다.
- [0139] 블록 1505 에서, UE (115) 또는 기지국 (105) 은 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별할 수도 있다. 블록 1505 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1505 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 페이로드 컴포넌트에 의해 수행될 수도 있다.
- [0140] 블록 1510 에서, UE (115) 또는 기지국 (105) 은 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정할 수도 있다. 블록 1510 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1510 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 인덱스 컴포넌트에 의해 수행될 수도 있다.
- [0141] 블록 1515 에서, UE (115) 또는 기지국 (105) 은 PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩할 수도 있다. 블록 1515 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1515 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 인코더에 의해 수행될 수도 있다.
- [0142] 블록 1520 에서, UE (115) 또는 기지국 (105) 은 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신할 수도 있다. 블록 1520 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1520 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 출력 송신기에 의해 수행될 수도 있다.
- [0143] 도 16 은 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 방법 (1600) 을 예시한 플로우차트를 도시한다. 방법 (1600) 의 동작들은 본 명세서에서 설명된 바와 같은 UE (115) 또는 기지국 (105) 또는 그 컴포넌트들에 의해 구현될 수도 있다. 예를 들어, 방법 (1600) 의 동작들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코딩 관리기에 의해 수행될 수도 있다. 일부 예들에 있어서, UE (115) 또는 기지국 (105) 은 디바이스의 기능 엘리먼트들을 제어하기 위한 코드들의 세트를 실행하여 하기에서 설명되는 기능들을 수행할 수도 있다. 부가적으로 또는 대안적으로, UE (115) 또는 기지국 (105) 은 특수목적 하드웨어를 사용하여 하기에서 설명되는 기능들의 양태들을 수행할 수도 있다.
- [0144] 블록 1605 에서, UE (115) 또는 기지국 (105) 은 PBCH 정보 비트들의 세트를 포함하는 페이로드를 식별할 수도 있다. 블록 1605 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1605 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 페이로드 컴포넌트에 의해 수행될 수도 있다.
- [0145] 블록 1610 에서, UE (115) 또는 기지국 (105) 은 제 1 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 1 세트를 결정할 수도 있다. 블록 1610 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1610 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명

된 바와 같은 인덱스 컴포넌트에 의해 수행될 수도 있다.

- [0146] 블록 1615 에서, UE (115) 또는 기지국 (105) 은 PBCH 정보 비트들의 세트 및 정보 비트들의 제 1 세트를 공동으로 인코딩할 수도 있다. 블록 1615 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1615 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 인코더에 의해 수행될 수도 있다.
- [0147] 블록 1620 에서, UE (115) 또는 기지국 (105) 은 제 1 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 1 출력 벡터를 송신할 수도 있다. 블록 1620 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1620 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 출력 송신기에 의해 수행될 수도 있다.
- [0148] 블록 1625 에서, UE (115) 또는 기지국 (105) 은 제 2 동기화 신호 블록의 인덱스를 나타내는 정보 비트들의 제 2 세트를 식별할 수도 있다. 블록 1625 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1625 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 인덱스 컴포넌트에 의해 수행될 수도 있다.
- [0149] 블록 1630 에서, UE (115) 또는 기지국 (105) 은 PBCH 정보 비트들의 세트 및 정보 비트들의 제 2 세트를 공동으로 인코딩할 수도 있다. 블록 1630 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1630 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 인코더에 의해 수행될 수도 있다.
- [0150] 블록 1635 에서, UE (115) 또는 기지국 (105) 은 제 2 동기화 신호 블록의 리소스들을 사용하여 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 공동으로 인코딩된 세트를 포함하는 제 2 출력 벡터를 송신할 수도 있다. 블록 1635 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1635 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 출력 송신기에 의해 수행될 수도 있다.
- [0151] 도 17 은 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 방법 (1700) 을 예시한 플로우차트를 도시한다. 방법 (1700) 의 동작들은 본 명세서에서 설명된 바와 같은 UE (115) 또는 기지국 (105) 또는 그 컴포넌트들에 의해 구현될 수도 있다. 예를 들어, 방법 (1700) 의 동작들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코딩 관리기에 의해 수행될 수도 있다. 일부 예들에 있어서, UE (115) 또는 기지국 (105) 은 디바이스의 기능 엘리먼트들을 제어하기 위한 코드들의 세트를 실행하여 하기에서 설명되는 기능들을 수행할 수도 있다. 부가적으로 또는 대안적으로, UE (115) 또는 기지국 (105) 은 특수목적 하드웨어를 사용하여 하기에서 설명되는 기능들의 양태들을 수행할 수도 있다.
- [0152] 블록 1705 에서, UE (115) 또는 기지국 (105) 은 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신할 수도 있다. 블록 1705 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1705 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코드워드 수신기에 의해 수행될 수도 있다.
- [0153] 블록 1710 에서, UE (115) 또는 기지국 (105) 은 제 1 코드워드에 대한 마더 코드 블록 길이를 결정할 수도 있다. 블록 1710 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1710 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 길이 컴포넌트에 의해 수행될 수도 있다.
- [0154] 블록 1715 에서, UE (115) 또는 기지국 (105) 은 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별할 수도 있다. 블록 1715 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1715 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 위치 컴포넌트에 의해 수행될 수도 있다.
- [0155] 블록 1720 에서, UE (115) 또는 기지국 (105) 은 식별된 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 제 1 코드워드를 디코딩할 수도 있다. 블록 1720 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1720 의 동작들의 양태들은 도 10 내지 도 12 를

참조하여 설명된 바와 같은 디코더에 의해 수행될 수도 있다.

- [0156] 도 18 은 본 개시의 다양한 양태들에 따른, 브로드캐스트 채널 인코딩 및 디코딩을 위한 방법 (1800) 을 예시한 플로우차트를 도시한다. 방법 (1800) 의 동작들은 본 명세서에서 설명된 바와 같은 UE (115) 또는 기지국 (105) 또는 그 컴포넌트들에 의해 구현될 수도 있다. 예를 들어, 방법 (1800) 의 동작들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코딩 관리기에 의해 수행될 수도 있다. 일부 예들에 있어서, UE (115) 또는 기지국 (105) 은 디바이스의 기능 엘리먼트들을 제어하기 위한 코드들의 세트를 실행하여 하기에서 설명되는 기능들을 수행할 수도 있다. 부가적으로 또는 대안적으로, UE (115) 또는 기지국 (105) 은 특수목적 하드웨어를 사용하여 하기에서 설명되는 기능들의 양태들을 수행할 수도 있다.
- [0157] 블록 1805 에서, UE (115) 또는 기지국 (105) 은 공동으로 인코딩된 비트들의 제 1 세트를 포함하는 제 1 코드워드를 수신할 수도 있다. 블록 1805 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1805 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코드워드 수신기에 의해 수행될 수도 있다.
- [0158] 블록 1810 에서, UE (115) 또는 기지국 (105) 은 제 1 코드워드에 대한 마더 코드 블록 길이를 결정할 수도 있다. 블록 1810 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1810 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 길이 컴포넌트에 의해 수행될 수도 있다.
- [0159] 블록 1815 에서, UE (115) 또는 기지국 (105) 은 결정된 마더 코드 블록 길이에 적어도 부분적으로 기초하여, 제 1 동기화 신호 블록의 제 1 인덱스를 나타내는 정보 비트들의 제 1 세트 및 PBCH 정보 비트들의 세트에 대응하는 하나 이상의 비트 위치들을 식별할 수도 있다. 블록 1815 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1815 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 위치 컴포넌트에 의해 수행될 수도 있다.
- [0160] 블록 1820 에서, UE (115) 또는 기지국 (105) 은 식별된 하나 이상의 비트 위치들에 적어도 부분적으로 기초하여 제 1 코드워드를 디코딩할 수도 있다. 블록 1820 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1820 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 디코더에 의해 수행될 수도 있다.
- [0161] 블록 1825 에서, UE (115) 또는 기지국 (105) 은 제 2 동기화 신호 블록의 제 2 인덱스를 나타내는 정보 비트들의 제 2 세트 및 PBCH 정보 비트들의 세트에 대응하는 공동으로 인코딩된 비트들의 제 2 세트를 포함하는 제 2 코드워드를 수신할 수도 있다. 블록 1825 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1825 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 코드워드 수신기에 의해 수행될 수도 있다.
- [0162] 블록 1830 에서, UE (115) 또는 기지국 (105) 은 제 1 코드워드와 제 2 코드워드를 결합할 수도 있다. 블록 1830 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1830 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 결합 컴포넌트에 의해 수행될 수도 있다.
- [0163] 블록 1835 에서, UE (115) 또는 기지국 (105) 은 결합된 제 1 및 제 2 코드워드들에 기초하여 PBCH 정보 비트들의 세트, 정보 비트들의 제 1 세트, 및 정보 비트들의 제 2 세트를 디코딩할 수도 있다. 블록 1835 의 동작들은 도 1 내지 도 9 를 참조하여 설명된 방법들에 따라 수행될 수도 있다. 특정 예들에 있어서, 블록 1835 의 동작들의 양태들은 도 10 내지 도 12 를 참조하여 설명된 바와 같은 디코더에 의해 수행될 수도 있다.
- [0164] 상기 설명된 방법들은 가능한 구현들을 기술하며 그 동작들 및 단계들은 재배열되거나 그렇지 않으면 수정될 수도 있고 다른 구현들이 가능함이 주목되어야 한다. 더욱이, 방법들 중 2개 이상의 방법들로부터의 양태들은 결합될 수도 있다.
- [0165] 본 명세서에서 설명된 기법들은 코드 분할 다중 액세스 (CDMA), 시간 분할 다중 액세스 (TDMA), 주파수 분할 다중 액세스 (FDMA), 직교 주파수 분할 다중 액세스 (OFDMA), 단일 캐리어 주파수 분할 다중 액세스 (SC-FDMA) 및 다른 시스템들과 같은 다양한 무선 통신 시스템들을 위해 사용될 수도 있다. 용어들 "시스템" 및 "네트워크" 는 종종 상호교환가능하게 사용된다. 코드 분할 다중 액세스 (CDMA) 시스템은 CDMA2000, 유니버설 지상 무선 액세스 (UTRA) 등과 같은 무선 기술을 구현할 수도 있다. CDMA2000 은 IS-2000, IS-95 및 IS-856 표준들을 커버한다. IS-2000 릴리스들은 일반적으로, CDMA2000 1X, 1X 등으로서 지칭될 수도 있다.

IS-856 (TIA-856) 은 일반적으로, CDMA2000 1xEV-DO, 하이 레이트 패킷 데이터 (HRPD) 등으로서 지칭된다. UTRA 는 광대역 CDMA (WCDMA) 및 CDMA 의 다른 변형들을 포함한다. 시간 분할 다중 액세스 (TDMA) 시스템은 모바일 통신용 글로벌 시스템 (GSM) 과 같은 무선 기술을 구현할 수도 있다.

[0166] 직교 주파수 분할 다중 액세스 (OFDMA) 시스템은 울트라 모바일 브로드밴드 (UMB), 진화된 UTRA (E-UTRA), IEEE (Institute of Electrical and Electronics Engineers) 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, 플래시-OFDM 등과 같은 무선 기술을 구현할 수도 있다. UTRA 및 E-UTRA 는 유니버설 모바일 원격통신 시스템 (UMTS) 의 부분이다. 3GPP 롱 텀 에볼루션 (LTE) 및 LTE-어드밴스드 (LTE-A) 는 E-UTRA 를 사용한 유니버설 모바일 원격통신 시스템 (UMTS) 의 릴리스들이다. UTRA, E-UTRA, UMTS, LTE, LTE-A, NR, 및 모바일 통신용 글로벌 시스템 (GSM) 은 "제 3 세대 파트너십 프로젝트" (3GPP) 로 명명된 조직으로부터의 문헌들에서 설명된다. CDMA2000 및 UMB 는 "제 3 세대 파트너십 프로젝트 2 (3GPP2)" 로 명명된 조직으로부터의 문헌들에서 설명된다. 본 명세서에서 설명된 기법들은 상기 언급된 시스템들 및 무선 기술들 뿐 아니라 다른 시스템들 및 무선 기술들을 위해 사용될 수도 있다. LTE 또는 NR 시스템의 양태들이 예시의 목적으로 설명될 수도 있고 LTE 또는 NR 용어가 설명의 대부분에서 사용될 수도 있지만, 본 명세서에서 설명된 기법들은 LTE 또는 NR 어플리케이션들을 넘어서도 적용가능하다.

[0167] 본 명세서에서 설명된 그러한 네트워크들을 포함하여 LTE/LTE-A 네트워크들에 있어서, 용어 '진화된 노드B (eNB)' 는 기지국들을 설명하는데 일반적으로 사용될 수도 있다. 본 명세서에서 설명된 무선 통신 시스템 또는 시스템들은 상이한 타입들의 진화된 노드 B (eNB들) 가 다양한 지리적 영역들에 대한 커버리지를 제공하는 이중의 LTE/LTE-A 또는 NR 네트워크를 포함할 수도 있다. 예를 들어, 각각의 eNB, gNB, 또는 기지국은 매크로 셀, 소형 셀, 또는 다른 타입들의 셀에 대한 통신 커버리지를 제공할 수도 있다. 용어 "셀" 은, 맥락에 의존하여, 기지국, 기지국과 연관된 캐리어 또는 컴포넌트 캐리어, 또는 캐리어 또는 기지국의 커버리지 영역 (예컨대, 섹터 등) 을 설명하는데 사용될 수도 있다.

[0168] 기지국들은 베이스 트랜시버 스테이션, 무선 기지국, 액세스 포인트, 무선 트랜시버, 노드 B, e노드B (eNB), 차세대 노드 B (gNB), 홈 노드B, 홈 e노드B, 또는 기타 다른 적합한 용어를 포함할 수도 있거나 그것들로 당업자에 의해 지칭될 수도 있다. 기지국에 대한 지리적 커버리지 영역은, 커버리지 영역의 오직 일부분만을 구성하는 섹터들로 분할될 수도 있다. 본 명세서에서 설명된 무선 통신 시스템 또는 시스템들은 상이한 타입들의 기지국들 (예컨대, 매크로 또는 소형 셀 기지국들) 을 포함할 수도 있다. 본 명세서에서 설명된 UE들은 매크로 eNB들, 소형 셀 eNB들, gNB들, 중계기 기지국들 등을 포함한 다양한 타입들의 기지국들 및 네트워크 장비와 통신 가능할 수도 있다. 상이한 기술들에 대한 중첩하는 지리적 커버리지 영역들이 존재할 수도 있다.

[0169] 매크로 셀은 일반적으로, 상대적으로 큰 지리적 영역 (예컨대, 반경이 수 킬로미터) 을 커버하고, 네트워크 제공자로의 서비스 가입들을 갖는 UE들에 의한 제한없는 액세스를 허용할 수도 있다. 소형 셀은, 매크로 셀과 비교했을 때, 매크로 셀들과 동일한 또는 상이한 (예컨대, 허가, 비허가 등) 주파수 대역들에서 동작할 수도 있는 저-전력공급식 기지국이다. 소형 셀들은 다양한 예들에 따라 피코 셀들, 펌토 셀들, 및 마이크로 셀들을 포함할 수도 있다. 피코 셀은, 예를 들어, 작은 지리적 영역을 커버할 수도 있고, 네트워크 제공자로의 서비스 가입들을 갖는 UE들에 의한 제한없는 액세스를 허용할 수도 있다. 펌토 셀은 또한, 작은 지리적 영역 (예컨대, 홈) 을 커버할 수도 있고, 펌토 셀과의 연관을 갖는 UE들 (예컨대, CSG (closed subscriber group) 내의 UE들, 홈 내의 사용자들에 대한 UE들 등) 에 의한 제한된 액세스를 제공할 수도 있다. 매크로 셀에 대한 eNB 는 매크로 eNB 로서 지칭될 수도 있다. 소형 셀에 대한 eNB 는 소형 셀 eNB, 피코 eNB, 펌토 eNB, 또는 홈 eNB 로서 지칭될 수도 있다. eNB 는 하나 또는 다중의 (예컨대, 2개, 3개, 4개 등) 셀들 (예컨대, 컴포넌트 캐리어들) 을 지원할 수도 있다.

[0170] 본 명세서에서 설명된 무선 통신 시스템 또는 시스템들은 동기식 또는 비동기식 동작을 지원할 수도 있다. 동기식 동작에 대해, 기지국들은 유사한 프레임 타이밍을 가질 수도 있으며, 상이한 기지국들로부터의 송신들은 시간적으로 대략 정렬될 수도 있다. 비동기식 동작에 대해, 기지국들은 상이한 프레임 타이밍을 가질 수도 있으며, 상이한 기지국들로부터의 송신들은 시간적으로 정렬되지 않을 수도 있다. 본 명세서에서 설명된 기법들은 동기식 또는 비동기식 동작들 중 어느 하나를 위해 사용될 수도 있다.

[0171] 본 명세서에서 설명된 다운링크 송신들은 또한 순방향 링크 송신들로 지칭될 수도 있는 한편, 업링크 송신들은 또한 역방향 링크 송신들로 지칭될 수도 있다. 본 명세서에서 설명된 각각의 통신 링크 - 예를 들어, 도 1 의 무선 통신 시스템 (100) 을 포함 - 는 하나 이상의 캐리어들을 포함할 수도 있고, 여기서, 각각의 캐리어는 다중의 서브-캐리어들 (예컨대, 상이한 주파수들의 파형 신호들) 로 구성된 신호일 수도 있다.

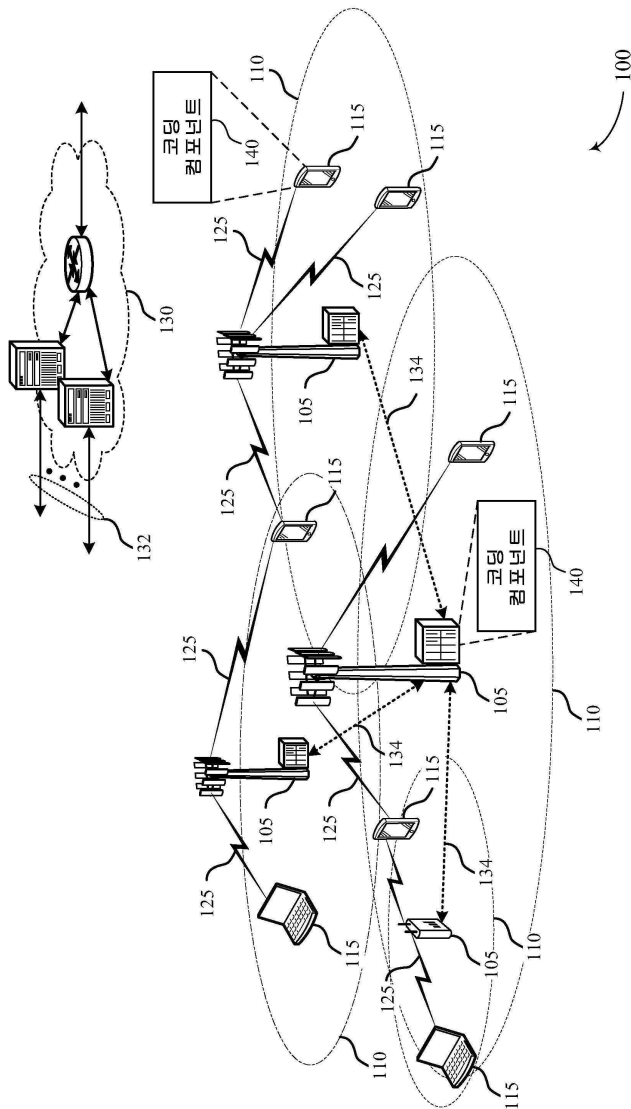
- [0172] 첨부 도면들과 관련하여 본 명세서에 기재된 설명은 예시적인 구성들을 설명하며, 구현될 수도 있거나 또는 청구항들의 범위 내에 있는 예들 모두를 나타내지는 않는다. 본 명세서에서 사용된 용어 "예시적인"은 "예, 사례, 또는 예시로서 기능하는"을 의미하고, "다른 예들에 비해 선호"되거나 "유리한"을 의미하지는 않는다. 상세한 설명은 설명된 기법들의 이해를 제공할 목적으로 특정 상세들을 포함한다. 하지만, 이들 기법들은 이들 특정 상세들없이 실시될 수도 있다. 일부 경우들에 있어서, 널리 공지된 구조들 및 디바이스들은 설명된 예들의 개념들을 불명료하게 하는 것을 회피하기 위하여 블록 다이어그램 형태로 도시된다.
- [0173] 첨부된 도면들에 있어서, 유사한 컴포넌트들 또는 특징부들은 동일한 참조 라벨을 가질 수도 있다. 추가로, 동일한 타입의 다양한 컴포넌트들은, 유사한 컴포넌트들 간을 구별하는 대쉬 및 제 2 라벨을 참조 라벨 다음에 오게 함으로써 구별될 수도 있다. 단지 제 1 참조 라벨만이 명세서에서 사용된다면, 그 설명은, 제 2 참조 라벨과 무관하게 동일한 제 1 참조 라벨을 갖는 유사한 컴포넌트들 중 임의의 컴포넌트에 적용가능하다.
- [0174] 본 명세서에서 설명된 정보 및 신호들은 임의의 다양한 서로 다른 기술들 및 기법들을 이용하여 표현될 수도 있다. 예를 들어, 상기 설명 전반에 걸쳐 참조될 수도 있는 데이터, 명령들, 커맨드(command)들, 정보, 신호들, 비트들, 심볼들, 및 칩들은 전압, 전류, 전자기파, 자계 또는 자성 입자, 광계 또는 광학 입자, 또는 이들의 임의의 조합에 의해 표현될 수도 있다.
- [0175] 본 명세서에서의 개시와 관련하여 설명된 다양한 예시적인 블록들 및 모듈들은 범용 프로세서, DSP, ASIC, FPGA 또는 다른 프로그래밍가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본 명세서에서 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합으로 구현 또는 수행될 수도 있다. 범용 프로세서는 마이크로프로세서일 수도 있지만, 대안적으로, 그 프로세서는 임의의 종래의 프로세서, 제어기, 마이크로 제어기, 또는 상태 머신일 수도 있다. 프로세서는 또한, 컴퓨팅 디바이스들의 조합 (예컨대, DSP 와 마이크로프로세서의 조합, 다중의 마이크로프로세서들, DSP 코어와 결합된 하나 이상의 마이크로프로세서들, 또는 임의의 다른 그러한 구성)으로서 구현될 수도 있다.
- [0176] 본 명세서에서 설명된 기능들은 하드웨어, 프로세서에 의해 실행된 소프트웨어, 펌웨어, 또는 이들의 임의의 조합에서 구현될 수도 있다. 프로세서에 의해 실행된 소프트웨어에서 구현된다면, 그 기능들은 하나 이상의 명령들 또는 코드로서 컴퓨터 판독가능 매체 상으로 저장 또는 전송될 수도 있다. 다른 예들 및 구현들은 본 개시 및 첨부된 청구항들의 범위 내에 있다. 예를 들어, 소프트웨어의 본성으로 인해, 상기 설명된 기능들은 프로세서에 의해 실행된 소프트웨어, 하드웨어, 펌웨어, 하드웨어웨어링, 또는 이들의 임의의 조합들을 이용하여 구현될 수 있다. 기능들을 구현하는 특징부들은 또한, 기능들의 부분들이 상이한 물리적 위치들에서 구현되도록 분산되는 것을 포함하여 다양한 포지션들에서 물리적으로 위치될 수도 있다. 또한, 청구항들을 포함하여 본 명세서에서 사용된 바와 같이, 아이템들의 리스트 (예를 들어, "~ 중 적어도 하나" 또는 "~ 중 하나 이상"과 같은 어구에 의해 시작되는 아이템들의 리스트)에서 사용되는 바와 같은 "또는"은, 예를 들어, A, B, 또는 C 중 적어도 하나의 리스트가 A 또는 B 또는 C 또는 AB 또는 AC 또는 BC 또는 ABC (즉, A 와 B 와 C)를 의미하도록 하는 포괄적인 리스트를 표시한다. 또한, 본 명세서에 사용된 바와 같이, 어구 "~에 기초한"은 조건들의 폐쇄된 세트에 대한 참조로서 해석되지 않아야 한다. 예를 들어, "조건 A에 기초한"것으로서 기술된 예시적인 단계는 본 개시의 범위로부터 이탈함없이 조건 A 및 조건 B 양자 모두에 기초할 수도 있다. 즉, 본 명세서에 사용된 바와 같이, 어구 "~에 기초한"은 어구 "~에 적어도 부분적으로 기초한"과 동일한 방식으로 해석되어야 한다.
- [0177] 컴퓨터 판독가능 매체들은, 일 장소로부터 다른 장소로의 컴퓨터 프로그램의 전송을 용이하게 하는 임의의 매체를 포함하는 통신 매체들 및 비일시적인 컴퓨터 저장 매체들 양자 모두를 포함한다. 비일시적인 저장 매체는, 범용 또는 특수목적 컴퓨터에 의해 액세스될 수 있는 임의의 가용 매체일 수도 있다. 한정이 아닌 예로서, 비일시적인 컴퓨터 판독가능 매체들은 RAM, ROM, 전기적으로 소거가능한 프로그래밍가능 판독 전용 메모리 (EEPROM), 콤팩트 디스크 (CD) ROM 또는 다른 광학 디스크 저장부, 자기 디스크 저장부 또는 다른 자기 저장 디바이스들, 또는 원하는 프로그램 코드 수단을 명령들 또는 데이터 구조들의 형태로 수록 또는 저장하는데 이용될 수 있고 범용 또는 특수목적 컴퓨터 또는 범용 또는 특수목적 프로세서에 의해 액세스될 수 있는 임의의 다른 비일시적인 매체를 포함할 수도 있다. 또한, 임의의 커넥션이 컴퓨터 판독가능 매체로 적절히 칭해진다. 예를 들어, 동축 케이블, 광섬유 케이블, 꼬임쌍선, 디지털 가입자 라인 (DSL), 또는 적외선, 무선, 및 마이크로파와 같은 무선 기술들을 이용하여 웹사이트, 서버, 또는 다른 원격 소스로부터 소프트웨어가 송신된다면, 동축 케이블, 광섬유 케이블, 꼬임쌍선, 디지털 가입자 라인 (DSL), 또는 적외선, 무선, 및 마이크로파와 같은 무선 기술들은 매체의 정의에 포함된다. 본 명세서에서 사용된 바와 같이, 디스크 (disk) 및 디스크 (disc)는 CD, 레이저 디스크, 광학 디스크, 디지털 다기능 디스크 (DVD), 플로피 디스크 및 블루레이 디스크를 포함하

며, 여기서, 디스크(disk)들은 통상적으로 데이터를 자기적으로 재생하지만 디스크(disc)들은 레이저들을 이용하여 데이터를 광학적으로 재생한다. 상기의 조합들이 또한, 컴퓨터 판독가능 매체들의 범위 내에 포함된다.

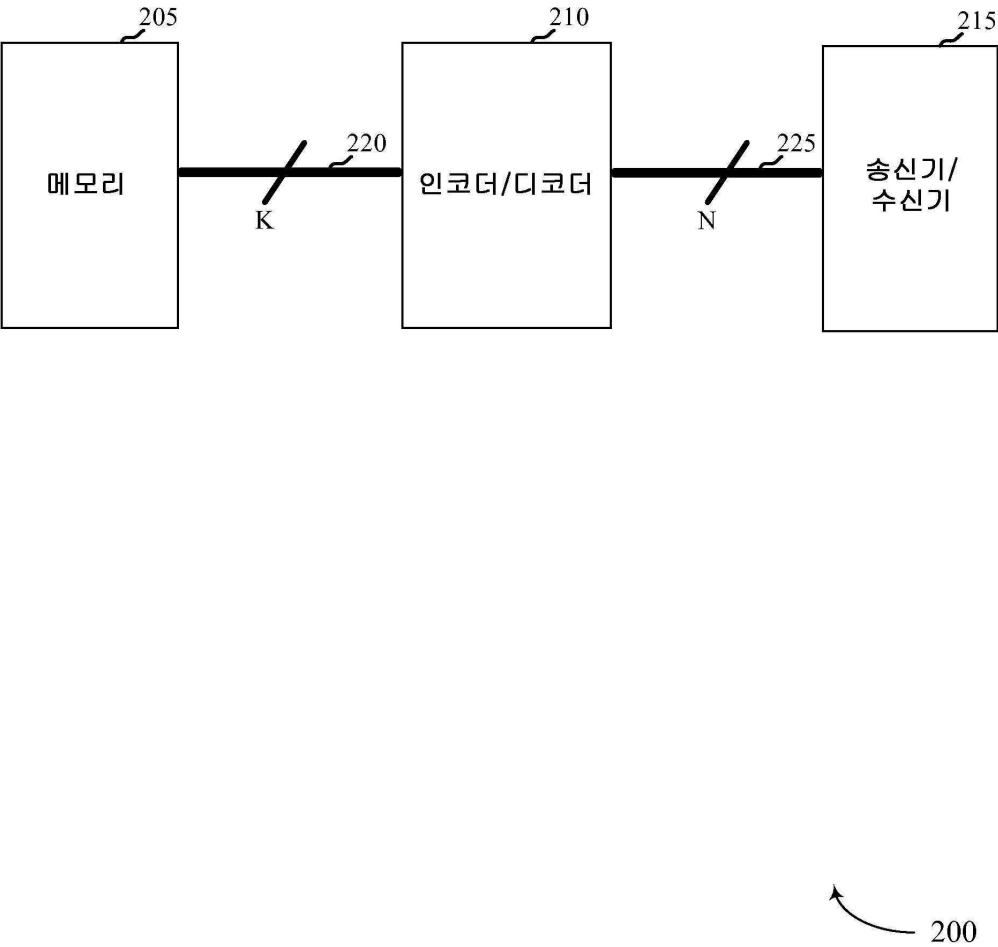
[0178] 본 명세서에서의 설명은 당업자로 하여금 본 개시를 제조 또는 이용할 수 있도록 제공된다. 본 개시에 대한 다양한 수정들은 당업자에게 용이하게 자명할 것이며, 본 명세서에서 정의된 일반적인 원리들은 본 개시의 범위로 부터 일탈함없이 다른 변동들에 적용될 수도 있다. 따라서, 본 개시는 본 명세서에서 설명된 예들 및 설계들로 한정되지 않으며, 본 명세서에 개시된 원리들 및 신규한 특징들과 부합하는 최광의 범위를 부여받아야 한다.

도면

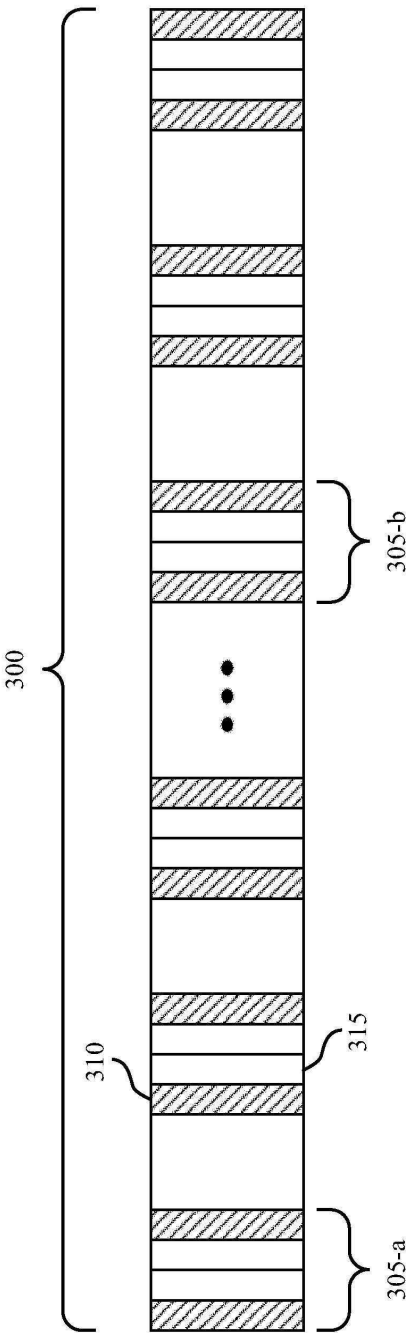
도면1



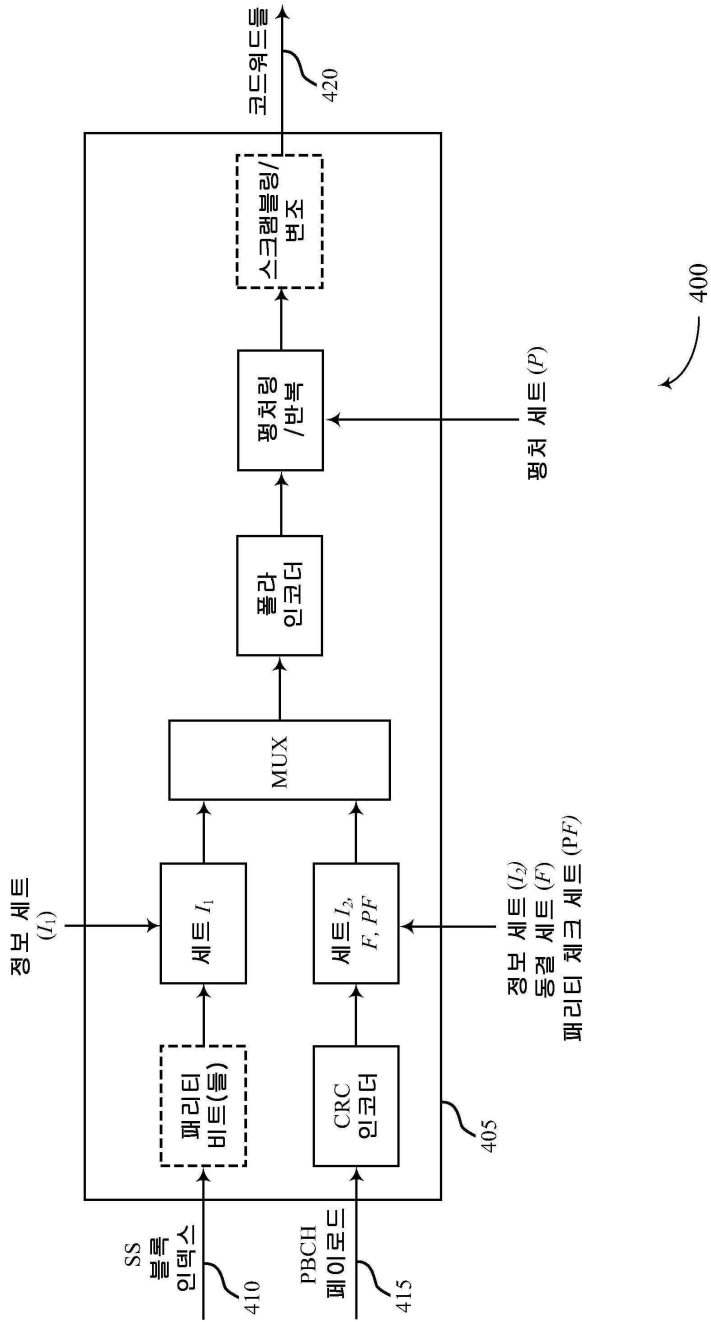
도면2



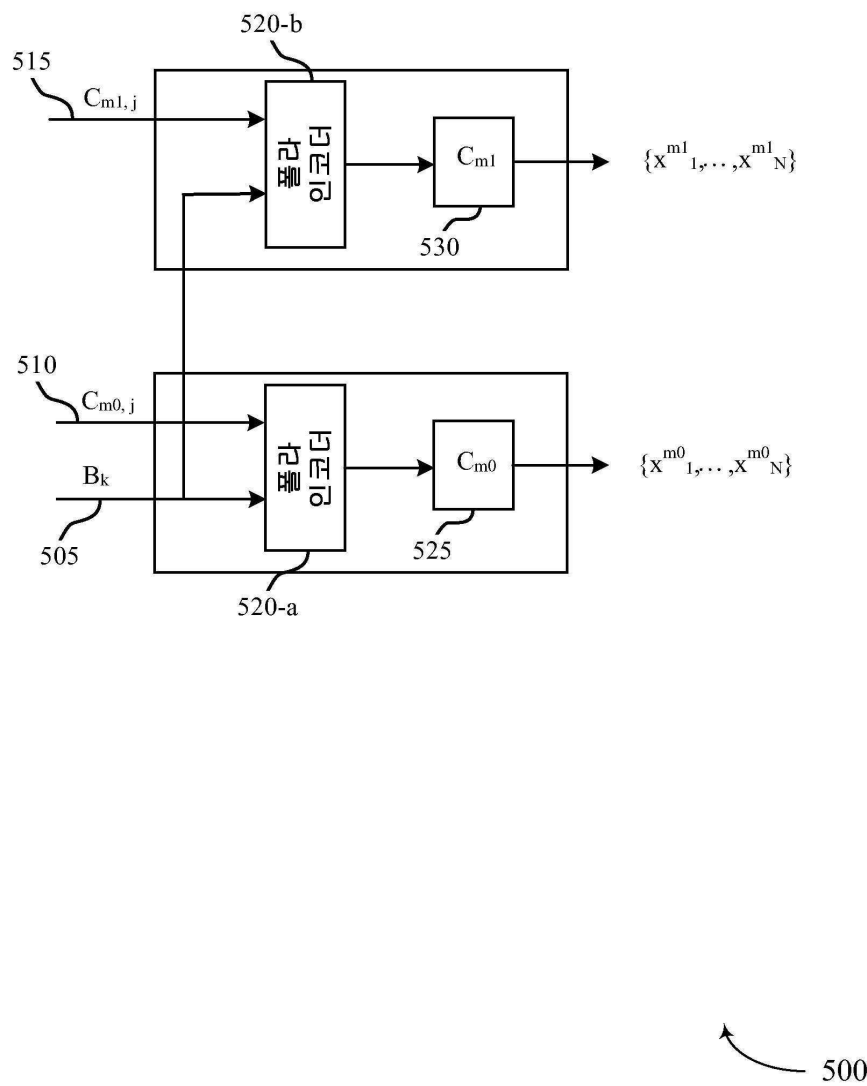
도면3



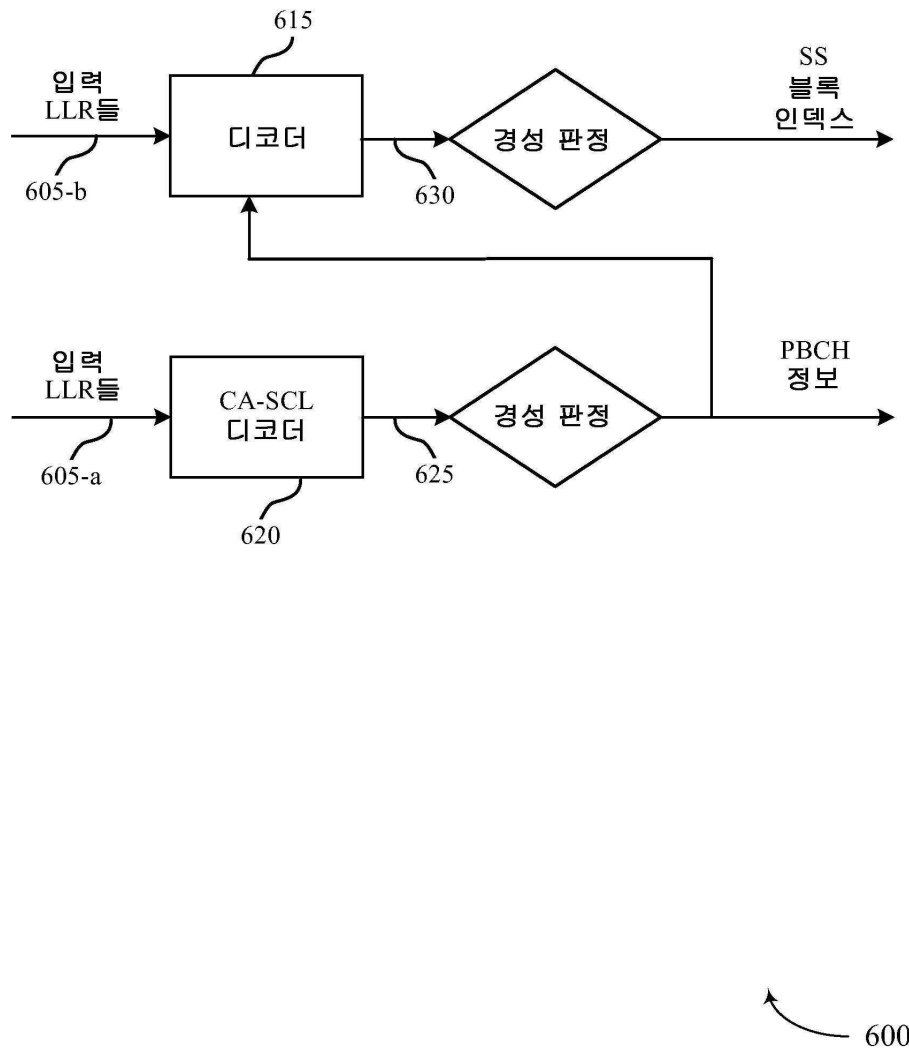
도면4



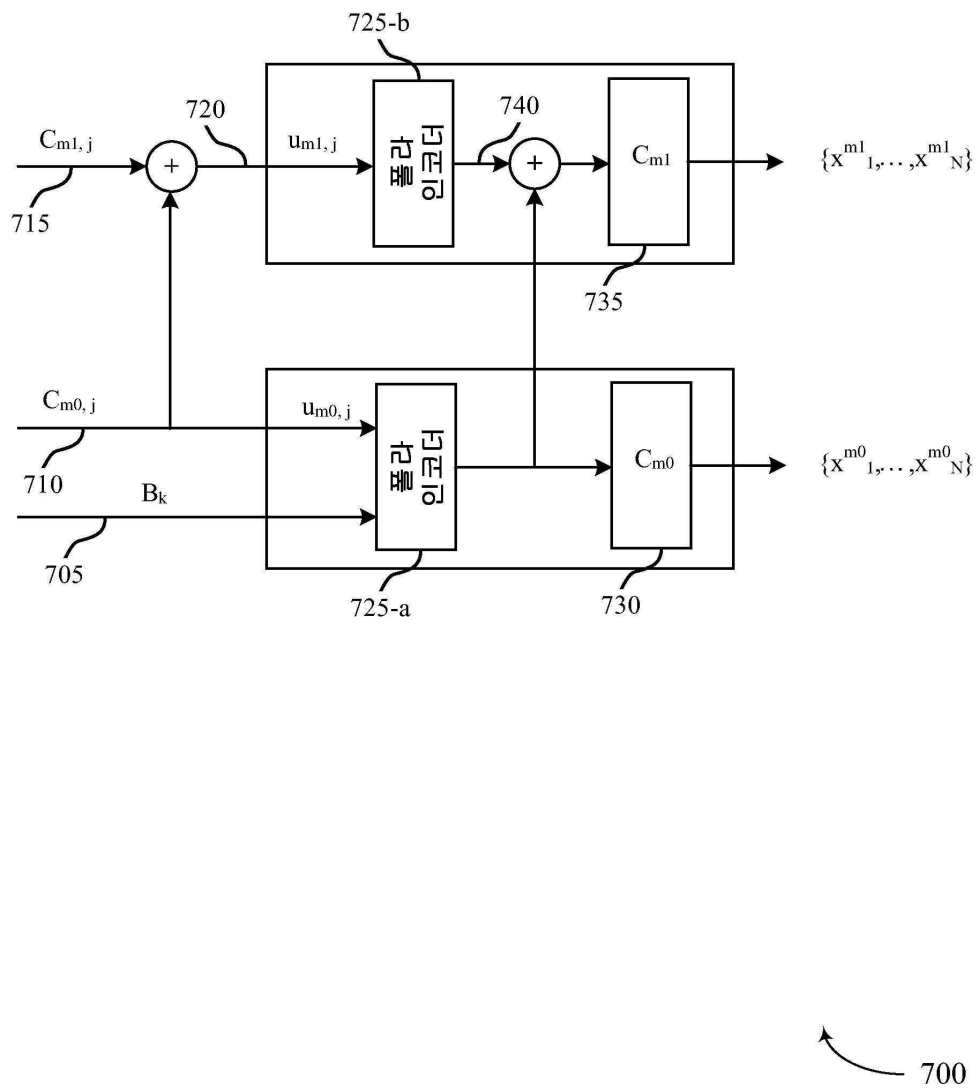
도면5



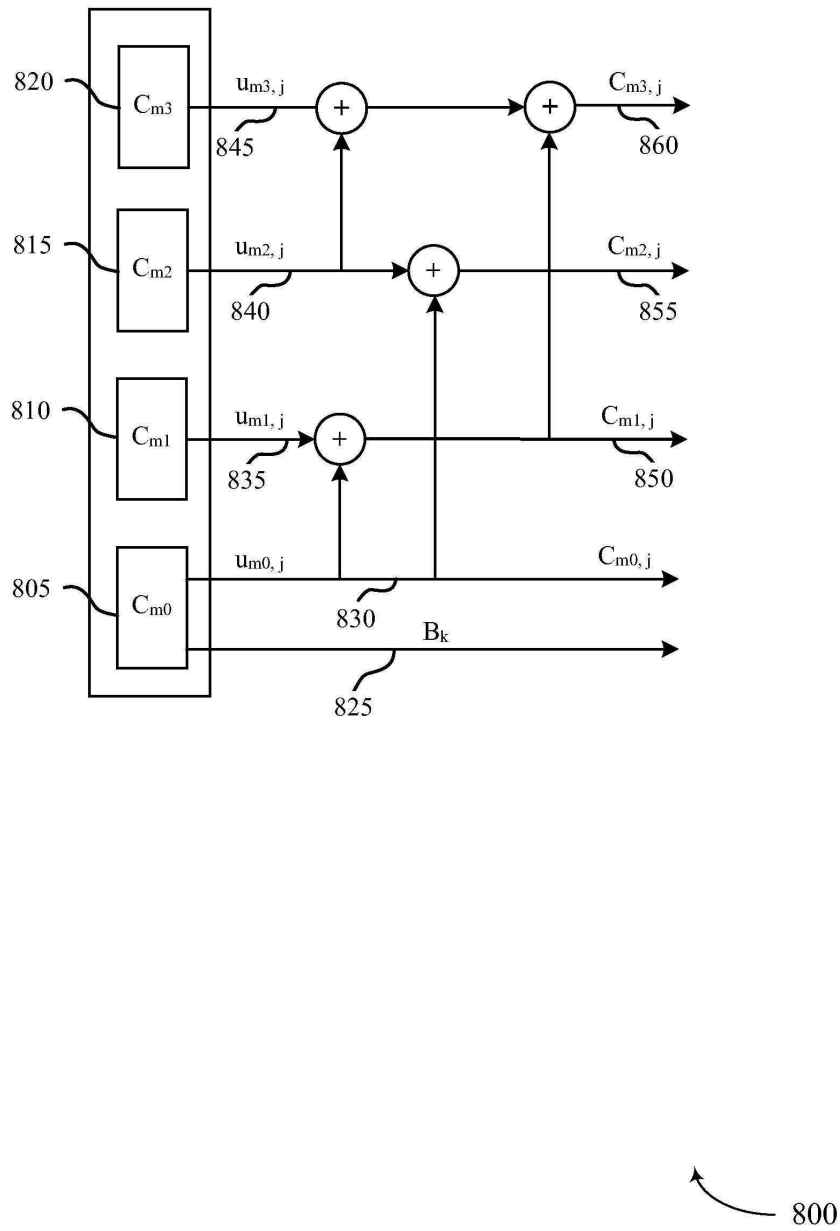
도면6



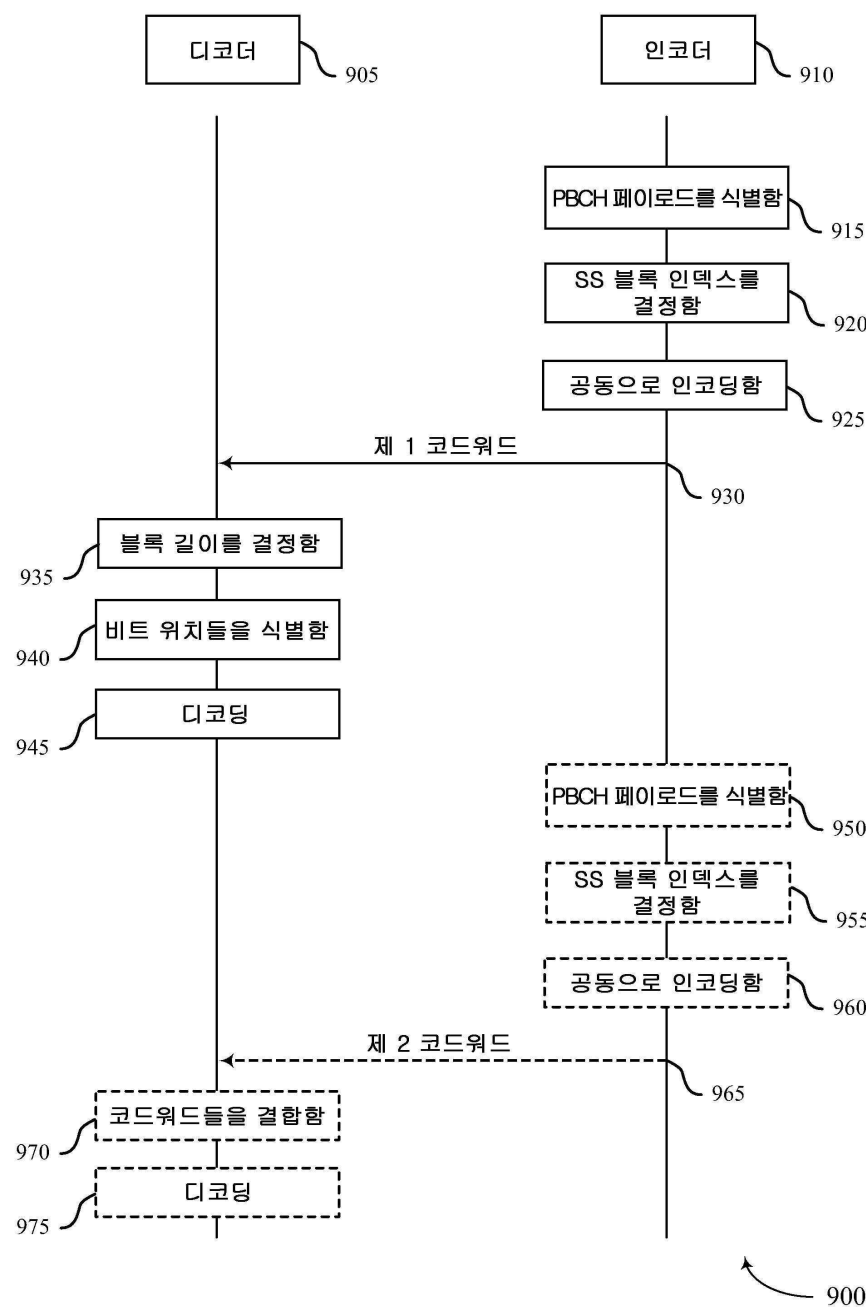
도면7



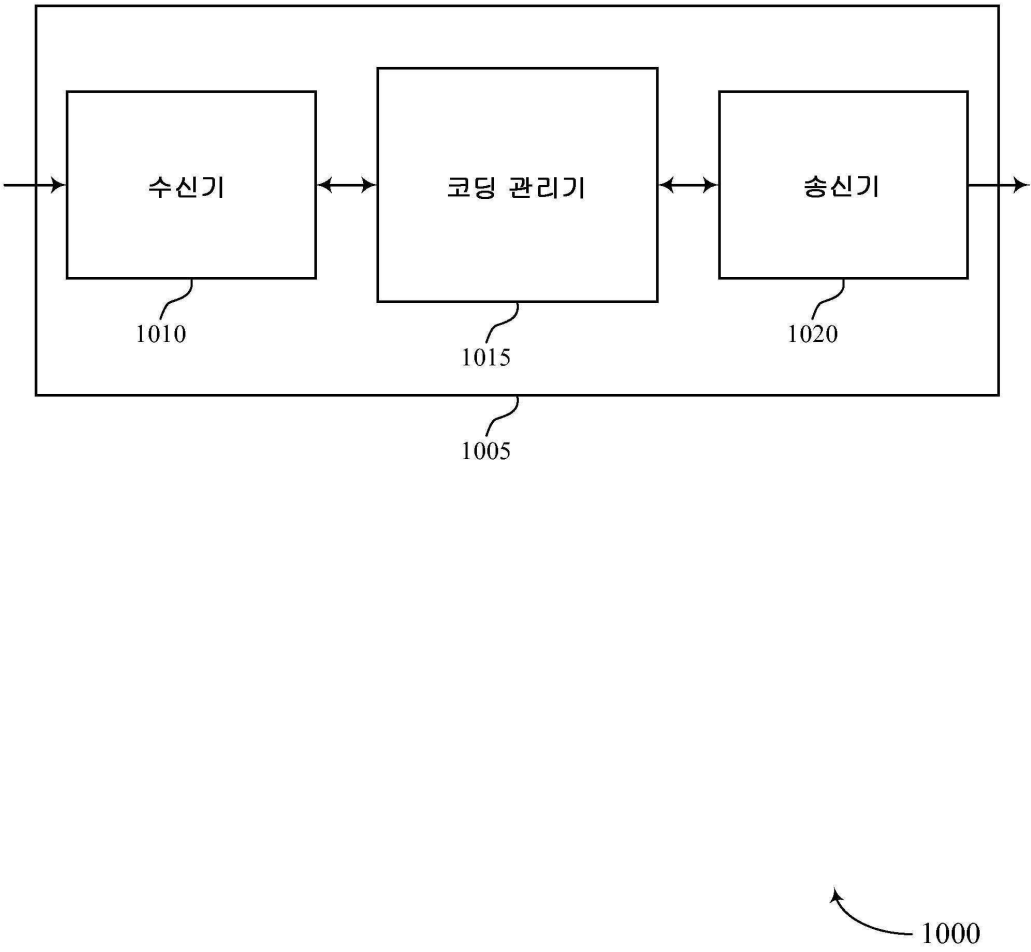
도면8



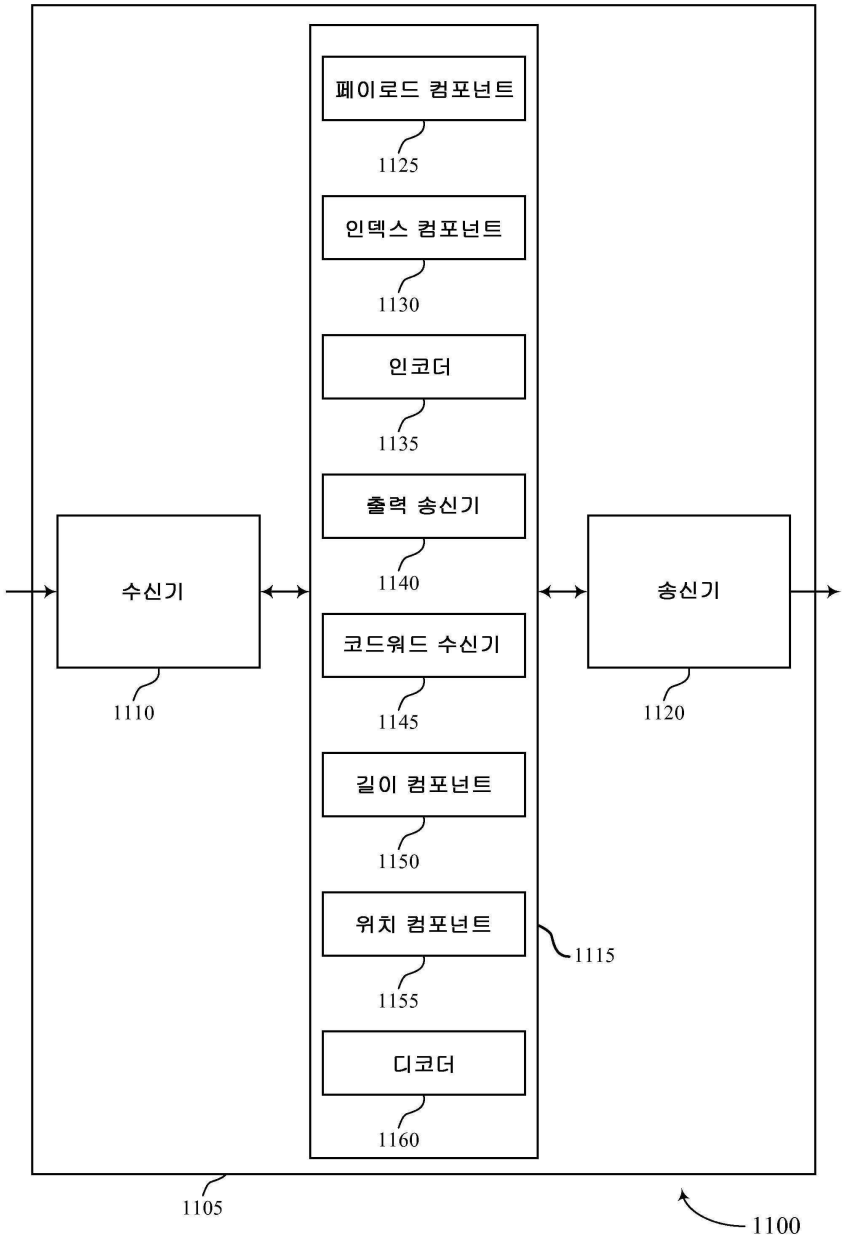
도면9



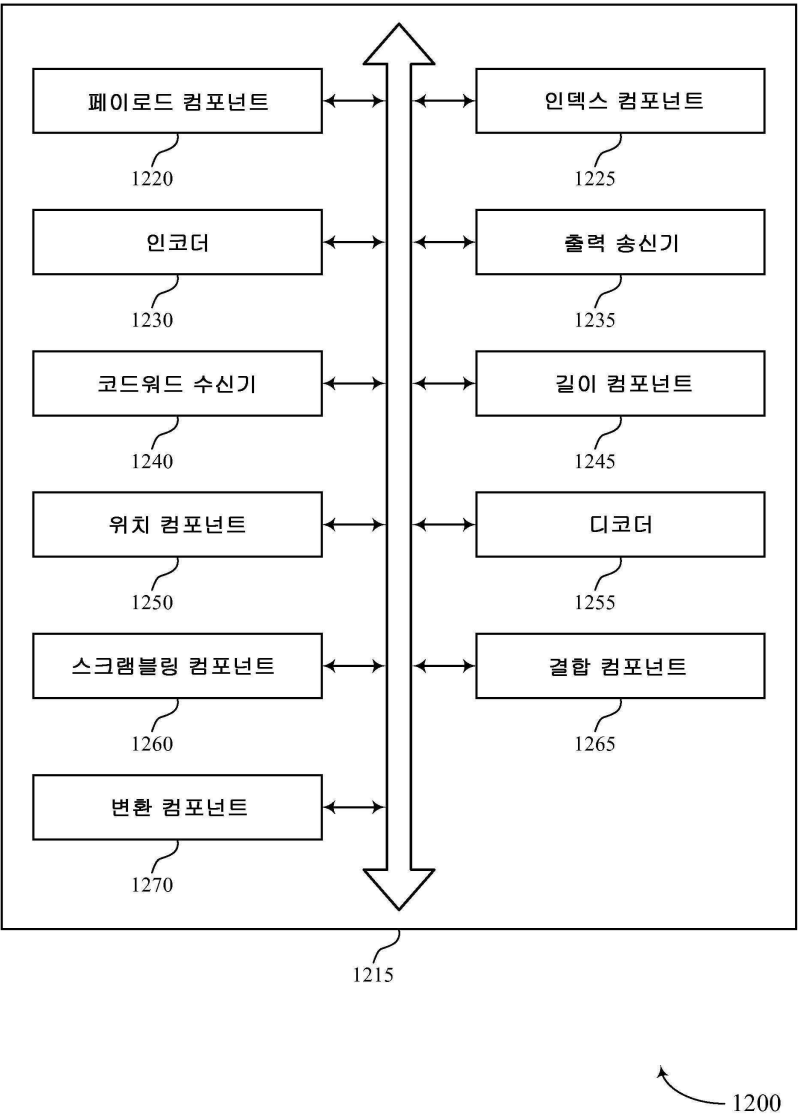
도면10



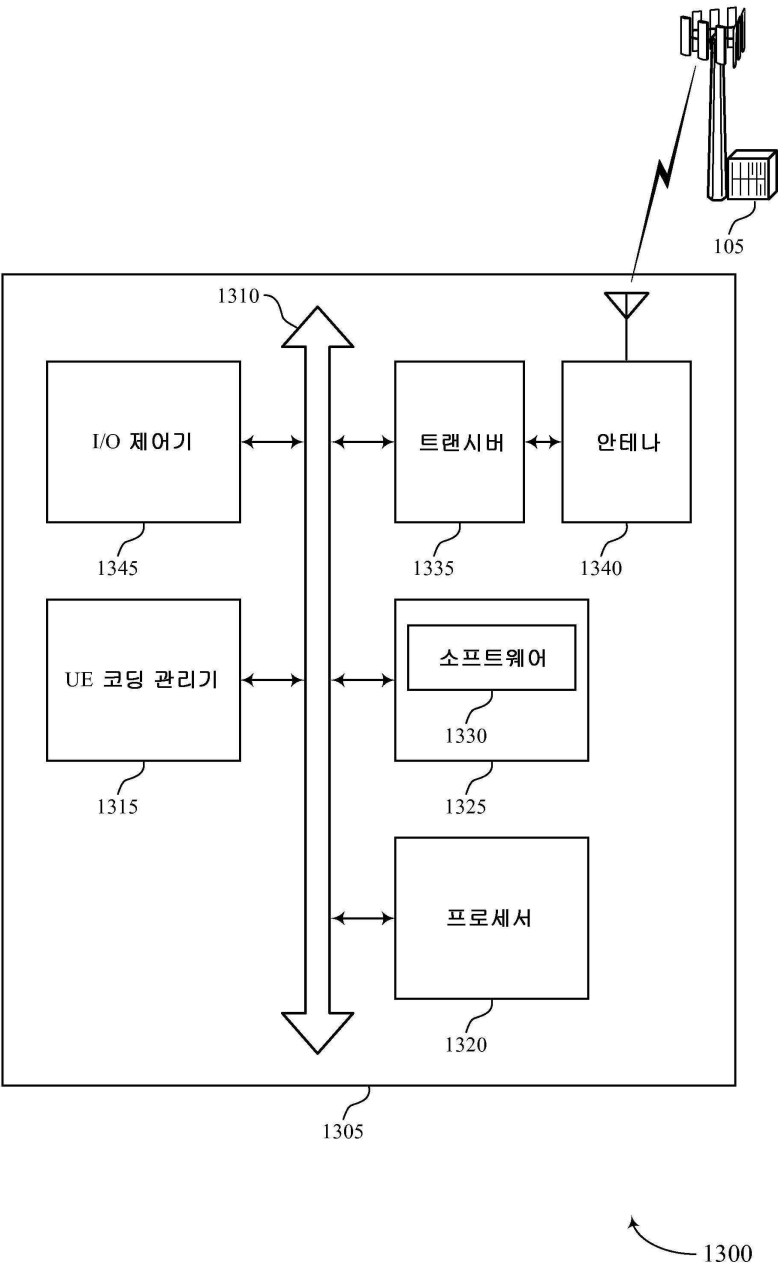
도면11



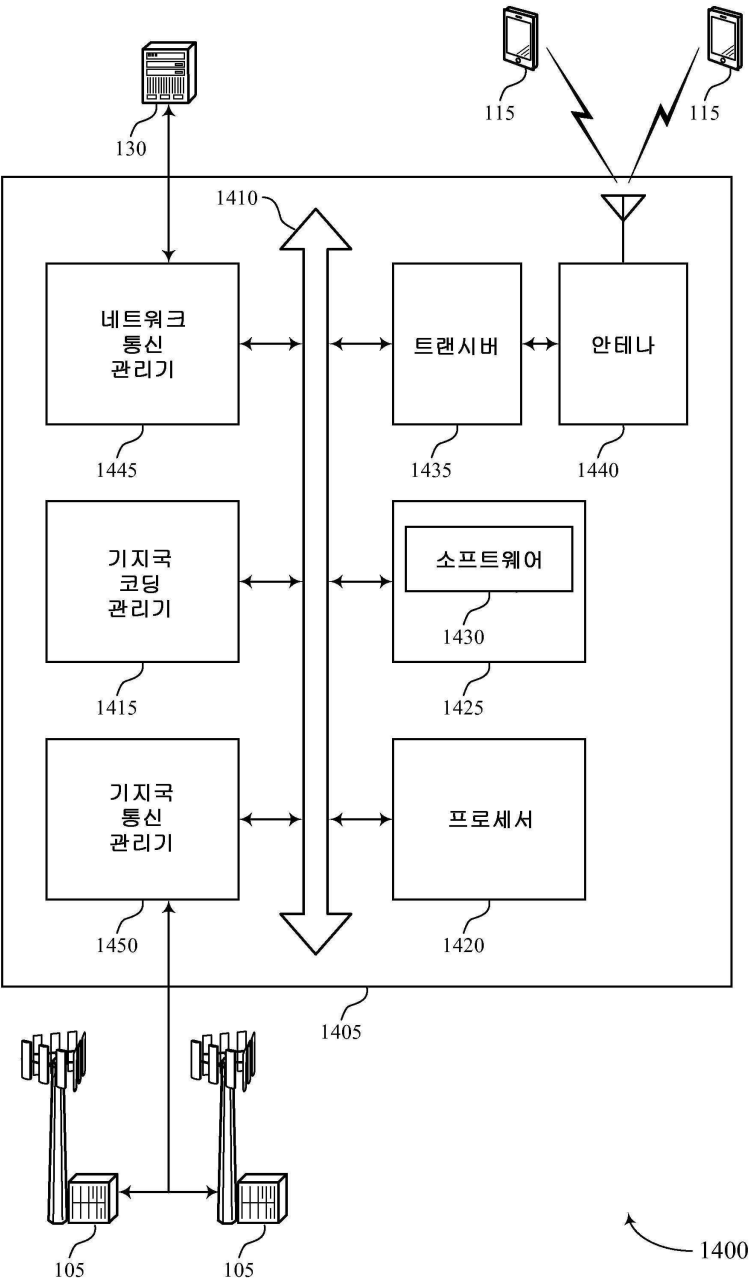
도면12



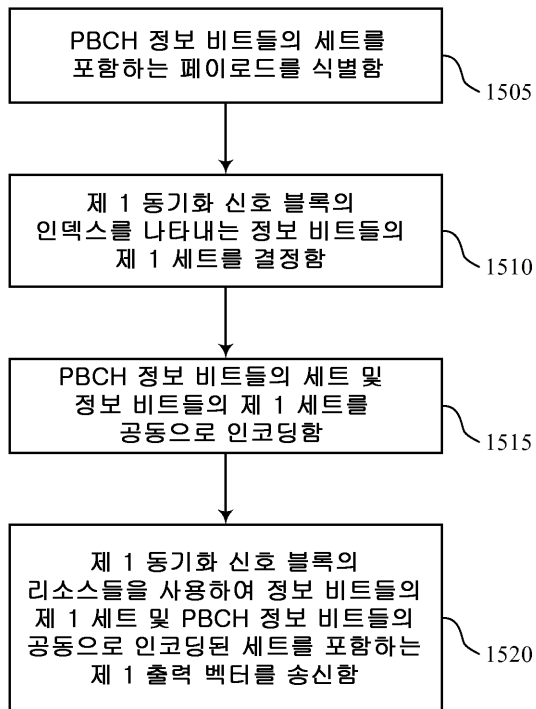
도면13



도면14

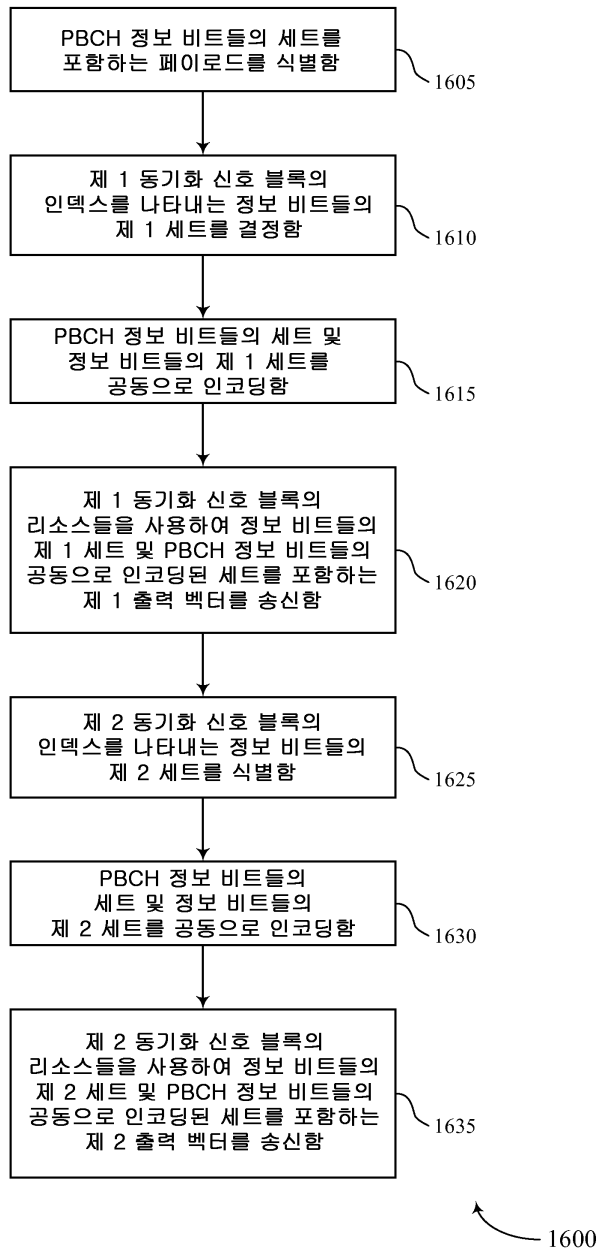


도면15

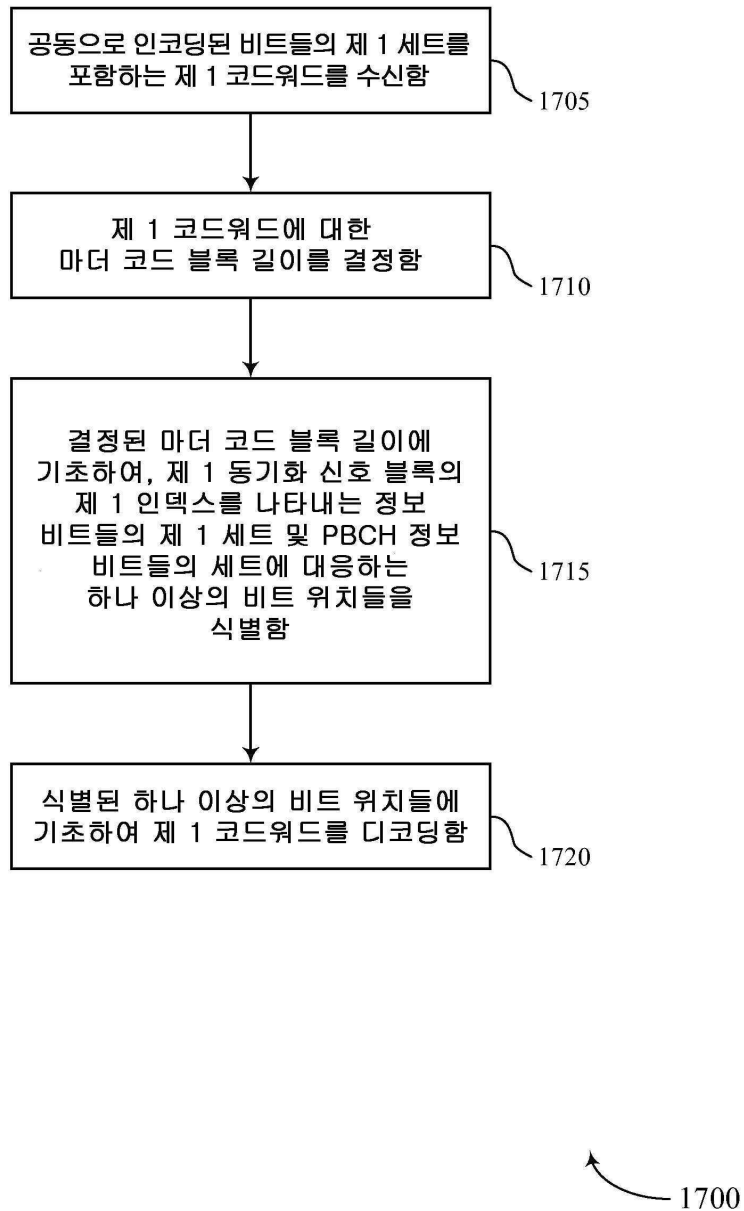


1500

도면16



도면17



도면18

