

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.⁸*H01L 21/28 (2006.01)*

(45) 공고일자 2006년01월11일
 (11) 등록번호 10-0542120
 (24) 등록일자 2006년01월03일

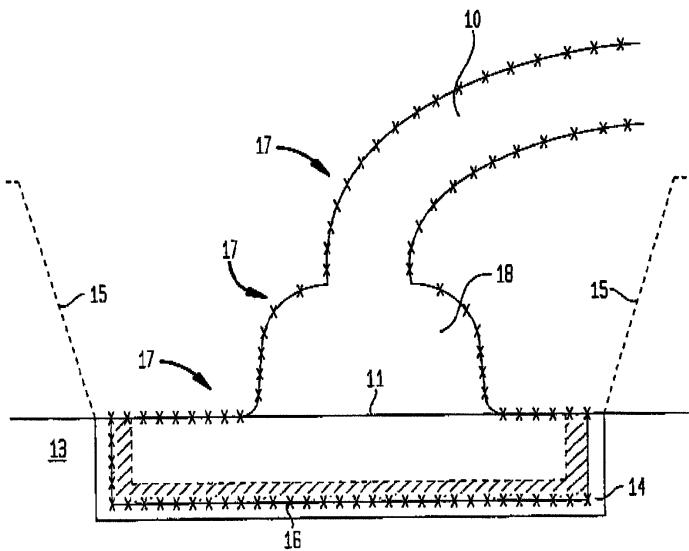
(21) 출원번호	10-2003-7008825	(65) 공개번호	10-2004-0018248
(22) 출원일자	2003년06월27일	(43) 공개일자	2004년03월02일
번역문 제출일자	2003년06월27일		
(86) 국제출원번호	PCT/US2001/043960	(87) 국제공개번호	WO 2002/54491
국제출원일자	2001년11월14일	국제공개일자	2002년07월11일

(30) 우선권주장 09/751,479 2000년12월28일 미국(US)

(73) 특허권자 인피니언 테크놀로지스 노쓰 아메리카 코포레이션
미국 캘리포니아 95112-4508 산 호세 노쓰 퍼스트 스트리트 1730(72) 발명자 바쓰한스요아힘
독일81245뮌헨우에죠우스트라세19아(74) 대리인 김창세
장성구
김원준**심사관 : 이우식****(54) 집적 회로 구조체와 그 마련 공정****요약**

집적 회로 구조에서, 와이어 접착된 구리 패드 구리 와이어 구성요소를 포함하는 개선물에 있어서, 상기 구리 패드 구리 와이어 구성요소는 셀프 패시베이션(self-passivation), 낮은 저항, 높은 접착 강도 및 산화 작용 및 부식에의 향상된 저항력을 특징으로 하고, 구리 패드 구리와이어 구성요소는 금속화물 라인과, 금속화물 라인과 구리 패드를 둘러싸는 구리 합금을 분리하는 라이너와, 라이너를 둘러싸는 유전체와, 구리 합금 와이어에 접착된 구리 패드를 포함하고, 구리 와이어 구성요소는 a) 구리 합금과 라이너 사이의 도편트 풍부 경계면과, b) 상기 구리 패드의 표면과, c) 구리 패드와 구리 합금 와이어 사이의 접착 표면과, d) 구리 합금 와이어의 표면 상의 셀프 패시베이션 영역을 특징으로 한다.

대표도



명세서

기술분야

본 발명은 셀프 패시베이션 구리 합금을 이용한 구리 와이어와 구리 패드의 와이어 접착에 관한 것이다. 도편트가 풍부한 구리 합금으로부터 형성되는 셀프 패시베이션 층은 구리를 부식 및 산화로부터 보호한다.

배경기술

종래의 와이어 접착에서, 이 분야의 현재 상태는 종래의 알루미늄 췌기 또는 금 볼 접착(Au-ball bonding)과 조합하여 알루미늄 패드를 사용하는 것이다. 그러나, 구리 기반 금속화물(Cu based metallization)의 상부에 알루미늄 패드를 채용하게 되면 고가의 비용이 들며 추가의 처리 단계들을 필요로 하게된다.

게다가, 종래대로 구리 패드 상에 구리 와이어의 접착이 사용된다면, 노출된 구리 층은 부식 및 산화에 상당히 영향을 받기 쉽다.

종래의 덧도금되고 덧칠된 구리(Cu) 패드(overplated, overcoated copper(Cu) pads) 상에서 와이어접착에 의한 종래 기술의 직접 칩 부착에는 고비용이 드는데, 그 이유는 구리 회로를 갖는 캐리어 상에 고수율 와이어 접착을 수행하기 위해 직접 칩 부착(DCA) 와이어 접착된 접적 회로(IC) 칩 및 와이어 접착된 점퍼 회로를 갖는 캐리어 상에서 비용이 많이 드는 도금이 필요하기 때문이다.

IC 칩은 접착제 또는 땜납 칩 부착 물질을 통해 열을 사용하여 회로 캐리어에 부착된다. 회로 덧칠 또는 땜납 마스크는 구리 회로를 회복한다. 직접 칩 부착(DCA) 와이어접착 동작 시, 장벽 기초도금(barrier underplatings)과 귀금속 또는 반귀금속의 덧도금 마무리(finishes) 또는 표면 코팅의 조합을 갖는 회로 캐리어 상의 상호 접속 패드에 실리콘 칩이 와이어 접착된다. 회로 캐리어 와이어접착 애플리케이션을 위한 공통의 계층화된 표면 마무리 금속은 금(Au), 팔라듐(Pd) 또는 은(Ag)의 표면 덧도금 코팅 층에 의해 회복되는 니켈(Ni) 기초도금 코팅으로 이루어진다. 이 계층화된 표면 마무리 처리는 아래에 놓인 구리(Cu) 회로 금속화물이 상기 덧도금의 표면으로 확산되는 것을 막고 이어서 와이어접착 패드 표면의 산화작용을 막는다. 그렇지 않으면, 와이어접착 이전에 패드 표면의 상당한 산화 작용이 고수율을 갖는 와이어접착을 무력하게 하고 와이어접착 상호 접속 신뢰성의 왜곡을 가져올 수 있다. 구리 패드 상에서 이 덧도금 처리의 사용은 고수율 및 높은 신뢰도 와이어접착 상호 접속을 제공하기 위해 사용되었다.

이 도금 처리는 도금조 화학반응(plating bath chemistries)에 요구되는 귀금속 내용물 및 엄격한 프로세스 제어 때문에 고가이다. 더욱이 전해질 도금을 사용하면, 도금 처리를 요구하는 모든 영역에 버싱 구조(bussing configuration)가 제공되어야 한다. 이 버싱은 보다 효율적인 와이어 구성을 방해하며, 또한 패널과 회로 설계시 이용 가능한 캐리어 공간의 최대 사용을 막을 수 있다. 전해질 도금은 폴리이미드(polyimide), 폴리에스테르와 같은 가요성 캐리어 물질 및 글래스 에폭시

합성물 또는 세라믹, 액정 폴리머(liquid crystal polymer, LCP)와 같은 딱딱한 캐리어 물질을 포함하는 패널화된 (panelized) 캐리어 물질 상에 멀티 마이크로프로세서 회로 구성의 비효율적 패킹 때문에 더 높은 회로 부품 가격을 가져올 수 있다.

미국 특허 5,632,438호는 구리 회로(copper circuitization) 상에 알루미늄 와이어 접착을 위한 직접 칩 부착 처리를 개시하는데, 이는 캐리어에 하나의 접적 회로 칩을 연결하고, 캐리어 및 부착된 접적 회로 칩에 구연산 및 옥살산 첨가물을 포함하는 수성의 세정 용액을 븋고, 캐리어 및 부착된 접적 회로에 린스를 븋고, 캐리어에 의해 지탱되는 구리 회로 상에 와이어 접착을 하는 단계를 포함한다.

딥-서브미크론 접적 회로 패키지에 대한 접착 능력을 향상시키는 방법이 미국 특허 6,110,816에 개시되어 있다. 이 방법은 상부의 도전층을 갖는 반도체 기판과, 상기 상부의 도전층을 회복하는 상부층과, 상기 상부층에 도포되는 포토레지스터를 제공하는 단계와, 서브미크론 크기의 구멍의 어레이를 형성하도록 상기 포토레지스트를 패터닝하는 단계와, 상기 상부층을 관통하여 상기 상부의 도전층으로 개구부를 에칭하는 단계와, 상기 상부층의 개구부를 통해 상기 상부의 도전층 내에 거친 결 표면 프로파일(rough textured surface profile)을 형성하는 단계와, 상기 상부층 위에 패시베이션막을 증착 및 와이어 볼 접착을 위한 와이어링 패드 윈도우를 형성하는 단계를 포함한다.

접적 회로를 생성하기 위해 구리 와이어를 통한 구리 패드의 와이어 접착의 기술 분야에서, 순수한 구리 패드에 접착된 순수한 구리 와이어는 최상 품질의 접착 및 최저 저항력을 제공한다. 그러나, 순수한 구리는 셀프 패시베이션 효과를 제공하지 않으므로 구리가 부식 및 산화될 위험이 있다. 따라서, 이 기술 분야에서는, 이러한 제조로 형성되는 구리 및 접적 회로가 셀프 패시베이션을 달성하여 내부식성 및 내산화성을 가지도록 셀프 패시베이션 능력과 결합된 강한 접착력 및 질 좋은 접착을 제공하도록 구리 패드 상에 접착된 구리 와이어를 제공할 필요가 있다.

발명의 상세한 설명

발명의 개요

본 발명의 하나의 목적은 셀프 패시베이션을 특징으로 하는 구리를 사용하여, 우수한 접착 품질 및 낮은 저항성을 제공하도록 구리 패드에 접착되는 구리 와이어를 제공하는 것이다.

본 발명의 다른 목적은 우수한 접착 품질 및 낮은 저항을 제공하도록 구리 패드 상에 접착되는 구리 와이어를 제공하는 것인데, 이에 구리 패드 상에 접착되는 구리 와이어는 셀프 패시베이션 구리 합금을 사용함으로써 부식 및 산화 작용에 저항력이 있다.

본 발명의 또 다른 목적은 100%의 구리 합금으로부터 제조되는 구리 와이어 및 구리 패드를 사용함으로써 우수한 접착 품질 및 더 낮은 저항을 제공하는 구리 패드 상에 접착되는 구리 와이어를 제공하는 것이다. 또한, 셀프 패시베이션 구리 합금을 사용함으로써 부식 및 산화 작용에 저항력이 있는 구리 패드 상에 접착되는 구리 와이어를 제공하는 것이다.

또 본 발명의 다른 목적은 구리 패드에 접착되는 구리 와이어를 제공하는 것인데, 이 와이어는 고체 구리 합금 와이어 또는 이중층 구리 와이어이되, 내부 코어는 구리 합금으로 구성되고 외부 코어는 순수한 구리이어서 구리 와이어를 구리 패드에 접착하는 경우 우수한 접착력 및 접착 품질을 제공하여 구리 합금으로부터 셀프 패시베이션을 달성한다.

본 발명의 다른 목적은 구리 패드에 접착되는 구리 와이어를 제공하는 것인데, 이 구리 와이어가 이중층이고 구리 패드가 이중층(구리 합금 씨드 층(seed layer)+ 순수 구리 충진층(pure Cu-fill))이어서 셀프 패시베이션을 달성하므로 부식 및 산화 작용에 저항력이 있게 된다.

본 발명에 따르면, 구리 합금(Cu-Al, Cu-Mg 및 Cu-Li)을 사용하여 구리 와이어와 구리 패드의 와이어 접착이 수행될 때 부식 및 산화 작용에 저항성과 결합하는 우수한 접착력 및 우수한 접착 품질이 획득된다.

도면의 간단한 설명

도 1은 구리 패드가 구리 합금에 의해 둘러싸이는 구리 패드와의 접착 이전에 구리 합금 와이어를 도시하는 도면,

도 2는 구리 패드에 대한 와이어 접착 및 어닐링 후의 구리 합금 와이어를 도시하는데, 형성된 접착부는 볼이나 쪘기이며 X로 도시되어 있는 셀프 패시베이션에 의해 특징지어지는 도편트가 풍부한 경계면 층이 존재하는 도면.

실시예

일반적으로, 본 발명의 문맥에서, 반도체 장치 또는 접적 회로를 생성하기 위해 셀프 패시베이션 구리 합금을 사용한 구리 와이어를 통한 구리 패드의 와이어접착은 다음 일련 처리에 의해 이루어진다.

- a) 유전체 내에 (이중의) 대며신 구조를 패터닝하여 와이어 및 접착 패드를 형성하는 단계와,
- b) 금속 라이너를 증착시키는 단계(PVD, CVD, 무전해 또는 다른 종래 기술로)(이 단계는 최적의 구리 합금을 사용함으로써 임의로 선택 가능함)와,
- c) 최종 구리 충진층(Cu-fill)을 위한 시드 층(seed layer)으로서 구리 합금을 (PVD, CVD, 무전해 또는 다른 종래 기술로) 증착시키는 단계와,
- d) 대며신 구조를 순수 구리로 (전자도금, PVD, CVD, 무전해 또는 다른 종래 기술로) 충진하는 단계와,
- e) 저온(<200°C)에서 사전 CMP(Pre-CMP) 어닐링하여 큰 구리 입자를 갖는 저저항 구리 박막을 형성하는 단계(그러나, 구리 합금에서의 도편트의 외부 확산은 이 지점에서 멈추어져야 함)와,
- f) 구리 CMP하여 과충진물을 제거하고, 이어서 라이너 CMP하는 단계.

후속하는 일련의 처리를 위한 네 가지 가능한 선택 사항은 다음과 같다.

선택 사항 A:

- 7) 포스트 CMP 어닐링하여(온도 범위: 250°C~450°C) 구리 표면 및 구리 라이너 경계면에서 셀프 패시베이션 도편트 풍부 층을 형성하는 단계(힐록(hillock) 형성을 억제하기 위해 점진적 온도 증가로 개시하는 것이 이롭다. 도편트 풍부 표면 층의 초기 형성 이후에 힐록 형성은 현저히 감소된다).
- 8) 유전체 캡 층(구리 확산 장벽, 실리콘 질화물, 블록(blok) 또는 다른 종래 기술)을 증착시키는 단계. 이 유전체 확산 장벽을 전부 제거하고 SiO₂ 증착 또는 다른 유전체 물질(가령, 로우 K 물질)의 증착으로 처리를 계속하는 것이 가능하다.

선택 사항 B:

- 7) 유전체 캡 층을 (구리 확산 장벽, 실리콘 질화물, 블록(Blok) 또는 다른 종래 기술로) 증착시키는 단계.
- 8) 어닐링하여(온도 범위: 250°C~450°C) 구리 유전체 캡 층 경계면 및 구리 라이너 경계면에서 셀프 패시베이션 도편트 풍부 층을 형성하는 단계.

선택 사항 C:

- 7) 온도 범위 250°C~400°C(이 온도 범위는 9)와 비교할 때 더 낮음)에서 포스트 CMP 어닐링하는 단계. 이 단계는 대략 50°C에서 구리 표면 및 구리 라이너 경계면에서 부분적으로 셀프 패시베이션 도편트 풍부 층을 형성한다. 힐록 형성을 억제하기 위해 점진적 온도 증가로 개시하는 것이 이롭다. 도편트 풍부 표면 층의 초기(부분적) 형성 이후에, 힐록 형성은 현저히 감소된다.
- 8) 유전체 캡 층을 (구리 확산 장벽, 실리콘 질화물, 블록 또는 다른 종래 기술로) 증착시키는 단계. 이 유전체 확산 장벽을 완전히 제거하고 SiO₂ 증착 또는 다른 유전체 물질(가령, 로우 K 물질)의 증착으로 처리를 계속하는 것이 가능하다.
- 9) CMP 어닐 후에 포스트 캡 층 어닐링(단계 7)에서 보다 대략 50°C 높은 300°C~450°C 온도 범위에서)하여, 라이너 및 캡 층 경계면 상에서 최종의 셀프 패시베이션 층을 형성하는 단계. 두 개의 어닐 단계 7) 및 8)을 이용하는 이 방법은 힐록 형성 및 부착에 있어서 이롭다.

선택 사항 D:

7) 유전체 캡 층을 (구리 확산 장벽, 실리콘 질화물, 블록 또는 다른 종래 기술로) 증착시키는 단계. 일련 처리 중 이 지점에서는 어닐링이 없고 따라서 셀프 패시베이션 층의 형성도 없다.

다음 단계들은 본 발명 처리의 핵심 단계들이다:

10) 최종 패시베이션 층(산화물/질화물 조합물)을 증착시키는 단계와,

11) 폴리이미드 또는 광감성 폴리이미드(PSPI) 층(선택사항임)을 증착시키는 단계와,

12) 폴리이미드(또는 PSPI) 및 최종 패시베이션(구리의 상부의 유전체 캡 층을 포함함)을 리소그래피 및 패드 영역을 개방하기 위한 에칭 단계에 의해 패터닝하는 단계. 개방 패드 에칭(+ 후처리) 동안에, 정밀히 조사하기 위해 불필요한 것이 제거된 구리 표면을 갖추기 위해 구리/캡 층 경계면에서 셀프 패시베이션 층이 제거된다.

13) 칩을 정밀히 조사하는 단계와,

14) 구리 합금 와이어와 정밀히 조사된 패드의 와이어접착(쐐기 또는 볼 접착) 단계와,

15) 250°C~450°C 사이의 온도에서 접착된 칩을 어닐링하여 개방된 구리 패드 표면 및 구리 와이어 상에 셀프 패시베이션 층을 형성하는 단계.

정밀히 조사하는 단계 13)와 접착 단계 14) 사이에서, 긴 시간이 경과한다. 이 시간 동안 구리 패드를 보호하기 위해 정밀히 조사된 구리 표면 상에 셀프 패시베이션/보호막 층을 형성하는데 추가적인 단계가 도입될 수 있다. 접착 바로 직전에 이 층은 최적 접착 품질을 위해 불필요한 것이 제거된 구리 패드 표면을 구비하도록 습식 세정에 의해 제거된다.

이제, 구리 패드(11)와의 접착 이전의 구리 합금 와이어(10)을 도시하는 도 1을 참조한다. 구리 패드는 구리 합금(12)에 의해 둘러싸여지며 라이너(14)에 의해 유전체(13)로부터 분리된다.

선택 사양적으로, 점선에 의해 도시되는 바와 같이, 폴리이미드(15)가 유전체의 상부에 증착될 수 있다.

도 2로부터 알 수 있듯이, 와이어접착과 그 후의 어닐링 이후에, 패시베이션된 도편트 풍부 경계면 층(16) 및 셀프 패시베이션된 구리 표면(17)이 형성되며 이들 모두는 X로 표시된다. 구리 합금, 본드 볼 또는 쐐기(18) 주위에 그리고 패드와 와이어 이음새(joinings)의 접합부에서 셀프 패시베이션이 형성된다. 이 도편트 풍부 셀프 패시베이션 층은 힐록 구조가 아니며, 부식, 산화 작용으로부터 구리를 보호하며 주위의 반도체 장치 영역으로의 구리의 외부 확산을 막는다.

본 발명의 문맥에서, 구리 합금은 잘 알려진 구리 합금 뿐만 아니라 CuAl, Cu-Mg, Cu-Li일 수 있고, 구리 합금의 다른 구성요소 중 비 구리 도핑 물질의 농도는 구리 합금 중 약 0.1 내지 약 5.0% 원자량의 범위일 것이다.

셀프 패시베이션 구리 합금을 이용한 구리 패드와 구리 와이어의 와이어 접착은 본 발명 처리에 의해 야기되는 셀프 패시베이션에 의해 구리를 부식 및 산화 작용으로부터 보호되며 접착성을 향상시키는 것에서 특히 중요하다.

따라서, 셀프 패시베이션 구리 합금을 사용하는 구리 와이어를 갖는 구리 패드는 순수 구리 패드 상에 접착되는 순수 구리 와이어에 상당한 접착 품질 및 낮은 저항을 제공하고, 순수 구리 패드 상에 접착되는 순수 구리 와이어로는 획득되지 않는 셀프 패시베이션 효과도 제공한다. 즉, 이중층 구리 패드와 조합한 이중 층 구리 와이어(구리 합금 씨드 층+순수 구리 충진 층)는 셀프 패시베이션과 낮은 저항 그리고 높은 접착 강도의 최적 특성을 나타낸다.

특정 대표적 실시예 및 세부사항이 본 발명의 바람직한 실시예를 도시하는 목적으로 도시되었지만, 첨부 청구 범위에서 한정되는 본 발명의 의미 및 범주로부터 벗어나지 않고 개시되는 본 발명에서의 다양한 변경이 이루어질 수 있다는 것이 당업자에게 명백할 것이다.

(57) 청구의 범위

청구항 1.

금속화물 라인과,

상기 금속화물 라인과 구리 패드(11)를 둘러싸는 구리 합금(12)을 분리하는 라이너(14)와,

상기 라이너(14)를 둘러싸는 유전체(13)를 포함하되,

상기 구리 패드(11)는 Cu-Al, Cu-Mg 및 Cu-Li로 구성되는 그룹으로부터 선택되는 구리 합금(12)을 포함하는 와이어(10)에 접착되는 접적 회로 구조체에 있어서,

a) 상기 구리 합금(12)과 라이너(14) 사이의 도편트 풍부 경계면과,

b) 상기 구리 패드(11)의 표면과,

c) 상기 구리 패드(11)와 상기 와이어 사이의 접착부(18)의 표면과,

d) 상기 와이어의 표면

상에 셀프 패시베이션 영역을 포함하는 접적 회로 구조체.

청구항 2.

제 1 항에 있어서,

산화물, 질화물 또는 질화물의 화합물의 패시베이션 층이 상기 유전체(13) 상에 제공되는 접적 회로 구조체.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 패시베이션 영역은 상기 구리 합금(12)의 0.1 내지 약 5.0 원자량 퍼센트의 범위 내에 존재하는 접적 회로 구조체.

청구항 4.

제 1 항 또는 제 2 항에 있어서,

상기 합금은 Cu-Al인 접적 회로 구조체.

청구항 5.

제 1 항 또는 제 2 항에 있어서,

상기 구리 합금은 Cu-Mg인 접적 회로 구조체.

청구항 6.

제 1 항 또는 제 2 항에 있어서,

상기 구리 합금은 Cu-Li인 집적 회로 구조체.

청구항 7.

제 1 항 또는 제 2 항에 있어서,

상기 와이어(10)는 상기 구리 합금의 내부 코어와 순수 구리의 외부 영역의 이중 층 와이어인 집적 회로 구조체.

청구항 8.

와이어 접착된 구리 패드(11)를 포함하는 집적 회로 구조체를 마련하되, 산화 작용 및 부식에 저항력이 있는 셀프 패시베이션 구리 패드 구리 와이어 구성요소를 형성하는 공정에 있어서,

- a) 유전체(13) 내에 대머신 구조를 패터닝하여 와이어링 및 접착 패드를 형성하는 단계와,
- b) 최종의 구리 충진층을 위해 시드 층(seed-layer)으로서 구리 합금(12)을 증착시키는 단계와,
- c) 상기 대머신 구조를 순수 구리로 충진하는 단계와,
- d) 저온(<200°C)에서 사전 CMP(Pre-CMP) 어닐링하여 큰 구리 입자를 갖는 낮은 저항 구리 박막을 형성하고 상기 구리 합금(12)의 도편트의 외부 확산을 막는 단계와,
- e) 구리 CMP하여 지나치게 충진된 구리를 제거하고 라이너 CMP하는 단계와,
- f) 250°C~450°C의 온도 범위에서 어닐링하여 구리 표면 및 구리 라이너 경계면에서 셀프 패시베이션 도편트 풍부 층을 형성하는 단계와,
- g) 폴리이미드 층을 증착시키는 단계와,
- h) 상기 폴리이미드를 패턴화하고, 정밀히 조사하기 위해 불필요한 것이 제거된 구리 표면을 제공하기 위해 패드 영역을 개방하는 리소그래피 및 에칭 단계를 수행하여 패시베이션을 완료하는 단계와,
- i) 칩을 정밀히 조사하는 단계와,
- j) 상기 정밀히 조사된 패드를 구리 합금을 포함하는 와이어와 와이어접착하는 단계와,
- l) 250°C~450°C 사이의 온도에서 접착된 칩을 어닐링하여 상기 개방된 구리 패드 표면 및 상기 와이어 상에 셀프 패시베이션 층을 형성하는 단계

를 포함하는 집적 회로 구조체 마련 공정.

청구항 9.

제 8 항에 있어서,

단계 e)와 f) 사이에서 유전체 캡 층이 증착되는 집적 회로 구조체 마련 공정.

청구항 10.

제 8 항 또는 제 9 항에 있어서,

단계 a)와 c) 사이에서 금속 라이너(14)가 증착되는 집적 회로 구조체 마련 공정.

청구항 11.

제 10 항에 있어서,

유전층 캡 층 증착 이후에 300°C~450°C 온도 범위에서 포스트 캡 층을 어닐링하여 상기 라이너(14)와 상기 캡 층 사이의 경계면 상에 최종의 셀프 패시베이션 층을 형성하는 집적 회로 구조체 마련 공정.

청구항 12.

제 8 항 또는 제 9 항에 있어서,

상기 와이어 접착 단계는 구리 합금으로 이루어지는 내부 코어와 순수 구리의 외부 영역을 구비하는 와이어(10)를 사용하여 수행되는 집적 회로 구조체 마련 공정.

청구항 13.

제 8 항 또는 제 9 항에 있어서,

상기 구리 합금은 Cu-Al, Cu-Mg 및 Cu-Li로 구성되는 그룹 중 하나인 집적 회로 구조체 마련 공정.

청구항 14.

삭제

청구항 15.

삭제

청구항 16.

제 1 항 또는 제 2 항에 있어서,

상기 구리 패드(11)는 구리 합금(12)으로 이루어지는 집적 회로 구조체.

청구항 17.

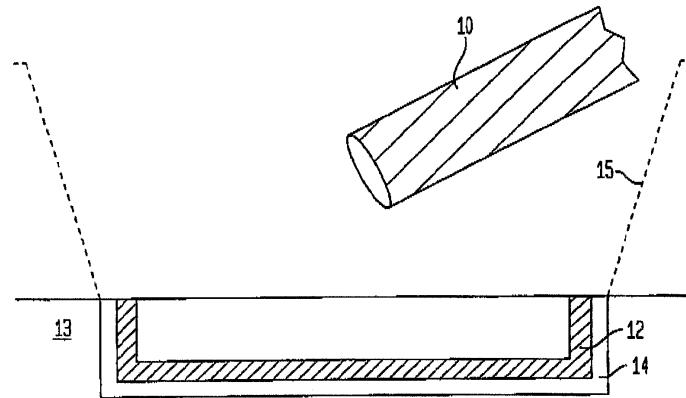
제 1 항 또는 제 2 항에 있어서,

상기 접착부(18)는 접착 볼 또는 접착 쇄기인 집적 회로 구조체.

청구항 18.
삭제

도면

도면1



도면2

