



(12) 发明专利

(10) 授权公告号 CN 102324857 B

(45) 授权公告日 2016. 01. 20

(21) 申请号 201110129399. X

(22) 申请日 2011. 05. 11

(30) 优先权数据

2010-109908 2010. 05. 12 JP

(73) 专利权人 前田金属工业株式会社

地址 日本国大阪府

(72) 发明人 小嶋敬良

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 樊建中

(51) Int. Cl.

H02M 5/458(2006. 01)

H02M 1/08(2006. 01)

(56) 对比文件

CN 1296330 A, 2001. 05. 23,

CN 101213885 A, 2008. 07. 02,

US 4567425 A, 1986. 01. 28,

US 2003197995 A1, 2003. 10. 23,

US 4528494 A, 1985. 07. 09,

US 5004969 A, 1991. 04. 02,

审查员 伍春燕

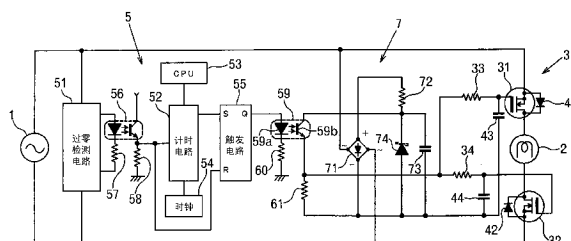
权利要求书4页 说明书13页 附图4页

(54) 发明名称

相位控制装置

(57) 摘要

本发明提供一种相位控制装置,具备:第1晶体管,源极或发射极与交流电源(1)的一端连接,漏极或集电极与负载的一端连接;第2晶体管,源极或发射极与交流电源的另一端连接,漏极或集电极与负载的另一端连接;二极管电桥(71、71'),对交流电源的交流电压进行整流;和齐纳二极管与电容器的并联电路。并联电路相对于二极管电桥(71)的负极侧的输出端子的电位而生成高电位,或相对于所述二极管电桥(71')的正极侧的输出端子的电位而生成低电位。在高电位和所述二极管电桥(71)的负极侧的输出端子的电位之间、或所述低电位和所述二极管电桥(71')的正极侧的输出端子的电位之间,切换第1晶体管的控制端子的电位和第2晶体管的控制端子的电位。



1. 一种相位控制装置,对提供给与交流电源 (1) 连接的负载 (2) 的电力进行相位控制或逆相位控制,该相位控制装置的特征在于,具备:

第 1 晶体管 (31、31'),其源极或发射极与所述交流电源 (1) 的一端连接,并且漏极或集电极与所述负载 (2) 的一端连接;

第 2 晶体管 (32、32'),其源极或发射极与所述交流电源 (1) 的另一端连接,并且漏极或集电极与所述负载 (2) 的另一端连接;

二极管电桥 (71、71'),其对所述交流电源 (1) 的交流电压进行整流;以及

齐纳二极管 (74、74') 和电容器 (73、73') 的并联电路;

所述并联电路使用所述二极管电桥 (71、71') 的输出,相对于所述二极管电桥 (71) 的负极侧的输出端子的电位而生成高电位,或者相对于所述二极管电桥 (71') 的正极侧的输出端子的电位而生成低电位,

在所述高电位和所述二极管电桥 (71) 的负极侧的输出端子的电位之间、或者所述低电位和所述二极管电桥 (71') 的正极侧的输出端子的电位之间,切换所述第 1 晶体管 (31、31') 的控制端子的电位和所述第 2 晶体管 (32、32') 的控制端子的电位。

2. 根据权利要求 1 所述的相位控制装置,其特征在于,

所述相位控制装置还具备电阻 (72),

所述电阻 (72) 的一端与所述二极管电桥 (71) 的正极侧的输出端子连接,所述电阻 (72) 的另一端连接在所述齐纳二极管 (74) 的阴极和所述电容器 (73) 的一端上,所述齐纳二极管 (74) 的阳极和所述电容器 (73) 的另一端连接在所述二极管电桥 (71) 的负极侧的输出端子上,

所述二极管电桥 (71) 的一个输入端子连接在所述交流电源 (1) 和所述第 1 晶体管 (31) 的连接点上,所述二极管电桥 (71) 的另一个输入端子连接在所述交流电源 (1) 和所述第 2 晶体管 (32) 的连接点上,

在所述电阻 (72) 和所述并联电路的连接点的电位与所述二极管电桥 (71) 的负极侧的输出端子的电位之间,切换所述第 1 晶体管 (31) 的控制端子的电位和所述第 2 晶体管 (32) 的控制端子的电位。

3. 根据权利要求 2 所述的相位控制装置,其特征在于,

所述相位控制装置还具备开关元件 (59b),

所述第 1 晶体管 (31) 的控制端子和所述第 2 晶体管 (32) 的控制端子分别经由栅极电阻 (33、34) 与所述开关元件 (59b) 的一端连接,所述电阻 (72) 的另一端与所述开关元件 (59b) 的另一端连接,

根据所述开关元件 (59b) 的接通/关断,在所述电阻 (72) 和所述并联电路的连接点的电位与所述二极管电桥 (71) 的负极侧的输出端子的电位之间,切换所述开关元件 (59b) 的一端的电位。

4. 根据权利要求 1 所述的相位控制装置,其特征在于,

所述相位控制装置还具备电阻 (72'),

所述电阻 (72') 的一端与所述二极管电桥 (71') 的负极侧的输出端子连接,所述电阻 (72') 的另一端连接在所述齐纳二极管 (74') 的阳极和所述电容器 (73') 的一端上,所述齐纳二极管 (74) 的阴极和所述电容器 (73') 的另一端连接在所述二极管电桥 (71') 的正

极侧的输出端子上，

所述二极管电桥 (71') 的一个输入端子连接在所述交流电源 (1) 和所述第 1 晶体管 (31') 的连接点上，所述二极管电桥 (71') 的另一个输入端子连接在所述交流电源 (1) 和所述第 2 晶体管 (32') 的连接点上，

在所述电阻 (72') 和所述并联电路的连接点的电位与所述二极管电桥 (71') 的正极侧的输出端子的电位之间，切换所述第 1 晶体管 (31') 的控制端子的电位和所述第 2 晶体管 (32') 的控制端子的电位。

5. 根据权利要求 4 所述的相位控制装置，其特征在于，

所述相位控制装置还具备开关元件 (59b)，

所述第 1 晶体管 (31') 的控制端子和所述第 2 晶体管 (32') 的控制端子分别经由栅极电阻 (33'、34') 与所述开关元件 (59b) 的一端连接，所述电阻 (72') 的另一端与所述开关元件 (59b) 的另一端连接，

根据所述开关元件 (59b) 的接通 / 关断，在所述电阻 (72') 和所述并联电路的连接点的电位与所述二极管电桥 (71') 的正极侧的输出端子的电位之间，切换所述开关元件 (59b) 的一端的电位。

6. 一种相位控制装置，对提供给与交流电源 (1) 连接的负载 (2) 的电力，使用与所述负载 (2) 串联设置的开关单元 (3) 进行相位控制或逆相位控制，该相位控制装置的特征在于，具备：

二极管电桥 (75)，其对所述交流电源 (1) 的交流电压进行整流；

第 1 齐纳二极管 (76) 和第 1 电容器 (77) 的第 1 并联电路，其使用所述二极管电桥 (75) 的输出，相对于所述二极管电桥 (75) 的负极侧的输出端子的电位而生成高电位；以及

第 2 齐纳二极管 (78) 和第 2 电容器 (79) 的第 2 并联电路，其使用所述二极管电桥 (75) 的输出，相对于所述二极管电桥 (75) 的正极侧的输出端子的电位而生成低电位；

所述开关单元 (3) 具备：设置在所述交流电源 (1) 和所述负载 (2) 之间的第 1 晶体管 (35)；与所述第 1 晶体管 (35) 的极性不同且与所述第 1 晶体管 (35) 并联配置的第 2 晶体管 (36)；相对于所述第 1 晶体管 (35) 沿着顺方向串联连接的第 1 二极管 (37)；以及相对于所述第 2 晶体管 (36) 沿着顺方向串联连接的第 2 二极管 (38)；

所述第 1 晶体管 (35) 的源极或发射极和所述第 2 晶体管 (36) 的源极或发射极被配置在所述交流电源 (1) 侧，

在所述高电位和所述二极管电桥 (75) 的负极侧的输出端子的电位之间切换所述第 1 晶体管 (35) 的控制端子的电位，并且在所述低电位和所述二极管电桥 (75) 的正极侧的输出端子的电位之间切换所述第 2 晶体管 (36) 的控制端子的电位。

7. 根据权利要求 6 所述的相位控制装置，其特征在于，

所述相位控制装置还具备电阻 (80)，

所述电阻 (80) 的一端连接在所述第 1 齐纳二极管 (76) 的阴极和所述第 1 电容器 (77) 的一端上，所述电阻 (80) 的另一端连接在所述第 2 齐纳二极管 (78) 的阳极和所述第 2 电容器 (79) 的一端上，所述第 1 齐纳二极管 (76) 的阳极和所述第 1 电容器 (77) 的另一端连接在所述二极管电桥 (75) 的负极侧的输出端子上，所述第 2 齐纳二极管 (78) 的阴极和所述第 2 电容器 (79) 的另一端连接在所述二极管电桥 (75) 的正极侧的输出端子上，

所述二极管电桥 (75) 的一个输入端子连接在所述交流电源 (1) 和所述开关单元 (3) 的连接点上, 所述二极管电桥 (75) 的另一个输入端子连接在所述交流电源 (1) 和所述负载 (2) 的连接点上,

在所述电阻 (80) 和所述第 1 并联电路的连接点的电位与所述二极管电桥 (75) 的负极侧的输出端子的电位之间, 切换所述第 1 晶体管 (35) 的控制端子的电位, 在所述电阻 (80) 和所述第 2 并联电路的连接点的电位与所述二极管电桥 (75) 的正极侧的输出端子的电位之间, 切换所述第 2 晶体管 (36) 的控制端子的电位。

8. 根据权利要求 7 所述的相位控制装置, 其特征在于,

所述相位控制装置还具备第 1 开关元件 (59b) 和第 2 开关元件 (62b),

所述第 1 晶体管 (35) 的控制端子经由栅极电阻 (39) 与所述第 1 开关元件 (59b) 的一端连接, 所述电阻 (80) 的一端与所述第 1 开关元件 (59b) 的另一端连接,

根据所述第 1 开关元件 (59b) 的接通 / 关断, 在所述电阻 (80) 和所述第 1 并联电路的连接点的电位与所述二极管电桥 (75) 的负极侧的输出端子的电位之间, 切换所述第 1 开关元件 (59b) 的一端的电位,

所述第 2 晶体管 (36) 的控制端子经由栅极电阻 (40) 与所述第 2 开关元件 (62b) 的一端连接, 所述电阻 (80) 的另一端与所述第 2 开关元件 (62b) 的另一端连接,

根据所述第 2 开关元件 (62b) 的接通 / 关断, 在所述电阻 (80) 和所述第 2 并联电路的连接点的电位与所述二极管电桥 (75) 的正极侧的输出端子的电位之间, 切换所述第 2 开关元件 (62b) 的一端的电位。

9. 根据权利要求 6 所述的相位控制装置, 其特征在于,

所述相位控制装置还具备第 1 电阻 (81) 和第 2 电阻 (82),

所述第 1 电阻 (81) 的一端连接在所述第 1 齐纳二极管 (76) 的阴极和所述第 1 电容器 (77) 的一端上, 所述第 2 电阻 (82) 的一端连接在所述第 2 齐纳二极管 (78) 的阳极和所述第 2 电容器 (79) 的一端上, 所述第 2 电阻 (82) 的另一端、所述第 1 齐纳二极管 (76) 的阳极和所述第 1 电容器 (77) 的另一端, 连接在所述二极管电桥 (75) 的负极侧的输出端子上, 所述第 1 电阻 (81) 的另一端、所述第 2 齐纳二极管 (78) 的阴极和所述第 2 电容器 (79) 的另一端, 连接在所述二极管电桥 (75) 的正极侧的输出端子上,

所述二极管电桥 (75) 的一个输入端子连接在所述交流电源 (1) 和所述开关单元 (3) 的连接点上, 所述二极管电桥 (75) 的另一个输入端子连接在所述交流电源 (1) 和所述负载 (2) 的连接点上,

在所述第 1 电阻 (81) 和所述第 1 并联电路的连接点的电位与所述二极管电桥 (75) 的负极侧的输出端子的电位之间, 切换所述第 1 晶体管 (35) 的控制端子的电位, 在所述第 2 电阻 (82) 和所述第 2 并联电路的连接点的电位与所述二极管电桥 (75) 的正极侧的输出端子的电位之间, 切换所述第 2 晶体管 (36) 的控制端子的电位。

10. 根据权利要求 9 所述的相位控制装置, 其特征在于,

所述相位控制装置还具备第 1 开关元件 (59b) 和第 2 开关元件 (62b),

所述第 1 晶体管 (35) 的控制端子经由栅极电阻 (39) 与所述第 1 开关元件 (59b) 的一端连接, 所述第 1 电阻 (81) 的一端与所述第 1 开关元件 (59b) 的另一端连接,

根据所述第 1 开关元件 (59b) 的接通 / 关断, 在所述第 1 电阻 (80) 和所述第 1 并联电

路的连接点的电位与所述二极管电桥 (75) 的负极侧的输出端子的电位之间, 切换所述第 1 开关元件 (59b) 的一端的电位,

所述第 2 晶体管 (36) 的控制端子经由栅极电阻 (40) 与所述第 2 开关元件 (62b) 的一端连接, 所述第 2 电阻 (82) 的一端与所述第 2 开关元件 (62b) 的另一端连接,

根据所述第 2 开关元件 (62b) 的接通 / 关断, 在所述第 2 电阻 (81) 和所述第 2 并联电路的连接点的电位与所述二极管电桥 (75) 的正极侧的输出端子的电位之间, 切换所述第 2 开关元件 (62b) 的一端的电位。

相位控制装置

技术领域

[0001] 本发明涉及一种对交流负载的电力进行相位控制或逆相位控制的相位控制装置，更详细而言，涉及一种将晶体管用作开关元件来对交流负载的电力进行相位控制或逆相位控制的相位控制装置。

背景技术

[0002] 在电动工具或照明器具等电气设备领域中，广泛对交流电动机或照明负载等负载的电力进行相位控制或逆相位控制。例如，在特开 2009-12149 号公报和特开平 08-154392 号公报中，公开了将三端双向可控硅开关元件 (triac) 或 SSR(Solid State Relay) 用作开关元件来进行交流电动机的相位控制的电动工具或交流电动机的控制装置。

[0003] 在电气设备中进行交流负载的相位控制或逆相位控制时，因进行开关动作时的急剧的电流变化会产生电磁噪声。在如流过交流负载的电流大的电动工具这样的电气设备中，由于因开关动作引起的电磁噪声变大，因此很担心对周围的电气设备或人体带来的恶劣影响。

[0004] 在特开平 11-161346 号公报中，公开了使用沿着反方向串联连接的两个 MOSFET(Metal-Oxide Semiconductor Field-Effect Transistor) 进行相位控制或逆相位控制的相位控制装置。近几年，在功率电子学领域中，普及了 MOSFET 或 IGBT(Insulated Gate Bipolar Transistor) 等可控制大电流的晶体管。与三端双向可控硅开关元件或 SSR 等相比，晶体管在降低进行开关动作时的电流变化方面很有利。因此，在比较大的电流流过负载的电气设备（例如电动工具）的相位控制或逆相位控制中，也考虑通过将可控制大电流的晶体管用作开关元件来抑制进行开关动作时的电磁噪声。

[0005] 在流过大电流的电气设备中，在进行使用了可控制大电流的晶体管的相位控制或逆相位控制的情况下，需要生成用作晶体管的栅极或基极驱动电压的比较大的恒定电压，施加到晶体管的栅极或基极。在特开平 11-161346 号公报的图 2 所示的相位控制装置中，使用利用了变压器的栅极电源部，从交流电压得到了栅极驱动电压。但是，这样的栅极电源部需要比较大的设置区域，在成本较高且重量较重的一点来说，并不是优选的。

[0006] 此外，在特开平 11-161346 号公报的图 8 所示的相位控制装置中，将交流电源和负载的串联电路连接到了二极管电桥的输入端子间，但是利用二极管电桥对施加到这些端子间的交流电压进行全波整流，并不能稳定地得到高的直流电压。因此，该相位控制装置的结构在使用了可控制大电流的晶体管的相位控制或逆相位控制中并不是优选的。

[0007] 若不是通过全波整流而是利用半波整流，从交流电压生成晶体管的栅极或基极驱动电压，则能够使用比较简单的电路结构生成栅极或基极驱动电压。但是，为了稳定且准确地进行相位控制或逆相位控制，需要栅极或基极驱动电压稳定。鉴于这一点，优选对交流电压进行全波整流来生成栅极或基极驱动电压。

发明内容

[0008] 本发明用于解决上述的问题,其目的在于,在使用晶体管进行交流负载的相位控制或逆相位控制的相位控制装置中,以节省空间、低廉且重量轻的方式利用简单的结构进行全波整流,从而生成提供给晶体管的控制端子的驱动电压。

[0009] 本发明的第 1 方式的相位控制装置是对提供给与交流电源连接的负载的电力进行相位控制或逆相位控制的相位控制装置,其特征在于,包括:第 1 晶体管,其源极或发射极与所述交流电源的一端连接,并且漏极或集电极与所述负载的一端连接;第 2 晶体管,其源极或发射极与所述交流电源的另一端连接,并且漏极或集电极与所述负载的另一端连接;二极管电桥,其对所述交流电源的交流电压进行整流;以及齐纳二极管和电容器的并联电路,所述并联电路使用所述二极管电桥的输出,相对于所述二极管电桥的负极侧的输出端子的电位而生成高电位,或者相对于所述二极管电桥的正极侧的输出端子的电位而生成低电位,在所述高电位和所述二极管电桥的负极侧的输出端子的电位之间、或者所述低电位和所述二极管电桥的正极侧的输出端子的电位之间,切换所述第 1 晶体管的控制端子的电位和所述第 2 晶体管的控制端子的电位。

[0010] 并且,本发明的相位控制装置还具备电阻,所述电阻的一端与所述二极管电桥的正极侧的输出端子连接,所述电阻的另一端连接在所述齐纳二极管的阴极和所述电容器的一端上,所述齐纳二极管的阳极和所述电容器的另一端连接在所述二极管电桥的负极侧的输出端子上,所述二极管电桥的一个输入端子连接在所述交流电源和所述第 1 晶体管的连接点上,所述二极管电桥的另一个输入端子连接在所述交流电源和所述第 2 晶体管的连接点上,在所述电阻和所述并联电路的连接点的电位与所述二极管电桥的负极侧的输出端子的电位之间,切换所述第 1 晶体管的控制端子的电位和所述第 2 晶体管的控制端子的电位。

[0011] 并且,本发明的相位控制装置还具备开关元件,所述第 1 晶体管的控制端子和所述第 2 晶体管的控制端子分别经由栅极电阻与所述开关元件的一端连接,根据所述开关元件的接通/关断,在所述电阻和所述并联电路的连接点的电位与所述二极管电桥的负极侧的输出端子的电位之间,切换所述开关元件的一端的电位。

[0012] 此外,本发明的相位控制装置还具备电阻,所述电阻的一端与所述二极管电桥的负极侧的输出端子连接,所述电阻的另一端连接在所述齐纳二极管的阳极和所述电容器的一端上,所述齐纳二极管的阴极和所述电容器的另一端连接在所述二极管电桥的正极侧的输出端子上,所述二极管电桥的一个输入端子连接在所述交流电源和所述第 1 晶体管的连接点上,所述二极管电桥的另一个输入端子连接在所述交流电源和所述第 2 晶体管的连接点上,在所述电阻和所述并联电路的连接点的电位与所述二极管电桥的正极侧的输出端子的电位之间,切换所述第 1 晶体管的控制端子的电位和所述第 2 晶体管的控制端子的电位。

[0013] 并且,本发明的相位控制装置还具备开关元件,所述第 1 晶体管的控制端子和所述第 2 晶体管的控制端子分别经由栅极电阻与所述开关元件的一端连接,根据所述开关元件的接通/关断,在所述电阻和所述并联电路的连接点的电位与所述二极管电桥的正极侧的输出端子的电位之间,切换所述开关元件的一端的电位。

[0014] 本发明的第 2 方式的相位控制装置是对提供给与交流电源连接的负载的电力,使用与所述负载串联设置的开关单元进行相位控制或逆相位控制的相位控制装置,其特征在于,包括:二极管电桥,其对所述交流电源的交流电压进行整流;第 1 齐纳二极管和第 1 电容器的第 1 并联电路,其使用所述二极管电桥的输出,相对于所述二极管电桥的负极侧的

输出端子的电位而生成高电位；第2齐纳二极管和第2电容器的第2并联电路，其使用所述二极管电桥的输出，相对于所述二极管电桥的正极侧的输出端子的电位而生成低电位，所述开关单元具备：设置在所述交流电源和所述负载之间的第1晶体管；与所述第1晶体管的极性不同且与所述第1晶体管并联配置的第2晶体管；相对于所述第1晶体管沿着顺方向串联连接的第1二极管；相对于所述第2晶体管沿着顺方向串联连接的第2二极管，所述第1晶体管的源极或发射极和所述第2晶体管的源极或发射极被配置在所述交流电源侧，在所述高电位和所述二极管电桥的负极侧的输出端子的电位之间切换所述第1晶体管的控制端子的电位，并且在所述低电位和所述二极管电桥的正极侧的输出端子的电位之间切换所述第2晶体管的控制端子的电位。

[0015] 并且，本发明的相位控制装置还具备电阻，所述电阻的一端连接在所述第1齐纳二极管的阴极和所述第1电容器的一端上，所述电阻的另一端连接在所述第2齐纳二极管的阳极和所述第2电容器的一端上，所述第1齐纳二极管的阳极和所述第1电容器的另一端连接在所述二极管电桥的负极侧的输出端子上，所述第2齐纳二极管的阴极和所述第2电容器的另一端连接在所述二极管电桥的正极侧的输出端子上，所述二极管电桥的一个输入端子连接在所述交流电源和所述开关单元的连接点上，所述二极管电桥的另一个输入端子连接在所述交流电源和所述负载的连接点上，在所述电阻和所述第1并联电路的连接点的电位与所述二极管电桥的负极侧的输出端子的电位之间，切换所述第1晶体管的控制端子的电位，在所述电阻和所述第2并联电路的连接点的电位与所述二极管电桥的正极侧的输出端子的电位之间，切换所述第2晶体管的控制端子的电位。

[0016] 并且，本发明的相位控制装置还具备第1开关元件和第2开关元件，所述第1晶体管的控制端子经由栅极电阻与所述第1开关元件的一端连接，根据所述第1开关元件的接通/关断，在所述电阻和所述第1并联电路的连接点的电位与所述二极管电桥的负极侧的输出端子的电位之间，切换所述第1开关元件的一端的电位，所述第2晶体管的控制端子经由栅极电阻与所述第2开关元件的一端连接，根据所述第2开关元件的接通/关断，在所述电阻和所述第2并联电路的连接点的电位与所述二极管电桥的正极侧的输出端子的电位之间，切换所述第2开关元件的一端的电位。

[0017] 此外，本发明的相位控制装置还具备第1电阻和第2电阻，所述第1电阻的一端连接在所述第1齐纳二极管的阴极和所述第1电容器的一端上，所述第2电阻的一端连接在所述第2齐纳二极管的阳极和所述第2电容器的一端上，所述第2电阻的另一端、所述第1齐纳二极管的阳极和所述第1电容器的另一端连接在所述二极管电桥的负极侧的输出端子上，所述第1电阻的另一端、所述第2齐纳二极管的阴极和所述第2电容器的另一端连接在所述二极管电桥的正极侧的输出端子上，所述二极管电桥的一个输入端子连接在所述交流电源和所述开关单元的连接点上，所述二极管电桥的另一个输入端子连接在所述交流电源和所述负载的连接点上，在所述第1电阻和所述第1并联电路的连接点的电位与所述二极管电桥的负极侧的输出端子的电位之间，切换所述第1晶体管的控制端子的电位，在所述第2电阻和所述第2并联电路的连接点的电位与所述二极管电桥的正极侧的输出端子的电位之间，切换所述第2晶体管的控制端子的电位。

[0018] 并且，本发明的相位控制装置还具备第1开关元件和第2开关元件，所述第1晶体管的控制端子经由栅极电阻与所述第1开关元件的一端连接，根据所述第1开关元件的接

通 / 关断, 在所述第 1 电阻和所述第 1 并联电路的连接点的电位与所述二极管电桥的负极侧的输出端子的电位间, 切换所述第 1 开关元件的一端的电位, 所述第 2 晶体管的控制端子经由栅极电阻与所述第 2 开关元件的一端连接, 根据所述第 2 开关元件的接通 / 关断, 在所述第 2 电阻和所述第 2 并联电路的连接点的电位与所述二极管电桥的正极侧的输出端子的电位间, 切换所述第 2 开关元件的一端的电位。

[0019] 在本发明中, 使用上述的电路结构, 提供了施加到用于相位控制或逆相位控制的两个晶体管的控制端子的电位。并且, 将这些晶体管配置成两个晶体管的源极或发射极的电位与二极管电桥的输出端子的电位的随着交流电压变化。因此, 在本发明中, 能够以节省空间、廉价且重量轻的方式使用简单的电路结构来进行全波整流, 而且通过使用该电路结构来进行全波整流, 能够向两个晶体管的控制端子提供这些晶体管的控制中必需的且稳定的电压。该电路结构由于不包括变压器等电器部件, 因此比较省空间, 且比较廉价, 重量轻, 也比较简单。

[0020] 此外, 在作为交流电源例如使用商用交流电源的情况下, 能够生成充分大的电压, 因此通过本发明, 可以容易进行将大电流的晶体管用作开关元件的相位控制或逆相位控制。

附图说明

[0021] 图 1 是表示本发明的相位控制装置的第 1 实施例的电路图。

[0022] 图 2 是表示本发明的相位控制装置的第 2 实施例的电路图。

[0023] 图 3 是表示本发明的相位控制装置的第 3 实施例的电路图。

[0024] 图 4 是表示本发明的相位控制装置的第 4 实施例的电路图。

具体实施方式

[0025] 以下, 利用附图说明本发明。图 1 是表示本发明的第 1 实施例的相位控制装置的结构电路图。相位控制装置具备: 将交流电源 1 作为电源的交流负载 2; 接通或断开提供给交流负载 2 的供给电力的开关单元 3; 按照以规定的相位角或点火角向交流负载 2 施加电压的方式对开关单元 3 的动作进行控制的控制单元 5; 从交流电压生成用在开关单元 3 的控制中的恒定电压的恒定电压生成单元 7。

[0026] 例如, 交流电源 1 是单相交流的商用交流电源, 可以使用 50Hz 或 60Hz 的 100V 的单相交流电源、或 50Hz 的 220V 的单相交流电源等。例如, 本发明的相位控制装置是嵌入到螺栓固定设备中来使用的, 交流负载 2 是交流电动机, 旋转驱动插座。插座与螺栓的头部或螺合于螺栓的螺母装卸自如地嵌合在一起。对于应用本发明的相位控制装置的电气设备没有特别的限制, 也可以在螺栓固定设备以外的电气设备中应用本发明的相位控制装置。例如, 可以在照明器具中为了进行照明负载的相位控制而使用本发明的相位控制装置。

[0027] 开关单元 3 包括与交流负载 2 串联连接的两个 N 沟道 MOSFET31、32。MOSFET31 的漏极与交流负载 2 的一端连接, MOSFET31 的源极与交流电源 1 的一端连接。MOSFET32 的漏极与交流负载 2 的另一端连接, MOSFET32 的源极与交流电源 1 的另一端连接。在 MOSFET31 的漏极 - 源极间, 设有允许电流的逆流的二极管 41。在 MOSFET32 的漏极 - 源极间, 也设有允许电流的逆流的二极管 42。将在后面详细叙述开关单元 3 的动作。

[0028] 控制单元 5 包括过零检测电路 51、计时电路 52、CPU53、时钟 54 以及触发电路 55。在过零检测电路 51 的输出端子间,连接有由第 1 光电耦合器 56 的发光二极管和电阻 57 构成的串联电路。第 1 光电耦合器 56 的光电晶体管的集电极与未图示的电源连接,该光电晶体管的发射极与计时电路 52 的输入端子和触发电路 55 的复位端子连接,并且经由电阻 58 被接地。向过零检测电路 51 的输入端子间施加交流电源 1 的交流电压。过零检测电路 51 检测交流电源 1 的交流电压成为零的状态,即检测过零点,生成具有与交流电压的过零点对应的短时间脉冲的信号。信号的脉冲间隔是交流电压的半周期。将生成的脉冲信号经由第 1 光电耦合器 56 输入给计时电路 52 和触发电路 55。

[0029] 计时电路 52 在每次接收从过零检测电路 51 输出的脉冲时开始进行计时。并且,若计数了规定的设定时间,则向触发电路 55 的置位端子输出脉冲。换言之,计时电路 52 将过零检测电路 51 输出的脉冲信号延迟与该设定时间对应的量后输出给触发电路 55。

[0030] 时钟 54 生成计时电路 52 在计时时使用的时钟信号。CPU53 设定上述的设定时间,即脉冲信号的延迟时间,并提供给计时电路 52。例如,在本发明的相位控制装置被用于螺栓固定设备中的情况下,CPU53 根据使用者设定的固定转矩的设定值决定设定时间,并提供给计时电路 52。

[0031] 过零检测电路 51 输出的脉冲信号被输入到触发电路 55 的复位端子,并且被延迟设定时间之后输入到触发电路 55 的置位端子。图 1 的触发电路 55 通过脉冲输入到复位端子而成为复位状态,从该脉冲的输入经过设定时间之后向置位端子输入脉冲而成为置位状态。由此,触发电路 55 生成脉冲间隔为交流的半周期且脉冲宽度为从交流的半周期减去了设定时间后的时间的脉冲信号。该脉冲信号的各脉冲的脉冲宽度对应于相位控制的相位角。

[0032] 触发电路 55 的输出端子经由第 2 光电耦合器 59 的发光二极管 59a 和电阻 60 被接地。第 2 光电耦合器 59 的光电晶体管 59b 的集电极与提供恒定电压生成单元 7 生成的恒定电压的电源线连接。第 2 光电耦合器 59 的光电晶体管 59b 的发射极经由栅极电阻 33、34 与 MOSFET31、32 各自的栅极连接。

[0033] 恒定电压生成单元 7 具备对交流电压进行全波整流的二极管电桥 71。二极管电桥 71 的一个输入端子连接在 MOSFET31 与交流电源 1 的连接点上,二极管电桥 71 的另一个输入端子连接在 MOSFET32 与交流电源 1 的连接点上。二极管电桥 71 的正极侧的输出端子经由电阻 72 连接在电容器 73 和齐纳二极管 74 的并联电路上。电容器 73 的一端和齐纳二极管 74 的阴极与电阻 72 的一端连接。电容器 73 的另一端和齐纳二极管 74 的阳极与二极管电桥 71 的负极侧的输出端子连接。控制单元 5 的第 2 光电耦合器 59 的光电晶体管 59b 的发射极也经由电阻 61 与二极管电桥 71 的负极侧的输出端子连接。

[0034] 恒定电压生成单元 7 的二极管电桥 71 对交流电源 1 的交流电压进行全波整流,电容器 73 对整流后的直流电压进行平滑化。通过齐纳二极管 74 赋予被平滑化的直流电压的上限,从而电容器 73 和齐纳二极管 74 的并联电路与电阻 72 的连接点的电位(以下称作“供给电位”)相对于二极管电桥 71 的负极侧的输出端子的电位(以下称作“基准电位”)保持大致一定。相对于二极管电桥 71 的负极侧的输出端子的该连接点的电压成为恒定电压生成单元 7 生成的恒定电压。

[0035] 在从控制单元 5 的触发电路 55 输出的脉冲信号为高电平的情况下,通过第 2 光电

耦合器 59 的发光二极管 59a 的光,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态。由此,MOSFET31、32 的栅极电位成为供给电位。在从触发电路 55 输出的脉冲信号为低电平的情况下,第 2 光电耦合器 59 的光电晶体管 59b 处于截止状态,MOSFET31、32 的栅极电位成为基准电位。

[0036] 考虑在 MOSFET31 的源极电位比 MOSFET32 的源极电位还高的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态,MOSFET31、32 的栅极电位成为供给电位的情况。该情况下,由于 MOSFET32 的源极电位和基准电位(二极管电桥 71 的负极侧的输出端子的电位)大致相同,因此恒定电压生成单元 7 的供给电位(该供给电位与基准电位之差)被施加到 MOSFET32 的栅极,作为 MOSFET32 的栅极驱动电压。之后,MOSFET32 处于导通状态。通过 MOSFET32 处于导通状态,无论 MOSFET31 是处于导通状态还是处于截止状态,经由二极管 41、交流负载 2、以及 MOSFET32 的漏极-源极间而流过电流(即,由交流负载 2 和开关单元 3 构成的电路处于导通状态),向交流负载 2 提供电力。在可以使用 MOSFET31 的寄生二极管来代替二极管 41 的情况下,无需设置二极管 41。

[0037] 考虑在 MOSFET32 的源极电位比 MOSFET31 的源极的电位还高的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态,MOSFET31、32 的栅极电位成为供给电位的情况。该情况下,由于 MOSFET31 的源极电位和基准电位大致相同,因此恒定电压生成单元 7 的供给电位被施加到 MOSFET31 的栅极,作为 MOSFET31 的栅极驱动电压。之后,MOSFET31 处于导通状态。通过 MOSFET31 处于导通状态,无论 MOSFET32 是处于导通状态还是处于截止状态,都会经由二极管 42、交流负载 2、以及 MOSFET31 的漏极-源极间而流过电流(即,由交流负载 2 和开关单元 3 构成的电路处于导通状态),向交流负载 2 提供电力。在可以使用 MOSFET32 的寄生二极管来代替二极管 42 的情况下,无需设置二极管 42。

[0038] 在 MOSFET31 的源极电位和 MOSFET32 的源极电位相等或大致相等的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态,在 MOSFET31、32 的栅极电位成为恒定电压生成单元 7 的供给电位的情况下,MOSFET31、32 都处于导通状态。并且,由交流负载 2 和开关单元 3 构成的电路处于导通状态。随着之后的交流电压的变化,即使高电位侧的 MOSFET 处于截止状态,电流也会流过与该 MOSFET 并联设置的二极管,低电位侧的 MOSFET 处于导通状态。因此,由交流负载 2 和开关单元 3 构成的电路一直是导通状态,向交流负载 2 提供电力。

[0039] 考虑在 MOSFET31 的源极电位比 MOSFET32 的源极电位还高的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于截止状态,MOSFET31、32 的栅极成为基准电位的情况。此时,由于 MOSFET32 的源极电压与基准电位大致相同,因此 MOSFET32 处于截止状态。由于 MOSFET32 为截止状态,并且与 MOSFET32 并联设置的二极管 42 被反向偏置,因此由交流负载 2 和开关单元 3 构成的电路处于断开状态。由于电流不会经过交流负载 2 从 MOSFET31 侧流向 MOSFET32 侧,因此不会向交流负载 2 提供电力。

[0040] 考虑在 MOSFET32 的源极电位比 MOSFET31 的源极电位还高的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于截止状态,MOSFET31、32 的栅极成为基准电位的情况。此时,由于 MOSFET31 的源极电位和基准电位大致相同,因此 MOSFET31 处于截止状态。由于 MOSFET31 为截止状态,并且与 MOSFET31 并联设置的二极管 41 被反向偏置,因此由交流负载 2 和开关单元 3 构成的电路处于断开状态。由于电流不会经过交流负载 2 从 MOSFET32

侧流向 MOSFET31 侧,因此不会向交流负载 2 提供电力。另外,在 MOSFET31 的源极电位和 MOSFET32 的源极电位相等或大致相等的状态下,即使在向 MOSFET31、32 的栅极施加基准电位的情况下,MOSFET31、32 都处于截止状态,由交流负载 2 和开关单元 3 构成的电路处于断开状态。即使之后交流电压有变化,由于低电位侧的 MOSFET 一直是截止状态,并且与该 MOSFET 并联的二极管被反向偏置,因此由交流负载 2 和开关单元 3 构成的电路一直是断开状态,不会向交流负载 2 提供电力。

[0041] 如以上说明,通过控制单元 5 控制开关单元 3 的 MOSFET31、32 的动作,从而进行交流负载 2 的相位控制。即,反复进行如下动作:根据交流电压的过零点停止向交流负载 2 的电力供给,若停止电力供给之后经过与相位角对应的时间,则开始向交流负载 2 的电力供给。例如,在螺栓固定设备中应用本发明的相位控制装置的情况下,通过以与使用者设定的固定转矩的设定值对应的相位角向交流负载 2 施加交流电压,从而按照固定转矩成为设定值的方式,对交流负载 2 的电力进行相位控制,具体而言是对交流电动机的电力进行相位控制。

[0042] 若进行交流负载 2 的相位控制,则 MOSFET31、32 的栅极电阻 33、34 的电位在恒定电压生成单元 7 的供给电位与基准电位之间反复变化。但是,由于栅极电阻 33、和 MOSFET31 的栅极-源极间寄生电容即栅极电容起到 RC 延迟电路的作用,所以 MOSFET31 的栅极的电压变化变得缓慢。此外,由于栅极电阻 34、和 MOSFET32 的栅极-源极间的寄生电容即栅极电容起到 RC 延迟电路的作用,所以 MOSFET32 的栅极的电压变化变得缓慢。由此,使流过 MOSFET31、32 的漏极-源极间的电流的变化变得缓和,能够抑制伴随交流负载 2 的相位控制产生的电磁噪声。

[0043] 本实施例中,在二极管电桥 71 的负极侧的输出端子与 MOSFET31 的栅极之间连接有电容器 43,在二极管电桥 71 的负极侧的输出端子与 MOSFET32 的栅极之间也连接有电容器 44。通过电容器 43、44,能够使这些栅极的电位变化变得更加缓慢。在通过栅极电阻 33、34 和 MOSFET31、32 的栅极电容适当地赋予延迟时间,可充分缓和 MOSFET31、32 的电流变化的情况下,无需设置这些电容器 43、44。

[0044] 在第 1 实施例的相位控制装置中,如以上所述,通过构成恒定电压生成单元 7,并且配置构成开关单元 3 的 MOSFET31、32,从而能够在不包含变压器等电气部件的情况下,以节省空间、廉价且重量轻的方式使用简单的电路结构对交流电压进行全波整流,来生成施加到 MOSFET31、32 的栅极的栅极驱动电压。并且,在作为交流电源 1 而使用一般的商用交流电源的情况下,能够相对于基准电位,将恒定电压生成单元 7 的电源线电位即供给电位提高至驱动大电流的 MOSFET 所需的程度(例如 +12V)。因此,在第 1 实施例的相位控制装置中,作为 MOSFET31、32 可以使用可控制大电流的 MOSFET。

[0045] 在第 1 实施例的相位控制装置中,由于对交流电压进行全波整流,因此与对交流电压进行半波整流时相比,能够生成更稳定的栅极驱动电压。因此,与对交流电压进行半波整流时相比,通过相位控制而每隔交流的半周期提供给交流负载 2 的电力更稳定。因该电力稳定,所以例如在交流负载 2 为交流电动机的情况下,抑制电动机的不规整振动,在交流负载 2 为照明负载的情况下,抑制照明闪烁的情形。由于恒定电压生成单元 7 的供给电位稳定,因此例如在作为 MOSFET31、32 的栅极驱动电压而要求例如 5V 的恒定电压的情况下,在第 1 实施例中,也可以将恒定电压生成单元 7 的电源线的 5V 恒定电压用作控制单元 5 的

CPU53 等的电源电压。

[0046] 图 2 是表示本发明的第 2 实施例的相位控制装置的结构电路图。与交流负载 2 串联配置的开关单元 3 包括极性不同的一对 MOSFET35、36, 即, 包括 N 沟道 MOSFET35 和 P 沟道 MOSFET36。这些 MOSFET35、36 被并联配置, 而且开关单元 3 包括相对于 N 沟道 MOSFET35 沿着顺方向串联连接的二极管 37、和相对于 P 沟道 MOSFET36 沿着顺方向串联连接的二极管 38。

[0047] 更具体而言, N 沟道 MOSFET35 和漏极和 P 沟道 MOSFET36 的漏极连接在与交流电源 1 相连的交流负载 2 的一端。N 沟道 MOSFET35 的源极与二极管 37 的阳极连接, 二极管 37 的阴极与交流电源 1 的一端连接。P 沟道 MOSFET36 的源极与二极管 38 的阴极连接, 二极管 38 的阳极与交流电源 1 的一端连接。N 沟道 MOSFET35 的漏极 - 源极间设有允许电流的逆流的二极管 45, 在 P 沟道 MOSFET36 的漏极 - 源极间也设有同样的二极管 46。在可以利用 MOSFET35 的寄生二极管来代替二极管 45 的情况下, 无需设置二极管 45。对于二极管 46 也相同。

[0048] 第 2 实施例的恒定电压生成单元 7 的特征在于, 从交流电压生成用在 N 沟道 MOSFET35 的控制中的恒定电压和用在 P 沟道 MOSFET36 的控制中的恒定电压。第 2 实施例的恒定电压生成单元 7 所包含的二极管电桥 75 的一个输入端子连接在交流电源 1 和开关单元 3 的连接点上。二极管电桥 75 的另一个输入端子连接在交流电源 1 和交流负载 2 的连接点上。在二极管电桥 75 的输出端子之间, 经由电阻 80 串联连接有并联配置了第 1 齐纳二极管 76 和第 1 电容器 77 的第 1 并联电路、并联配置了第 2 齐纳二极管 78 和第 2 电容器 79 的第 2 并联电路。第 1 齐纳二极管 76 的阳极和第 1 电容器 77 的一端连接在二极管电桥 75 的负极侧的输出端子上。第 1 齐纳二极管 76 的阴极和第 1 电容器 77 的另一端连接在电阻 80 的一端上。电阻 80 的另一端连接在第 2 齐纳二极管 78 的阳极和第 2 电容器 79 的一端上。第 2 齐纳二极管 78 的阴极和第 2 电容器 79 的另一端连接在二极管电桥 75 的正极侧的输出端子上。

[0049] 二极管电桥 75 对交流电压进行整流, 向二极管电桥 75 的输出端子间施加被全波整流的直流电压。第 1 齐纳二极管 76 限制施加到第 1 电容器 77 的电压, 并且第 1 电容器 77 使电压平滑化, 从而第 1 并联电路与电阻 80 的连接点的电位 (以下称作“第 1 供给电位”) 相对于二极管电桥 75 的负极侧的输出端子的电压 (以下称作“第 1 基准电位”) 大致一定。第 2 齐纳二极管 78 限制施加到第 2 电容器 79 的电压, 并且第 2 电容器 79 使电压平滑化, 从而第 2 并联电路与电阻 80 的连接点的电位 (以下称作“第 2 供给电位”) 相对于二极管电桥 75 的正极侧的输出端子的电位 (以下称作“第 2 基准电位”) 大致一定。第 1 供给电位比第 1 基准电位高 (例如, 相对于第 1 基准电位设为 +12V), 第 2 供给电位比第 2 基准电位低 (例如, 相对于第 2 基准电位设为 -12V)。

[0050] 在第 2 实施例的控制单元 5 的触发电路 55 的输出端子上, 除了第 2 光电耦合器 59 的发光二极管 59a 的阳极外, 还连接有第 3 光电耦合器 62 的发光二极管 62a 的阳极。该发光二极管 62a 的阴极经由电阻 63 被接地。对于其他结构而言, 由于第 2 实施例的控制单元 5 具有与第 1 实施例的控制单元 5 相同的结构, 因此省略说明。

[0051] 第 2 光电耦合器 59 的光电晶体管 59b 的集电极连接在第 1 并联电路和电阻 80 的连接点上。该集电极的电位成为第 1 供给电位。光电晶体管 59b 的发射极经由电阻 64 与

二极管电桥 75 的负极侧的输出端子连接,同时经由栅极电阻 39 与 N 沟道 MOSFET35 的栅极连接。第 3 光电耦合器 62 的光电晶体管 62b 的发射极连接在第 2 并联电路和电阻 80 的连接点上。该发射极的电位成为第 2 供给电位。光电晶体管 62b 的集电极经由电阻 65 与二极管电桥 75 的正极侧的输出端子连接,同时经由栅极电阻 40 与 P 沟道 MOSFET36 的栅极连接。

[0052] 如第 1 实施例中的说明,若从触发电路 55 输出的脉冲信号成为高电平,则第 2 光电耦合器 59 的光电晶体管 59b 和第 3 光电耦合器 62 的光电晶体管 62b 都处于导通状态, N 沟道 MOSFET35 的栅极成为第 1 供给电位, P 沟道 MOSFET36 的栅极成为第 2 供给电位。此外,若从触发电路 55 输出的脉冲信号成为低电平,则光电晶体管 59b、62b 处于截止状态, N 沟道 MOSFET35 的栅极成为第 1 基准电位, P 沟道 MOSFET36 的栅极成为第 2 基准电位。

[0053] 考虑在连接交流电源 1 和开关单元 3 的线(以下称作“上线”)的电位比连接交流电源 1 和交流负载 2 的线(以下称作“下线”)的电位还高的状态下, N 沟道 MOSFET35 的栅极成为第 1 供给电位、 P 沟道 MOSFET36 的栅极成为第 2 供给电位的情况。此时, P 沟道 MOSFET36 的源极电位与二极管电桥 75 的正极侧的输出端子的电位大致相同,即与第 2 基准电位大致相同。因此,第 2 供给电位(第 2 供给电位与第 2 基准电位之差例如为 -12V)起到 P 沟道 MOSFET36 的栅极驱动电压的作用, P 沟道 MOSFET36 处于导通状态。若 P 沟道 MOSFET36 处于导通状态,则与 N 沟道 MOSFET35 的状态无关地,经过二极管 38、 P 沟道 MOSFET36 的源极 - 漏极间以及交流负载 2, 电流从上线侧流向下线侧(即由交流负载 2 和开关单元 3 构成的电路处于导通状态)。其结果,向交流负载 2 提供电力。

[0054] 考虑在下线电位比上线电位还高的状态下, N 沟道 MOSFET35 的栅极成为第 1 供给电位, P 沟道 MOSFET36 的栅极成为第 2 供给电位的情况。此时, N 沟道 MOSFET35 的源极电位与二极管电桥 75 的负极侧的输出端子的电位大致相同,即,与第 1 基准电位大致相同。因此,第 1 供给电位(第 1 供给电位与第 1 基准电位之差例如是 +12V)起到 N 沟道 MOSFET35 的栅极驱动电压的作用, N 沟道 MOSFET35 处于导通状态。若 N 沟道 MOSFET35 处于导通状态,则与 P 沟道 MOSFET36 的状态无关地,经过交流负载 2、 N 沟道 MOSFET35 的漏极 - 源极间、以及二极管 37, 电流从下线侧流向上线侧(即,由交流负载 2 和开关单元 3 构成的电路处于导通状态)。其结果,向交流负载 2 提供电力。

[0055] 在上线电位和下线电位相同或大致相同的状态下,考虑 N 沟道 MOSFET35 的栅极成为第 1 供给电位、 P 沟道 MOSFET36 的栅极成为第 2 供给电位的情况。此时,两个 MOSFET35、 36 都处于导通状态,由交流负载 2 和开关单元 3 构成的电路处于导通状态。之后,即使上线电位相对于下线电位上升, P 沟道 MOSFET36 也仍旧处于导通状态,并且即使下线电位相对于上线电位上升, N 沟道 MOSFET35 也仍旧处于导通状态。因此,由交流负载 2 和开关单元 3 构成的电路维持导通状态。

[0056] 考虑在上线电位比下线电位还高的状态下, N 沟道 MOSFET35 的栅极为第 1 基准电位、 P 沟道 MOSFET36 的栅极为第 2 基准电位的情况。此时,由于 P 沟道 MOSFET36 的源极电位与第 2 基准电位大致相同,因此 P 沟道 MOSFET36 处于截止状态。由于设有二极管 37, 因此若 P 沟道 MOSFET36 处于截止状态,则与 N 沟道 MOSFET35 是什么状态无关地,由交流负载 2 和开关单元 3 构成的电路处于断开状态,电流不会从上线侧流向下线侧。其结果,不会向交流负载 2 提供电力。

[0057] 考虑在下线电位比上线电位还高的状态下,N 沟道 MOSFET35 的栅极为第 1 基准电位、P 沟道 MOSFET36 的栅极为第 2 基准电位的情况。此时,由于 N 沟道 MOSFET35 的源极电位与第 1 基准电位大致相同,因此 N 沟道 MOSFET35 处于截止状态。由于设有二极管 38,因此若 N 沟道 MOSFET35 处于截止状态,则与 P 沟道 MOSFET36 是什么状态无关地,由交流负载 2 和开关单元 3 构成的电路处于断开状态,电流不会从下线侧流向上线侧。其结果,不会向交流负载 2 提供电力。另外,在上线电位和下线电位相同或大致相同的状态下,即使在 N 沟道 MOSFET35 的栅极为第 1 基准电位、P 沟道 MOSFET36 的栅极为第 2 基准电位的情况下,两个 MOSFET35、36 都处于截止状态,由交流负载 2 和开关单元 3 构成的电路处于断开状态。之后,即使上线电位相对于下线电位上升,P 沟道 MOSFET36 也仍旧处于截止状态,即使下线电位相对于上线电位上升,N 沟道 MOSFET35 也仍旧处于截止状态。其结果,由交流负载 2 和开关单元 3 构成的电路一直处于断开状态,不会向交流负载 2 提供电力。

[0058] 如上所述,控制单元 5 控制开关单元 3 的 MOSFET35、36 的动作,从而与第 1 实施例相同,在第 2 实施例中也进行交流负载 2 的相位控制。若进行交流负载 2 的相位控制,则施加到 N 沟道 MOSFET35 的栅极电阻 39 的电压在恒定电压生成单元 7 的第 1 供给电位和第 1 基准电位之间反复变化。但是,由于栅极电阻 39 和 MOSFET35 的栅极-源极间的寄生电容即栅极电容起到 RC 延迟电路的作用,所以 MOSFET35 的栅极的电压变化变得缓慢。施加到 MOSFET36 的栅极电阻 40 的电压在恒定电压生成单元 7 的第 2 供给电位与第 2 基准电位之间反复变化。但是,由于栅极电阻 40 和 P 沟道 MOSFET36 的栅极-源极间的寄生电容即栅极电容起到 RC 延迟电路的作用,所以 MOSFET36 的栅极的电压变化变得缓慢。由此,使流过 MOSFET35、36 的漏极-源极间的电流的变化缓和,抑制伴随交流负载 2 的相位控制产生的电磁噪声。

[0059] 在第 2 实施例中,在二极管电桥 75 的负极侧的输出端子和 N 沟道 MOSFET35 的栅极之间连接有电容器 47。在二极管电桥 75 的正极侧的输出端子和 P 沟道 MOSFET36 的栅极之间也连接有电容器 48。在通过栅极电阻 39、40 和 MOSFET35、36 的栅极电容适当地赋予延迟时间,可以充分缓和 MOSFET35、36 的电流变化的情况下,无需设置这些电容器 47、48。

[0060] 如上所述,通过构成恒定电压生成单元 7 并且配置构成开关单元 3 的 MOSFET35、36,从而在第 2 实施例中,也能够在不包含变压器等电气部件的情况下,以廉价、节省空间且重量轻的方式使用简单的电路结构对交流电压进行全波整流,来生成施加到 MOSFET35、36 的栅极的栅极驱动电压。在作为交流电源 1 而使用一般的商用交流电源的情况下,相对于基准电位,可以将栅极驱动电压提高或降低至驱动大电流 MOSFET 所需程度的量(例如,+12V 或 -12V)。因此,在第 2 实施例中,作为 MOSFET35、36 可以使用可控制大电流的 MOSFET。在第 2 实施例中也对交流电压进行全波整流,因此与对交流电压进行半波整流的情况相比,能够生成更稳定的栅极驱动电压。

[0061] 在图 1 所示的第 1 实施例中,在开关单元 3 中使用了 N 沟道 MOSFET31、32,但是也可以使用 P 沟道 MOSFET。在图 3 所示的本发明的第 3 实施例中,开关单元 3 包括分别与第 1 实施例的 N 沟道 MOSFET31、32 对应的 P 沟道 MOSFET31'、32'。在 MOSFET31'、32' 的漏极-源极间分别设有允许电流的逆流的二极管 41'、42'。在可以利用 MOSFET31' 的寄生二极管来代替二极管 41' 的情况下,无需设置二极管 41'。对于二极管 42' 也是相同的。

[0062] 与第 1 实施例相同,第 3 实施例的恒定电压生成单元 7 的二极管电桥 71' 的两个

输入端子分别连接在 MOSFET31' 和交流电源 1 的连接点、MOSFET32' 和交流电源 1 的连接点上。二极管电桥 71' 的正极侧的输出端子连接在电容器 73' 和齐纳二极管 74' 的并联电路上。电容器 73' 的一端和齐纳二极管 74' 的阴极与二极管电桥 71' 的正极侧的输出端子连接。电容器 73' 的另一端和齐纳二极管 74' 的阳极经由电阻 72' 与二极管电桥 71' 的负极侧的输出端子连接。

[0063] 在第 3 实施例中,电容器 73' 和齐纳二极管 74' 的并联电路与电阻 72' 的连接点的电位(“供给电位”)相对于二极管电桥 71' 的正极侧的输出端子的电位(以下称作“基准电位”)大致是一定的负值。例如,相对于基准电位,将供给电位设为 -12V。

[0064] 控制单元 5 的第 2 光电耦合器 59 的光电晶体管 59b 的集电极经由电阻 61' 与二极管电桥 71' 的正极侧的输出端子连接。第 2 光电耦合器 59 的光电晶体管 59b 的集电极经由栅极电阻 33'、34' 与 MOSFET31'、32' 的各自栅极连接。在二极管电桥 71' 的正极侧的输出端子与 MOSFET31'、32' 的栅极之间分别连接有电容器 43'、44'。如第 1 实施例中的说明,在利用 MOSFET31'、32' 的栅极电容就足够的情况下,无需设置电容器 43'、44'。第 2 光电耦合器 59 的光电晶体管 59b 的发射极连接在电容器 73' 和齐纳二极管 74' 的并联电路与电阻 72' 的连接点上。

[0065] 第 3 实施例的控制单元 5 具有与第 1 实施例相同的结构。在从触发电路 55 输出的脉冲信号为高电平的情况下,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态。由此,MOSFET31'、32' 的栅极电位成为供给电位。在从触发电路 55 输出的脉冲信号为低电平的情况下,第 2 光电耦合器 59 的光电晶体管 59b 处于截止状态,MOSFET31'、32' 的栅极电位成为基准电位。

[0066] 例如,考虑在 MOSFET31' 的源极电位比 MOSFET32' 的源极电位高的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态,MOSFET31' 的栅极电位成为供给电位的情况。此时,由于 MOSFET31' 的源极电位和基准电位(二极管电桥 71' 的正极侧的输出端子的电位)大致相同,因此作为恒定电压生成单元 7 的供给电位与基准电位之差的负电压(在之前的例子中是 -12V)被施加到 MOSFET31' 的栅极,作为 MOSFET31' 的栅极驱动电压,MOSFET31' 处于导通状态。由于 MOSFET31' 处于导通状态,所以无论 MOSFET32' 是处于导通状态还是处于截止状态,电流流经 MOSFET31' 的源极-漏极间、交流负载 2、以及二极管 42' (即,由交流负载 2 和开关单元 3 构成的电路处于接通状态),向交流负载 2 提供电力。在 MOSFET31' 的源极电位比 MOSFET32' 的源极电位高的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于截止状态,MOSFET31' 的栅极电位成为基准电位,由于 MOSFET31' 的源极电位和基准电位大致相同,因此 MOSFET31' 处于截止状态。若 MOSFET31' 处于截止状态,则电流也不会流过二极管 41',因此由交流负载 2 和开关单元 3 构成的电路处于断开状态,不会向交流负载 2 提供电力。

[0067] 在 MOSFET31' 的源极电位和 MOSFET32' 的源极电位相等或大致相等的状态下,第 2 光电耦合器 59 的光电晶体管 59b 处于导通状态,在 MOSFET31'、32' 的栅极电位成为恒定电压生成单元 7 的供给电位的情况下,MOSFET31'、32' 都处于导通状态,由交流负载 2 和开关单元 3 构成的电路处于接通状态。即使随着之后的交流电压的变动,低电位侧的 MOSFET 处于截止状态,电流也会流过与该 MOSFET 并联设置的二极管,高电位侧的 MOSFET 处于导通状态,因此由交流负载 2 和开关单元 3 构成的电路一直处于导通状态,向交流负载 2 提供电

力。

[0068] 根据关于 MOSFET31'、32' 的动作的上述的说明和关于第 1 实施例的 MOSFET31、32 的动作的之前的说明可以容易理解到,在第 3 实施例中,也是控制单元 5 控制开关单元 3 的 MOSFET31'、32' 的动作,从而进行交流负载 2 的相位控制。

[0069] 图 4 是表示本发明的第 4 实施例的相位控制装置的结构电路图。在第 4 实施例中,代替第 2 实施例中的电阻 80,设置了第 1 电阻 81 和第 2 电阻 82。第 1 电阻 81 的一端连接在第 1 齐纳二极管 76 的阴极和第 1 电容器 77 的一端上。第 2 电阻 82 的一端连接在第 2 齐纳二极管 78 的阳极和第 2 电容器 79 的一端上。第 2 电阻 82 的另一端与二极管电桥 75 的负极侧的输出端子连接。第 1 电阻 81 的另一端与二极管电桥 75 的正极侧的输出端子连接。

[0070] 除了关于第 1 电阻 81 和第 2 电阻 82 的变更点以外,第 4 实施例的结构与第 2 实施例相同。从关于第 2 实施例的之前的说明可以容易理解到,在第 4 实施例中,控制单元 5 控制开关单元 3 的 MOSFET35、36 的动作,从而进行交流负载 2 的相位控制。

[0071] 第 1 至第 4 实施例的相位控制装置以正逻辑工作,但是也可以变更为以负逻辑工作。在图 1 所示的第 1 实施例变更为以负逻辑工作的情况下,图 1 所示的电阻 61(和电容器 43、44) 移动到第 2 光电耦合器 59 的光电晶体管 59b 的集电极侧,MOSFET31、32 的栅极经由栅极电阻 33、34 与光电晶体管 59b 的集电极连接。即,MOSFET31、32 的栅极如图 3 的第 3 实施例中的 MOSFET31'、32' 的栅极那样与光电晶体管 59b 的集电极连接。并且,第 1 实施例的控制单元 5 变更为以负逻辑工作。例如,第 1 光电耦合器 56 始终处于导通状态,过零检测电路 51 在检测交流电源 1 的交流电压的过零点时,使第 1 光电耦合器 56 处于短时间截止状态。在图 3 所示的第 3 实施例变更为以负逻辑工作的情况下,MOSFET31'、32' 的栅极如图 1 的第 1 实施例中的 MOSFET31、32 的栅极那样与光电晶体管 59b 的发射极连接,并且变更为控制单元 5 以负逻辑工作。

[0072] 在图 2 所示的第 2 实施例和图 4 所示的第 4 实施例变更为以负逻辑工作的情况下,电阻 64(和电容器 47) 移动到第 2 光电耦合器 59 的光电晶体管 59b 的集电极侧,MOSFET35 的栅极经由栅极电阻 39 与光电晶体管 59b 的集电极连接。并且,电阻 65(和电容器 48) 向第 3 光电耦合器 62 的光电晶体管 62b 的发射极侧移动,MOSFET36 的栅极经由栅极电阻 40 与光电晶体管 62b 的发射极连接。并且,控制单元 5 变更为以负逻辑工作。

[0073] 在第 1 至第 4 实施例的相位控制装置中,对交流负载 2 的电力进行相位控制,但是可以容易变更为第 1 至第 4 实施例的相位控制装置进行交流负载 2 的电力的逆相位控制。在第 1 实施例中,在对交流负载 2 的电力进行逆相位控制的情况下,例如,在触发电路 55 的输出端子与第 2 光电耦合器 59 之间配置逆变器即可(第 3 实施例也相同)。在第 2 实施例中,在对交流负载 2 的电力进行逆相位控制的情况下,例如,在触发电路 55 的输出端子与第 2 光电耦合器 59 和第 3 光电耦合器 62 之间配置逆变器即可(第 4 实施例也相同)。另外,也可以不追加逆变器,而是在第 1 至第 4 实施例中进行与如上所述的负逻辑对应的变更来进行逆相位控制。

[0074] 在第 1 实施例的开关单元 3 中,使用了 N 沟道 MOSFET31、32,在第 3 实施例的开关单元 3 中使用了 P 沟道 MOSFET31'、32',但是也可以使用 IGBT 或双极型晶体管等晶体管来代替这些 MOSFET。例如,在将第 1 实施例的 MOSFET31、32 都替换成 IGBT 的情况下,这些

IGBT 的集电极与交流负载 2 连接,这些 IGBT 的发射极与交流电源 1 连接。在将第 1 实施例的 MOSFET31、32 都替换成双极型晶体管的情况下,这些双极型晶体管的集电极与交流负载 2 连接,这些双极型晶体管的发射极与交流电源 1 连接,这些双极型晶体管的基极经由电阻 33、34 与第 2 光电耦合器 59 的光电晶体管 59b 的发射极连接。此外,在第 2 和第 4 实施例中,在开关单元 3 中使用了 N 沟道 MOSFET35 和 P 沟道 MOSFET36,但是也可以使用 N 沟道 IGBT 和 P 沟道 IGBT,或者使用 NPN 晶体管和 PNP 晶体管,来代替这些 MOSFET。

[0075] 在第 1 至 4 实施例中,在控制单元 5 中使用了第 2 光电耦合器 59 以及第 3 光电耦合器 62,在这些光电耦合器 59、62 的接收侧使用了起到开关元件的作用的光电晶体管 59b、62b,但是在光电耦合器 59、62 的接收侧也可以使用光闸流管 (photothyristor) 或光 MOSFET 等开关元件等。此外,也可以代替第 2 光电耦合器 59 或第 3 光电耦合器 62,使用通常的双极型晶体管或 MOSFET 等开关元件,并且也可以通过触发电路 55 的输出信号直接驱动该开关元件。

[0076] 上述实施例的说明用于说明本发明,并不应该理解为限定技术方案所记载的发明或者缩小范围。此外,本发明的各部分结构并不限于上述实施例,在技术方案所记载的发明技术范围内显然可以进行各种变形。

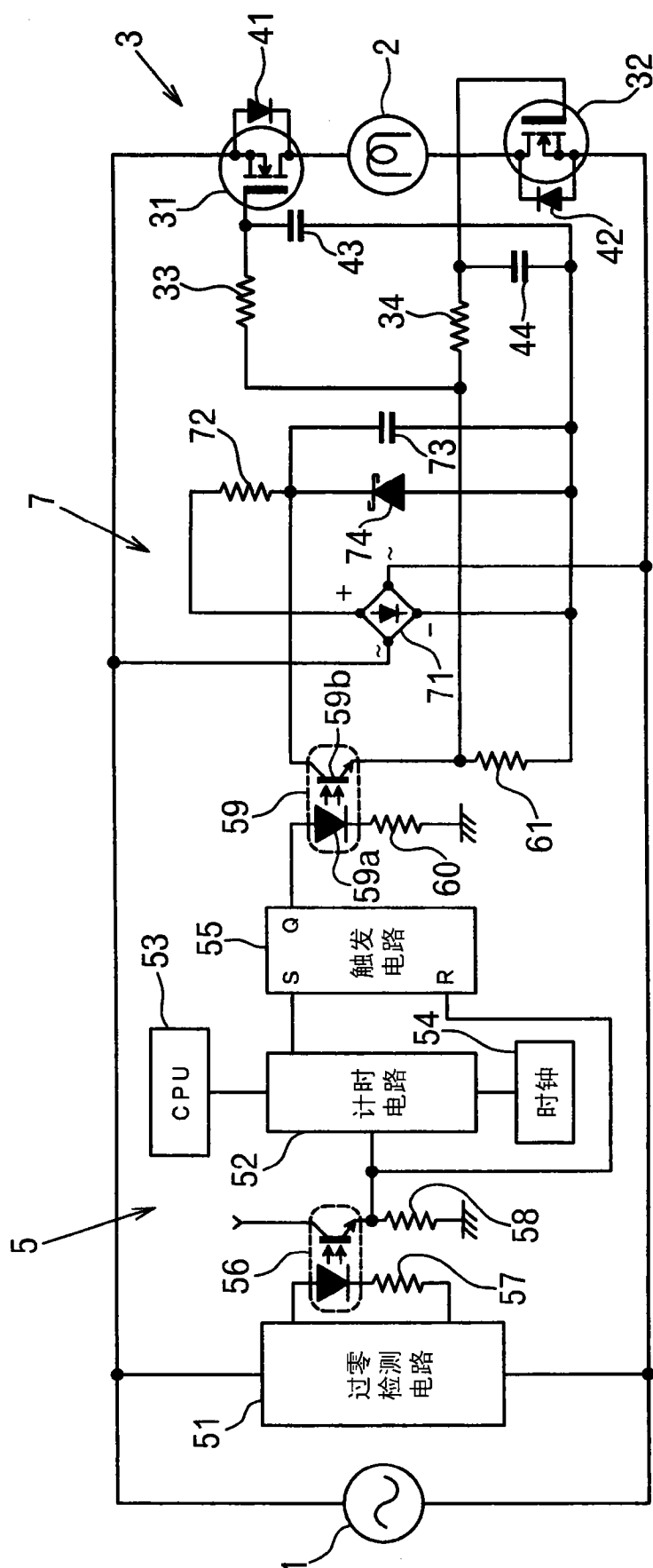


图 1

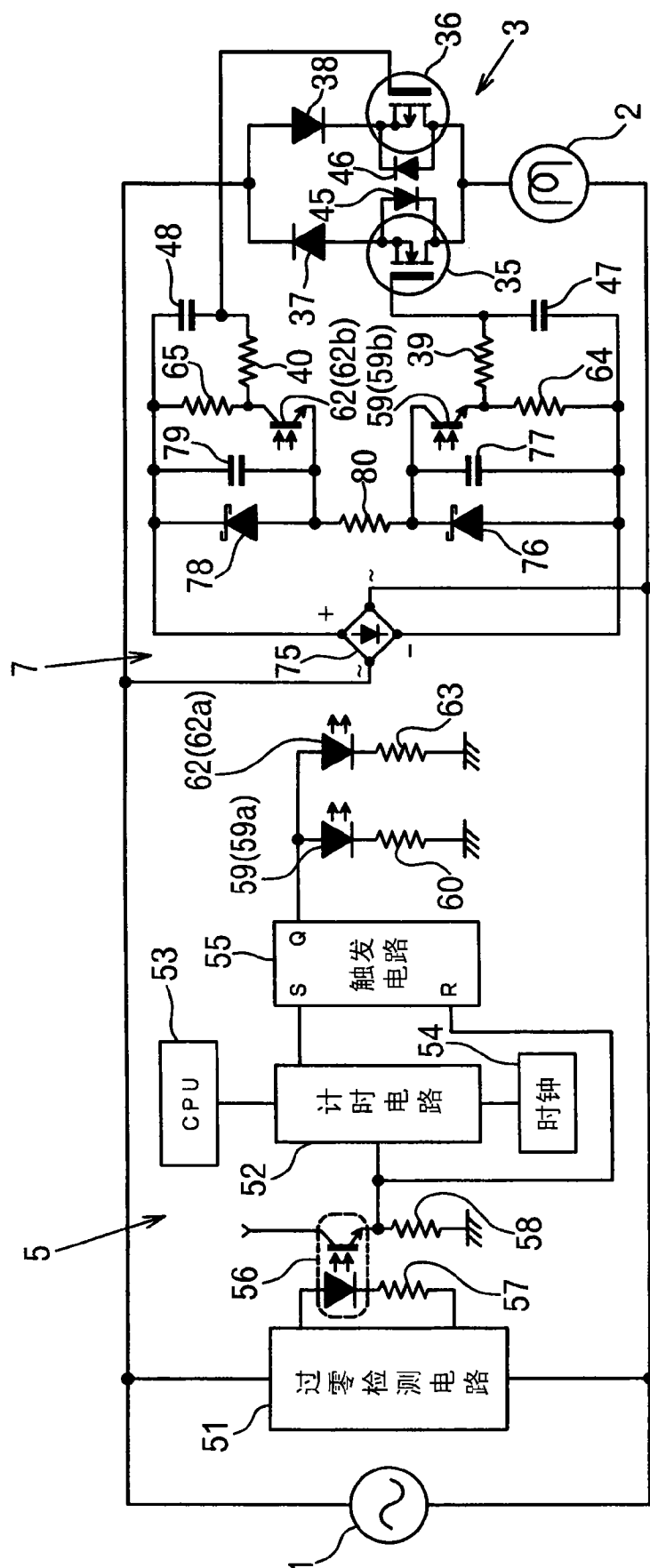


图 2

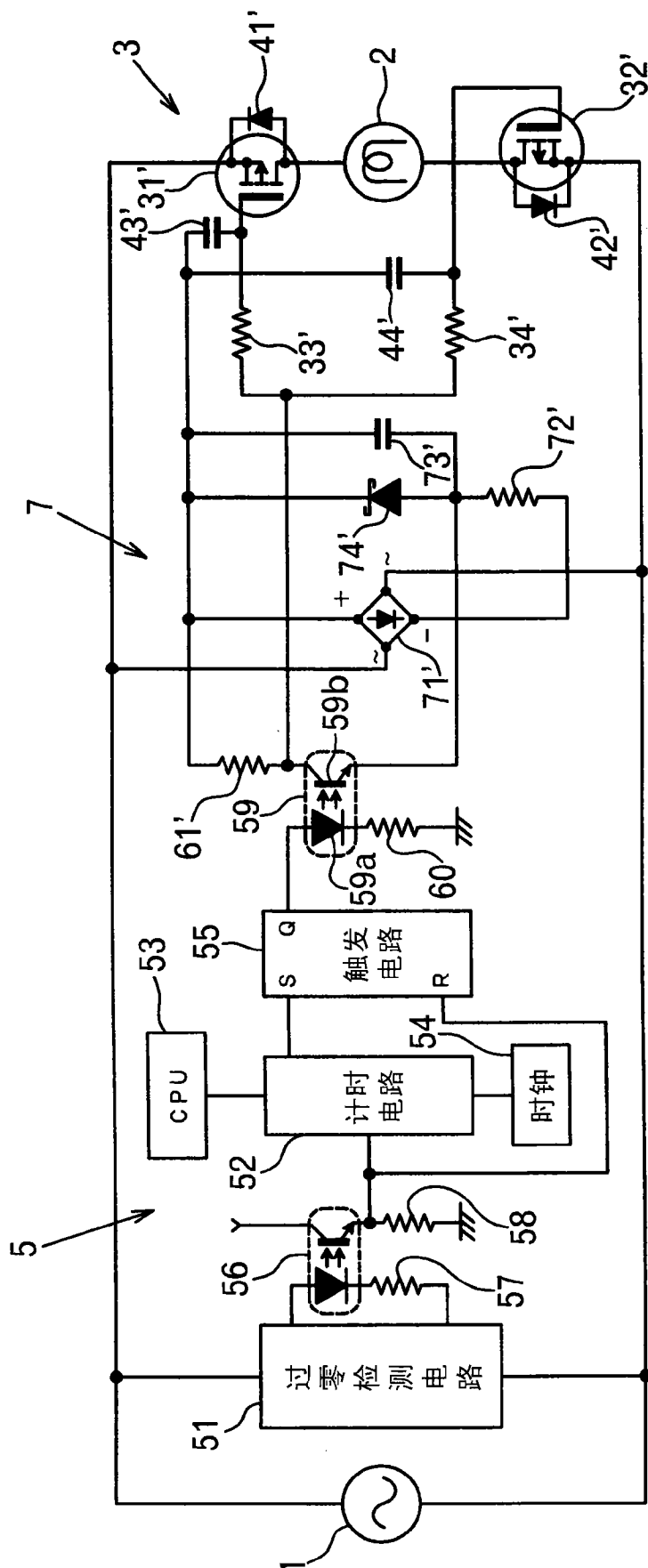


图 3

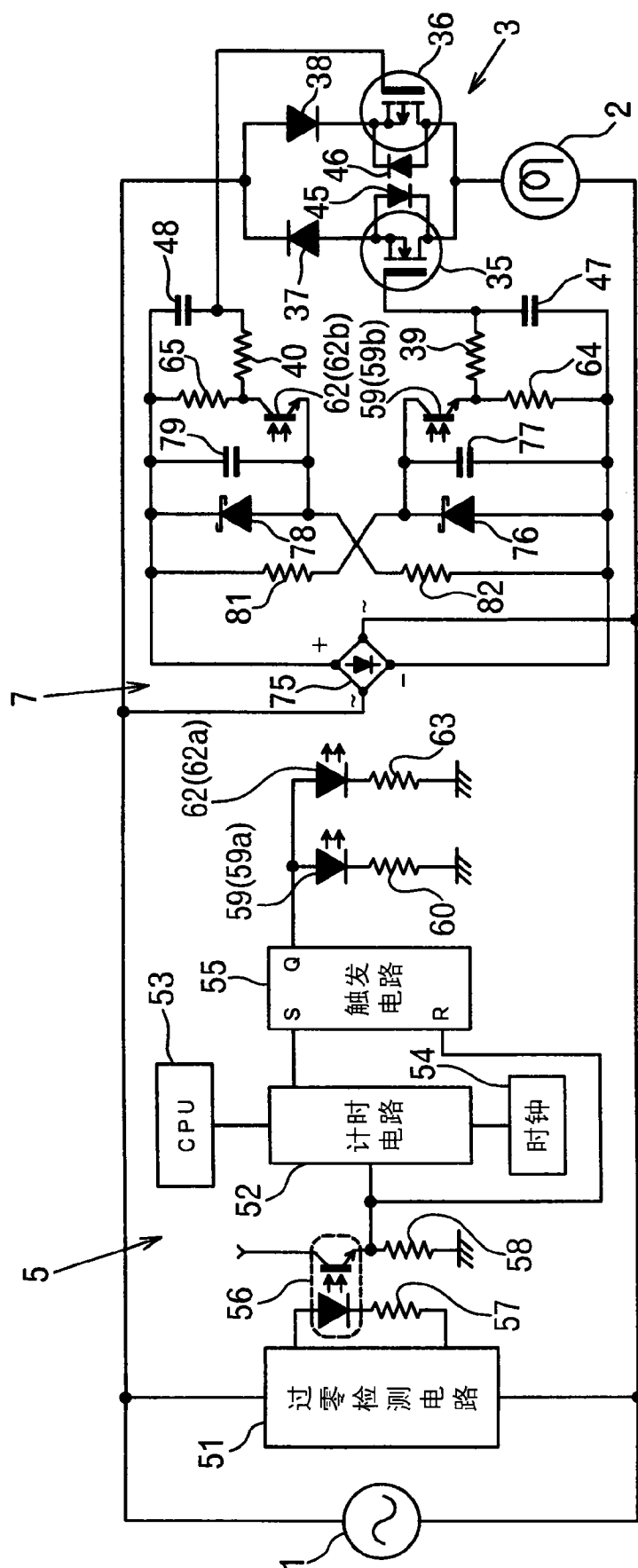


图 4