



(10) **DE 10 2013 010 487 A1** 2014.01.02

(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2013 010 487.4**

(22) Anmeldetag: **24.06.2013**

(43) Offenlegungstag: **02.01.2014**

(51) Int Cl.: **H01L 29/778 (2013.01)**
H01L 21/336 (2013.01)

(30) Unionspriorität:
13/535,127 27.06.2012 US

(71) Anmelder:
TriQuint Semiconductor, Inc., Hillsboro, Oreg., US

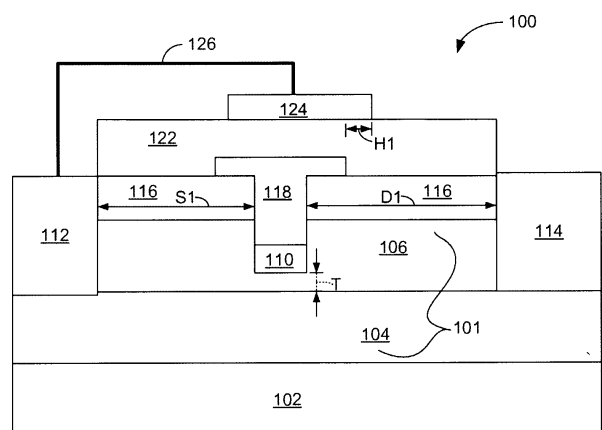
(74) Vertreter:
LEINWEBER & ZIMMERMANN, 80331, München, DE

(72) Erfinder:
Saunier, Paul, Hillsboro, Oreg., US; Beam III, Edward A., Hillsboro, Oreg., US

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Gruppe III-Nitrid-Transistor unter Verwendung einer wiederaufgewachsenen Struktur**

(57) Zusammenfassung: Ausführungsformen der vorliegenden Offenbarung beschreiben Anlagen, Verfahren und Systeme einer integrierten Schaltungsvorrichtung (IC-Vorrichtung). Die IC-Vorrichtung kann eine auf einem Substrat angeordnete Pufferschicht, wobei die Pufferschicht Gallium (Ga) und Stickstoff (N) aufweist, eine auf der Pufferschicht angeordnete Sperrschicht, wobei die Sperrschicht Aluminium (Al) und Stickstoff (N) aufweist, eine in der Sperrschicht angeordnete und epitaktisch mit der Sperrschicht gekoppelte wiederaufgewachsene Struktur, wobei die wiederaufgewachsene Struktur Stickstoff (N) und ferner Aluminium (Al) und/oder Gallium (Ga) aufweist und bei einer Temperatur von weniger als oder gleich 600°C epitaktisch aufgebracht ist, und ein in der Sperrschicht angeordnetes Gate-Terminal aufweisen, wobei die wiederaufgewachsene Struktur zwischen dem Gate-Terminal und der Pufferschicht angeordnet ist. Andere Ausführungsformen können beschrieben und/oder beansprucht sein.



Beschreibung**Gebiet**

[0001] Ausführungsformen der vorliegenden Offenbarung beziehen sich allgemein auf das Gebiet der integrierten Schaltungen, und genauer gesagt auf Gruppe III-Nitrid-Transistoren unter Verwendung einer wiederaufgewachsenen Struktur (regrown structure).

Hintergrund

[0002] Derzeit sind Gruppe III-Nitridbasierte Transistoren wie etwa Galliumnitrid(GaN)-basierte Transistoren mit hoher Elektronenbeweglichkeit (HEMTs) typischerweise Vorrichtungen des Verarmungstyps (Depletion-mode, D-mode), die eine negative Gate-Spannung gegenüber der Quellenspannung verwenden, um einen Stromfluss in dem Transistorkanal abzuschnüren. Jedoch können Vorrichtungen des Anreicherungstyps (Enhancement-mode, E-mode), die eine positive Gate-Spannung gegenüber der Quellenspannung verwenden, um einen Stromfluss abzuschnüren, für Anwendungen wie etwa Leistungsschaltung erwünscht sein. Vorrichtungen des Anreicherungstyps können durch Steuern einer Dicke einer Versorgungsschicht, so dass sie geringer ist als eine kritische Dicke, hergestellt werden, so dass sich während des Betriebs des Transistors ein zweidimensionales Elektronengas (2DEG) nicht in dem Kanal unterhalb des Gates ausbildet. Jedoch können herkömmliche Vertiefungs- und Abscheidungsprozesse zur Bildung der Vorrichtung des Anreicherungstyps zu Traps oder anderen Defekten an einer Grenzfläche von Gate und Kanal führen.

Kurze Beschreibung der Zeichnungen

[0003] Ausführungsformen werden durch die folgende genaue Beschreibung zusammen mit den beigefügten Zeichnungen leicht verstanden werden. Um diese Beschreibung zu vereinfachen, bezeichnen gleiche Referenzzeichen gleiche strukturelle Elemente. In den Figuren der beigefügten Zeichnungen sind die Ausführungsformen beispielhaft und nicht einschränkend veranschaulicht.

[0004] Fig. 1 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) gemäß verschiedenen Ausführungsformen.

[0005] Fig. 2 zeigt schematisch eine Querschnittsansicht einer weiteren IC-Vorrichtung gemäß verschiedenen Ausführungsformen

[0006] Fig. 3 zeigt schematisch eine Querschnittsansicht einer IC-Vorrichtung im Anschluss an die

Ausbildung eines Schichtstapels auf einem Substrat gemäß verschiedenen Ausführungsformen.

[0007] Fig. 4 zeigt schematisch eine Querschnittsansicht einer IC-Vorrichtung im Anschluss an die Ausbildung einer Quelle und eines Abflusses gemäß verschiedenen Ausführungsformen.

[0008] Fig. 5 zeigt schematisch eine Querschnittsansicht einer IC-Vorrichtung im Anschluss an das Aufbringen und die Strukturierung einer dielektrischen Schicht gemäß verschiedenen Ausführungsformen.

[0009] Fig. 6 zeigt schematisch eine Querschnittsansicht einer IC-Vorrichtung im Anschluss an das Entfernen eines Sperrschichtmaterials gemäß verschiedenen Ausführungsformen.

[0010] Fig. 7 zeigt schematisch eine Querschnittsansicht einer IC-Vorrichtung im Anschluss an die Ausbildung einer wiederaufgewachsenen Struktur gemäß verschiedenen Ausführungsformen.

[0011] Fig. 8 zeigt schematisch eine Querschnittsansicht einer IC-Vorrichtung im Anschluss an die Ausbildung eines Gate-Terminals gemäß verschiedenen Ausführungsformen.

[0012] Fig. 9 ist ein Flussdiagramm eines Verfahrens zum Herstellen einer IC-Vorrichtung gemäß verschiedenen Ausführungsformen.

[0013] Fig. 10 zeigt schematisch eine Beispielanlage mit einer IC-Vorrichtung gemäß verschiedenen Ausführungsformen.

Genaue Beschreibung

[0014] Ausführungsformen der vorliegenden Offenbarung stellen Methoden und Gestaltungen eines Gruppe III-Nitrid-Transistors unter Verwendung einer wiederaufgewachsenen Struktur bereit. In der folgenden genauen Beschreibung wird Bezug genommen auf die beigefügten Zeichnungen, die einen Teil hiervon bilden, wobei gleiche Bezugszeichen durchwegs gleiche Teile bezeichnen, und in denen zur Veranschaulichung Ausführungsformen gezeigt sind, bei denen der Gegenstand der vorliegenden Offenbarung angewendet werden kann. Es sollte verstanden werden, dass andere Ausführungsformen verwendet werden können und dass strukturelle oder logische Veränderungen vorgenommen werden können, ohne den Umfang der vorliegenden Erfindung zu verlassen. Deshalb ist die nun folgende genaue Beschreibung nicht als einschränkend zu verstehen, und der Umfang der Ausführungsformen wird durch die angefügten Ansprüche und deren Äquivalente bestimmt.

[0015] Für den Zweck der vorliegenden Offenbarung bedeutet der Ausdruck "A und/oder B" (A), (B) oder (A und B). Zum Zweck der vorliegenden Offenbarung bedeutet der Ausdruck "A, B und/oder C" (A), (B), (C), (A und B), (A und C), (B und C) oder (A, B und C).

[0016] Die Beschreibung kann Ausdrücke wie "in einer Ausführungsform" oder "in Ausführungsformen" verwenden, die sich jeweils auf eine oder auf mehrere gleiche oder unterschiedliche Ausführungsformen beziehen können. Ferner sind die Ausdrücke "aufweisend", "umfassend", "mit" und dergleichen, wie sie hinsichtlich der Ausführungsformen der vorliegenden Offenbarung verwendet werden, Synonyme. Der Ausdruck "gekoppelt" kann sich auf eine direkte Verbindung, auf eine indirekte Verbindung oder auf ein indirektes miteinander in Verbindung Stehen beziehen.

[0017] Der Ausdruck "gekoppelt mit" zusammen mit den davon abgeleiteten Ausdrücken kann im Folgenden verwendet werden. "Gekoppelt" kann eine oder mehrere der folgenden Bedeutungen haben. "Gekoppelt" kann bedeuten, dass zwei oder mehr Elemente in direktem körperlichem oder elektrischem Kontakt sind. Jedoch kann "gekoppelt" auch bedeuten, dass zwei oder mehr Elemente einander indirekt kontaktieren, aber dennoch miteinander kooperieren oder zusammenwirken, und es kann bedeuten, dass ein oder mehrere weitere Elemente zwischen diejenigen Elemente gekoppelt oder damit verbunden sind, von denen gesagt wird, dass sie miteinander gekoppelt sind.

[0018] Bei verschiedenen Ausführungsformen kann der Ausdruck "eine auf einer zweiten Schicht gebildete, angeordnete oder auf andere Weise eingerichtete erste Schicht" bedeuten, dass die erste Schicht über der zweiten Schicht gebildet, angeordnet oder auf andere Weise eingerichtet ist, und zumindest ein Teil der ersten Schicht kann in direktem Kontakt (z. B. direktem körperlichen und/oder elektrischen Kontakt) oder in indirektem Kontakt (z. B. mit einer oder mehreren weiteren Schichten zwischen der ersten Schicht und der zweiten Schicht) mit zumindest einem Teil der zweiten Schicht sein.

[0019] Fig. 1 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **100** gemäß verschiedenen Ausführungsformen. Die IC-Vorrichtung **100** kann auf einem Substrat **102** gefertigt sein. Das Substrat **102** weist im Allgemeinen ein Trägermaterial auf, auf dem ein Stapel von Schichten (oder einfach "Stack **101**") aufgebracht ist. In einer Ausführungsform weist das Substrat **102** Silizium (Si), Siliziumcarbid (SiC), Aluminiumoxid (Al₂O₃) oder "Saphir", Galliumnitrid (GaN) und/oder Aluminiumnitrid (AlN) auf. Andere Materialien einschließlich geeigneter Gruppe II-VI und Gruppe III-V-Halbleitersystemen können in anderen Ausführungsformen für das Substrat **102** verwendet werden.

In einer Ausführungsform kann das Substrat **102** aus einem beliebigen Material oder einer Kombination von Materialien bestehen, auf welchem/r das Material der Pufferschicht **104** epitaktisch aufgewachsen werden kann.

[0020] Der auf dem Substrat **102** gebildete Stack **101** kann epitaktisch aufgebraute Schichten aus verschiedenen Materialsystemen aufweisen, die einen oder mehrere Hetero-Übergänge/Hetero-Strukturen bilden. Die Schichten des Stapels **101** können in situ gebildet sein. Das heißt, der Stack **101** kann in einer Herstellungsanlage (beispielsweise einer Kammer) auf dem Substrat **102** gebildet werden, in der die einzelnen Schichten des Stacks **101** ohne Entfernen des Substrats **102** aus der Herstellungsanlage gebildet werden (beispielsweise epitaktisch aufgewachsen werden).

[0021] In einer Ausführungsform weist der Stack **101** der IC-Vorrichtung **100** eine auf dem Substrat **102** gebildete Pufferschicht **104** auf. Die Pufferschicht **104** kann einen Kristallstruktur-Übergang zwischen dem Substrat **102** und anderen Komponenten (beispielsweise einer Sperrschicht **106**) der IC-Vorrichtung **100** bereitstellen, so dass sie als eine Puffer- oder Isolationsschicht zwischen dem Substrat **102** und weiteren Komponenten der IC-Vorrichtung **100** wirkt. Zum Beispiel kann die Pufferschicht **104** eine Spannungsrelaxation zwischen dem Substrat **102** und anderen gitterfehlangepassten Materialien (beispielsweise der Sperrschicht **106**) bereitstellen. In einigen Ausführungsformen kann die Pufferschicht **104** als ein Kanal für bewegliche Ladungsträger eines Transistors dienen. In einigen Ausführungsformen kann die Pufferschicht **104** undotiert sein. Die Pufferschicht **104** kann mit dem Substrat **102** epitaktisch gekoppelt sein. In anderen Ausführungsformen kann eine Keimbildungsschicht (nucleation layer, nicht gezeigt) zwischen das Substrat **102** und die Pufferschicht **104** kommen. Die Pufferschicht **104** kann sich in einigen Ausführungsformen aus einer Mehrzahl von aufgetragenen Filmen oder Schichten zusammensetzen.

[0022] In einigen Ausführungsformen kann die Pufferschicht **104** ein Gruppe III-Nitridbasiertes Material wie etwa beispielsweise Galliumnitrid (GaN) oder Aluminiumnitrid (AlN) aufweisen. Die Pufferschicht **104** kann in einer Richtung, die im Wesentlichen senkrecht zu einer Oberfläche des Substrats **102** verläuft, auf der die Pufferschicht **104** gebildet ist, eine Dicke von 1 bis 2 Mikrometer haben. Die Pufferschicht **104** kann in anderen Ausführungsformen andere geeignete Materialien und/oder Dicken aufweisen.

[0023] Der Stack **101** kann ferner eine auf der Pufferschicht **104** gebildete Sperrschicht **106** (manchmal auch als "Versorgungsschicht, supply layer" bezeichnet) aufweisen. Ein Hetero-Übergang kann zwischen

der Sperrschicht **106** und der Pufferschicht **104** gebildet sein. Die Sperrschicht **106** kann eine Bandlückenenergie haben, die größer ist als eine Bandlückenenergie der Pufferschicht **104**. Die Sperrschicht **106** kann eine Schicht mit einer größeren Bandlücke sein, die bewegliche Ladungsträger bereitstellt, und die Pufferschicht **104** kann eine Schicht mit einer kleineren Bandlücke sein, die einen Kanal oder Weg für die beweglichen Ladungsträger bereitstellt. In einigen Ausführungsformen kann die Sperrschicht **106** eine Bandlückenenergie haben, die gleich oder kleiner als eine Bandlückenenergie einer wiederaufgewachsenen Struktur **110** ist.

[0024] Die Sperrschicht **106** kann aus einem von einer Vielzahl von geeigneten Materialsystemen gebildet sein, wie etwa beispielsweise Gruppe III-Nitrid-basierte Materialsysteme. Die Sperrschicht **106** kann beispielsweise Aluminium (Al), Indium (In), Gallium (Ga) und/oder Stickstoff (N) aufweisen. In einigen Ausführungsformen kann die Sperrschicht **106** aus einer einzigen Schicht aus einem einzigen Material gebildet sein. Beispielsweise kann die Sperrschicht **106** in einer Ausführungsform aus einer einzigen Schicht aus Aluminiumgalliumnitrid ($\text{Al}_x\text{Ga}_{1-x}\text{N}$) gebildet sein, wobei x ein Wert von 0 bis 1 ist, der die relativen Anteile von Aluminium und Gallium angibt. In anderen Ausführungsformen kann die Sperrschicht **106** aus einer Mehrzahl von aufgetragenen Filmen oder Schichten bestehen. Beispielsweise kann, unter kurzer Bezugnahme auf **Fig. 2**, eine IC-Vorrichtung **200** eine Sperrschicht **106** aufweisen, die sich aus einer auf der Pufferschicht **104** aufgetragenen ersten Sperrschicht **107** und aus einer auf der ersten Sperrschicht **107** aufgetragenen zweiten Sperrschicht **108** zusammensetzt, wie es dargestellt ist. In einigen Ausführungsformen kann sich die erste Sperrschicht **107** aus Aluminiumnitrid (AlN) zusammensetzen und die zweite Sperrschicht **108** kann sich aus Indium-Aluminium-Nitrid (InAlN), Aluminium-Gallium-Nitrid (AlGa₂N) oder Indium-Gallium-Aluminium-Nitrid (InGaAlN) zusammensetzen. In anderen Ausführungsformen kann die Sperrschicht **106** andere Materialien oder mehr Schichten aufweisen als dargestellt. Die IC-Vorrichtung **200** kann mit den im Zusammenhang mit der IC-Vorrichtung **100** der **Fig. 1** beschriebenen Ausführungsformen übereinstimmen.

[0025] Unter erneuter Bezugnahme auf **Fig. 1** kann ein zweidimensionales Elektronengas (2DEG) an einer Grenzschicht (z. B. dem Hetero-Übergang) von Pufferschicht **104** und Sperrschicht **106** gebildet sein und einen Stromfluss (z. B. die beweglichen Ladungsträger) zwischen einem Quellen-Anschluss, im folgenden Source **112**, und einem Abfluss-Anschluss, im folgenden Drain **114**, erlauben. In einigen Ausführungsformen kann die IC-Vorrichtung eine Vorrichtung des Anreicherungstyps (E-mode) sein, die eine positive Gate-Spannung gegenüber der Quellenspannung verwendet, um einen Strom-

fluss in der IC-Vorrichtung zu erlauben. In solchen Ausführungsformen kann die Sperrschicht **106** zwischen einer wiederaufgewachsenen Struktur **110** und der Pufferschicht **104** eine Dicke T haben, die geringer ist als eine kritische Dicke T_0 für eine 2DEG-Ausbildung (beispielsweise kann sich unterhalb der kritischen Dicke T_0 das 2DEG nicht ausbilden). Beispielsweise kann die Dicke T zum Verhindern der Ausbildung des 2DEG in einem Gate-Bereich des Kanals eingerichtet sein, der zwischen einem Gate-Anschluss (im folgenden "Gate **118**") und der Pufferschicht **104** angeordnet ist, während die 2DEG-Ausbildung in Zugangsbereichen des Kanals zwischen dem Gate-Bereich und der Quelle **112** und dem Abfluss **114** ermöglicht ist. In einigen Ausführungsformen kann eine Dicke und/oder ein Aluminiumgehalt der Sperrschicht **106** so ausgewählt werden, dass sichergestellt ist, dass das gesamte 2DEG in dem Gate-Bereich für eine IC-Vorrichtung **100**, die entweder eine Schottky-Gate-Vorrichtung oder eine MIS-Gate-Vorrichtung ist, entfernt ist. In anderen Ausführungsformen kann die IC-Vorrichtung **100** eine Vorrichtung des Verarmungstyps (D-mode) sein, die eine negative Gate-Spannung gegenüber der Quellenspannung verwendet, um einen Stromfluss in der IC-Vorrichtung **100** abzuschnüren.

[0026] In einigen Ausführungsformen hat die Sperrschicht **106** in dem Gate-Bereich eine Dicke T , die geringer als oder gleich 30 Ångström ist. Beispielsweise kann eine aus einer einzelnen AlGa₂N-Schicht bestehende Sperrschicht **106** in dem Gate-Bereich eine Dicke T haben, die geringer als oder gleich 20 Ångström ist. Eine aus AlN und/oder InAlN zusammengesetzte Sperrschicht **106** kann in dem Gate-Bereich eine Dicke T haben, die geringer als oder gleich 15 Ångström ist. In einigen Ausführungsformen kann die Sperrschicht **106** eine Dicke T haben, die in einem Bereich von 10 Ångström bis 50 Ångström ist. In einigen Ausführungsformen kann die Sperrschicht **106** in einem Bereich außerhalb des Gate-Bereichs eine Dicke haben, die in einer Richtung, die im wesentlichen senkrecht zu einer Fläche der Pufferschicht **104** verläuft, auf der die Sperrschicht **106** gebildet ist, von 160 Ångström bis 300 Ångström reicht. In anderen Ausführungsformen kann die Sperrschicht **106** andere geeignete Materialien und/oder Dicken haben.

[0027] Gemäß verschiedenen Ausführungsformen weist die IC-Vorrichtung ferner eine in der Sperrschicht **106** angeordnete wiederaufgewachsene Struktur **110** auf, wie es dargestellt ist. Die wiederaufgewachsene Struktur **110** kann als „wiederaufgewachsen“ bezeichnet werden, um anzuzeigen, dass Material der Sperrschicht **106** entfernt sein kann und Material der wiederaufgewachsenen Struktur **110** in der Sperrschicht **106** aufgebracht oder wiederaufgewachsen sein kann. In einigen Ausführungsformen kann die wiederaufgewachsene Struktur **110** als eine Isolationsschicht des Gates **118** zum Bereitstellen ei-

ner Vorrichtung des Anreicherungstyps dienen. Die dazwischenkommende Sperrschicht **106** (zum Beispiel die Dicke T der Sperrschicht **106**) kann eine Kanal-Grenzfläche zwischen der Pufferschicht **104** und der Sperrschicht **106** schützen und die Ausbildung einer Isolationsschicht (zum Beispiel die wiederaufgewachsene Struktur **110**) erlauben, ohne Trap-Bildung und andere Defektbildung zu induzieren, die mit herkömmlichen Vertiefungs- oder Abscheidungsprozessen verbunden ist, die eine Kanal-Grenzschicht als Teil eines Gate-Vertiefungs-/Formungsprozesses freilegen können.

[0028] In einigen Ausführungsformen ist die wiederaufgewachsene Struktur **110** mit der Sperrschicht **106** (beispielsweise erste Sperrschicht **107** und zweite Sperrschicht **108** der Fig. 2) epitaktisch gekoppelt, wie es dargestellt ist. Die wiederaufgewachsene Struktur **110** kann zwischen dem Gate **118** und der Pufferschicht **104** angeordnet sein, wie es dargestellt ist. Gemäß verschiedenen Ausführungsformen kann die wiederaufgewachsene Struktur **110** eine Bandlückenenergie haben, die größer ist als eine Bandlückenenergie der Sperrschicht **106** und der Pufferschicht **104**. In einer Ausführungsform kann die wiederaufgewachsene Struktur **110** eine Bandlückenenergie haben, die größer als oder gleich 5 Elektronenvolt (eV) ist. Beispielsweise kann die Bandlückenenergie der wiederaufgewachsenen Struktur **110** von 5 bis 6 Elektronenvolt (eV) reichen. Die Bandlückenenergie der wiederaufgewachsenen Struktur **110** kann größer sein als die Bandlückenenergie der Sperrschicht **106** und/oder der Pufferschicht **104**. In einigen Ausführungsformen kann die wiederaufgewachsene Struktur **110** eine Austrittsenergie (work function) haben, die die Ausbildung des 2DEG in dem zwischen dem Gate **118** und der Pufferschicht **104** angeordneten Gatebereich verhindert. Die wiederaufgewachsene Struktur **110** kann den Schichtwiderstand in dem Gatebereich (z. B. dem Kanal) erhöhen, so dass die wiederaufgewachsene Struktur **110** zum Abschnüren des Kanals der IC-Vorrichtung **100** eingerichtet ist. Beispielsweise kann ein Wafer mit einer AlGaN-Schicht einen Schichtwiderstand von etwa 500 Ohm pro Fläche (square) haben. Nach dem Aufbringen einer 100 Ångström dicken Schicht aus GaN auf der AlGaN-Schicht unter Verwendung des Niedertemperaturverfahrens kann der Schichtwiderstand etwa 1500 Ohm pro Fläche betragen.

[0029] Die wiederaufgewachsene Struktur **110** kann aus einer von einer Vielzahl von geeigneten Materialsystemen wie etwa beispielsweise Gruppe III-Nitridbasierten Materialsystemen bestehen. Die wiederaufgewachsene Struktur **110** kann beispielsweise Aluminium (Al), Indium (In), Gallium (Ga) und/oder Stickstoff (N) aufweisen. In einigen Ausführungsformen kann die wiederaufgewachsene Struktur **110** Stickstoff (N) und ferner Aluminium (Al) und/oder Gallium (Ga) aufweisen. Zum Beispiel kann die

wiederaufgewachsene Struktur **110** aus Galliumnitrid (GaN), Aluminiumnitrid (AlN), Indiumgalliumnitrid (InGaN), Indiumaluminiumnitrid (InAlN), Aluminiumgalliumnitrid (AlGaN) oder Indiumgalliumaluminiumnitrid (InGaAlN) bestehen. In einer Ausführungsform besteht die wiederaufgewachsene Struktur **110** aus GaN, die Sperrschicht **106** besteht aus AlGaN oder AlN/InAlN (z. B. ist die erste Sperrschicht **107** der Fig. 2 AlN und die zweite Sperrschicht **108** der Fig. 2 ist InAlN) und die Pufferschicht **104** besteht aus GaN.

[0030] Gemäß verschiedenen Ausführungsformen kann ein Gruppe III-Nitrid unter Verwendung eines Verfahrens höherer Temperatur (HT) oder eines Verfahrens geringerer Temperatur (LT) zum Bilden der wiederaufgewachsenen Struktur **110** aufgebracht werden. Das Verfahren höherer Temperatur kann beispielsweise das Aufbringen eines Gruppe III-Nitrids wie etwa beispielsweise GaN bei einer Temperatur höher als 600°C (beispielsweise im Bereich von 700°C bis 800°C) zum Bilden einer kristallinen (beispielsweise eher wie einkristallinen und weniger amorphen) Struktur als einer durch das Verfahren geringerer Temperatur erzeugten Struktur aufweisen. Das Verfahren geringerer Temperatur kann beispielsweise ein epitaktisches Abscheiden eines Gruppe III-Nitrids wie etwa beispielsweise GaN bei einer Temperatur gleich oder kleiner als 600°C zum Bilden einer amorphen oder polykristallinen Struktur als einer durch das Verfahren höherer Temperatur erzeugten Struktur aufweisen. Beispielsweise kann in einer Ausführungsform die wiederaufgewachsene Struktur **110** durch epitaktisches Abscheiden bei einer Temperatur zwischen 350°C bis 500°C aufgebracht GaN aufweisen. Das Verfahren höherer Temperatur kann dazu führen, dass das Material der wiederaufgewachsenen Struktur **110** eine piezoelektrische Natur hat, die das Material anfälliger für eine gelegentliche Trap-Ausbildung macht, welche zu einem erhöhten Stromzusammenbruch und Gate-Leakage in der IC-Vorrichtung **100** führen kann, wenn Material unter Verwendung des Verfahrens höherer Temperatur zum Bilden der wiederaufgewachsenen Struktur **110** aufgebracht wird. Die Ausbildung der wiederaufgewachsenen Struktur **110** bei geringerer Temperatur kann zu einem Material mit einer polykristallinen oder amorphen Gitterstruktur führen, wodurch eine Trap-Ausbildung verringert wird und ein Stromzusammenbruch und ein Gate-Leakage in der IC-Vorrichtung **100** abgeschwächt werden. In einigen Ausführungsformen weist die wiederaufgewachsene Struktur **110** eine im Wesentlichen polykristalline oder amorphe Gitterstruktur auf, die durch das Verfahren geringerer Temperatur gebildet ist.

[0031] Gemäß verschiedenen Ausführungsformen kann die wiederaufgewachsene Struktur eine Dicke haben, die geringer als oder gleich 200 Ångström ist. Beispielsweise kann die wiederaufgewachsene Struktur **110** eine Dicke haben, die in einer Richtung,

die im wesentlichen senkrecht zu einer Fläche der Pufferschicht **104** verläuft, auf der die Sperrschicht **106** gebildet ist, von 25 Ångström bis 200 Ångström reicht. Andere Dicken und Materialtypen können in anderen Ausführungsformen für die wiederaufgewachsene Struktur **110** verwendet werden.

[0032] Die IC-Vorrichtung kann ferner ein in der Sperrschicht **106** (beispielsweise erste Sperrschicht **107** und zweite Sperrschicht **108** der Fig. 2) angeordnetes Gate **118** aufweisen, wie es dargestellt ist. Das Gate **118** kann zum Steuern des Kanals eingerichtet sein (beispielsweise eines An/Aus-Zustands der IC-Vorrichtung **100**), wie es dargestellt ist. Das Gate **118** kann als ein Verbindungsanschluss für die IC-Vorrichtung **100** dienen und kann in direktem körperlichen Kontakt mit der Sperrschicht **106** und der wiederaufgewachsenen Struktur **110** stehen, wie es dargestellt ist. In einigen Ausführungsformen kann das Gate **118** auf einer dielektrischen Schicht **116** wie etwa beispielsweise Siliziumnitrid (SiN) oder einem anderen dielektrischen Material gebildet sein, das auf der Sperrschicht **106** gebildet ist, wie es dargestellt ist.

[0033] Das Gate **118** kann einen Stamm- oder unteren Abschnitt, der mit der Sperrschicht **106** gekoppelt ist, und einen oberen Abschnitt haben, der sich von dem Stammabschnitt weg in einander entgegengesetzten Richtungen erstreckt, die im wesentlichen parallel zu einer Fläche des Substrats **102** verlaufen, auf der der Stack **101** erzeugt ist, wie es dargestellt ist. Eine solche Gestaltung des Stammabschnitts und des oberen Abschnittes des Gates **118** kann als ein T-förmiges Feldplatten-Gate bezeichnet werden. Das heißt, in einigen Ausführungsformen kann das Gate **118** eine integrierte Feldplatte haben (beispielsweise der obere Abschnitt des Gates **118**), was eine Durchbruchspannung erhöhen kann und/oder ein elektrisches Feld zwischen dem Gate **118** und dem Abfluss **114** verringern kann. Die integrierte Feldplatte kann einen Betrieb der IC-Vorrichtung **100** bei höherer Spannung ermöglichen.

[0034] Das Gate **118** kann aufweisen: eine Gate-Elektrode (beispielsweise Gate-Elektrode **118a** der Fig. 8), die einen elektrischen Weg für eine Schwellenspannung der IC-Vorrichtung **100** bereitstellt, und ein Gate-Dielektrikum oder einen Gate-Isolator, im Folgenden als ein „Gate-Isolationsfilm“ (beispielsweise Gate-Isolationsfilm **118b** der Fig. 8) bezeichnet, der zwischen der Gate-Elektrode und der Sperrschicht **106** und/oder zwischen Gate-Elektrode und der wiederaufgewachsenen Struktur **110** angeordnet sein kann. Die Gate-Elektrode kann aus einem elektrisch leitenden Material wie etwa einem Metall bestehen. In einigen Ausführungsformen kann die Gate-Elektrode aus Nickel (Ni), Platin (Pt), Iridium (Ir), Molybdän (Mo), Gold (Au) und/oder Aluminium (Al) zusammengesetzt sein. In einer Ausführungsform ist

ein Material mit Ni, Pt, Ir oder Mo in dem Stammabschnitt des Gates **118** angeordnet, um einen Gate-Kontakt mit der Sperrschicht **106** bereitzustellen, und ein Material mit Au ist in dem oberen Abschnitt des Gates **118** angeordnet, um eine Leitfähigkeit und einen geringen Widerstand des Gates **118** sicherzustellen.

[0035] In verschiedenen Ausführungsformen kann das Gate **118** zum Bereitstellen eines Schottky-Übergangs oder eines Metall-Isolator-Halbleiter(MIS)-Übergangs der IC-Vorrichtung **100** eingerichtet sein. Zum Beispiel kann ein Schottky-Übergang gebildet sein, wenn der Gate-Isolationsfilm ein Gate-Dielektrikum ist oder überhaupt nicht verwendet wird, und der MIS-Übergang kann gebildet sein, wenn der Gate-Isolationsfilm ein Gate-Isolator ist. Das Gate-Dielektrikum kann in einigen Ausführungsformen ein dünnerer Film sein als der Gate-Isolator. Der Gate-Isolationsfilm kann beispielsweise Siliziumnitrid (SiN), Siliziumoxid (SiO₂), Aluminiumoxid (Al₂O₃) und/oder Hafniumoxid (HfO₂) aufweisen. Der Gate-Isolationsfilm kann in anderen Ausführungsformen andere Materialien aufweisen.

[0036] Die IC-Vorrichtung **100** kann eine Quelle **112** und einen Abfluss **114** aufweisen, die auf der Sperrschicht **106** gebildet sind. Die Quelle **112** und der Abfluss **114** können sich durch die Sperrschicht **106** in die Pufferschicht **104** erstrecken, wie es dargestellt ist. Gemäß verschiedenen Ausführungsformen sind die Quelle **112** und der Abfluss **114** Ohmsche Kontakte. Die Quelle **112** und der Abfluss **114** können wiederaufgewachsene Kontakte sein, die einen im Vergleich zu herkömmlich gewachsenen Kontakten geringeren Kontaktwiderstand bereitstellen können.

[0037] Die Quelle **112** und der Abfluss **114** können aus einem elektrisch leitenden Material wie etwa Metall bestehen. In einer Ausführungsform können die Quelle **112** und der Abfluss **114** Titan (Ti), Aluminium (Al), Molybdän (Mo), Gold (Au) und/oder Silizium (Si) aufweisen. In anderen Ausführungsformen können andere Materialien verwendet werden.

[0038] In einer Ausführungsform ist ein Abstand D1 zwischen dem Abfluss **114** und dem Gate **118** größer als ein Abstand S1 zwischen der Quelle **112** und dem Gate **118**. In einigen Ausführungsformen kann der Abstand D1 ein kürzester Abstand zwischen dem Abfluss **114** und dem Gate **118** sein, und der Abstand S1 kann ein kürzester Abstand zwischen der Quelle **112** und dem Gate **118** sein. Das Bereitstellen eines kürzeren Abstands S1 als Abstand D1 kann eine Durchbruchspannung von Gate **118** zu Abfluss **114** erhöhen und/oder einen Quellenwiderstand **112** verringern.

[0039] In einigen Ausführungsformen kann eine dielektrische Schicht **122** auf dem Gate **118** und/oder

der dielektrischen Schicht **116** gebildet sein, wie es dargestellt ist. Die dielektrische Schicht **122** kann beispielsweise Siliziumnitrid (SiN) aufweisen. In anderen Ausführungsformen können andere Materialien für die dielektrische Schicht **122** verwendet werden. Die dielektrische Schicht **122** kann den oberen Abschnitt des Gates **118** im Wesentlichen einkapseln. Die dielektrische Schicht **122** kann in einigen Ausführungsformen als eine Passivierungsschicht der IC-Vorrichtung **100** dienen.

[0040] Die IC-Vorrichtung **100** kann eine auf der dielektrischen Schicht **122** gebildete Feldplatte **124** zum Erhöhen einer Durchbruchsspannung und/oder zum Verringern eines elektrischen Felds zwischen dem Gate **118** und Abfluss **114** aufweisen. Die Feldplatte **124** kann unter Verwendung eines elektrisch leitenden Materials **126** mit der Quelle **112** elektrisch gekoppelt sein. Das elektrisch leitfähige Material **126** kann ein Metall wie etwa beispielsweise Gold (Au) aufweisen, das als eine Elektrode oder als eine spurähnliche Struktur auf der dielektrischen Schicht **122** aufgebracht ist. In anderen Ausführungsformen können andere geeignete Materialien für das elektrisch leitende Material **126** verwendet werden.

[0041] Die Feldplatte **124** kann aus einem elektrisch leitenden Material wie etwa einem Metall bestehen und kann im Zusammenhang mit dem Gate **118** beschriebene Materialien aufweisen. Die Feldplatte **124** kann durch die dielektrische Schicht **122** mit dem Gate **118** kapazitiv gekoppelt sein. In einigen Ausführungsformen reicht ein kürzester Abstand zwischen der Feldplatte **124** und dem Gate **118** von 1000 Ångström bis 2000 Ångström. Die Feldplatte **124** kann derart über dem Gate **118** gebildet sein, dass ein Abschnitt der Feldplatte **124** nicht unmittelbar oberhalb des Gates **118** gebildet ist, um einen überhängenden Bereich der Feldplatte **124** bereitzustellen, wie es dargestellt ist. In einigen Ausführungsformen erstreckt sich der überhängende Bereich der Feldplatte **124** über einen Rand des oberen Abschnitts des Gates **118** um einen Abstand H1 hinaus. Der Abstand H1 kann in einigen Ausführungsformen 0,2 bis 1 Mikrometer sein. In anderen Ausführungsformen können andere Werte für H1 verwendet werden.

[0042] Gemäß verschiedenen Ausführungsformen kann die IC-Vorrichtung **100** ein Transistor mit hoher Elektronenbeweglichkeit (HEMT) sein. In einigen Ausführungsformen kann die IC-Vorrichtung **100** eine Schottky-Vorrichtung sein. In anderen Ausführungsformen kann die IC-Vorrichtung **100** ein MIS Feldeffekttransistor (MISFET) sein. Beispielsweise kann in einigen Ausführungsformen das Gate **118** zur Schaltsteuerung einer Schaltungsvorrichtung des Anreicherungstyps (E-Mode) sein. Die IC-Vorrichtung **100** kann für Radiofrequenz (RF)-Anwendungen, Logik-Anwendungen und/oder Stromumformungsanwendungen verwendet werden. Beispielsweise kann

die IC-Vorrichtung **100** eine wirksame Schaltungsvorrichtung für Power-Switch Anwendungen bereitstellen, einschließlich Stromaufbereitungsanwendungen wie etwa beispielsweise Wechselstrom(AC)-Gleichstrom (DC)-Konverter, DC-DC-Konverter, DC-AC-Konverter u. dgl.

[0043] Die Fig. 3 bis Fig. 8 zeigen eine IC-Vorrichtung (beispielsweise IC-Vorrichtung **200** der Fig. 2) im Anschluss an verschiedene Herstellungsschritte. Im Zusammenhang mit den Fig. 3 bis Fig. 8 beschriebene Techniken und Gestaltungen können mit im Zusammenhang mit den Fig. 1 bis Fig. 2 beschriebenen Ausführungsformen übereinstimmen und umgekehrt.

[0044] Fig. 3 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **300** im Anschluss an die Ausbildung eines Stapels von Schichten (beispielsweise Stack **101**) auf einem Substrat **102** gemäß verschiedenen Ausführungsformen. Gemäß verschiedenen Ausführungsformen kann die IC-Vorrichtung **300** durch Aufbringen einer Pufferschicht **104** auf dem Substrat **102** und durch Aufbringen einer Sperrschicht **106** auf der Pufferschicht **104** hergestellt werden. Die Sperrschicht **106** kann eine auf der Pufferschicht **104** aufgebrachte erste Sperrschicht **107** und eine auf der ersten Sperrschicht **107** aufgebrachte zweite Sperrschicht **108** aufweisen. In einigen Ausführungsformen werden die Schichten des Stapels **101** unter Verwendung eines epitaktischen Abscheidungsverfahrens wie etwa beispielsweise Molekularstrahlepitaxie (MBE), Atomlagenepitaxie (ALE), chemische Strahlepitaxie und/oder metallorganisch-chemische Gasphasenabscheidung (MOCVD) aufgebracht. Andere Aufbringungsverfahren können in anderen Ausführungsformen verwendet werden.

[0045] Fig. 4 zeigt schematische eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **400** im Anschluss an die Ausbildung einer Quelle **112** und eines Abflusses **114** gemäß verschiedenen Ausführungsformen. Die Quelle **112** und der Abfluss **114** können in verschiedenen Ausführungsformen auf der Sperrschicht **106** (beispielsweise auf der zweiten Sperrschicht **108**) gebildet werden. In einer Ausführungsform werden Materialien wie etwa ein oder mehrere Metalle in einem Bereich auf der Sperrschicht **106** aufgebracht, wo die Quelle **112** und der Abfluss **114** auszubilden sind, beispielsweise unter Verwendung eines Verdampfungsprozesses. Die zur Bildung der Quelle **112** und des Abflusses **114** verwendeten Materialien können in der folgenden Reihenfolge aufgebrachte Metalle aufweisen: Titan (Ti), gefolgt von Aluminium (Al), das von Molybdän (Mo) gefolgt wird, das von Titan (Ti) gefolgt wird, das von Gold (Au) gefolgt wird. Die aufgebrachten Materialien können erhitzt werden (z. B. für etwa 30 Sekunden auf etwa 850°C unter Verwendung eines schnellen thermischen Glühprozesses),

um zu bewirken, dass die Materialien durchdringen und mit dem darunterliegenden Material der Sperrschicht **106** (z. B. der ersten Sperrschicht **107** und der zweiten Sperrschicht **108**) und/oder der Pufferschicht **104** verschmelzen. In Ausführungsformen erstreckt sich sowohl die Quelle **112** als auch der Abfluss **114** durch die Sperrschicht **106** und in die Pufferschicht **104**. Eine Dicke der Quelle **112** und des Abflusses **114** kann von 1000 Ångström bis 2000 Ångström reichen. Andere Dicken für die Quelle **112** und den Abfluss **114** können in anderen Ausführungsformen verwendet werden.

[0046] Die Quelle **112** und der Abfluss **114** können durch einen Wieder-Aufwachsprozess gebildet werden, um Ohmsche Kontakte mit einem verringerten Kontaktwiderstand oder einem verringerten On-Widerstand bereitzustellen. Bei dem Wieder-Aufwachsprozess wird Material der Sperrschicht **106** und/oder der Pufferschicht **104** selektiv in Bereichen entfernt (z. B. geätzt), wo die Quelle **112** und der Abfluss **114** auszubilden sind. Ein hochdotiertes Material (z. B. ein n++ Material) kann in den Bereichen aufgebracht werden, in denen die Schichten selektiv entfernt wurden. Das hochdotierte Material der Quelle **112** und des Abflusses **114** kann ein ähnliches Material sein wie das für die Pufferschicht **104** oder die Sperrschicht **106** verwendete Material. Beispielsweise kann in einem System, wo die Pufferschicht **104** GaN aufweist, ein Material auf GaN-Basis, das hochdotiert mit Silizium (Si) ist, epitaktisch in den selektiv entfernten Bereichen auf eine Dicke von 400 Ångström bis 700 Ångström aufgebracht werden. Das hochdotierte Material kann epitaktisch durch Molekularstrahlepitaxie (MBE), Atomlagenepitaxie (ALE), chemische Strahlepitaxie (CBE) oder metallorganische chemische Gasphasenabscheidung (MOCVD), oder geeignete Kombinationen daraus aufgebracht werden. Andere Materialien, Dicken oder Abscheidungstechniken für das hochdotierte Material können in anderen Ausführungsformen verwendet werden. Ein oder mehrere Metalle einschließlich beispielsweise Titan (Ti) und/oder Gold (Au) können auf dem hochdotierten Material mit einer Dicke, die von 1000 Ångström bis 1500 Ångström reicht beispielsweise unter Verwendung eines Lift-Off-Prozesses gebildet/aufgebracht werden. Andere Materialien, Dicken und/oder Techniken für das eine oder die mehreren Metalle können in anderen Ausführungsformen verwendet werden.

[0047] In einigen Ausführungsformen können die Quelle **112** und der Abfluss **114** durch einen Implantationsprozess gebildet werden, der Implantationstechniken zum Einführen eines Fremdatoms (z. B. Silizium) verwendet, um ein hochdotiertes Material in der Quelle **112** und dem Abfluss **114** bereitzustellen. Nach der Implantation können die Quelle **112** und der Abfluss **114** bei einer hohen Temperatur (beispielsweise 1100°C bis 1200°C) gegläht wer-

den. Der Wieder-Aufwachsprozess kann vorzugsweise die mit dem Nach-Implantationsglühen verbundene hohe Temperatur vermeiden.

[0048] Fig. 5 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **500** im Anschluss an das Aufbringen und Strukturieren einer dielektrischen Schicht **116** gemäß verschiedenen Ausführungsformen. In einigen Ausführungsformen kann die dielektrische Schicht **116** durch Aufbringen eines dielektrischen Materials auf der Sperrschicht **106** gebildet werden. Die dielektrische Schicht **116** kann beispielsweise Siliziumnitrid (SiN) oder ein beliebiges anderes geeignetes dielektrisches Material aufweisen, und kann unter Verwendung eines beliebigen geeigneten Aufbringungsverfahrens wie etwa beispielsweise chemische Gasphasenabscheidung (CVD), physikalische Gasphasenabscheidung (PVD) und/oder Atomlagenabscheidung (ALD) aufgebracht werden. Die dielektrische Schicht **116** kann unter Verwendung eines beliebigen geeigneten Prozesses wie etwa beispielsweise Lithographie und/oder Ätzprozesse zum Bilden einer Gate-Vertiefungsöffnung **117** in der dielektrischen Schicht **116** strukturiert werden.

[0049] Fig. 6 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **600** im Abfluss an das Entfernen von Sperrschichtmaterial **106** gemäß verschiedenen Ausführungsformen. Gemäß verschiedenen Ausführungsformen kann Material der Sperrschicht **106** zum Bilden einer Gate-Vertiefungsöffnung **117** entfernt werden, wie es dargestellt ist. Die Gate-Vertiefungsöffnung **117** kann gebildet werden, um die darauf folgende Ausbildung der wiederaufgewachsenen Struktur (beispielsweise wiederaufgewachsene Struktur **110** der Fig. 7) in der Sperrschicht **106** und die Ausbildung des Gates (beispielsweise Gate-Isolationfilm **118b** und Gate-Elektrode **118a** der Fig. 8) in der Sperrschicht **106** zu ermöglichen.

[0050] Das Material der Sperrschicht **106** kann unter Verwendung eines beliebigen geeigneten Prozesses entfernt werden, einschließlich beispielsweise Trocken-/Plasma- oder Nass-Ätzprozesse (beispielsweise zeitlich oder selektiv). In einigen Ausführungsformen kann die dielektrische Schicht **116** während eines Ätzprozesses, der Material der Sperrschicht **106** entfernt, als eine Hartmaske dienen.

[0051] In einigen Ausführungsformen wird Material der Sperrschicht **106** entfernt, um eine im Zusammenhang mit Fig. 1 beschriebene Dicke T bereitzustellen, wobei die Dicke T beispielsweise durch zeitliches Ätzen, selektives Ätzen usw. kontrolliert werden kann. In einer Ausführungsform wird Material der zweiten Sperrschicht **108** entfernt, so dass eine untere Begrenzung der Gate-Vertiefungsöffnung **117** in der ersten Sperrschicht **107** angeordnet ist. Das

heißt, die Gate-Vertiefungsöffnung **117** kann vollständig durch die zweite Sperrschicht **108** hindurchgehen. Material der ersten Sperrschicht **107** kann in einigen Ausführungsformen entfernt werden, wie es dargestellt ist. In einigen Ausführungsformen kann das Material der ersten Sperrschicht **107** so entfernt werden, dass Material der Pufferschicht **104** in der Gate-Vertiefungsöffnung **117** nicht freigelegt ist. In anderen Ausführungsformen kann die Gate-Vertiefungsöffnung **117** eine untere Begrenzung haben, die an einer oberen Begrenzung der ersten Sperrschicht **107** angeordnet, ohne sich in die erste Sperrschicht **107** zu erstrecken (beispielsweise über mehr als 5 Ångström hinaus). In anderen Ausführungsformen kann eine untere Begrenzung der Gate-Vertiefungsöffnung **117** in der zweiten Sperrschicht **108** angeordnet sein (beispielsweise legt die Gate-Vertiefungsöffnung **117** kein Material der ersten Sperrschicht **107** frei).

[0052] Fig. 7 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **700** im Abfluss an die Ausbildung einer wiederaufgewachsenen Struktur **110** gemäß verschiedenen Ausführungsformen. Die wiederaufgewachsene Struktur **110** kann durch epitaktisches Aufbringen eines Gruppe III-Nitrids in die Gate-Vertiefungsöffnung (beispielsweise Gate-Vertiefungsöffnung **117** der Fig. 6) gebildet werden. Beispielsweise kann die wiederaufgewachsene Struktur **110** unter Verwendung von Molekularstrahlepitaxie (MBE), Atomlagenepitaxie (ALE), chemischer Strahlepitaxie (CBE) oder metallorganisch chemischer Gasphasenabscheidung (MOCVD), oder geeigneten Kombinationen daraus abgeschieden werden. Gemäß verschiedenen Ausführungsformen kann der Abscheidungsprozess unter Verwendung eines Verfahrens geringerer Temperatur (LT) durchgeführt werden, wie es im Zusammenhang mit Fig. 1 beschrieben wurde. Beispielsweise kann die wiederaufgewachsene Struktur **110** in einer Ausführungsform GaN aufweisen, das durch epitaktisches Aufbringen bei einer Temperatur zwischen 350°C–500°C aufgebracht ist. Gemäß verschiedenen Ausführungsformen kann die wiederaufgewachsene Struktur **110** eine Dicke haben, die geringer als oder gleich 200 Ångström ist. Beispielsweise kann die wiederaufgewachsene Struktur **110** eine Dicke haben, die in einer Richtung, die im Wesentlichen senkrecht zu einer Fläche der Pufferschicht **104** verläuft, auf der die Sperrschicht **106** gebildet ist, von 25 Ångström bis 200 Ångström reicht. In anderen Ausführungsformen können andere Dicken und Materialtypen für die wiederaufgewachsene Struktur **110** verwendet werden.

[0053] In einigen Ausführungsformen kann Material, das zum Bilden der wiederaufgewachsenen Struktur **110** aufgebracht wird, während eines Aufbringungsprozesses, der zum Bilden der wiederaufgewachsenen Struktur **110** verwendet wird, als eine

Deckschicht **610** auf die dielektrische Schicht **116** aufgebracht werden. In einigen Ausführungsformen kann die dielektrische Schicht **116** und/oder die Deckschicht **610** vor der Ausbildung des Gates entfernt werden, so dass die dielektrische Schicht **116** und/oder die Deckschicht **610** in einem fertigen IC-Vorrichtungsprodukt, das zu einem Kunden verschickt wird, nicht vorhanden sein kann.

[0054] Fig. 8 zeigt schematisch eine Querschnittsansicht einer integrierten Schaltungsvorrichtung (IC-Vorrichtung) **800** im Anschluss an die Ausbildung eines Gates (beispielsweise Gate **118** der Fig. 1) gemäß verschiedenen Ausführungsformen. Das Gate kann eine Gate-Elektrode **118a** und in einigen Ausführungsformen einen Gate-Isolationsfilm **118b** aufweisen.

[0055] In einigen Ausführungsformen kann ein dielektrisches oder elektrisch isolierendes Material zum Bilden eines Gate-Isolationsfilms **118b** aufgebracht werden. Das Material des Gate-Isolationsfilms **118b** kann sich beispielsweise aus Siliziumnitrid (SiN), Siliziumoxid (SiO₂), Aluminiumoxid (Al₂O₃) und/oder Hafniumoxid (HfO₂) zusammensetzen. In anderen Ausführungsformen können andere Techniken oder Materialien zum Bilden des Gate-Isolationsfilms **118b** verwendet werden. In einigen Ausführungsformen kann der Gate-Isolationsfilm **118b** überhaupt nicht verwendet werden.

[0056] Die Gate-Elektrode **118a** kann durch Aufbringen eines elektrisch leitenden Materials in der Gate-Vertiefungsöffnung (beispielsweise Gate-Vertiefungsöffnung **117** der Fig. 6) gebildet werden. In Ausführungsformen, in denen ein Gate-Isolationsfilm **118b** verwendet wird, kann die Gate-Elektrode **118a** auf dem Gate-Isolationsfilm **118b** aufgebracht werden. In Ausführungsformen, in denen kein Gate-Isolationsfilm **118b** verwendet wird, kann die Gate-Elektrode **118a** auf der wiederaufgewachsenen Struktur **110** und auf Flächen der Sperrschicht **106** aufgebracht werden, wie es dargestellt ist. Das elektrisch leitende Material kann durch einen beliebigen geeigneten Aufbringungsprozess aufgebracht werden, einschließlich beispielsweise Verdampfung, Atomlagenabscheidung (ALD) und/oder chemische Gasphasenabscheidung (CVD).

[0057] Fig. 9 ist ein Flussdiagramm eines Verfahrens **900** zum Herstellen einer integrierten Schaltungsvorrichtung (beispielsweise IC-Vorrichtung **100** oder **200** der Fig. 1 bis Fig. 2) gemäß verschiedenen Ausführungsformen. Das Verfahren kann mit im Zusammenhang mit den Fig. 1 bis Fig. 8 beschriebenen Techniken und Gestaltungen übereinstimmen.

[0058] Bei **902** weist das Verfahren **900** das Bilden einer Pufferschicht (beispielsweise Pufferschicht **104** der Fig. 1) auf einem Substrat (beispielsweise

Substrat **102** der **Fig. 1**) auf. Das Bilden der Pufferschicht kann das epitaktische Aufbringen eines Pufferschichtmaterials auf dem Substrat aufweisen. Die Pufferschicht kann in einigen Ausführungsformen aus mehreren Schichten bestehen.

[0059] Bei **904** kann das Verfahren **900** ferner das Bilden einer Sperrschicht (beispielsweise Sperrschicht **106** der **Fig. 1**) auf der Pufferschicht (beispielsweise Pufferschicht **104** der **Fig. 1**) aufweisen. Das Bilden der Sperrschicht kann das epitaktische Aufbringen eines Sperrschichtmaterials auf der Pufferschicht aufweisen. Die Sperrschicht kann in einigen Ausführungsformen aus mehreren Schichten bestehen (beispielsweise erste Sperrschicht **107** der **Fig. 2** und zweite Sperrschicht **108** der **Fig. 2**). In anderen Ausführungsformen kann die Sperrschicht durch Aufbringen einer einzigen Materialschicht gebildet werden.

[0060] Bei **906** kann das Verfahren **900** ferner das Bilden einer Quelle (beispielsweise Quelle **112** der **Fig. 1**) und eines Abflusses (beispielsweise Abfluss **114** der **Fig. 1**) aufweisen. Die Quelle und der Abfluss können mit der Sperrschicht gekoppelt sein und können sich in einigen Ausführungsformen durch die Sperrschicht in die Pufferschicht erstrecken.

[0061] Bei **908** kann das Verfahren **900** ferner das Bilden einer wiederaufgewachsenen Struktur (beispielsweise wiederaufgewachsene Struktur **110** der **Fig. 1**) in der Sperrschicht aufweisen. In einigen Ausführungsformen kann das Bilden der wiederaufgewachsenen Struktur das Entfernen von Material der Sperrschicht zum Bilden einer Öffnung (beispielsweise Gate-Vertiefungsöffnung **117** der **Fig. 1**) in der Sperrschicht und das Aufbringen von Material der wiederaufgewachsenen Struktur in der Öffnung aufweisen. Die wiederaufgewachsene Struktur kann in einigen Ausführungsformen durch einen epitaktischen Abscheidungsprozess aufgebracht werden. In einigen Ausführungsformen weist das Aufbringen des Materials der wiederaufgewachsenen Struktur das Aufbringen einer Dicke von Material der aufgewachsenen Struktur auf, die geringer als oder gleich 200 Ångström ist.

[0062] Bei **910** kann das Verfahren **900** ferner das Bilden eines Gate-Anschlusses (beispielsweise Gate **118** der **Fig. 1**) in der Sperrschicht aufweisen. In einigen Ausführungsformen weist das Bilden des Gate-Anschlusses das Aufbringen eines Gate-Isolationsfilms (beispielsweise Gate-Isolationsfilms **118b** der **Fig. 8**) auf der wiederaufgewachsenen Struktur in der Öffnung in der Sperrschicht auf. In einigen Ausführungsformen weist das Bilden des Gateanschlusses das Aufbringen eines Gate-Elektrodenmaterials auf dem Gate-Isolationsfilm oder in Ausführungsformen, in denen der Gate-Isolationsfilm nicht aufgebracht wird, das Aufbringen des Gate-Elektrodenma-

terials auf der wiederaufgewachsenen Struktur in der Öffnung in der Sperrschicht auf. Die Gate-Elektrode kann mit Material der Sperrschicht zum Bilden eines Schottky-Übergangs oder eines MIS-Übergangs gekoppelt sein. Gemäß verschiedenen Ausführungsformen kann das Entfernen des Materials der Sperrschicht zum Bilden der Öffnung in der Sperrschicht ein Teil des Ausbildens der wiederaufgewachsenen Struktur in der Sperrschicht bei **908** und auch ein Teil des Ausbildens des Gate-Anschlusses in der Sperrschicht bei **910** sein. Das Material der Sperrschicht kann zum Bilden der Öffnung durch einen Ätzprozess entfernt werden.

[0063] Bei **912** kann das Verfahren **900** ferner das Ausbilden einer dielektrischen Schicht (beispielsweise dielektrische Schicht **116** und/oder **122** der **Fig. 1**) auf dem Gate aufweisen. Die dielektrische Schicht kann durch einen beliebigen geeigneten Aufbringungsprozess aufgebracht werden. Gemäß verschiedenen Ausführungsformen kann die dielektrische Schicht als eine Passivierungsschicht für die IC-Vorrichtung dienen.

[0064] Bei **914** kann das Verfahren **900** ferner das Bilden einer Feldplatte auf der dielektrischen Schicht aufweisen. Die Feldplatte kann durch Aufbringen eines elektrisch leitenden Materials auf der dielektrischen Schicht unter Verwendung einer beliebigen geeigneten Aufbringungstechnik gebildet werden. Strukturierungsprozesse wie etwa Lithographie und/oder Ätzprozesse können zum selektiven Entfernen von Abschnitten des aufgetragenen elektrisch leitenden Materials zum Bilden der Feldplatte verwendet werden. In anderen Ausführungsformen können andere geeignete Techniken verwendet werden.

[0065] Verschiedene Schritte sind als mehrere einzelne Vorgänge der Reihe nach in einer Art und Weise beschrieben, die für das Verständnis des beanspruchten Gegenstands besonders hilfreich ist. Jedoch sollte die Reihenfolge der Beschreibung nicht so verstanden werden, dass sie angibt, dass diese Vorgänge notwendigerweise reihenfolgeabhängig sind. Insbesondere können diese Vorgänge nicht in der vorgestellten Reihenfolge durchgeführt werden. Beschriebene Vorgänge können in einer anderen Reihenfolge als bei der beschriebenen Ausführungsform durchgeführt werden. Verschiedene zusätzliche Vorgänge können durchgeführt werden und/oder beschriebene Vorgänge können in zusätzlichen Ausführungsformen weggelassen werden.

[0066] Hierin beschriebene Ausführungsformen einer IC-Vorrichtung (beispielsweise IC-Vorrichtung **100**, **200**, **800** der **Fig. 1**, **Fig. 2**, **Fig. 8**) und Geräte mit einer solchen IC-Vorrichtung können in verschiedene andere Geräte und Anlagen eingebaut werden. Ein Blockdiagramm einer beispielhaften Anlage **1000** ist in **Fig. 10** dargestellt. Wie dargestellt, weist die An-

lage **1000** ein Leistungsverstärkermodul (power amplifier, PA-Modul) **1002** auf, das in einigen Ausführungsformen ein Radiofrequenz-(RF)PA-Modul sein kann. Die Anlage **1000** kann einen mit dem Leistungsverstärkermodul **1002** wie dargestellt gekoppelten Transceiver **1004** aufweisen. Das Leistungsverstärkermodul **1002** kann eine hierin beschriebene IC-Vorrichtung (beispielsweise die IC-Vorrichtung **100**, **200**, **800** der Fig. 1, Fig. 2, Fig. 8) aufweisen.

[0067] Das Leistungsverstärkermodul **1002** kann ein RF Eingangssignal, RFin, von dem Transceiver **1004** empfangen. Das Leistungsverstärkermodul **1002** kann das RF Eingangssignal, RFin, verstärken, um das RF Ausgangssignal, RFout, bereitzustellen. Das RF Eingangssignal, RFin, und das RF Ausgangssignal, RFout, können beide Teil einer Übertragungskette sein, in Fig. 10 jeweils bezeichnet durch Tx-RFin und Tx-RFout.

[0068] Das verstärkte RF Ausgangssignal, RFout, kann einem Antennenschaltmodul (antenna switch module ASM) **1006** zur Verfügung gestellt werden, das eine Over-The-Air(OTA)-Übertragung des RF Ausgangssignals, RF-out, über einen Antennenaufbau **1008** bewirkt. Das ASM **1006** kann auch RF Signale über den Antennenaufbau **1008** empfangen und die empfangenen RF Signale, Rx, entlang einer Empfangskette an den Transceiver **1004** koppeln.

[0069] In verschiedenen Ausführungsformen kann der Antennenaufbau **1008** einen oder mehrere Richtungsantennen und/oder Rundstrahlantennen aufweisen, einschließlich beispielsweise eine Dipolantenne, eine Monopolantenne, eine Patch-Antenne, eine Rahmenantenne, eine Microstrip-Antenne oder einen beliebigen anderen Antennentyp, der für OTA-Sendung/-Empfang von RF Signalen geeignet ist.

[0070] Die Anlage **1000** kann eine beliebige Anlage mit Leistungsverstärkung sein. Die IC-Vorrichtung (z. B. die IC-Vorrichtung **100**, **200**, **800** der Fig. 1, Fig. 2, Fig. 8) kann eine wirksame Schalteinrichtung für Power-Switch-Anwendungen einschließlich Stromaufbereitungseinrichtungen wie etwa beispielsweise Wechselstrom(AC)-Gleichstrom(DC)-Konverter, DC-DC-Konverter, DC-AC-Konverter und dergleichen bereitstellen. In verschiedenen Ausführungsformen kann die Anlage **1000** für Leistungsverstärkung bei hoher Radiofrequenzleistung und -frequenz besonders nützlich sein. Zum Beispiel kann die Anlage **1000** geeignet sein für terrestrische und Satelliten-Kommunikation, Radaranlagen und/oder möglicherweise in verschiedenen industriellen und medizinischen Anwendungen. Genauer gesagt kann die Anlage **1000** in verschiedenen Ausführungsformen folgendes sein: eine Radarvorrichtung, eine Satelliten-Kommunikationseinrichtung, ein Mobiltelefon, eine Basisstation eines Mobiltelefons, ein Rundfunkradio und/oder ein Fernseh-Verstärkungssystem.

[0071] Wenngleich bestimmte Ausführungsformen zum Zweck der Beschreibung hierin veranschaulicht und beschrieben wurden, kann eine breite Vielzahl von Alternativen und/oder äquivalenten Ausführungsformen oder Implementierungen, die zum Erreichen derselben Zwecke eingerichtet sind, anstelle der gezeigten und beschriebenen Ausführungsformen verwendet werden, ohne den Umfang der vorliegenden Offenbarung zu verlassen. Diese Anmeldung soll beliebige Anpassungen oder Variationen der hierin diskutierten Ausführungsformen abdecken. Aus diesem Grund wird besonders betont, dass die hierin beschriebenen Ausführungsformen nur durch die Ansprüche und deren Äquivalente beschränkt sind.

Patentansprüche

1. Einrichtung, die aufweist:

eine auf einem Substrat angeordnete Pufferschicht, wobei die Pufferschicht Gallium (Ga) und Strickstoff (N) aufweist;

eine auf der Pufferschicht angeordnete Sperrschicht, wobei die Sperrschicht Aluminium (Al) und Stickstoff (N) aufweist;

eine in der Sperrschicht angeordnete und mit der Sperrschicht epitaktisch gekoppelte wiederaufgewachsene Struktur, wobei die wiederaufgewachsene Struktur Stickstoff (N) und ferner Aluminium (Al) und/oder Gallium (Ga) aufweist und bei einer Temperatur von weniger als oder gleich 600°C epitaktisch aufgebracht ist; und

einen in der Sperrschicht angeordneten Gate-Anschluss, wobei die wiederaufgewachsene Struktur zwischen dem Gate-Anschluss und der Pufferschicht angeordnet ist.

2. Einrichtung nach Anspruch 1, wobei die wiederaufgewachsene Struktur Galliumnitrid (GaN), Aluminiumnitrid (AlN), Indiumgalliumnitrid (IGaN), Indiumaluminiumnitrid (InAlN), Aluminiumgalliumnitrid (AlGaIn) oder Indiumgalliumaluminiumnitrid (InGaAlN) aufweist.

3. Einrichtung nach Anspruch 1, wobei:

die Sperrschicht aus mehreren Schichten einschließlich einer ersten Schicht und einer zweiten Schicht besteht;

die erste Schicht mit der Pufferschicht epitaktisch gekoppelt ist und Aluminiumnitrid (AlN) aufweist;

die zweite Schicht mit der ersten Schicht epitaktisch gekoppelt ist und Indiumaluminiumnitrid (InAlN), Aluminiumgalliumnitrid (AlGaIn) oder Indiumgalliumaluminiumnitrid (InGaAlN) aufweist; und

die wiederaufgewachsene Struktur in direktem körperlichem Kontakt mit der ersten Schicht und der zweiten Schicht ist.

4. Einrichtung nach Anspruch 1, wobei die Sperrschicht aus einer einzigen Schicht aus Aluminiumgalliumnitrid (AlGaIn) besteht.

5. Einrichtung nach Anspruch 1, wobei eine Dicke der Sperrschicht zwischen der wiederaufgewachsenen Struktur und der Pufferschicht in einem Bereich von 10 Ångström bis 50 Ångström liegt.

6. Einrichtung nach Anspruch 1, wobei ein Material der wiederaufgewachsenen Struktur im Wesentlichen polykristallin oder amorph ist.

7. Einrichtung nach Anspruch 1, wobei: die wiederaufgewachsene Struktur eine Bandlückenenergie hat, die größer als oder gleich 5 Elektronenvolt (eV) ist.

8. Einrichtung nach Anspruch 7, wobei: die Bandlückenenergie der wiederaufgewachsenen Struktur eine erste Bandlückenenergie ist; die Sperrschicht eine zweite Bandlückenenergie hat, die kleiner als die erste Bandlückenenergie ist; und die Pufferschicht eine dritte Bandlückenenergie hat, die kleiner als die zweite Bandlückenenergie ist.

9. Einrichtung nach Anspruch 1, wobei die wiederaufgewachsene Struktur eine Dicke hat, die kleiner als oder gleich 200 Ångström ist.

10. Einrichtung nach Anspruch 1, wobei: die wiederaufgewachsene Struktur eine Austrittsarbeit (work function) hat, die eine Ausbildung eines zweidimensionalen Elektronengases (2DEG) in einem zwischen dem Gate-Anschluss und der Pufferschicht angeordneten Gatebereich verhindert; und der Gate-Anschluss zur Schaltsteuerung einer Transistorvorrichtung mit hoher Elektronenbeweglichkeit (HEMT) des Anreicherungstyps (E-Mode) eingerichtet ist.

11. Einrichtung nach Anspruch 1, wobei der Gate-Anschluss aufweist: einen mit der Sperrschicht gekoppelten Gate-Isolationsfilm; und eine mit dem Gate-Isolationsfilm gekoppelte Gate-Elektrode, wobei die Gate-Elektrode mit Material der Sperrschicht zur Bildung eines Schottky-Übergangs oder eines Metall-Isolator-Halbleiter(MIS)-Übergangs gekoppelt ist.

12. Einrichtung nach einem der vorhergehenden Ansprüche, die ferner aufweist: eine mit der Sperrschicht gekoppelte Quelle; und einen mit der Sperrschicht gekoppelten Abfluss, wobei sich die Quelle und der Abfluss durch die Sperrschicht in die Pufferschicht erstrecken.

13. Einrichtung nach Anspruch 12, die ferner aufweist: ein auf der Sperrschicht angeordnetes dielektrisches Material, wobei das dielektrische Material einen Abschnitt des Gate-Anschlusses einkapselt.

14. Einrichtung nach Anspruch 13, wobei: der Gate-Anschluss ein T-förmiges Feldplattengate ist; und der Gate-Anschluss Nickel (Ni), Platin (Pt), Iridium (Ir), Molybdän (Mo) oder Gold (Au) aufweist.

15. Einrichtung nach Anspruch 14, die ferner aufweist: eine auf dem dielektrischen Material angeordnete Feldplatte, wobei die Feldplatte mit der Quelle elektrisch gekoppelt ist und mit dem Gate-Anschluss durch das dielektrische Material kapazitiv gekoppelt ist.

16. Einrichtung nach einem der vorhergehenden Ansprüche, die ferner aufweist: das Substrat, wobei das Substrat Silizium (Si), Siliziumkarbid (SiC), Saphir (Al_2O_3), Galliumnitrid (GaN) oder Aluminiumnitrid (AlN) aufweist.

17. Ein Verfahren, das folgendes aufweist: Bilden einer Pufferschicht auf einem Substrat, wobei die Pufferschicht Gallium (Ga) und Stickstoff (N) aufweist; Bilden einer Sperrschicht auf der Pufferschicht, wobei die Sperrschicht Aluminium (Al) und Stickstoff (N) aufweist; und Bilden einer wiederaufgewachsenen Struktur in der Sperrschicht durch Entfernen von Material der Sperrschicht zum Bilden einer Öffnung in der Sperrschicht, und Aufbringen von Material einer wiederaufgewachsenen Struktur, das Stickstoff (N) und ferner Aluminium (Al) und/oder Gallium (Ga) aufweist, in der Öffnung in der Sperrschicht bei einer Temperatur von weniger als oder gleich 600°C.

18. Verfahren nach Anspruch 17, wobei: das Bilden der Pufferschicht das epitaktische Aufbringen eines Pufferschichtmaterials auf dem Substrat aufweist; das Bilden der Sperrschicht das epitaktische Aufbringen eines Sperrschichtmaterials auf der Pufferschicht aufweist; und das Aufbringen des Materials der wiederaufgewachsenen Struktur das epitaktische Aufbringen des Materials der wiederaufgewachsenen Struktur in der Öffnung in der Sperrschicht aufweist.

19. Verfahren nach Anspruch 18, wobei das Material der wiederaufgewachsenen Struktur Galliumnitrid (GaN), Aluminiumnitrid (AlN), Indiumgalliumnitrid (InGa), Indiumaluminiumnitrid (InAlN), Aluminiumgalliumnitrid (AlGa) oder Indiumgalliumaluminiumnitrid (InGaAlN) aufweist.

20. Verfahren nach Anspruch 18, wobei: das Bilden der Sperrschicht das Bilden von mehreren Schichten einschließlich einer ersten Schicht und einer zweiten Schicht aufweist;

die erste Schicht mit der Pufferschicht epitaktisch gekoppelt ist und Aluminiumnitrid (AlN) aufweist;
die zweite Schicht mit der ersten Schicht epitaktisch gekoppelt ist und Indiumaluminiumnitrid (InAlN), Aluminiumgalliumnitrid (AlGaN) oder Indiumgalliumaluminiumnitrid (InGaAlN) aufweist; und
die wiederaufgewachsene Struktur in unmittelbarem körperlichem Kontakt mit der ersten Schicht und der zweiten Schicht ist.

21. Verfahren nach Anspruch 18, wobei das Bilden der Sperrschicht das Bilden einer einzigen Schicht aus Aluminiumgalliumnitrid (AlGaN) aufweist.

22. Verfahren nach Anspruch 17, wobei das Entfernen von Material der Sperrschicht eine Dicke der Sperrschicht zwischen der wiederaufgewachsenen Struktur und der Pufferschicht in einem Bereich von 10 Ångström bis 50 Ångström bereitstellt.

23. Verfahren nach Anspruch 17, wobei das Aufbringen des Materials der wiederaufgewachsenen Struktur das Aufbringen einer Dicke des Materials der wiederaufgewachsenen Struktur aufweist, die geringer als oder gleich 200 Ångström ist.

24. Verfahren nach Anspruch 17, das ferner aufweist:
Bilden eines Gate-Anschlusses in der Sperrschicht durch
Aufbringen von Material eines Gate-Isolationsfilms auf der wiederaufgewachsenen Struktur in der Öffnung in der Sperrschicht, und
Aufbringen von Material einer Gate-Elektrode auf dem Gate-Isolationsfilm, wobei die Gate-Elektrode mit Material der Sperrschicht zum Bilden eines Schottky-Übergangs oder eines Metall-Isolator-Halbleiter(MIS)-Übergangs gekoppelt ist.

25. Verfahren nach Anspruch 24, wobei:
das Bilden des Gate-Anschlusses in der Sperrschicht ferner das Entfernen des Materials der Sperrschicht zum Bilden der Öffnung in der Sperrschicht aufweist; und
das Entfernen des Materials der Sperrschicht durch einen Ätzprozess durchgeführt wird.

26. Verfahren nach Anspruch 24, wobei:
die wiederaufgewachsene Struktur eine Austrittsarbeit hat, die die Ausbildung eines zweidimensionalen Elektronengases (2DEG) in einem zwischen dem Gate-Anschluss und der Pufferschicht angeordneten Gatebereich verhindert; und
der Gate-Anschluss zur Schaltsteuerung einer Transistorvorrichtung mit hoher Elektronenbeweglichkeit (HEMT) des Anreicherungstyps (E-Mode) eingerichtet ist.

27. Verfahren nach einem der Ansprüche 17 bis 26, das ferner aufweist:

Bilden einer Quelle und eines Abflusses, die mit der Sperrschicht gekoppelt sind, wobei sich die Quelle und der Abfluss durch die Sperrschicht in die Pufferschicht erstrecken.

28. Verfahren nach einem der Ansprüche 17 bis 27, das ferner aufweist:

Aufbringen eines dielektrischen Materials auf der Sperrschicht.

Es folgen 6 Seiten Zeichnungen

Anhängende Zeichnungen

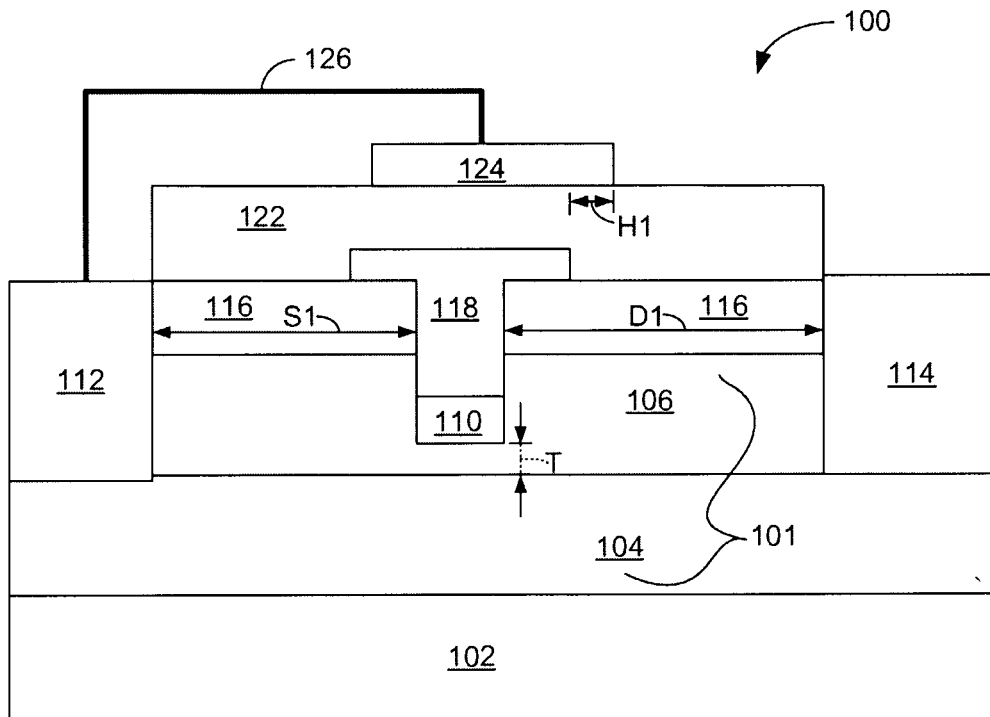


FIG. 1

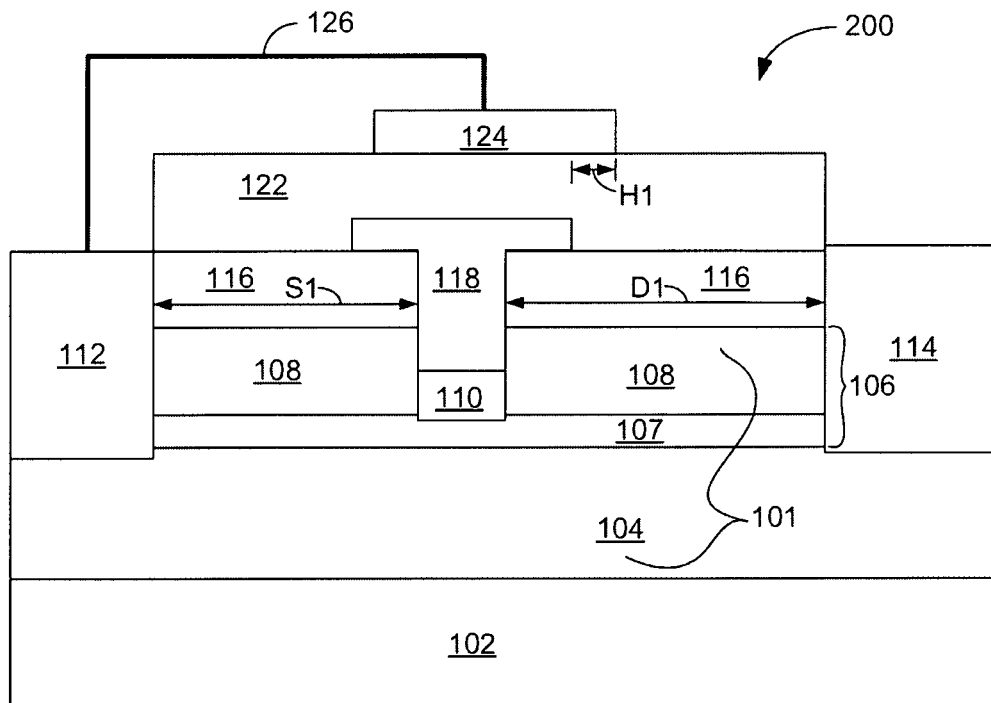


FIG. 2

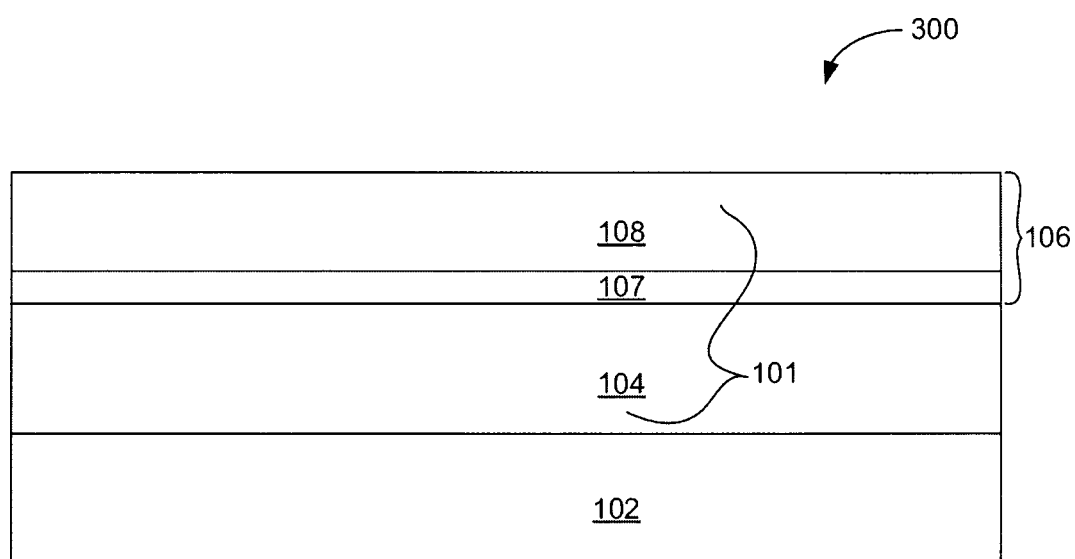


FIG. 3

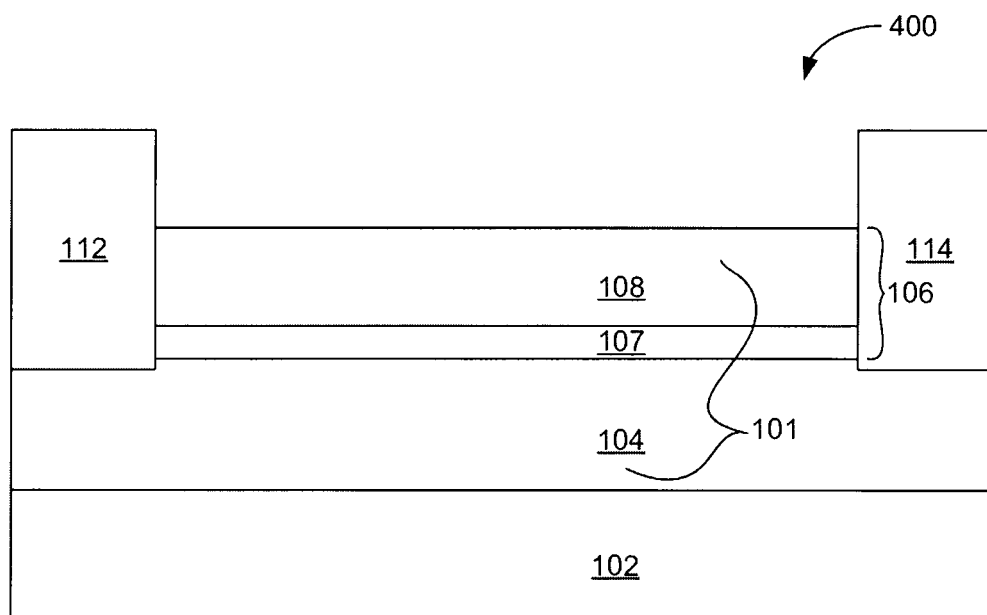


FIG. 4

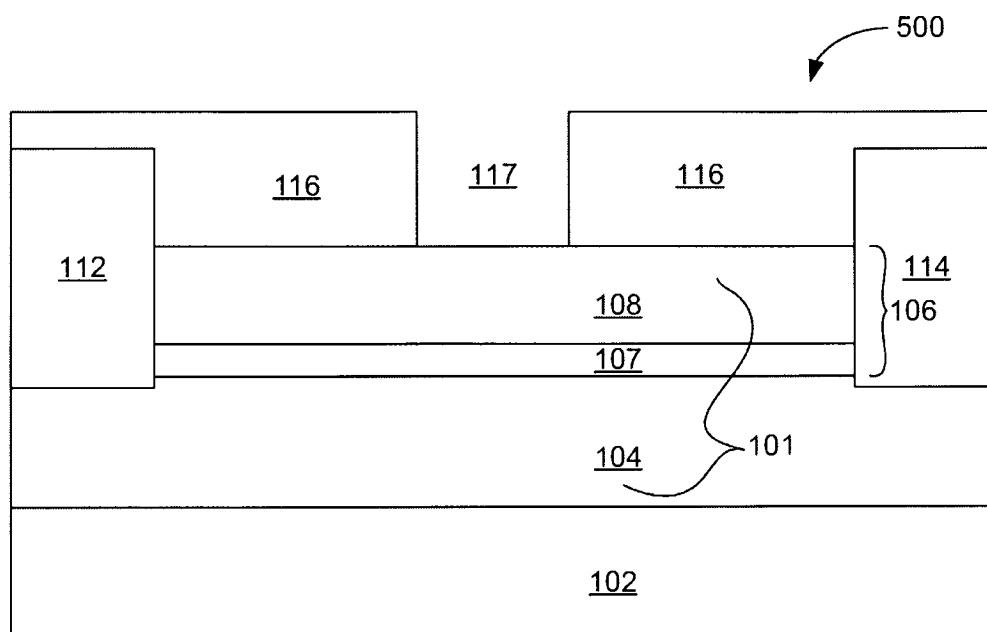


FIG. 5

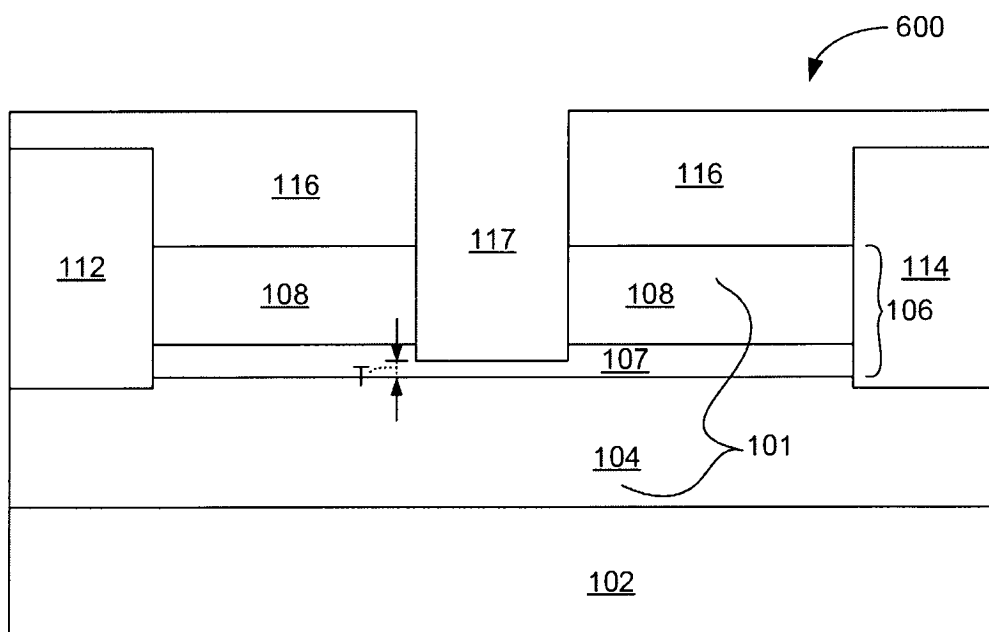


FIG. 6

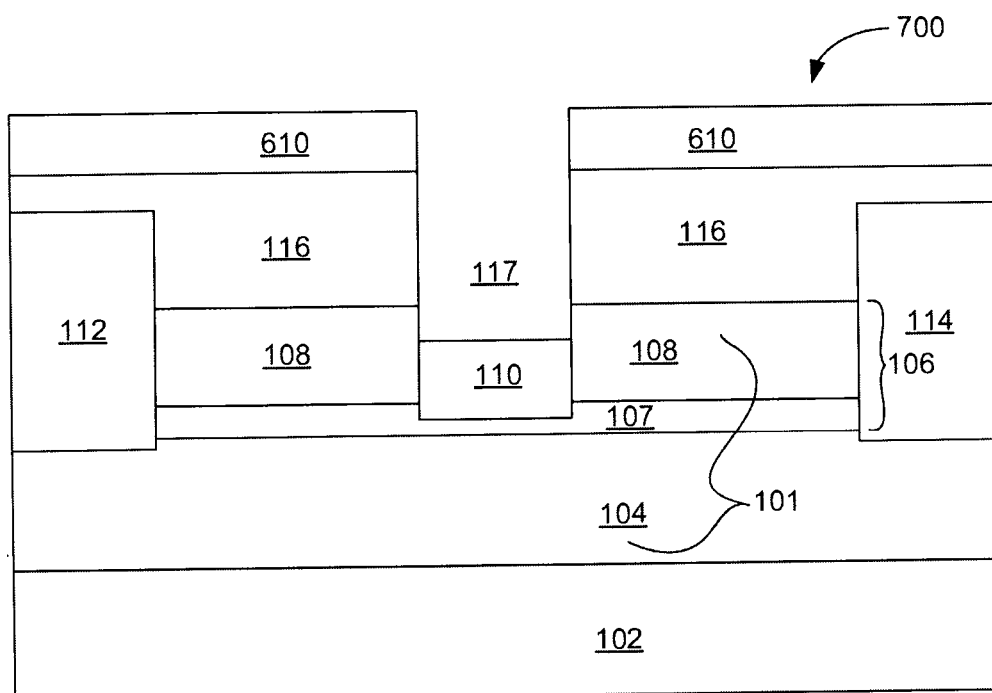


FIG. 7

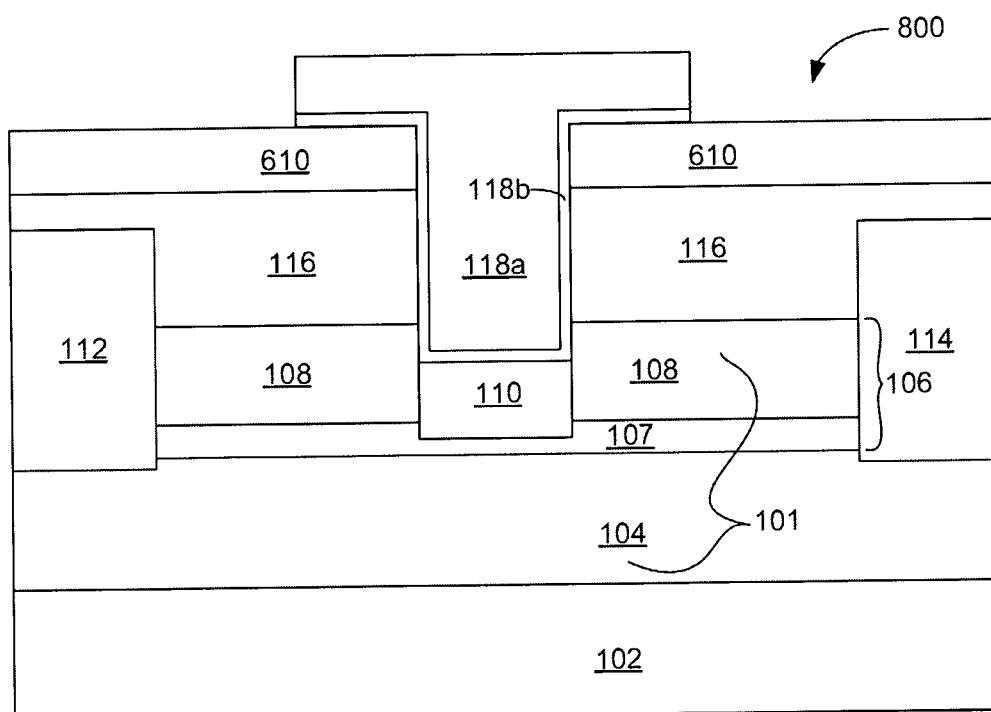


FIG. 8

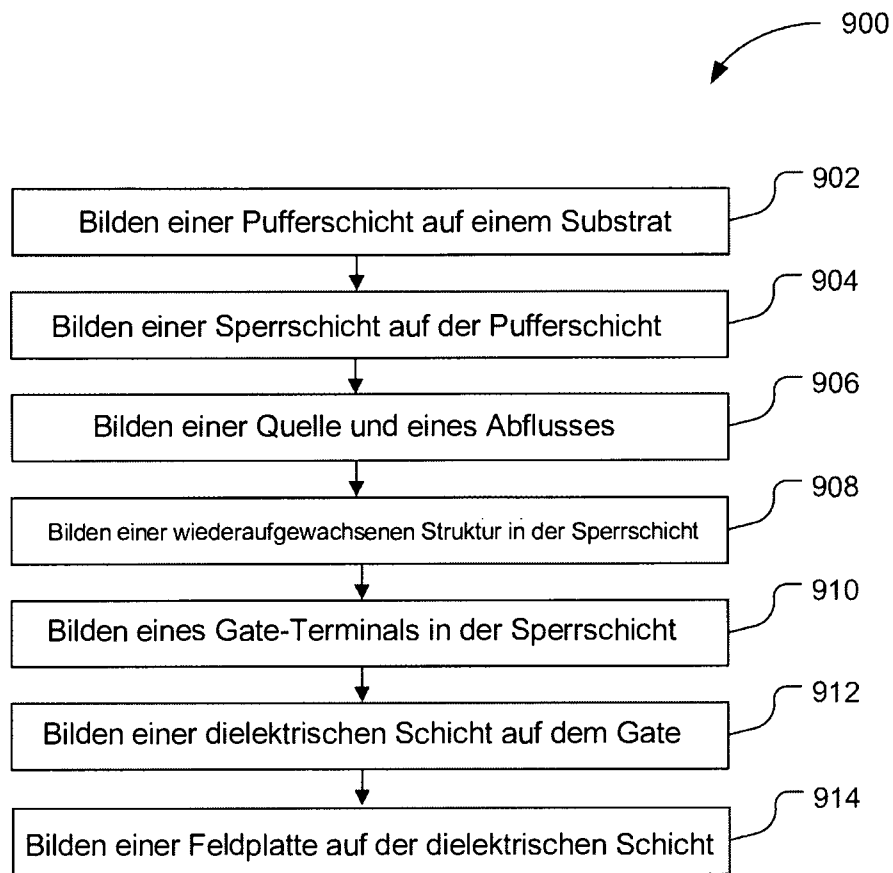


FIG. 9

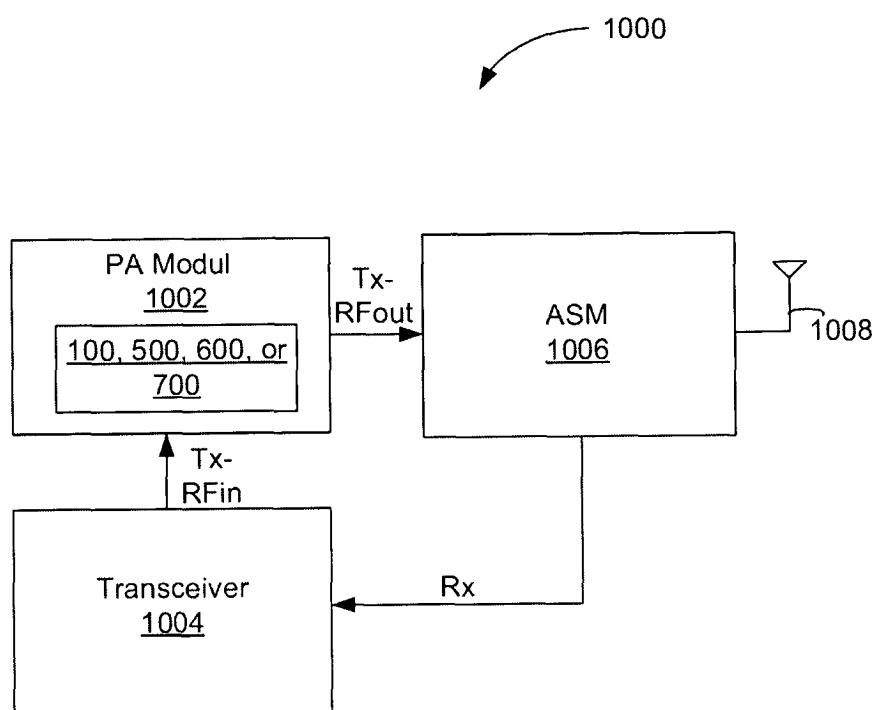


FIG. 10