

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4499300号
(P4499300)

(45) 発行日 平成22年7月7日(2010.7.7)

(24) 登録日 平成22年4月23日(2010.4.23)

(51) Int.Cl.

HO2M 7/12 (2006.01)

F 1

HO2M 7/12 D
HO2M 7/12 P
HO2M 7/12 601A

請求項の数 9 (全 20 頁)

(21) 出願番号 特願2000-619077 (P2000-619077)
 (86) (22) 出願日 平成12年5月4日 (2000.5.4)
 (65) 公表番号 特表2003-500988 (P2003-500988A)
 (43) 公表日 平成15年1月7日 (2003.1.7)
 (86) 國際出願番号 PCT/US2000/012149
 (87) 國際公開番号 WO2000/070734
 (87) 國際公開日 平成12年11月23日 (2000.11.23)
 審査請求日 平成19年1月30日 (2007.1.30)
 (31) 優先権主張番号 09/310,393
 (32) 優先日 平成11年5月12日 (1999.5.12)
 (33) 優先権主張国 米国(US)

(73) 特許権者 591020353
 オーチス エレベータ カンパニー
 OTIS ELEVATOR COMPANY
 アメリカ合衆国, コネチカット, ファーミントン, フーム スプリングス 10
 (74) 代理人 100096459
 弁理士 橋本 剛
 (74) 代理人 100092613
 弁理士 富岡 深
 (72) 発明者 ツエルウィンスキー クリストファー エス
 アメリカ合衆国 コネチカット州 06457 ミドルタウン タウン ブルック
 4122

最終頁に続く

(54) 【発明の名称】 DCマトリックスコンバータの制御

(57) 【特許請求の範囲】

【請求項 1】

DC負荷(19)と1セットの3相のAC幹線(a, b, c)の間でDCマトリックスコンバータ(18)を通る電流を制御する方法であって、前記DCマトリックスコンバータは、それぞれ前記AC幹線の対応するものと前記DCマトリックスコンバータの第1DC出力(J)との間に接続された複数の上部スイッチ(at-, at+, bt-, bt+, ct-, ct+)と、それぞれ前記AC幹線の対応するものと前記DCマトリックスコンバータの第2DC出力(K)との間に接続された複数の下部スイッチ(ab-, ab+, bb-, bb+, cb-, cb+)と、を備える、方法において、

前記AC幹線の対応するものを前記DC出力の関連する特定のものに接続させるように前記上部スイッチおよび下部スイッチの各スイッチが動作している時、この時に導通しているスイッチとは異なるスイッチが前記AC幹線の1つを前記特定のDC出力に接続するよう作動するまで前記上部スイッチおよび下部スイッチの各スイッチがそのままの状態で動作しているように、かつ、1つのAC幹線に関連した上部スイッチと前記1つのAC幹線以外のAC幹線に関連した下部スイッチとからなる各対として或いは同一のAC幹線に共に関連する上部スイッチと下部スイッチとからなる各組として、前記上部スイッチの1つが前記下部スイッチの1つと同時に作動するよう、前記上部スイッチおよび下部スイッチを作動させることを含み、

前記DC出力端子によって前記負荷に供給されるべき電圧を示す電圧命令信号V*(52)を供給し、

10

20

静止 d , q 座標の前記 A C 幹線の電圧の瞬間の大きさ V (5 7) に対する前記電圧命令信号 V^* の比率である変調命令 m^* を供給し (5 3) 、

同相変調命令成分、 $m_q = m^* \cos (7 1, 1 0 1)$ と、直交変調命令成分、 $m_d = m^* \sin (7 2, 1 0 2)$ とを供給し、

量 $m_1 = 3 m_d / 2 - m_q / 2$ (1 0 3) を供給し、

量 $m_2 = 3 m_d / 2 + m_q / 2$ (1 0 4) を供給し、

前記 A C 幹線 (a) の所定のものの位相と整列された直交座標の前記瞬間の A C 幹線電圧の同相成分 V_q 及び直交成分 V_d を供給し (5 6) 、

| V_d | $< | V_q |$ (1 2 5) の時に、第 1 部分の時間 d は、 $V_q > 0$ の場合に $d = -m_1$ で、 $V_q < 0$ の場合に $d = m_1$ となり、第 2 部分 (1 1 5) の時間 d は 10

、 $V_q > 0$ (1 1 9) の場合に $d = m_2$ で、 $V_q < 0$ の場合に $d = -m_2$ となり、

$V_d V_q | 3 > V_q^2$ (1 2 5) の時、前記第 1 部分の時間 d は、 $V_q > 0$ の場合に $d = m_q$ で、 $V_q < 0$ の場合に $d = -m_q$ となり、前記第 2 部分の時間 d は、 $V_q > 0$ の場合に $d = m_1$ (1 1 6) で、 $V_q < 0$ の場合 (1 1 7) に $d = -m_1$ となり、

| V_d | $< | V_q |$ と $V_d / V_q | 3 > V_q | 3$ (1 1 6) の何れでもない時に、前記第 1 部分の時間 d は、 $V_q > 0$ の場合に $d = -m_2$ で、 $V_q < 0$ の場合に $d = m_2$ となり、前記第 2 部分の時間 d は、 $V_q > 0$ の場合に $d = m_q$ で、 $V_q < 0$ の場合に $d = -m_q$ (1 1 8) となり、

前記 A C 幹線の電圧の周期と比較して短い変調周期の各周期において、前記変調周期の前記第 1 部分の時間 d に第 1 対の前記スイッチを作動させ、前記変調周期の前記第 2 部分の時間 d に第 2 対の前記スイッチを作動させ、前記変調周期の残りの時間に 1 組のスイッチを作動させる、 20

ことを含むことを特徴とする方法。

【請求項 2】

前記変調周期において、前記第 1 部分の時間は前記第 2 部分の時間に先行する請求項 1 に記載の方法。

【請求項 3】

前記変調周期において、前記変調周期の残りは前記第 1 部分の時間及び第 2 部分の時間に従う請求項 1 に記載の方法。

【請求項 4】

D C 負荷 (1 9) と 1 セットの 3 相の A C 幹線 (a, b, c) の間で D C マトリックスコンバータ (1 8) を通る電流を制御する方法であって、前記 D C マトリックスコンバータは、それぞれ前記 A C 幹線の対応するものと前記 D C マトリックスコンバータの第 1 D C 出力 (J) との間に接続された複数の上部スイッチ (at-, at+, bt-, bt+, ct-, ct+) と、それぞれ前記 A C 幹線の対応するものと前記 D C マトリックスコンバータの第 2 D C 出力 (K) との間に接続された複数の下部スイッチ (ab-, ab+, bb-, bb+, cb-, cb+) と、を備える、方法において、 30

前記 A C 幹線の対応するものを前記 D C 出力の関連する特定のものに接続させるように前記上部スイッチおよび下部スイッチの各スイッチが動作している時、この時に導通しているスイッチとは異なるスイッチが前記 A C 幹線の 1 つを前記特定の D C 出力に接続するように作動するまで前記上部スイッチおよび下部スイッチの各スイッチがそのままの状態で動作しているように、かつ、1 つの A C 幹線に関連した上部スイッチと前記 1 つの A C 幹線以外の A C 幹線に関連した下部スイッチとからなる各対として或いは同一の A C 幹線に共に関連する上部スイッチと下部スイッチとからなる各組として、前記上部スイッチの 1 つが前記下部スイッチの 1 つと同時に作動するように、前記上部スイッチおよび下部スイッチを作動させることを含み、 40

前記 A C 幹線の電圧の周期と比較して短い変調周期の各周期において、前記変調周期の第 1 部分の時間 d に第 1 対の前記スイッチを作動させ、前記変調周期の第 2 部分の時間 d に第 2 対の前記スイッチを作動させ、前記変調周期の残りの時間に 1 組のスイッチを作動させ、 50

前記 A C 幹線 (a) の所定のものの位相と整列された直交座標の瞬間の A C 幹線電圧の同相成分 V_q 及び直交成分 V_d を供給し (5 6) 、

$V_d - 3 < |V_q|$ の場合 (1 3 0) には、前記第 1 対のスイッチは前記 A C 幹線の前記所定のものよりも位相が進んでいる第 3 A C 幹線に接続された上部スイッチ (B t) を含み、 $V_d - 3 + |V_q|$ かつ $V_q > 0$ の場合 (1 3 1) には、前記第 1 対のスイッチは前記 A C 幹線の前記所定のものに接続された上部スイッチ (A t) を含み、どちらでもない場合には、前記第 1 対のスイッチは前記 A C 幹線の前記所定のものよりも位相が遅れている第 2 A C 幹線に接続された上部スイッチ (C t) を含み、

$V_d - 3 > |V_q|$ の場合には、前記第 1 対のスイッチは前記第 3 A C 幹線に接続された下部スイッチ (B b) を含み、 $V_d - 3 + |V_q|$ かつ $-V_q < 0$ の場合には、前記第 1 対のスイッチは前記 A C 幹線の前記所定のものに接続された下部スイッチ (A b) を含み、どちらでもない場合には、前記第 1 対のスイッチは前記第 2 A C 幹線 (C b) に接続された下部スイッチを含み、

$V_d - 3 > |V_q|$ の場合には、前記第 2 対のスイッチは前記第 2 A C 幹線 (C t) に接続された上部スイッチを含み、 $V_d - 3 + |V_q|$ かつ $V_q > 0$ の場合には、前記第 2 対のスイッチは前記 A C 幹線の前記所定のものに接続された上部スイッチ (A t) を含み、どちらでもない場合には、前記第 2 対のスイッチは前記第 3 A C 幹線に接続された上部スイッチ (B t) を含み、

$V_d - 3 < |V_q|$ の場合には、前記第 2 対のスイッチは前記第 2 A C 幹線に接続された下部スイッチ (C b) を含み、 $V_d - 3 + |V_q|$ かつ $V_q < 0$ の場合には、前記第 2 対のスイッチは前記 A C 幹線の前記所定のものに接続された下部スイッチ (A b) を含み、どちらでもない場合には、前記第 2 対のスイッチは前記第 3 A C 幹線に接続された下部スイッチ (B b) を含む、

ことを含むことを特徴とする方法。

【請求項 5】

前記変調周期において、前記第 1 部分の時間 () は第 2 部分の時間 () に先行する請求項 4 に記載の方法。

【請求項 6】

前記変調周期において、前記変調周期の残りは前記第 1 部分の時間 () 及び第 2 部分の時間 () に従う請求項 4 に記載の方法。

【請求項 7】

D C 負荷 (1 9) と 1 セットの 3 相の A C 幹線 (a , b , c) の間で D C マトリックスコンバータを通る電流を制御する方法であつて、前記 D C マトリックスコンバータは、それぞれ前記 A C 幹線の対応するものと前記 D C マトリックスコンバータの第 1 D C 出力 (J) との間に接続された複数の上部スイッチ (at,-at,bt,-bt,ct,-ct) と、それぞれ前記 A C 幹線の対応するものと前記 D C マトリックスコンバータの第 2 D C 出力 (K) との間に接続された複数の下部スイッチ (ab,-ab,bb,-bb,cb,-cb) と、を備える、方法において

前記 A C 幹線の対応するものを前記 D C 出力の関連する特定のものに接続させるように前記上部スイッチおよび下部スイッチの各スイッチが動作している時、この時に導通しているスイッチとは異なるスイッチが前記 A C 幹線の 1 つを前記特定の D C 出力に接続するよう作動するまで前記上部スイッチおよび下部スイッチの各スイッチがそのままの状態で動作しているように、かつ、1つの A C 幹線に関連した上部スイッチと前記 1 つの A C 幹線以外の A C 幹線に関連した下部スイッチとからなる各対として或いは同一の A C 幹線に共に関連する上部スイッチと下部スイッチとからなる各組として、前記上部スイッチの 1 つが前記下部スイッチの 1 つと同時に作動するよう、前記上部スイッチおよび下部スイッチを作動させることを含み、

前記 D C 出力端子によって前記負荷に供給されるべき電圧を示す電圧命令信号 V^* (5 2) を供給し、

静止 d , q 座標の前記 A C 幹線の電圧の瞬間の大きさ V (5 7) に対する前記電圧命令

10

20

30

40

50

信号 V^* の比率である変調命令 m^* を供給し(53)、

同相変調命令成分、 $m_q = m^* \cos (71, 101)$ と、直交変調命令成分、 $m_d = m^* \sin (72, 102)$ を供給し、

量 $m_1 = 3m_d / 2 - m_q / 2$ (103) を供給し、

量 $m_2 = 3m_d / 2 + m_q / 2$ (104) を供給し、

前記 A C 幹線 (a) の所定のものの位相と整列された直交座標の瞬間の A C 幹線電圧の同相成分 V_q 及び直交成分 V_d を供給し(56)、

$|V_d| < |V_q|$ の時(125)に、第1部分の時間 d は、 $V_q > 0$ の場合に $d = -m_1$ で、 $V_q < 0$ の場合に $d = m_1$ となり、第2部分の時間 d (115) は、 $V_q > 0$ の場合(119)に $d = m_2$ で、 $V_q < 0$ の場合に $d = -m_2$ となり、
10 $V_d > V_q^2$ の時(125)、前記第1部分の時間 d は、 $V_q > 0$ の場合に $d = m_q$ で、 $V_q < 0$ の場合に $d = -m_q$ となり、前記第2部分の時間 d は、 $V_q > 0$ の場合に $d = m_1$ (116) で、 $V_q < 0$ の場合に $d = -m_1$ となり、

$|V_d| < |V_q|$ と $V_d / V_q > V_q^2$ の何れでもない時(116)に、前記第1部分の時間 d は、 $V_q > 0$ の場合に $d = -m_2$ で、 $V_q < 0$ の場合に $d = m_2$ となり、前記第2部分の時間 d は、 $V_q > 0$ の場合に $d = m_q$ で、 $V_q < 0$ の場合に $d = -m_q$ (118) となり、

前記 A C 幹線の電圧の周期と比較して短い変調周期の各周期において、前記変調周期の前記第1部分の時間 d に第1対の前記スイッチを作動させ、前記変調周期の前記第2部分の時間 d に第2対の前記スイッチを作動させ、前記変調周期の残りの時間に1組のスイッチを作動させ、さらに、
20

$|V_d| < |V_q|$ の場合(130)には、前記第1対のスイッチは前記 A C 幹線の前記所定のものよりも位相が進んでいる第3 A C 幹線に接続された上部スイッチ(Bt)を含み、 $|V_d| > |V_q|$ かつ $V_q > 0$ の場合(131)には、前記第1対のスイッチは前記 A C 幹線の前記所定のものに接続された上部スイッチ(At)を含み、どちらでもない場合には、前記第1対のスイッチは前記 A C 幹線の前記所定のものよりも位相が遅れている第2 A C 幹線に接続された上部スイッチ(Ct)を含み、

$|V_d| > |V_q|$ の場合には、前記第1対のスイッチは前記第3 A C 幹線に接続された下部スイッチ(Bb)を含み、 $|V_d| > |V_q|$ かつ $V_q < 0$ の場合には、前記第1対のスイッチは前記 A C 幹線(Ab)の前記所定のものに接続された下部スイッチを含み、どちらでもない場合には、前記第1対のスイッチは前記第2 A C 幹線(Cb)に接続された下部スイッチを含み、
30

$|V_d| > |V_q|$ の場合には、前記第2対のスイッチは前記第2幹線(Ct)に接続された上部スイッチを含み、 $|V_d| > |V_q|$ かつ $V_q > 0$ の場合には、前記第2対のスイッチは前記 A C 幹線の前記所定のものに接続された上部スイッチ(At)を含み、どちらでもない場合には、前記第2対のスイッチは前記第3 A C 幹線に接続された上部スイッチ(Bt)を含み、

$|V_d| < |V_q|$ の場合には、前記第2対のスイッチは前記第2 A C 幹線に接続された下部スイッチ(Cb)を含み、 $|V_d| < |V_q|$ かつ $V_q < 0$ の場合には、前記第2対のスイッチは前記 A C 幹線の前記所定のものに接続された下部スイッチ(Ab)を含み、どちらでもない場合には、前記第2対のスイッチは前記第3 A C 幹線に接続された下部スイッチ(Bb)を含む、
40

ことを含むことを特徴とする方法。

【請求項 8】

前記変調周期において、前記第1部分の時間()は前記第2部分の時間()に先行する請求項7に記載の方法。

【請求項 9】

前記変調周期において、前記変調周期の残りは前記第1部分の時間()及び第2部分の時間()に従う請求項7に記載の方法。

【発明の詳細な説明】

【0001】

(技術分野)

この発明は、正確に制御されたパルス幅変調を使用して制御されたDC電源を負荷に供給する直接AC・DCマトリックスコンバータに関する。

【0002】

(本発明の背景)

米国特許4,599,685と同様に、ここに同時に出願された共有の米国特許6,163,472において、直接の3相AC・DCマトリックスコンバータは、AC電源と同相のシヌソイド波形としてAC入力線間でDC出力電流を同時に分配しながら、DCモータの入力端子での所望の平均DC電圧波形を直接、合成する手順で制御されるスイッチを用いている。前記特許の直接DCマトリックスコンバータと従来のDC-PWMコンバータとの差は、従来のコンバータが電池とまったく同一の一定電圧のDC電力を作り、その後、必要な時に、電圧の幾らかの部分を使用し、パルス幅変調により平均して正確なDC電圧を合成し、前記出願では、AC入力電流のシヌソイド均衡及び力率1を保持しながら、所望電流での所望電圧はAC幹線から直接、パルス幅変調により合成されることである。

10

【0003】

前記出願のシステムでは、各スイッチはそれぞれの変調期間で入り切りされる。公知なように、電力スイッチの切換え損失は非電導と電導状態との間の移行の間にのみ発生し、そのため、切換え数を減少することはスイッチの電力損失を著しく減少させる。

20

【0004】

(本発明の概要)

本発明の目的は、最小の切換え損失で、最小の計算(プロセッサステップ)で、DC電源及び電流の最小のリップルを供給する10kHzほどの高さの変調周波数で、AC幹線での最小の歪み及び力率で、3相AC幹線から直接、DC電源のパルス幅変調合成を含んでいる。

【0005】

この発明は、適切な手順で作動した時、同一又は近接のパルス幅変調期間の3つの部分からの2つのためDCマトリックスコンバータのすべてのスイッチが入れられると共にその状態のままでいられ、各パルス幅変調期間の2つの電圧生成部分及び1つの非電圧生成部分を含むという発見において予測されている。

30

【0006】

この発明によれば、DCマトリックス電力スイッチのスイッチオンの時間は、静止d q座標の前記AC幹線電圧の現在の瞬間位相と前記AC幹線のサイクルに及ぶ6相領域の進み及び遅れ境界との位相関係と共に、静止d q座標の3相のAC幹線の瞬間の大きさVに対する(前記DCマトリックスコンバータにより供給される電圧を示す)瞬間の電圧命令信号V*の割合により決定される。

【0007】

さらに本発明によると、位相関係はd q量によって表わされ、三角法の角度合計関係を使用して、直交d q座標で表わされたAC幹線の電圧とゼロの間にある不等式により識別される。

40

【0008】

さらにまた本発明によると、パルス幅変調期間の各部分で使用されるスイッチ対は直交D Q座標のAC幹線電圧の成分間の関係により選択される。本発明は、単方向電流、両方向電流を、再生して又は再生なしで供給するDCマトリックスコンバータで実行されてもよい。

【0009】

本発明の他の目的、特徴及び利点は、添付した図面に示されているように、その例示の実施例の以下の詳細な説明からより明らかとなるであろう。

【0010】

(好適な実施例の説明)

50

図1を参照すると、DCマトリックスコンバータ18はDCモータ19に電流を供給し、この実施例では、エレベータ車22及び釣合いおもり23にロープでつなぐことにより接続される滑車20に機械的に接続されて示されている。DCマトリックスコンバータ18は選択的に各種対の3相AC幹線a, b, cをコンバータj, kの出力端子に直接接続する。電圧は、例えば、エレベータが重負荷で上方に駆動されている時、端子jで正、端子kで負となり、従来の正電流は端子jから端子kへ流れ、又、例えば、エレベータが軽負で下方に駆動されている時、端子4は正、端子jは負となり、従来の正電流はkからjに流れ、これは「モータリング」と呼ばれる。エレベータが軽負で上方に、重負荷で下方に移動している時、又は減速している時はいつも、滑車20は実際にモータ19を駆動し、モータ19が発電機として作動するようになっている。そのような場合には、モータ19を流れる正電流は端子j, kで電圧の極性と反対の極性となり、これは「回生」と呼ばれる。DCマトリックスコンバータ18は図1のDCマトリックスコンバータ制御器に供給される速度命令の大きさ及び方向、及びモータ19がモータリングモード又は回生モードで作動しているかどうかにより適切にスイッチに接続する。

【0011】

こここの例では、結局、所望な様式でDCマトリックスコンバータにモータ19を駆動させる命令は伝統的なエレベータ作動コントローラ(図示せず)により供給され、滑車20(又は場合によってはモータ19)に結合される適切で伝統的なエンコーダ(図示せず)からの線34上での信号に応じて伝統的な位置及び速度の変換回路により供給される線32で実際の速度を減じる加算器31への線30に速度命令を供給する。線37上の回路33の位置出力は作動コントローラにフィードバックされ、所望の様式でエレベータを移動させる必要のある命令の連續性を決定するようになっており、すべてが周知なように、本発明の一部を形成しない。加算器31の出力は伝統的な速度エラーへの信号線40で比例積分利得回路41を供給され、線42でのその出力は加算器43に与えられる電流命令 I^* を備えている。加算器43は線44上の実際のモータ電流を減じ、伝統的な電流センサ45から得られ、線46で電流エラー信号を供給する。電流エラー信号は回路51の伝統的な比例積分利得で処理され、線52のその出力は電圧命令 V^* を備えている。

【0012】

本発明によると、静止d q座標において、入力AC幹線電圧ベクトルの大きさに対する電圧命令の大きさの割合は変調指標 m^* を決定し、モータ19のように、負荷への適用のため所望のDC電圧を達成するため、AC入力幹線の電圧のパルス幅変調の間、スイッチオンの時間の期間を決定するために使用される。

【0013】

AC幹線a, b, cの電圧は静止d q座標の変換回路56の伝統的な静止3相に供給され、公知なように、直交座標のAC幹線の3相入力電圧3を規定する出力 V_d , V_q を供給する。線57のAC幹線Vの大きさは、単純に、伝統的な装置58で実行される V_d , V_q の二乗の合計の平方根である。直交の大きさ V_d , V_q はまた伝統的なフェーズロックループ63に与えられ、線65及び66の出力は、それぞれsine及びcosineを示す信号である。これらは同期のd q座標の変調指標 m^* を静止d q座標の所望の変調指標成分 m_q , m_d に変換する回路68に適用される。線71, 72の m_q 及び m_d 信号は期間及び選択関数73に与えられ、選択関数は選択された対又は組のスイッチを入れるべき期間を決定し、対又は組のスイッチが所定の瞬間にオンになり、DCマトリックスコンバータ18の出力端子j, kでの所望のDC電圧を合成するため必要なパルス幅変調を実行する。関数73は以下により詳細に説明される。スイッチオンの時間の期間を示す信号、及び入れられるように選択された対のスイッチは、実時間で実際にパルスを計算する時限回路78への線77の主要部上で供給され、DCマトリックスコンバータ18への12線79の主要部上のゲート信号でスイッチを供給することにより所望の期間を実行するようになっている。時限回路は伝統的な転換方法によりスイッチを入り切りし、出力端子のそれぞれが常に回路ギャップを開放することなく、AC幹線に接続され、公知な電流制限の連続性を満たすようになっている。1つの転換例は、1992年、1月のIEEE Trans. Power Elec.

10

20

30

40

50

のHolmes及びLipoによる「A C - A Cマトリックスコンバータ理論を使用して制御された整流器の実行」に示されている。

【0014】

図1には示されていないが、本発明のD CマトリックスコンバータはA C入力に亘る線間の静電容量を要求し、後述するスイッチ転換を支持する。これらは入力フィルタ82内の直列の誘導子と共に含まれていてもよい。同様に、D Cマトリックスコンバータは、好ましくは、直列インダクタンス及び分流静電容量を有する出力フィルタ83を備え、両方のフィルタは前述した適用において示されている。

【0015】

D Cマトリックスコンバータ18の1実施例は図2に示されている。A C幹線a, b, cの各位相のため、図2の上部に2つのパワートランジスタスイッチがあり、図2の下部に2つのスイッチがある。図2の上部、at+, bt+, ct+での1つのスイッチはA C幹線の対応するものから端子jを通ってモータ19へ電流を伝え、対応する下部スイッチab+, bb+, cb+の1つはモータ19から端子kを通ってA C幹線の対応するものに電流を伝える。ここで例示の目的のため、端子iからモータ19を通り端子kまで下方への電流の流れは正電流となると考えられる。負電流のため、負の下部スイッチab-, bb-, cb-の1つは、A C幹線の対応する1つから端子k、モータ19を通り、端子jまで電流を伝え、上部の負のスイッチat-, bt-, ct-の1つは端子jからA C幹線の対応するものまで電流を伝える。

【0016】

D Cマトリックスコンバータの作動の一般的な性質は図3に示されている。そこに、A C幹線のシヌソイド電圧V_a, V_b, V_cは時間に対して描かれている。図3には、図2でパワートランジスタスイッチat+, bt+...cb-を伝えるいろいろな組合せから起こる複数の異なる電流ベクトルi₁, i₂...i₆も描かれている。これらは負電圧から正電圧に延びる垂直な矢印として表わす。それぞれの垂直な矢印は括弧に同一の支持を持つ水平矢印を伴い、対応する電流ベクトルが（後述する例ではサイクル毎に約55回）切換えられ、入力命令が正($m^* > 0$)の時はいつも出力端子で正電圧を作る($V_j > V_k$)。それの場合には、矢印の上部は、a, b又はcで示されたスイッチを流れる電流として示され、指示A tは、後述するように、電流が正又は負となるべきかどうかにより、トランジスタat+又はトランジスタat-のいずれかがその特定の時間に伝わることを示している。同様に、電流ベクトルi₁のための指示C bは、電流がそれ正又は負であるべきかどうかによりトランジスタcb+, cb-の1つが伝わることを示している。したがって、電流ベクトルi₁のため、（後述するように、それが正又は負であるかどうか）はA C幹線の位相c及びA C幹線の位相aをそれぞれマトリックスの端子k及びjに接続することにより達成される。電流ベクトルi₁は $V_c = 0$ の点から $V_a = 0$ の点までの時間に存在可能である。

【0017】

D Cマトリックスコンバータのための命令された変調指数 m^* は、以下のように、d q座標の静止座標系に変換される。

$$m_d = m^* \sin \theta$$

$$m_q = m^* \cos \theta \quad 0 < \theta < 2\pi$$

$\theta = 0$ は同期座標系のA C幹線電圧のq軸に対応する（図1の63～68）。

【0018】

電流i₁～i₆は出力端子でゼロではない電圧(V_k に等しくない V_j)を発生させる実現可能な電流であり、一度に図2のスイッチの2つの選択動作により実現可能である。例えば、スイッチat+が図2のスイッチbb+と同時に動作した場合、これは図3に示されているような電流i₆となる。スイッチat+がcb+と同時に動作した場合、これは図3の電流i₁となる。at+がab+と同時に動作した場合、これは出力端子で作られた電圧に差がなく($V_j = V_k$)、端子j, kと短絡し、電流はat+及びab+を循環し、ここではゼロベクトルとして定義されている。D C電圧の合成は、10 kHzのようなA C幹線の周波数に対

10

20

30

40

50

して非所に高い周波数でのパルス幅変調により達成され、 $100\mu s$ のような短い変調周期となる。それぞれの $100\mu s$ の変調周期内で、(A t, B b等の)第1対のスイッチは(「デューティ率」ないし「持続時間」として定義された)変調周期のある部分の間、伝え、(A t, C b等の)第2対のスイッチはその変調周期のある部分の間、伝え、B t, B b等の同相に関連する1組のスイッチにより形成されたゼロベクトルは、後述するように残りの部分の間、伝える。

【0019】

図4を参照すると、DCマトリックスコンバータを制御するための方法論を示す空間ベクトル図は、後述するように、選択された対のスイッチを入れることになる各電流ベクトル $i_1 \sim i_6$ を含んでいる。電流ベクトル $i_1 \sim i_6$ は6相部分、 $s = 0, \dots, s = 5$ を分離する境界である。各境界は1つの位相区域のための遅れ境界及び次の位相区域のための進み境界である。図4では、正の出力電圧が作られる場合($m^* > 0$)について、特別のトルク電流基準 i^* が、 i_6 が使用されると共に i_1 が使用される時一点に存在する変調周期内に示されている。これは位相区域がゼロ($s = 0$)として定義されている。結果として生じる変調指数 m^* 及び関連量 m_d, m_q もまた示されている。図4に示されている。図4に示された変調周期については、1として定義された進み電流ベクトル(または境界)は電流ベクトル i_6 であり、1として定義された遅れ電流ベクトル(又は境界)は電流ベクトル i_1 である。基準ベクトル i^* を近似するために、対応する電流ベクトル i_1, i_6 について対のスイッチが入れられるデューティ率ないし持続時間 d_1, d_6 は、基準ベクトルと、対応する進み及び遅れ電流ベクトル i_1, i_6 と、の間の角度のサインに比例するものとする。各区域で使用されるデューティ率は、

$$d_1 = m^* s \sin(\pi/3 - \dots) \quad d_6 = m^* s \sin(\pi/3) \quad 0 < s < \pi/3$$

$$d_0 = 1 - d_1 - d_6$$

d_0 及び d_6 はそれぞれベクトル及びベクトルの角度位置に対応する。

【0020】

さらに本発明によれば、切換え回数を決定するため、上記変調関数は、以下のように、各区域の三角法の角度合計関係を使用することにより d_q 量によって表わされる。上式及び $=\pi/6 + \dots - s\pi/3$ であり、 s が図4の区域で、 $0 < s < 5$ であるという事実を使用して、

$$d_1 = m^* \sin\{\pi/3 - (\pi/6 + \dots - s\pi/3)\} = m^* \sin(\pi/6 + s\pi/3 - \dots)$$

$$= m^* \sin(\pi/6 + s\pi/3) \cos \dots - m^* \cos(\pi/6 + s\pi/3) \sin \dots$$

$$= \sin(\pi/6 + s\pi/3) m_q - \cos(\pi/6 + s\pi/3) m_d$$

$$d_6 = m^* \sin(\pi/6 + \dots - s\pi/3) = m^* \sin(\pi/6 - s\pi/3 + \dots)$$

$$= m^* \sin(\pi/6 - s\pi/3) \cos \dots - m^* \cos(\pi/6 - s\pi/3) \sin \dots$$

$$= \sin(\pi/6 - s\pi/3) m_q + \cos(\pi/6 - s\pi/3) m_d$$

と表わすことができる。

【0021】

参照のため、各区域 $s = 0$ から $s = 5$ の、上式のサイン及びコサイン係数の値は下表で与えられる。

s	$\sin(\pi/6+s\pi/3)$	$-\cos(\pi/6+s\pi/3)$	$\sin(\pi/6-s\pi/3)$	$\cos(\pi/6-s\pi/3)$
0	1/2	$-\sqrt{3}/2$	1/2	$\sqrt{3}/2$
1	1	0	-1/2	$\sqrt{3}/2$
2	1/2	$\sqrt{3}/2$	-1	0
3	-1/2	$\sqrt{3}/2$	-1/2	$-\sqrt{3}/2$
4	-1	0	1/2	$-\sqrt{3}/2$
5	-1/2	$-\sqrt{3}/2$	1	0

10

【 0 0 2 2 】

以下の量が

$$m1 = \frac{\sqrt{3}}{2} md - \frac{1}{2} mq$$

$$m2 = \frac{\sqrt{3}}{2} md + \frac{1}{2} mq$$

20

で定義される場合、変調関数（及び衝撃係数）は下表で与えられた量による各区域で決定される。

s	$d\alpha$	$d\beta$
1	$-m1$	$m2$
2	mq	$m1$
3	$m2$	$-mq$
4	$m1$	$-m2$
5	$-mq$	$-m1$
6	$-m2$	mq

30

【 0 0 2 3 】

これは図5及び6の空間ベクトル図に示されている。したがって、両方のベクトル d 及び d' のためのデューティサイクルは、量 mq , $m1$ 及び $m2$ により単独で決定され、図8のステップ101～104に示されているような前式を使用してデジタル信号プロセッサで容易に計算可能である。

40

【 0 0 2 4 】

区域の始めの変調期間の間、ベクトルのための切換え時間は重要であり、ベクトルのための切換え時間は僅かとなるだろう。区域を中途では、ベクトルのための切換え時間はベクトルの切換え時間に等しくなるだろう。区域の端部近くでは、ベクトルのためのオンタイムは重要となり、ベクトルのためのオンタイムは僅かとなるだろう。各変調期間の残りでは、 $d0 = 1 - d - d'$ (ゼロベクトルのための期間) であり、 Bt , Bb 等の同一のAC幹線に関連する一対のスイッチはゼロベクトルを供給するように入れられ、それにより、スイッチの転換の最小数を使用しながら、出力電圧の大きさを調整する。

ベクトルを伝わるように各種上部スイッチが入れられる時間は図9に示され、ベクトルを伝わる時間は図10に示されている。ベクトルを伝わるように各種下部スイッチが入

50

れられる時間は図 1 1 に示され、ベクトルを伝わるようにそれらが入れられる時間は図 1 2 に示されている。それぞれの量 (m_q , m_1 , m_2) 使用する時は A C 幹線入力電圧ベクトルがある区域を決定する必要があり、不平等試験により達成され、 m^* が正か負かどうかを試験する。 $m^* > 0$ のための区域境界を定義する不平等は図 7 に示されている。そこに。 V_d 及び V_q は静止座標の入力 A C 幹線に関する(図 1 の 5 6)。負の命令 ($m^* < 0$) のため、電流ベクトル I^* は図 4 に示されるそれから ラジアンずれている。以下の表は、上部及び下部 及び スイッチを選択するのに使用する量を示している。

	$m^* > 0$	$m^* < 0$
上部スイッチ	$V_d' = V_d$ $V_q' = V_q$	$V_d' = -V_d$ $V_q' = -V_q$
下部スイッチ	$V_d' = -V_d$ $V_q' = -V_q$	$V_d' = V_d$ $V_q' = V_q$

10

【0025】

そのため、テスト 107 及びステップ 108 ~ 111 は、不等式が試験される前に m^* の正負に対して適切に V_d' 及び V_q' を確定する。図 6 から、区域 0 及び 3 において $|d| = m_2$ であり、以下の不等式によって確定される。

【0026】

$$|Vd| > -Vq/\sqrt{3} \cap Vd < Vq/\sqrt{3} \cup |Vd| < -Vq/\sqrt{3} \cap Vd > Vq/\sqrt{3}$$

$$|Vd| < Vq/\sqrt{3} \cup |Vd| < -Vq/\sqrt{3}$$

$$|Vd\sqrt{3}| < |Vq|$$

これは図 8 の試験 115 に示されているようなデジタル信号プロセッサで容易に試験される。同様に、区域 1 及び 4 において $|d| = m_1$ であり、以下の不等式により定義される。

$$|Vq| < 0 \cap Vd < Vq/\sqrt{3} \cup |Vq| > 0 \cap Vd > Vq/\sqrt{3}$$

$$|VdVq| > Vq^2/\sqrt{3} \cup |VdVq| > Vq^2/\sqrt{3}$$

$$VdVq\sqrt{3} > Vq^2$$

これは図 8 の試験 116 で決定される。

【0027】

残りの区域 2 及び 5 は、 $|d| = m_q$ であり、除去処理を介して決定される(図 8 のテスト 115 及び 116 で負)。d の記号は図 8 のテスト 117 ~ 119 で V_q の記号を試験することにより決定され、すなわち、図 8 のステップ 120 ~ 122 に示されているように、 $V_q < 0$ の場合、 $d = -d$ である。

【0028】

衝撃係数 d は図 5 に示すことにより容易に得られ、 d は図 6 の d に対して $2/3$ ラジアンずれている。このため、 d の決定は、上記不等式を試験する時に以下の代わりを使用することにより上記割当てと同一となる。

【0029】

30

40

$$Vd'' = -\frac{1}{2}Vd' - \frac{\sqrt{3}}{2}Vq'$$

$$Vq'' = -\frac{1}{2}Vq' + \frac{\sqrt{3}}{2}Vd'$$

これは、代わりをするステップ 1 2 3 及び 1 2 4 (図 8)、及びステップ及び試験 1 1 5 ~ 1 2 2 等を繰返すステップ及び試験 1 2 5 により達成される。

【0030】

一度、オンタイムが 及び ベクトルのために決定されると、図 4 によりベクトルを作るためにどのスイッチが入れられるべきかを決定する必要がある。これは、ゼロでないベクトルのためのスイッチの決定と、それに続くゼロベクトルのためのスイッチ割当ての 2 つのステップの処理である。

【0031】

上記デューティ率ないし持続時間が適用される位相 (すなわち、スイッチ割り当て) は、電圧ベクトルがある区域により決定される。例えば、ベクトルおよびベクトルについての DC マトリックスコンバータでの上部電力スイッチのスイッチ割り当ては、図 9 及び 10 に示されている。ベクトルが B_t で表示された区域の 1 つにあった場合、スイッチ割り当ては B_t になされる。図 10 を参照すると、スイッチ B_t について、区域 $s = 1$ であるか $s = 2$ であるかは以下の不等式を試験することにより、一度に判別することができる。

【0032】

$$[Vd' > -Vq/\sqrt{3}] \cap [Vd' > Vq'/\sqrt{3}]$$

$$Vd'\sqrt{3} > |Vq'|$$

ベクトルのための上部スイッチの残りの配列は、図 7 に示されたように Vq のサインを試験することにより、領域 1 及び 2 を除去後、決定され、 $Vq' > 0$ (試験 1 3 1 で肯定的) の場合、領域は 0 又は 5 で上部スイッチは A_t であり、 $Vq' < 0$ (試験 1 3 1 で否定的) の場合、領域は 3 及び 4 で上部スイッチは C_t である。

【0033】

ベクトルのための上部スイッチの配列は、図 9 に注目することにより、図 10 の ベクトルのための上部スイッチ排列に対して $/3$ ラジアンの位相のずれを容易に得ることができる。このため、ベクトルのための上部スイッチの決定は、以下の代わりの式が最初に成された場合 (図 13 のステップ 1 3 5, 1 3 6)、上記配列と同一になる。

$$Vd' = 1/2Vd' - 3Vq'/2$$

$$Vq' = -1/2Vq' + 3Vd'/2$$

これらの配列は図 13 の試験及びステップ 1 3 8 に示されている。

【0034】

ベクトル及びベクトルのための下部スイッチ配列の決定は、2 つのグループのための配列の間のラジアンの位相のずれを除いて、上記したものと同一である。このため、決定は、以下の代わりの式を使用する時に上記したものと同一となる (図 13 でステップ 1 4 0, 1 4 1)。

$$Vd'' = -Vd''$$

$$Vq'' = -Vq''$$

これらの配列は図 13 のステップ及び試験 1 4 3 でなされる。

【0035】

前述したように、ゼロベクトル i_0 は 1 組の同位相スイッチ $A_t, A_b; B_t, C_t, C_b$ により出力端子 j, k の短絡として定義される。ゼロベクトルを表わすのに使用する組のスイッチの選択は同相モードの出力電圧に影響を及ぼす。それぞれのベクトル $i_1 \sim i_6$ の適用は、各出力端子 j, k となり、AC 幹線電圧 V_a, V_b 又は V_c の 1 つに接続される。負荷 V_D に加えられる電圧差は出力位相電圧の差、 $V_j - V_k$ であり、中性のシス

10

20

30

40

50

テムに関連する同相モードの電圧 V_{CM} は出力位相の数により分割された 2 つの出力線間電圧の合計、 $(V_j + V_k) / 2$ である。結果として生じる差及び各ベクトルにより作られた同相モードの電圧は下表で与えられる。

ベクトル	i 1	i 2	i 3	i 4	i 5	i 6
スイッチ	At,Cb	Bt,Cb	Bt,Ab	Ct,Ab	Ct,Bb	At,Bb
V_j	VC	VC	VA	VA	VB	VB
V_k	VA	VB	VB	VC	VC	VA
VD	VAC	VBC	VBA	VCA	VCB	VAB
V_{CM}	<u>VA+VC</u> 2	<u>VB+VC</u> 2	<u>VB+VA</u> 2	<u>VC+VA</u> 2	<u>VC+VB</u> 2	<u>VA+VB</u> 2

10

【0036】

ベクトル	i 0	i 0	i 0
スイッチ	At,Ab	Bt,Bb	Ct,Cb
V_j	VA	VB	VC
V_k	VA	VB	VC
VD	0	0	0
V_{CM}	VA	VB	VC

20

【0037】

線間電圧 V_a , V_b 及び V_c はシヌソイドであるので、AC サイクル上のゼロでないベクトル、i 1 から i 6 により達成されるピークの同相モード電圧は

$$V_{CM}(\text{peak}) = 1/2 \sqrt{3}V_{LL}, \quad 0 < t < \pi/2$$

30

として容易に計算される。 V_{LL} は平方自乗平均線間電圧で、 t はラジアンでの AC 位相角である。対照的に、同一期間にゼロベクトルにより達成されたピークの同相モード電圧は、

$$V_{CM}(\text{peak}) = \sqrt{3}V_{LL}, \quad 0 < t < \pi/2$$

である。結果として、ゼロベクトルの識別力のない使用は、ゼロでないベクトルのためのその 2 倍のピークの同相モード電圧を発生させる。

【0038】

しかし、ゼロベクトルはピークの同相電圧を減少させるような方法で選択可能である。例えば、ゼロベクトル (At, Ab) の使用は、

$$/3 \leq t \leq 2/3 \text{ 及び } 4/3 \leq t \leq 5/3$$

40

$t = 0$ は線間電圧 V_a のピークに対応し、最大の同相モード電圧は、

$$V_{CM}(\text{peak}) = \sqrt{2/3}V_{LL} \cos\left(\frac{\pi}{3}\right), \quad \frac{\pi}{3} < \omega t \leq \frac{2\pi}{3} \text{ or } \frac{4\pi}{3} < \omega t \leq \frac{5\pi}{3}$$

により与えられ、

$$V_{CM}(\text{peak}) = \frac{1}{2} \sqrt{2/3}V_{LL}, \quad \frac{\pi}{3} < \omega t \leq \frac{2\pi}{3} \text{ or } \frac{4\pi}{3} < \omega t \leq \frac{5\pi}{3}$$

に等しい。したがって、このゼロベクトルにより作られたピークの同相モード電圧は、AC サイクルの間のその使用を制限することにより半分に減少される。全体の AC サイクル

50

に亘りこの減少因子を実現するため、同様の制限が他のゼロベクトルに配置される。これは下表に要約され、図14に示されている。

ゼロベクトル	適用の許容期間
(A t, A b)	$\pi/3 < \omega t < 2\pi/3$ 及び $4\pi/3 < \omega t < 5\pi/3$
(B t, B b)	$0 < \omega t < \pi/3$ 及び $\pi < \omega t < 4\pi/3$
(C t, C b)	$2\pi/3 < \omega t < \pi$ 及び $5\pi/3 < \omega t < 0$

10

【0039】

SW0で表わされたゼロベクトルのためのスイッチ組の決定はDCマトリックスコンバータの上部及び下部グループの両方に適用される。電圧ベクトルがどの領域にあるかの決定は不等式試験により達成される。領域の境界を規定する不等式は図14に示されている。SW0 = Aである領域は以下の不等式により定義される(図15の試験139で正の結果)。

$$\begin{aligned} & [Vd > -Vq\sqrt{3} \cap Vd > Vq\sqrt{3}] \cup [Vd < -Vq\sqrt{3} \cap Vd < Vq\sqrt{3}] \\ & [Vd > |Vq\sqrt{3}|] \cup [-Vd > |Vq\sqrt{3}|] \\ & |Vd| > |Vq\sqrt{3}| \end{aligned}$$

20

同様に、SW0 = Bは以下の不等式を試験することにより識別される(図15の試験140で正の結果)。

$$\begin{aligned} & [Vd > 0 \cap Vd < Vq\sqrt{3}] \cup [Vd < 0 \cap Vd > Vq\sqrt{3}] \\ & [Vd^2 < VdVq\sqrt{3}] \cup [Vd^2 < VdVq\sqrt{3}] \\ & Vd^2 < VdVq\sqrt{3} \end{aligned}$$

30

SW0 = Cは除去により決定される(図15の試験140で負の結果)。

【0040】

所望の場合、以下の置き換えがなされるとすれば、デューティ率を設定するためのアルゴリズムとの類似点に注目することによりプログラミングは簡略化される。

$$V_d = V_q$$

$$V_q = V_d$$

【0041】

図14及び15に関連させて前述されたゼロベクトルスイッチの選択は、同時に出願された共有の米国特許No.6,166,930に開示されていると共にクレームされている。

40

【0042】

各変調期間内で、いろいろな対及び組みのスイッチがベクトル、ベクトル、及びゼロベクトルのために動作される順序は重要ではない。したがって、順序は、, , ゼロ; , , ゼロ; , , ゼロ; 又は他の順序であってもよい。別のスイッチが入れられ、AC幹線からその端子まで伝わるまで、AC幹線の1つと出力端子の1つの間を伝えるスイッチが閉じられないように拘束して、(図9~12及び14とと共に)図4に示されたスイッチ対()及び組(ゼロベクトル)の関係は、本発明を実施することによりスイッチの転換が最小にされることを示している。例えば、スイッチA tは、ベクトルが(位相領域s = 0の進み境界を有する) i 6である時、ベクトルの一部分として入れられ、各変調期間の 部分の間、電流ベクトル i 1のための対の一部分としてオンのままで

50

ある。他方、スイッチ A_t は、位相領域 $s = 0$ 内の変調期間のそれの中でも、電流ベクトル i_1 の一部分として最初に入れられ、電流ベクトル i_6 の一部分としてオンのままであってもよい。そして、1つの変調期間でゼロベクトルスイッチ組がスイッチ対とスイッチ対の間で動作している場合でさえ、例えば、 A_t スイッチは1つの変調期間の終わりに i_6 のために入れられ、次の変調期間の始めに i_1 のためオンのままであってもよい。したがって、従来技術で公知な3つのスイッチが変調期間毎に入れられるのとは対照的に、如何なる場合でも、2つのスイッチ変調期間毎に1値だけ入れられるだろう。したがって、ゼロでないベクトルを形成するためのスイッチの転換数は3分の1に減少される。同一の関係がゼロベクトルの転換のために存在する。

【0043】

10

したがって、図4に示された空間ベクトル図に表わされた発明の空間ベクトルアプローチにより提供された転換の減少という利点は、同相モードの磁気構成部品の減少要求と組み合わされてもよく、前記米国特許No.6,166,938に示されている、ゼロベクトルのための適用の許容期間を短縮することにより実現される減少された同相モード電圧により提供される。 $m^* > 0$ のためのすべての許容可能なベクトルの組合せ戦略は下表で与えられる。

【0044】

領域	ベクトル I_α	ベクトル I_β	角度	電圧 関係	ゼロ ベクトル
0	i_6 (A1,B2)	I_1 (A1,C2)	330-360	VA>VC>VB	(C1,C2)
			0-30	VA>VB>VC	(B1,B2)
1	i_1 (A1,C2)	I_2 (B1,C2)	30-60	VB>VA>VC	(A1,A2)
			60-90		
2	i_2 (B1,C2)	I_3 (B1,A2)	90-120	VB>VC>VA	(C1,C2)
			120-150		
3	i_3 (B1,A2)	I_4 (C1,A2)	150-180	VC>VB>VA	(B1,B2)
			180-210		
4	i_4 (C1,A2)	I_5 (C1,B2)	210-240	VC>VA>VB	(A1,A2)
			240-270		
5	i_5 (C1,B2)	I_6 (A1,B2)	270-300	VA>VC>VB	(C1,C2)
			300-330		

20

30

【0045】

図4を参照すると、各パルス幅変調周期内の区域0内の小さい位相角で、スイッチ A_t はベクトル I_6 に関して(スイッチ B_b と共に)比較的長時間オンとなり、ベクトル I_1 に関して(スイッチ C_b と共に)比較的短時間オンとなる。区域0内の大きい位相角では、反対のことが起こる。スイッチ A_t はベクトルとベクトルの両方に関連する部分の間、継続的にオンのままである。区域0の中央では、 A_t スイッチがオンのままである時間が最長となり、図16(a)のデューティ波形を生じさせる。図16(b)は、スイッチ a_t, b_t 及び c_t についてのオンの時間の例示の設定を示し、図16(c)は結果として生じるであろう瞬間の(フィルタリングされていない理想的な)DC出力を示している。

【0046】

計算が行われる順序(図8の13及び15)は本発明には不適切である。勿論、その対又

40

50

は組が各変調期間に作動可能となる前に、各対又は組のための期間と同様にスイッチ選択（各対又は組）が知られなければならない。時限回路 7 8 内の選択及び期間の使用は伝統的であり、A C - A C マトリックスコンバータで使用されるのと実質的に同じである。

【 0 0 4 7 】

本発明は、両方の方向及び再生で負荷を適合するため、1 2 個のスイッチat+ at-,...cb+, cb- がある実施例において説明されている。しかし、本発明は、駆動力ツールのためのよ うな再生なしの単一方向、又は他の適用において負荷を駆動するD C マトリックスコンバータで使用されてもよい。

【 0 0 4 8 】

本発明は、n 型で突抜け現象の絶縁ゲート二極式トランジスタ電力スイッチを使用して行 10 われるように示されている。しかし、本発明はp 型トランジスタ、又は、アンチパラレル 対で接続された突抜け現象のない絶縁ゲート二極式トランジスタを使用して実行されてもよい。

【 図面の簡単な説明 】

【 図 1 】本発明により制御されたD C マトリックスコンバータを使用するエレベータシステムの概略ブロック図である。

【 図 2 】本発明により制御される通常のエミッタ、D C マトリックスコンバータの概略図である。

【 図 3 】本発明に関する電流ベクトルの指示を含むA C 幹線電圧の作図である。

【 図 4 】本発明の原理を示す空間ベクトル図である。

20

【 図 5 】サイクルの各種領域の本発明の各種パラメータを示す図である。

【 図 6 】サイクルの各種領域の本発明の各種パラメータを示す図である。

【 図 7 】本発明によりD C マトリックスを制御するために使用される不等式を示す空間ベ 25 クトル図である。

【 図 8 】本発明によりスイッチオン期間を決定するための例示ルーティンの簡略した論理フロー図である。

【 図 9 】各種スイッチが作動されるサイクルの領域を示す図である。

【 図 1 0 】各種スイッチが作動されるサイクルの領域を示す図である。

【 図 1 1 】各種スイッチが作動されるサイクルの領域を示す図である。

【 図 1 2 】各種スイッチが作動されるサイクルの領域を示す図である。

30

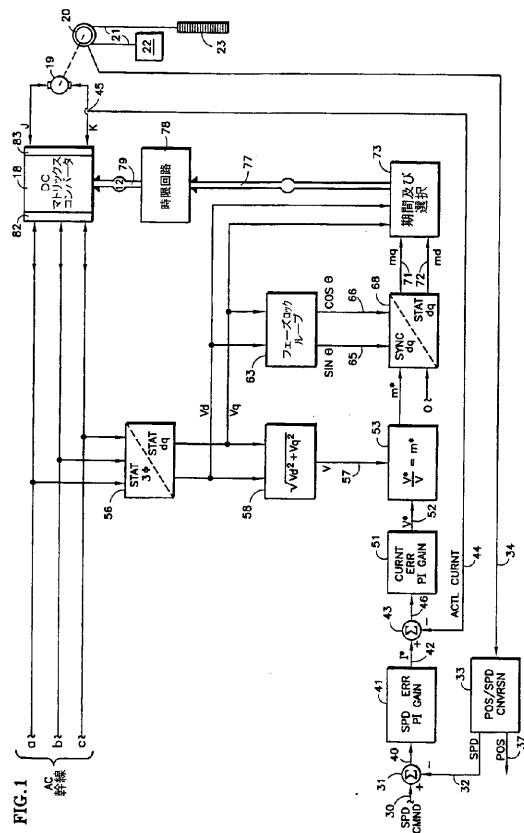
【 図 1 3 】ゼロでないベクトルスイッチ選択ルーティン（簡略化した例示）の論理フロー図である。

【 図 1 4 】ゼロベクトルを選択するために使用される不等式を示す空間ベクトル図である。

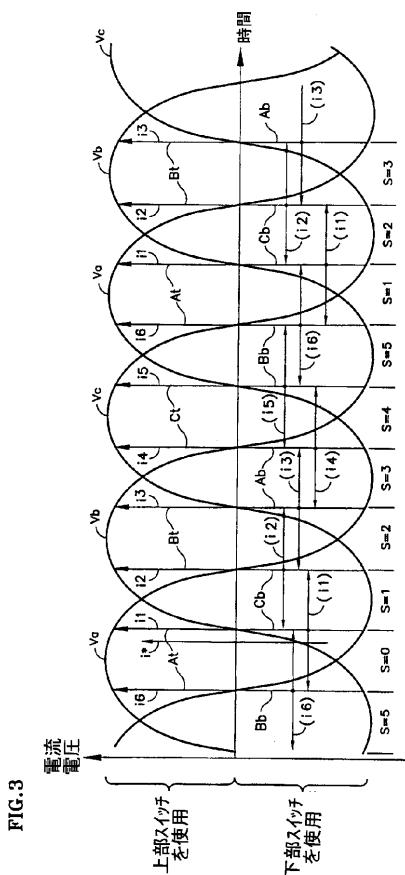
【 図 1 5 】例示したゼロベクトルスイッチ選択ルーティンの簡略化した論理フロー図である。

【 図 1 6 】本発明の原理を示す通常の位相ベースにおける一連の波形である。

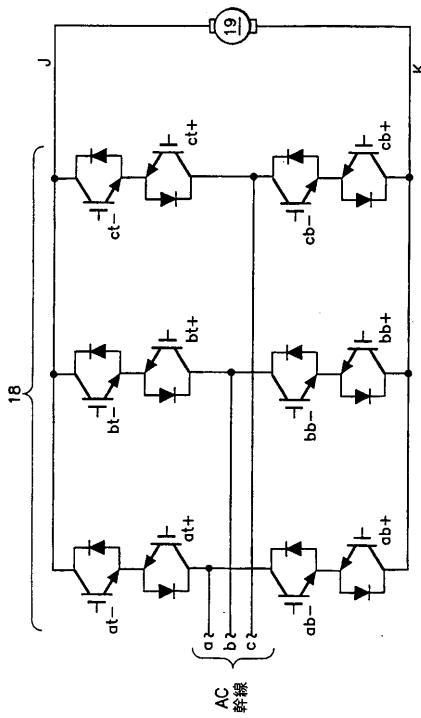
【 図 1 】



【図3】



【 四 2 】



【 図 4 】

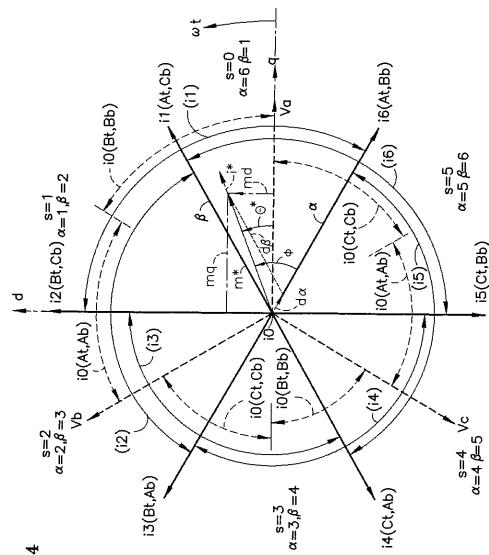
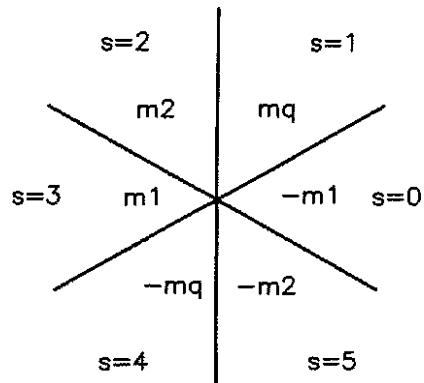
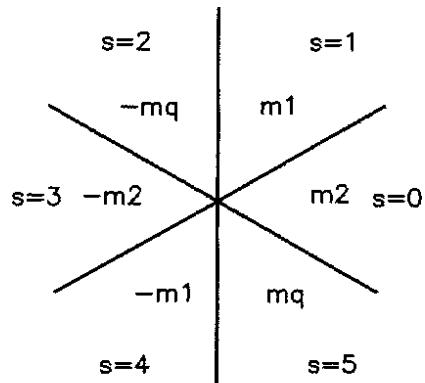


FIG. 4

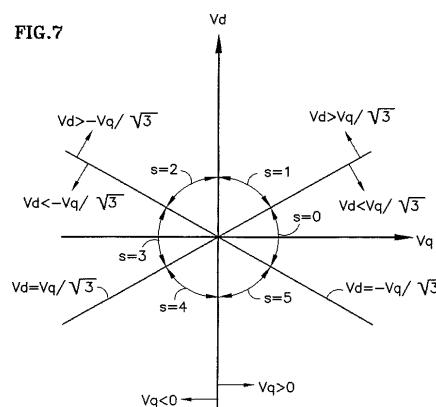
【図5】

FIG.5 $d\alpha$

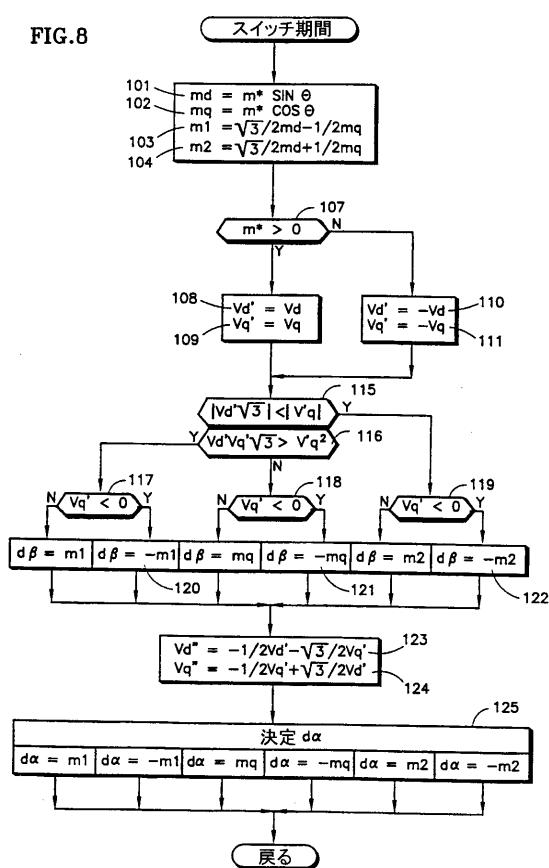
【図6】

FIG.6 $d\beta$

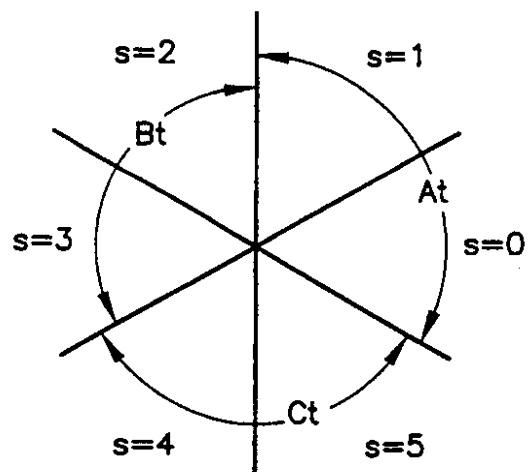
【図7】



【図8】



【図9】

FIG.9 上部 α スイッチ

【図10】

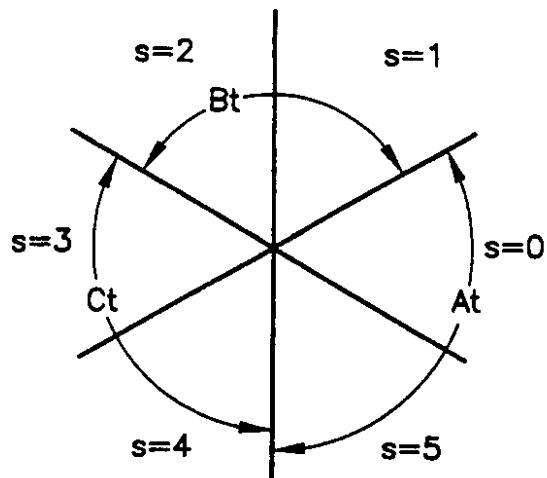


FIG.10 上部βスイッチ

【図11】

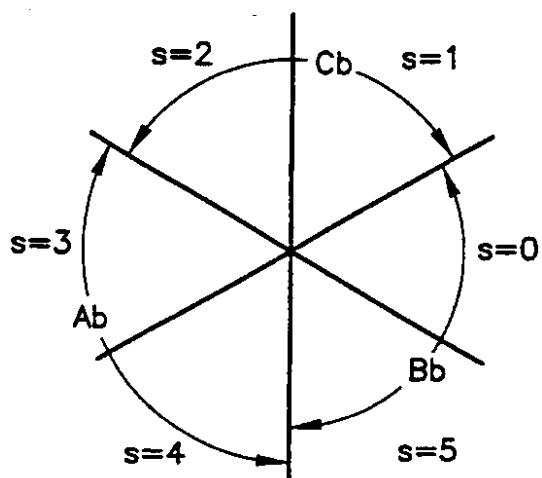


FIG.11 下部αスイッチ

【図12】

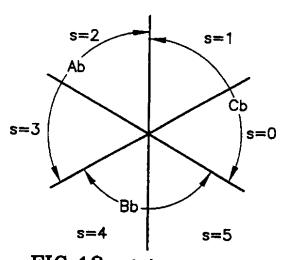
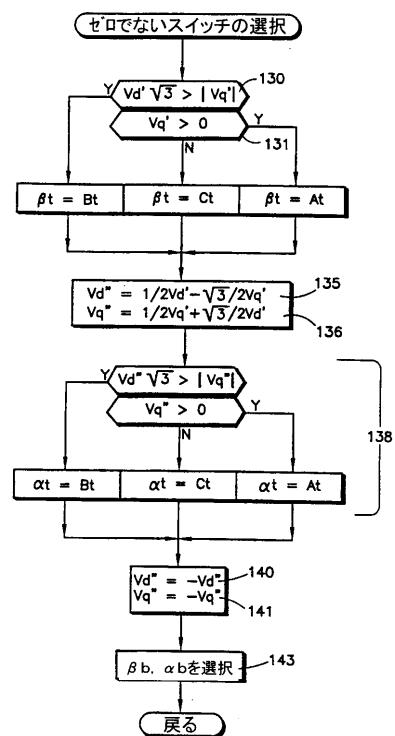


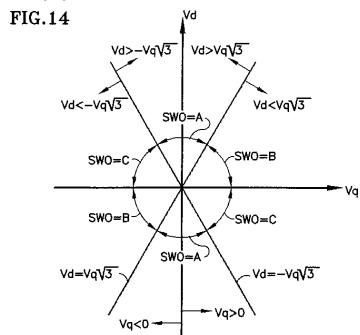
FIG.12 上部βスイッチ

【図13】

FIG.13

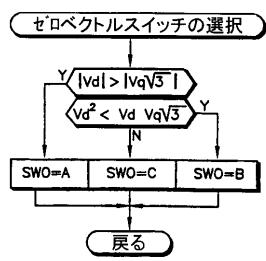


【図 1 4】

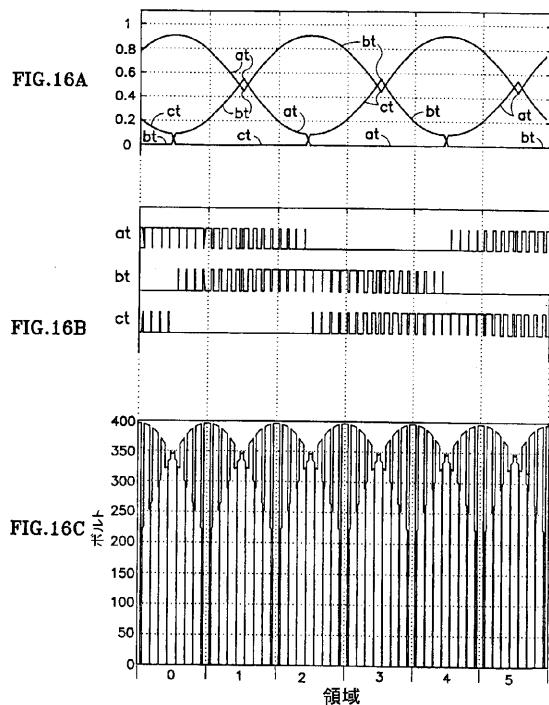


【図 1 5】

FIG.15



【図 1 6】



フロントページの続き

審査官 松本 泰典

(56)参考文献 特開昭60-156270(JP, A)
米国特許第05706186(US, A)
特開平11-069824(JP, A)
特開平11-122944(JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M 7/12