

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年5月14日(14.05.2020)



(10) 国際公開番号
WO 2020/095873 A1

(51) 国際特許分類:
C30B 29/36 (2006.01) H01L 21/205 (2006.01)
C30B 25/20 (2006.01)

(21) 国際出願番号: PCT/JP2019/043204

(22) 国際出願日: 2019年11月5日(05.11.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2018-208476 2018年11月5日(05.11.2018) JP

(71) 出願人: 学校法人関西学院 (KWANSEI GAKUIN EDUCATIONAL FOUNDATION) [JP/JP]; 〒6628501 兵庫県西宮市上ヶ原一番町1番155号 Hyogo (JP). 豊田通商株式会社 (TOYOTA TSUSHO CORPORATION) [JP/JP]; 〒4508575 愛知県名古屋市中村区名駅4丁目9番8号 Aichi (JP).

(72) 発明者: 金子 忠昭 (KANEKO, Tadaaki); 〒6691337 兵庫県三田市学園二丁目一番地 関西学院大学理工学部内 Hyogo (JP). 芦田 晃嗣 (ASHIDA, Koji); 〒6691337 兵庫県三田市学園二丁目一番地 関西学院大学理工学部内 Hyogo

(JP). 井原 知也 (IHARA, Tomoya); 〒6691337 兵庫県三田市学園二丁目一番地 関西学院大学理工学部内 Hyogo (JP). 堂島 大地 (DOJIMA, Daichi); 〒6691337 兵庫県三田市学園二丁目一番地 関西学院大学理工学部内 Hyogo (JP).

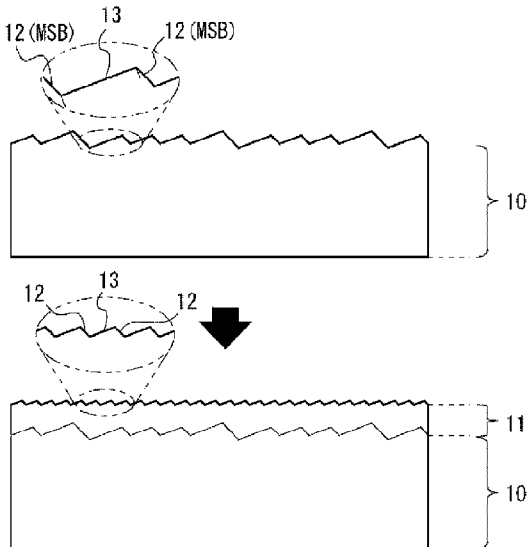
(74) 代理人: 辻田 朋子 (TSUJITA, Tomoko); 〒2206008 神奈川県横浜市西区みなとみらい二丁目3番1号 クイーンズタワーA 8階 みなとみらい特許事務所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

(54) Title: SIC SEMICONDUCTOR SUBSTRATE, AND, PRODUCTION METHOD THEREFOR AND PRODUCTION DEVICE THEREFOR

(54) 発明の名称: SiC半導体基板及びその製造方法及びその製造装置



(57) Abstract: The problem to be addressed by the invention is to provide an SiC semiconductor substrate having a growth layer for which the step height has been controlled, a production method therefor, and a production device therefor. The invention is characterized by containing a growth step for causing an SiC substrate 10 to grow under an SiC-Si equilibrium vapor pressure environment. Causing the SiC substrate 10 to grow under the SiC-Si equilibrium vapor pressure environment in this manner allows the SiC semiconductor substrate for which the growth layer step height has been controlled, to be provided.

(57) 要約: ステップ高さが制御された成長層を有する SiC半導体基板及びその製造方法及びその製造装置を提供することを課題とする。SiC基板10をSiC-Si平衡蒸気圧環境下で成長させる成長工程を含むことを特徴とする。このようにSiC基板10をSiC-Si平衡蒸気圧環境下で成長させることにより、成長層のステップ高さが制御されたSiC半導体基板を提供することができる。



WO 2020/095873 A1

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：

S i C半導体基板及びその製造方法及びその製造装置

技術分野

[0001] 本発明は、ステップ高さが制御された成長層を有するS i C半導体基板及びその製造方法及びその製造装置に関するものである。

背景技術

[0002] S i C（炭化珪素）半導体デバイスは、S i（シリコン）やG a A s（ガリウムヒ素）半導体デバイスに比べて高耐圧及び高効率、高温動作が可能であるため、産業化に向けて開発が進められている。

[0003] 通常、デバイス製造に用いられる（0001）から僅かな傾斜を設けたS i C基板の表面には、ステップテラス構造が形成されている。従来、S i C基板の表面制御においては、デバイス製造プロセス中にステップが束化（バンチング）して、ステップバンチングが形成されてしまうことが問題視されてきた。

[0004] このステップバンチングは、S i C半導体デバイスの特性に悪影響を与えることが知られている。具体的には、（1）ステップバンチングが形成された表面にエピタキシャル成長を行うと、エピタキシャル成長層（以下、エピ層という）の表面にステップバンチング起因の欠陥が発生する場合があること、（2）エピ層表面に酸化膜を形成して製造されるM O S F E T等のS i C半導体デバイスにおいて、ステップバンチングの存在は動作性能および信頼性に致命的な影響を与える場合があること、がそれぞれ知られている。

[0005] このような問題に対し、ステップバンチングの発生を抑制する技術が種々提案されている。例えば、特許文献1には、化学気相成長（C V D : C h e m i c a l V a p o r D e p o s i t i o n）法において「『格子乱れ層』を3 n m以下にしたS i C単結晶基板のガスエッチング後の表面に、S i Cのエピタキシャル成長に必要とされる量のS i H₄ガスとC₃H₈ガスを

濃度比C/Siが0.7~1.2で同時に供給することによって、ステップバンチングフリーのSiCエピタキシャルウェハを提供する技術」が記載されている。

先行技術文献

特許文献

[0006] 特許文献1：特開2013-34007号公報

発明の概要

発明が解決しようとする課題

[0007] ところで、上述した(1)及び(2)のステップバンチングの問題をさらに先に進めると、SiC基板表面に形成されるステップ高さを制御して、デバイス製造に好ましい表面を提供することが望ましい。すなわち、ステップ高さが制御されれば、エピタキシャル成長や酸化膜形成において、ステップテラス構造に起因した問題に寄与することができ、結果としてデバイスの動作性能および信頼性を向上させることができる。

[0008] しかしながら、特許文献1に記載の技術は、ステップバンチングの発生は抑制できるとされるものの、SiC基板表面のステップ高さを制御可能な成長手法ではなかった。

[0009] 本発明は、ステップ高さが制御された成長層を有するSiC半導体基板及びその製造方法及びその製造装置を提供することを課題とする。

課題を解決するための手段

[0010] 上記課題を解決するため、本発明の一態様のSiC半導体基板の製造方法は、SiC基板をSiC-Si平衡蒸気圧環境下で成長させる成長工程を含む。

[0011] このように、SiC-Si平衡蒸気圧環境下でSiC基板を成長させることにより、成長層のステップ高さが制御されたSiC半導体基板を提供することができる。

[0012] この態様において、前記成長工程は、Si蒸気圧空間を介して排気される

原料供給空間に前記S i C基板を配置して成長させる。

このように、原料供給空間は、S i 蒸気圧空間を介して排気（真空引き）されることにより、原料供給空間内のS i C-S i 平衡蒸気圧環境を長時間維持することができる。

[0013] 前記配置工程は、前記原料供給空間内の原子数比S i /Cが1を超えるよう、S i 原子供給源及びC原子供給源を配置して成長させる。

このような原子数比S i /Cで、S i 原子供給源及びC原子供給源を配置することにより、原料供給空間内に容易にS i C-S i 平衡蒸気圧環境を形成することができる。

[0014] この態様において、前記成長工程は、1600℃以上の温度で行う。

このような、温度領域で成長させることにより、高速にS i C基板を成長させることができる。

[0015] また、本発明はS i C半導体基板にも関する。すなわち、本発明の一態様のS i C半導体基板は、1ユニットセル高さのステップが配列した成長層を備える。

このように、1ユニットセル高さのステップが配列していることにより、エピタキシャル成長時にステップバンチング起因の欠陥が発生する問題や、MOSFET等におけるステップ-テラス構造に起因した問題等の解決に寄与し、結果として動作性能および信頼性を向上させることができる。

[0016] この態様において、前記成長層は、4H-S i Cであることを特徴とする。

[0017] また、本発明は、上述したS i C半導体基板の製造装置にも関する。すなわち、本発明の一態様のS i C半導体基板の製造装置は、S i C基板にS i 原子及びC原子を供給して成長させる原料供給空間と、S i 蒸気圧環境が形成されるS i 蒸気圧空間と、前記原料供給空間を加熱可能な高温真空炉と、を備え、前記原料供給空間は、前記S i 蒸気圧空間を介して排気される。

このように、原料供給空間はS i 蒸気圧空間を介して排気（真空引き）されることにより、原料供給空間内を成長に好ましい原子数比S i /Cを長時

間維持することができる。

[0018] この態様において、前記原料供給空間は、S i 原子供給源と、C 原子供給源と、を有し、前記S i 原子供給源及び前記C 原子供給源は、前記原料供給空間内の原子数比S i /Cが1を超えるよう配置される。

このような構成とすることにより、原料供給空間内にS i C-S i 平衡蒸気圧環境を形成することができる。

[0019] この態様において、前記原料供給空間内には、前記S i C基板に向かって温度が下がるような温度勾配が設けられている。

このような温度勾配が設けられていることにより、S i C基板にS i 原子とC 原子を輸送することができ、成長速度を向上させることができる。

[0020] この態様において、前記原料供給空間を有する原料容器と、前記S i 蒸気圧空間を有する浸炭容器と、を備える。

[0021] この態様において、前記高温真空炉は、前記原料供給空間を加熱可能な本加熱室と、前記本加熱室に接続する予備加熱室と、前記原料供給空間を移動させる移動手段と、を有し、前記移動手段は、前記本加熱室と前記予備加熱室の間を移動可能に構成されている。

このように、原料供給空間を本加熱室から予備加熱室へ移動可能な構成とすることにより、S i C基板を急速に昇温及び降温させることが可能である。

[0022] また、本発明は、S i C半導体基板の基底面転位を低減する方法にも関する。すなわち、本発明の一態様のS i C半導体基板の基底面転位を低減する方法は、S i C基板を成長させる成長工程を含むS i C半導体基板の製造方法において、S i C基板をS i C-S i 平衡蒸気圧環境下で成長させる成長工程を含む、S i C半導体基板の表面に1ユニットセル高さのステップを配列させる方法である。

[0023] この態様において、前記成長工程は、原料供給空間内の原子数比S i /Cが1を超えるよう、S i 原子供給源及びC 原子供給源を配置して成長させる。

発明の効果

[0024] 開示した技術によれば、ステップ高さが制御された成長層を有するSiC半導体基板及びその製造方法及びその製造装置を提供することができる。

[0025] 他の課題、特徴及び利点は、図面及び特許請求の範囲とともに取り上げられる際に、以下に記載される発明を実施するための形態を読むことにより明らかになるであろう。

図面の簡単な説明

[0026] [図1]一実施の形態のSiC半導体基板の製造方法の成長工程の説明図である。

[図2]一実施の形態のSiC半導体基板の製造方法の成長工程の説明図である。

[図3]一実施の形態のSiC半導体基板の製造方法の成長工程の説明図である。

[図4]一実施の形態のSiC半導体基板の製造方法で用いる高温真空炉の概略図である。

[図5]一実施の形態のSiC半導体基板の製造方法の実施例1で観察されるSiC基板表面のSEM像である。

[図6]一実施の形態のSiC半導体基板の製造方法の比較例1で観察されるSiC基板表面のSEM像である。

[図7]一実施の形態のSiC半導体基板の製造方法の成長工程の成長条件を説明するグラフである。

発明を実施するための形態

[0027] 以下、本発明を、図面に示した好ましい一実施形態について、図1～図7を用いて詳細に説明する。本発明の技術的範囲は、添付図面に示した実施形態に限定されるものではなく、特許請求の範囲に記載された範囲内において、適宜変更が可能である。

[0028] [SiC半導体基板の製造方法]

以下、本発明の一実施形態であるSiC半導体基板の製造方法について詳

細に説明する。

[0029] 本発明に係るSiC半導体基板の製造方法は、SiC基板10をSiC-Si平衡蒸気圧環境下で成長させる成長工程を含む。このように、SiC-Si平衡蒸気圧環境下でSiC基板10を成長させることにより、ステップ12高さが制御された成長層11を有するSiC半導体基板を製造することができる。

[0030] <SiC基板>

SiC基板10としては、何れのポリタイプのもも用いることができる。SiC半導体デバイスの基板としては昇華法等で作製したバルク結晶から加工したSiC基板10を用いる。

[0031] 本明細書中の説明においては、SiC基板10の半導体素子を作る面（具体的には成長層11を堆積する面）を主面といい、この主面に相対する面を裏面という。また、主面及び裏面を合わせて表面という。

[0032] なお、主面としては、(0001)面や(000-1)面から数度（例えば、0.4~8°）のオフ角を設けた表面を例示することができる。（なお、本明細書では、ミラー指数の表記において、“-”はその直後の指数につくバーを意味する）。

[0033] 原子レベルで平坦化されたSiC基板10の表面には、ステップ-テラス構造が確認される。このステップ-テラス構造は、1分子層以上の段差部位であるステップ12と、{0001}面が露出した平坦部位であるテラス13と、が交互に並んだ階段構造となっている。

[0034] ステップ12は、1分子層（0.25nm）が最小高さ（最小単位）であり、この1分子層が複数層重なることで、様々なステップ高さを形成している。本明細書中の説明においては、ステップ12が束化（バンチング）して巨大化し、各ポリタイプの1ユニットセルを超えた高さを有するものをマクロステップバンチング（MSB: Macro Step Bunching）という。

[0035] すなわち、MSBとは、4H-SiCの場合には4分子層を超えて（5分子

層以上) バンチングしたステップ12であり、6H-SiCの場合には6分子層を超えて(7分子層以上) バンチングしたステップ12である。

[0036] このMSBは、エピ層表面にMSB起因の欠陥が発生することや、MOSFETの酸化膜信頼性の阻害要因の一つであるため、SiC基板10の表面に形成されていないことが望ましい。

[0037] <成長工程>

本発明の実施形態に係る成長工程は、SiC-Si平衡蒸気圧環境下で成長させることにより、MSBが形成されたSiC基板10上にMSBが形成されていない成長層11を成長させることができる(図1参照)。

[0038] この成長工程では、昇華法を採用することができる。昇華法とは、原料とSiC基板10を原料供給空間S1(成長空間)内に配置し加熱することで、原料から昇華した原料ガスをSiC基板10上に輸送して再結晶化・成長させる手法である。

[0039] すなわち、原料供給空間S1内には、SiC基板10に加えて、原料となるSi原子供給源及びC原子供給源が配置されており、これらを加熱することで原料供給空間S1内にSiC基板10の原料となるSi原子及びC原子を供給する。このSi原子及びC原子がSiC基板10表面に輸送され再結晶化することにより、成長層11が形成される。

[0040] また、本発明の実施形態に係る成長工程では、Si蒸気圧空間S2を介して排気(真空引き)される原料供給空間S1にSiC基板10が配置されることが望ましい。すなわち、図2(a)に示すように、Si蒸気圧空間S2を有する浸炭容器30内に、原料供給空間S1を有する原料容器20を配置され、さらにこの原料容器20内にSiC基板10が配置されることが望ましい。

[0041] 原料容器20は、上容器21と、この上容器21に嵌合可能な下容器22と、を備え、この容器内にSiC基板10を成長させる原料供給空間S1を有している。この時、上容器21と下容器22の嵌合部には、微小な間隙23が形成されており、この間隙23から原料容器20内が排気(真空引き)

される。

[0042] Si原子供給源及びC原子供給源としては、Si基板等のSi原子を供給可能な材料や黒鉛等のC原子を供給可能な材料、SiC基板等のSi原子及びC原子を供給可能な材料を採用することができる。また、原料容器20の少なくとも一部を多結晶SiC(Poly-SiC)で形成することにより、原料容器20自体をSi原子供給源及びC原子供給源とすることができる。

[0043] 図2(a)は、多結晶SiC製の原料容器20を採用し、加えて原料供給空間S1内にSi基板24を配置した形態を示している。この場合には、原料容器20及びSi基板24が原料供給空間S1内にSi原子を供給し、原料容器20がC原子を供給する形態となっている。

[0044] このSi原子供給源及びC原子供給源の配置はこの形態に限られず、原料供給空間S1内にSi原子及びC原子を供給可能な形態であればよい。例えば、原料容器20は多結晶SiC以外の材料を採用しても良いし、原料供給空間S1内にSi材料、C材料、SiC材料を配置する形態を採用しても良い。

なお、原料に多結晶SiCを用いる場合には、多結晶SiC(原料)と単結晶SiC(SiC基板10)の蒸気圧差(化学ポテンシャル差)を成長駆動力とすることができる。

[0045] また、原料供給空間S1内には、SiC基板10に向かって温度が下がるような温度勾配が設けられていることが望ましい。この温度勾配を成長駆動力として、SiC基板10へのSi原子及びC原子の輸送が起こるため、成長層11の成長速度が上昇する。

[0046] さらに、SiC基板10に効率よくSi原子とC原子を到達させるために、Si原子供給源及びC原子供給源をSiC基板10に近接させても良い。図2(a)においては、Si原子供給源及びC原子供給源となる多結晶SiC製の容器21をSiC基板10と平行に近接配置した形態を示している。

[0047] このSiC基板10主面と容器21天面との距離Lは、好ましくは0。

5～20mmの範囲に、より好ましくは0.7～10mmの範囲に設定されている。

[0048] この距離Lが0.5mm以上である場合には、SiC基板10主面と上容器21天面の温度差が大きくなる。その結果成長駆動力が大きくなり成長速度が増大する。

一方、距離Lが20mm以下である場合には、原料と基板との距離が近くなり、原料ガスの輸送が効率良く行われ、成長速度が増大する。

[0049] また、図2(a)に示すように、原料容器20はSi蒸気圧環境が形成されるSi蒸気圧空間S2内に配置されている。このように、Si蒸気圧空間S2内に原料供給空間S1が配置され、Si蒸気圧環境の空間を介して原料容器20内が排気(真空引き)されることで、原料供給空間S1内からSi原子が減少することを抑制することができる。これにより、原料供給空間S1内を成長に好ましい原子数比Si/Cを長時間維持することができる。

[0050] すなわち、原料供給空間S1から直接排気する場合には、間隙23からSi原子が排気されてしまう。この場合には、原料供給空間S1内の原子数比Si/Cが著しく減少することにより、成長に適切な環境が維持されない。

一方、Si蒸気圧環境のSi蒸気圧空間S2を介して原料容器20内を排気する場合には、原料供給空間S1からSi原子が排気されることを抑制して、原料供給空間S1内の原子数比Si/Cを保つことができる。

[0051] Si蒸気圧空間S2は、加熱時にSi蒸気圧環境が形成されていれば良く、例えば、浸炭容器30を用いてSi蒸気圧環境を形成することができる。

この浸炭容器30は、Si蒸気圧空間S2内に原料容器20を収容可能な形態であればよく、例えば、上容器31と、この上容器31に嵌合可能な下容器32と、を備えている。この浸炭容器30は、原料容器20と同様に、上容器31と下容器32の嵌合部には、微小な間隙33が形成されており、この間隙33から排気(真空引き)される。

[0052] この浸炭容器30の内壁面は、複数の層から構成されており、Si蒸気圧空間S2内部側から外部側に向かって順に、タンタルシリサイド層(TaS

i_2 又は Ta_5Si_3 等)、タンタルカーバイド層 (TaC 又は Ta_2C)、タンタル層 (Ta) を有している。

[0053] このように内側から、タンタルシリサイド層、タンタルカーバイド層、タンタル層が形成されていることにより、 Si 蒸気圧空間 S_2 内に存在する C 原子を浸炭容器 30 自体に取り込む(浸炭させる)ことができる。また、タンタルシリサイド層は、加熱することで浸炭容器 30 の Si 蒸気圧空間 S_2 に Si 原子を供給する。その結果、加熱時に Si 蒸気圧空間 S_2 内を高純度の Si 蒸気圧環境(Si 雰囲気)とすることができる。

なお、 C 原子を取り込み、 Si 蒸気圧空間 S_2 に Si 蒸気圧環境を形成可能であれば、浸炭容器 30 として採用することができる。

[0054] また、原料容器 20 及び浸炭容器 30 は、6インチウェハや8インチウェハを収納可能な直径に形成されることが望ましい。

[0055] 図2(b)は、成長機構の概要を示す説明図である。 SiC 基板 10 を配置した原料供給空間 S_1 を、 $1400^\circ C$ 以上 $2300^\circ C$ 以下の温度範囲で加熱することで、以下1)~5)の反応が持続的に行われ、結果として成長が進行すると考えられる。

[0056] 1) $Poly-SiC(s) \rightarrow Si(v) + C(s)$
 2) $2C(s) + Si(v) \rightarrow SiC_2(v)$
 3) $C(s) + 2Si(v) \rightarrow Si_2C(v)$
 4) $Si(v) + SiC_2(v) \rightarrow 2SiC(s)$
 5) $Si_2C(v) \rightarrow Si(v) + SiC(s)$

[0057] 1)の説明:原料容器 20 ($Poly-SiC(s)$)が加熱されることで、熱分解によって SiC から Si 原子($Si(v)$)が脱離する。

2)及び3)の説明: Si 原子($Si(v)$)が脱離することで残存した C ($C(s)$)は、原料供給空間 S_1 内の Si 蒸気($Si(v)$)と反応することで、 Si_2C 又は SiC_2 等となって原料供給空間 S_1 内に昇華する。

4)及び5)の説明:昇華した Si_2C 又は SiC_2 等が、温度勾配(及び化学ポテンシャル差)によって SiC 基板 10 のテラス 13 に到達・拡散し、

ステップ12に到達することで下地のSiC基板10の多型を引き継いで成長する（ステップフロー成長）。

[0058] 本発明の実施形態に係る成長工程における成長環境は、SiC-Si平衡蒸気圧環境であることを特徴とする。以下、SiC-Si平衡蒸気圧環境及びSiC-C平衡蒸気圧環境について詳細に説明する。なお、本明細書におけるSiC-Si平衡蒸気圧環境及びSiC-C平衡蒸気圧環境とは、理論的な熱平衡環境から導かれた成長速度と成長温度の関係を満たす近熱平衡蒸気圧環境を含む。

[0059] SiC-Si平衡蒸気圧環境とは、SiC（固相）とSi（液相）と気相の三相が平衡状態となっているときの蒸気圧の環境のことを言う。

言い換えれば、本明細書における「SiC-Si蒸気圧環境」とは、SiC（固体）とSi（液相）とが気相を介して相平衡状態となっているときの蒸気圧の環境を指す。

SiC-Si平衡蒸気圧環境は、例えば、原子数比Si/Cが1を超える準閉鎖空間が熱処理されることで形成される。具体的には、化学量論比1:1を満たすSiC製の原料容器20内に、化学量論比1:1を満たすSiC基板10と、Si蒸気供給源（Si基板やSiペレット等）と、を配置した場合には、原料容器20内の原子数比Si/Cは1を超える。

なお、本明細書における「準閉鎖空間」とは、容器内の真空引きは可能であるが、容器内に発生した蒸気の少なくとも一部を閉じ込め可能な空間のことをいう。この準閉鎖空間は、原料容器20内や浸炭容器30内に形成することができる。

[0060] また、SiC-C平衡蒸気圧環境とは、SiC（固相）とC（固相）と気相の三相が平衡状態となっているときの蒸気圧の環境のことを言う。

言い換えれば、本明細書における「SiC-C平衡蒸気圧環境」とは、SiC（固相）とC（固相）とが気相を介して相平衡状態となっているときの蒸気圧の環境を指す。

SiC-C平衡蒸気圧環境は、例えば、原子数比Si/Cが1以下である準

閉鎖空間が熱処理されることで形成される。具体的には、化学量論比 1 : 1 を満たす SiC製の原料容器 20 内に、化学量論比 1 : 1 を満たす SiC基板 10 を配置した場合には、原料容器 20 内の原子数比 Si / C は 1 となる。また、C 蒸気供給源 (Cペレット等) を配置して原子数比 Si / C を 1 以下としても良い。

[0061] SiC-Si 平衡蒸気圧環境の気相中の原子数比 Si / C は、SiC-C 平衡蒸気圧環境の気相中の原子数比 Si / C よりも大きい。

[0062] 本手法においては、SiC原料とSiC基板間の蒸気圧環境がSiC-Si 平衡蒸気圧環境となる条件下で、多結晶SiC(SiC原料)と単結晶SiC(SiC基板10)の蒸気圧差(化学ポテンシャル差)や温度勾配を成長駆動力として、SiC基板10を成長させている。

[0063] ここで、SiC原料とSiC基板の蒸気圧差を成長量とした場合、SiCの成長速度は以下の数1で求められる。

[0064] [数1]

$$\text{成長速度 (m/s)} \propto \sum_{i=\text{SiC}, \text{Si}_2\text{C}, \text{SiC}_2} \frac{(P_{\text{原料}i} - P_{\text{基板}i})}{\sqrt{2\pi m_i kT}}$$

[0065] ここで、TはSiC原料側の温度、 m_i は気相種 (Si_xC_y) の1分子の質量、kはボルツマン定数である。

また、 $P_{\text{原料}i} - P_{\text{基板}i}$ は、原料ガスが過飽和な状態となって、SiCとして析出した成長量であり、原料ガスとしてはSiC, Si_2C , SiC_2 が想定される。

[0066] このSiC-Si 平衡蒸気圧環境は、原料供給空間S1内の原子数比 Si / C が 1 を超えるよう、Si 原子供給源及びC原子供給源を配置して加熱することで形成することができる。

以下、SiC-Si 平衡蒸気圧環境を形成する原料供給空間S1の配置について詳細に説明する。

[0067] 本手法においては、SiC-Si 平衡蒸気圧環境は、原料供給空間S1内の原子数比 Si / C が 1 を超えるよう、Si 原子供給源及びC原子供給源を配

置することで形成することができる。対して、SiC-C平衡蒸気圧環境は、原料供給空間S1内の原子数比Si/Cが1以下となるよう配置することで形成される。

[0068] すなわち、加熱前にSi原子供給源をC原子供給源より多く原料供給空間S1内に配置しておくことで、原料供給空間S1内にSiC-Si平衡蒸気圧環境を形成することができる。

なお、Si原子供給源としてSi基板24を示したが、Si原子を供給して原料供給空間S1内の原子数比Si/Cを上昇させる材料であれば当然に採用することができる。

[0069] 一方で、SiC-C平衡蒸気圧環境は、原料供給空間S1内の原子数比Si/Cが1以下となるよう、Si原子供給源及びC原子供給源を配置して加熱することで形成することができる。

図3(a)は、SiC製の原料容器20内に、SiC基板10のみを配置した形態を示している。

[0070] 本手法における加熱温度は、好ましくは1400~2200℃の範囲で設定され、より好ましくは1600~2000℃の範囲で設定される。

図2及び図3の形態においては、Si原子供給源及びC原子供給源から加熱温度に応じたSi原子とC原子の平衡蒸気圧が発生し、原料供給空間S1内を満たす。

[0071] 本手法における成長速度は、上記温度領域によって制御することができ、0.001~1µm/minの範囲で選択することが可能である。

本手法における成長量は、好ましくは5~15µmであり、より好ましくは8~10µmである。

本手法における成長時間は、所望の成長量となるよう任意の時間に設定することができる。例えば、成長速度が10nm/minの時に、成長量を10µmとしたい場合には、成長時間は100分間成長させればよい。

本手法における真空度（本加熱室41）は、 10^{-5} ~10Paであり、より好ましくは 10^{-3} ~1Paである。

本手法においては、成長中に不活性ガスを導入することも可能である。この不活性ガスは、Ar等を選択することができ、この不活性ガスを 10^{-5} ～ 10000Pa の範囲で導入することによって、高温真空炉40（本加熱室41）の真空度を調整することができる。

[0072] 本発明のSiC半導体基板の製造方法によれば、SiC基板10をSiC-Si平衡蒸気圧環境下で成長させる成長工程を含む。このように、SiC-Si平衡蒸気圧環境下でSiC基板を成長させることにより、1ユニットセル高さのステップ12が配列した成長層11を成長させることができる。

[0073] また、本発明のSiC半導体基板の製造方法によれば、Si蒸気圧空間S2を介して排気（真空引き）される原料供給空間S1にSiC基板10を配置して成長させる。このように、原料供給空間S1は、Si蒸気圧空間S2を介して排気されることにより、原料供給空間S1内のSiC-Si平衡蒸気圧環境を長時間維持することができる。

[0074] なお、図1においては、耐圧層であるエピ層を有さないSiC基板10に対して本発明に係る成長工程を施した例を示したが、耐圧層であるエピ層を有したSiC基板10に対して本発明に係る成長工程を施すことも当然に可能である。

[0075] また、本発明は、SiC基板を成長させる成長工程を含むSiC半導体基板の製造方法において、SiC基板をSiC-Si平衡蒸気圧環境下で成長させることにより、SiC半導体基板の表面に1ユニットセル高さのステップを配列させる方法である。

[0076] また、SiC-Si平衡蒸気圧環境は、例えば、原料供給空間内の原子数比Si/Cが1を超えるよう、Si原子供給源及びC原子供給源を配置して成長させることで形成される。

[0077] [SiC半導体基板]

本発明の一実施形態のSiC半導体基板は、1ユニットセル高さのステップ12が配列した成長層11を備えることを特徴とする。4H-SiC（001）面側に成長させた成長層11の表面は、図5に示すように、 <11

−20°方向に沿って100 μm以上の範囲にわたって、MSBは形成されておらず、1 nm（1ユニットセル）高さのステップ12が、14 nmのテラス13幅で配列している。なお、このステップ高さやテラス幅は、原子間力顕微鏡（AFM）や特開2015-179082号公報に記載の走査型電子顕微鏡（SEM）像コントラストを評価する手法により確認することができる。

[0078] このようにステップ12高さを1ユニットセルに制御された成長層11を有することにより、成長層11上に耐圧層であるエピ層を形成する場合には、エピ層表面にステップバンチング起因の欠陥が発生することを抑制することができる。

また、成長層11を耐圧層とする場合には、MOSFETにおいてステップ-テラス構造に起因した問題が発生することがなく、結果として動作性能および信頼性を向上させることができる。すなわち、好ましい酸化絶縁膜形成に寄与することができる。

[0079] [SiC半導体基板の製造装置]

以下、本発明に係るSiC半導体基板の製造装置について、図4を参照して詳細に説明する。この実施形態に係る製造装置は、Si蒸気圧空間S2を有する浸炭容器30と、原料供給空間S1を有する原料容器20と、原料供給空間S1を加熱可能な高温真空炉40備える。なお、同実施形態において、先のSiC半導体基板及びその製造方法と基本的に同一の構成要素については、同一の符号を付してその説明を簡略化する。

[0080] 図4は、本発明に係るSiC半導体基板の製造方法の成長工程で用いられる高温真空炉40（SiC半導体基板の製造装置）の一例である。

この高温真空炉40は、本加熱室41と、予備加熱室42と、浸炭容器30を予備加熱室42から本加熱室41へ移動可能な移動手段43（移動台）と、を備えている。本加熱室41は、SiC基板10を1000℃以上2300℃以下の温度に加熱することができる。予備加熱室42は、SiC基板10を本加熱室41で加熱する前に予備加熱を行うための空間である。

[0081] 本加熱室41には、真空形成用バルブ44と、不活性ガス注入用バルブ45と、真空計46と、が接続されている。真空形成用バルブ44は、本加熱室41内を排気して真空引きする真空引ポンプと接続されており、本加熱室41内の真空度を調整することができる。また、不活性ガス注入用バルブ45は、本加熱室41内に不活性ガス（例えば、Ar等）を導入し、この圧力を調整することができる。真空計46は、本加熱室41内の真空度を測定することができる。

[0082] また、本加熱室41の内部には、ヒータ47が備えられている。さらに、本加熱室41の側壁及び天井には熱反射金属板が固定されており（図示せず）、この熱反射金属板は、ヒータ47の熱を本加熱室41の略中央部に向けて反射させるように構成されている。

これにより、SiC基板10を加熱し、1000℃以上2300℃以下の温度まで昇温させることができる。なお、ヒータ47としては、例えば、抵抗加熱式のヒータ又は高周波誘導加熱式のヒータを用いることができる。

[0083] 予備加熱室42は、本加熱室41と接続されており、移動手段43により浸炭容器30を移動可能に構成されている。これにより、原料供給空間S1が、本加熱室41から予備加熱室42へ、又は予備加熱室42から本加熱室41へ搬送される。

なお、この予備加熱室42には、本加熱室41のようなヒータ47は設けられておらず、本加熱室41の余熱により昇温される。例えば、本加熱室41が2000℃の場合、予備加熱室42は1000℃程度まで昇温し、浸炭容器30等の脱ガス処理を行えるよう構成されている。

[0084] また、本加熱室41と予備加熱室42間の搬送は、移動手段43により最短1分程で完了するため、1~1000℃/minでの昇温・降温を実現することができる。このように急速昇温及び急速降温が行えるため、従来の装置では困難であった、昇温中及び降温中の低温成長履歴を持たない表面形状を観察することが可能である。

また、図5においては、本加熱室41の下方に予備加熱室42を配置して

いるが、これに限られず、任意の方向に設置することができる。

[0085] 移動手段43は、浸炭容器30を配置する台であり、この浸炭容器30との接触部より微小な熱を逃がしている。これにより、浸炭容器30内乃至原料供給空間S1内に温度勾配が生まれ、SiC基板10の成長駆動力となっている。図5に示したように、下から浸炭容器30を支持する場合には、浸炭容器30の底面方向に（上から下に）向かって温度が下がるように温度勾配が設けられる。

なお、この温度勾配は、移動手段43の設計を変更することで任意の方向に設けることができ、例えば、移動手段43に吊り下げ式等を採用した場合には、熱が上方向に逃げるため、温度勾配は、浸炭容器30の天面方向に（下から上に）向かって温度が下がるように僅かな温度勾配が設けられることとなる。

[0086] 本発明によれば、Si蒸気圧空間S2を介して排気（真空引き）される原料供給空間S1にSiC基板10を配置する配置工程と、SiC基板10をSiC-Si平衡蒸気圧環境下で成長させる成長工程と、を含む。

このように、SiC基板10を成長させる原料供給空間S1は、Si蒸気圧空間S2を介して排気（真空引き）されることで、原料供給空間S1内のSi原子が排気されることを抑制して、原料供給空間S1内の原子数比Si/Cを成長に適した比率に保つことができる。

さらに、SiC-Si平衡蒸気圧環境下でSiC基板10を成長させることにより、SiC基板10表面にMSBが形成されることを抑制することができる。この時、SiC基板10に「格子乱れ層」が存在する場合においても、MSBが形成されることを抑制することができる。

実施例

[0087] 以下の方法で実施例1、比較例1のSiC半導体基板を製造した。

<実施例1>

（配置工程）

以下の条件で、SiC基板10を原料供給空間S1及びSi蒸気圧空間S

2内に配置した（図2（a）参照）。

[SiC基板10]

多型:4H-SiC

オフ方向及びオフ角:<11-20>方向4°オフ

成長面:(0001)面

基板サイズ:横幅10mm×縦幅10mm×厚み0.3mm

格子乱れ層:5μm

なお、格子乱れ層の深さはSEM-EBSDにて確認した。TEM及びμXRDで確認しても良い。

[0088] [原料供給空間S1]

原料容器20材料:多結晶SiC

原料容器20サイズ:直径60mm×高さ4mm

Si基板24:横幅10mm×縦幅10mm×厚み0.2mm

このようにSi基板24を原料容器20内に配置することにより、原料供給空間S1内の原子数比Si/Cが、1を超えるように設定されている（SiC-Si平衡蒸気圧環境）。

[0089] [Si蒸気圧空間S2]

浸炭容器30のタンタルシリサイド層:TaSi₂又はTa₅Si₃

浸炭容器30のタンタルカーバイド層:TaC又はTa₂C

浸炭容器30のタンタル層:Ta

浸炭容器30サイズ:直径160mm×高さ60mm

[0090] (成長工程)

上記条件で配置したSiC基板10を、以下の条件で成長させた。

昇温レート:10°C/min

加熱温度:1800°C

加熱時間:60min

成長速度:68nm/min

本加熱室真空度:10⁻⁵Pa

降温レート:1000°C/min

[0091] 図5は、上記条件で成長させた実施例1のSiC基板10表面のSEM像である。図5(a)は倍率×1000で観察したSEM像であり、図5(b)は倍率×100000で観察したSEM像である。

この実施例1のSiC基板10表面には、MSBは形成されておらず、1.0nm(フルユニットセル)のステップ12が、14nmのテラス13幅で規則正しく配列している。なお、ステップ12高さは、AFMにより測定した。

また、この実施例1のようにステップ12高さが抑制可能な成長環境は、加熱温度と成長速度の関係からSiC-Si平衡蒸気圧環境であることがわかっている(図7参照)。

[0092] <比較例1>

(配置工程)

以下の条件で、SiC基板10を原料供給空間S1及びSi蒸気圧空間S2内に配置した(図3(a)参照)。

[SiC基板10]

実施例1と同様のSiC基板10を用いた。

[原料供給空間S1]

実施例1と同様の原料容器20を用いた。Si基板24は配置せず、原料容器20内にはSiC基板10のみを配置した。その結果、原料供給空間S1内の原子数比Si/Cが1以下となるよう設定されている(SiC-C平衡蒸気圧環境)。

[Si蒸気圧空間S2]

実施例1と同様の浸炭容器30を用いた。

[0093] (成長工程)

上記条件で配置したSiC基板10を、実施例1と同様の条件で成長させた。

[0094] 図6は、上記条件で成長させた比較例1のSiC基板10表面のSEM像

である。図6 (a) は倍率×1000で観察したSEM像であり、図6 (b) は倍率×100000で観察したSEM像である。

この比較例1のSiC基板10表面には、ステップ端がジグザグ形状のMSBが形成されており、高さ3nmのステップ12が、平均42nmのテラス13幅で配列している。なお、ステップ12高さは、AFMにより測定した。

また、この比較例1のようにMSBが形成される成長環境は、加熱温度と成長速度の関係からSiC-C平衡蒸気圧環境であることがわかっている (図7参照)。

[0095] 図7は、本発明に係るSiC半導体基板の製造方法にて成長させた加熱温度と成長速度の関係を示すグラフである。このグラフの横軸は温度の逆数であり、このグラフの縦軸は成長速度を対数表示している。原料供給空間S1内の原子数比Si/Cが1を超えるように設定して (図2 (a) 参照) 成長させた結果を○印で示し、原料供給空間S1内の原子数比Si/Cが1又は1未満となるよう設定して (図3 (a) 参照) 成長させた結果を×印で示している。○印箇所のSiC基板10表面は何れもMSBが形成されておらず、ステップ12は1ユニットセルの高さであった。一方、×印箇所のSiC基板10表面は何れもMSBが形成されていた。

[0096] また図7のグラフでは、SiC-Si平衡蒸気圧環境におけるSiC基板成長の熱力学計算の結果を破線 (アレニウスプロット) で、SiC-C平衡蒸気圧環境におけるSiC基板成長の熱力学計算の結果を二点鎖線 (アレニウスプロット) にて示している。

[0097] すなわち、破線は、SiC (固相) とSi (液相) と気相の三相が平衡状態となるような蒸気圧環境において、多結晶SiCを原料として単結晶SiCを成長させた際の熱力学計算の結果である。具体的には、数1を用いて、以下の条件 (i) ~ (iv) で熱力学計算を行った。(i) 体積一定のSiC+Si系であること、(ii) 成長駆動力は、原料供給空間S1内の温度勾配と、多結晶SiCと単結晶SiCの蒸気圧差 (化学ポテンシャル差) であ

ること、(iii) 原料ガスは、SiC、Si₂C、SiC₂であること、(iv) 原料がステップ12に吸着する吸着係数は0.001であること。

[0098] また、二点鎖線は、SiC (固相) とC (固相) と気相の三相が平衡状態となるような蒸気圧環境において、多結晶SiCを原料として単結晶SiCを成長させた際の熱力学計算の結果である。具体的には、数1を用いて、以下の条件(i)～(iv)で熱力学計算を行った。(i) 体積一定のSiC+C系であること、(ii) 成長駆動力は、原料供給空間S1内の温度勾配と、多結晶SiCと単結晶SiCの蒸気圧差(化学ポテンシャル差)であること、(iii) 原料ガスはSiC、Si₂C、SiC₂であること、(iv) 原料がステップ12に吸着する吸着係数は0.001であること。

[0099] なお、熱力学計算に用いた各化学種のデータはJANAF熱化学表の値を採用した。

[0100] その結果、SiC基板10をSiC-Si平衡蒸気圧環境下で成長させた図7の○印箇所の条件においては、MSBの形成が分解・抑制されており、成長層11表面に1nm(1ユニットセル)高さのステップ12が整列していることがわかる。

一方で、SiC基板10をSiC-C平衡蒸気圧環境下で成長させた図7の×印箇所の条件においては、MSBが形成されていることがわかる。

[0101] 本発明のSiC半導体基板の製造方法によれば、SiC基板10をSiC-Si平衡蒸気圧環境下で成長させる成長工程を含むことにより、1ユニットセル高さのステップ12が配列した成長層11を成長させることができる。

符号の説明

[0102] 10 SiC基板
 11 成長層
 12 ステップ
 13 テラス
 20 原料容器
 24 Si基板

- 2 5 C原子吸蔵部材
- 3 0 浸炭容器
- 4 0 高温真空炉
- 4 1 本加熱室
- 4 2 予備加熱室
- 4 3 移動手段
- S 1 原料供給空間
- S 2 S i 蒸気圧空間
- M S B マクロステップバンチング

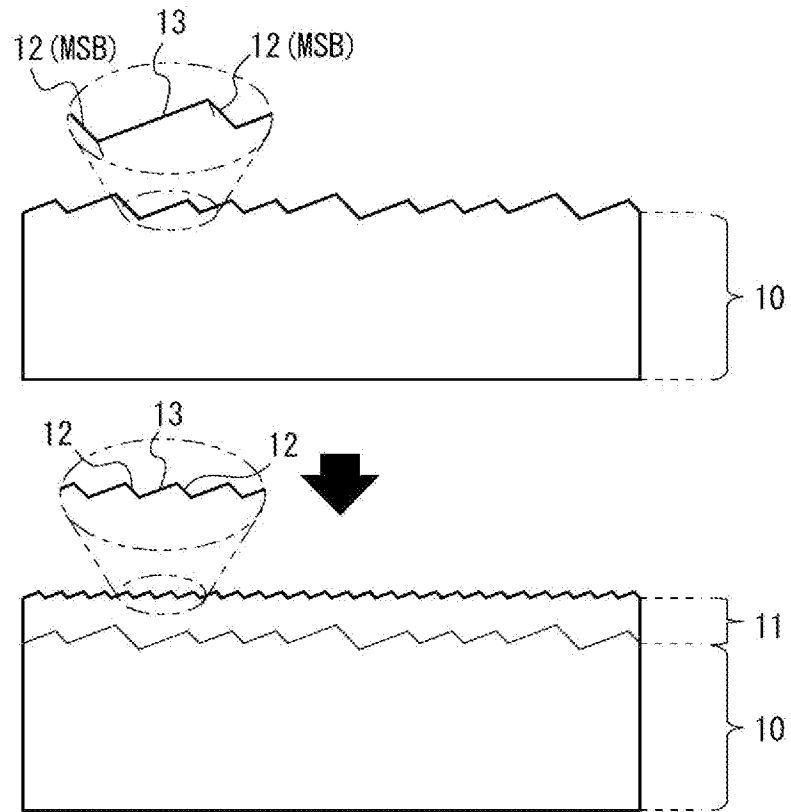
請求の範囲

- [請求項1] SiC基板をSiC-Si平衡蒸気圧環境下で成長させる成長工程を含む、SiC半導体基板の製造方法。
- [請求項2] 前記成長工程は、Si蒸気圧空間を介して排気される原料供給空間に前記SiC基板を配置して成長させる、請求項1に記載のSiC半導体基板の製造方法。
- [請求項3] 前記成長工程は、前記原料供給空間内の原子数比Si/Cが1を超えるよう、Si原子供給源及びC原子供給源を配置して成長させる、請求項2に記載のSiC半導体基板の製造方法。
- [請求項4] 前記成長工程は、1600℃以上の温度で行う、請求項1～3の何れかに記載のSiC半導体基板の製造方法。
- [請求項5] 1ユニットセル高さのステップが配列した成長層を備える、SiC半導体基板。
- [請求項6] 前記成長層は、4H-SiCである、請求項5に記載のSiC半導体基板。
- [請求項7] SiC基板にSi原子及びC原子を供給して成長させる原料供給空間と、
Si蒸気圧環境が形成されるSi蒸気圧空間と、
前記原料供給空間を加熱可能な高温真空炉と、を備え、
前記原料供給空間は、前記Si蒸気圧空間を介して排気される、SiC半導体基板の製造装置。
- [請求項8] 前記原料供給空間は、Si原子供給源と、C原子供給源と、を有し、
前記Si原子供給源及び前記C原子供給源は、前記原料供給空間内の原子数比Si/Cが1を超えるよう配置される、請求項7に記載のSiC半導体基板の製造装置。
- [請求項9] 前記原料供給空間内には、前記SiC基板に向かって温度が下がるような温度勾配が設けられている、請求項7又は請求項8に記載のS

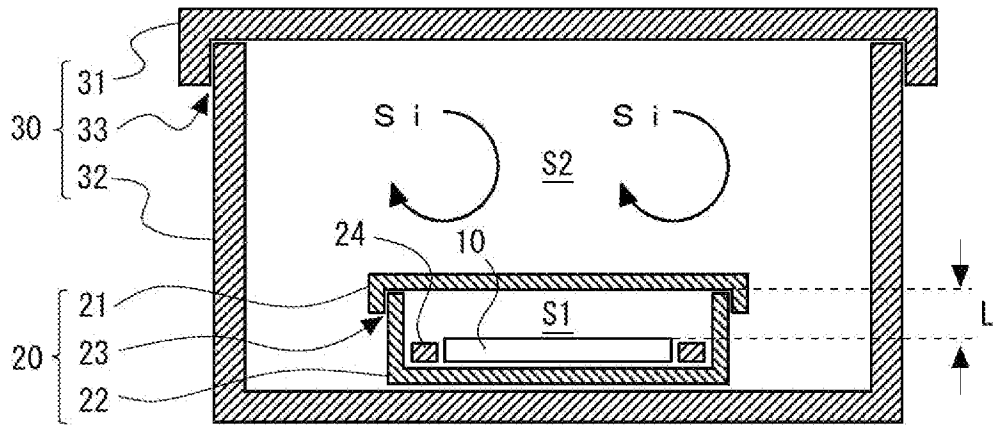
i C半導体基板の製造装置。

- [請求項10] 前記原料供給空間を有する原料容器と、
前記S i 蒸気圧空間を有する浸炭容器と、を備える、請求項9に記載のS i C半導体基板の製造装置。
- [請求項11] 前記高温真空炉は、前記原料供給空間を加熱可能な本加熱室と、
前記本加熱室に接続する予備加熱室と、
前記原料供給空間を移動させる移動手段と、を有し、
前記移動手段は、前記本加熱室と前記予備加熱室の間を移動可能に構成されている、請求項7～10の何れかに記載のS i C半導体基板の製造装置。
- [請求項12] S i C基板をS i C-S i 平衡蒸気圧環境下で成長させる成長工程を含む、S i C半導体基板の表面に1ユニットセル高さのステップを配列させる方法。
- [請求項13] 前記成長工程は、原料供給空間内の原子数比S i /Cが1を超えるよう、S i 原子供給源及びC原子供給源を配置して成長させる、請求項12に記載の方法。
- [請求項14] 請求項1～4の何れかに記載の製造方法により製造されたS i C半導体基板。

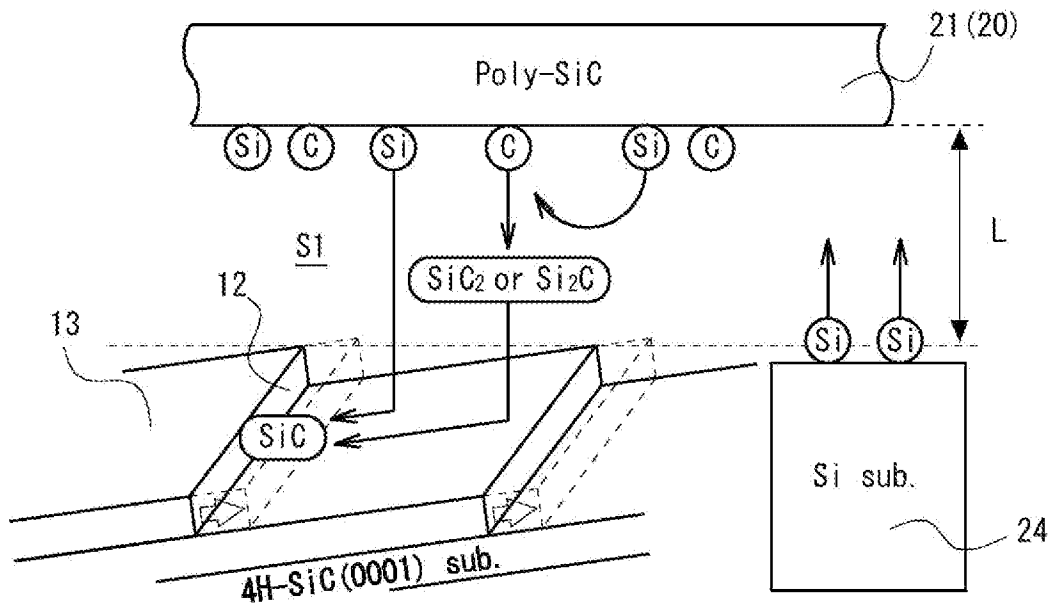
[図1]



[図2]

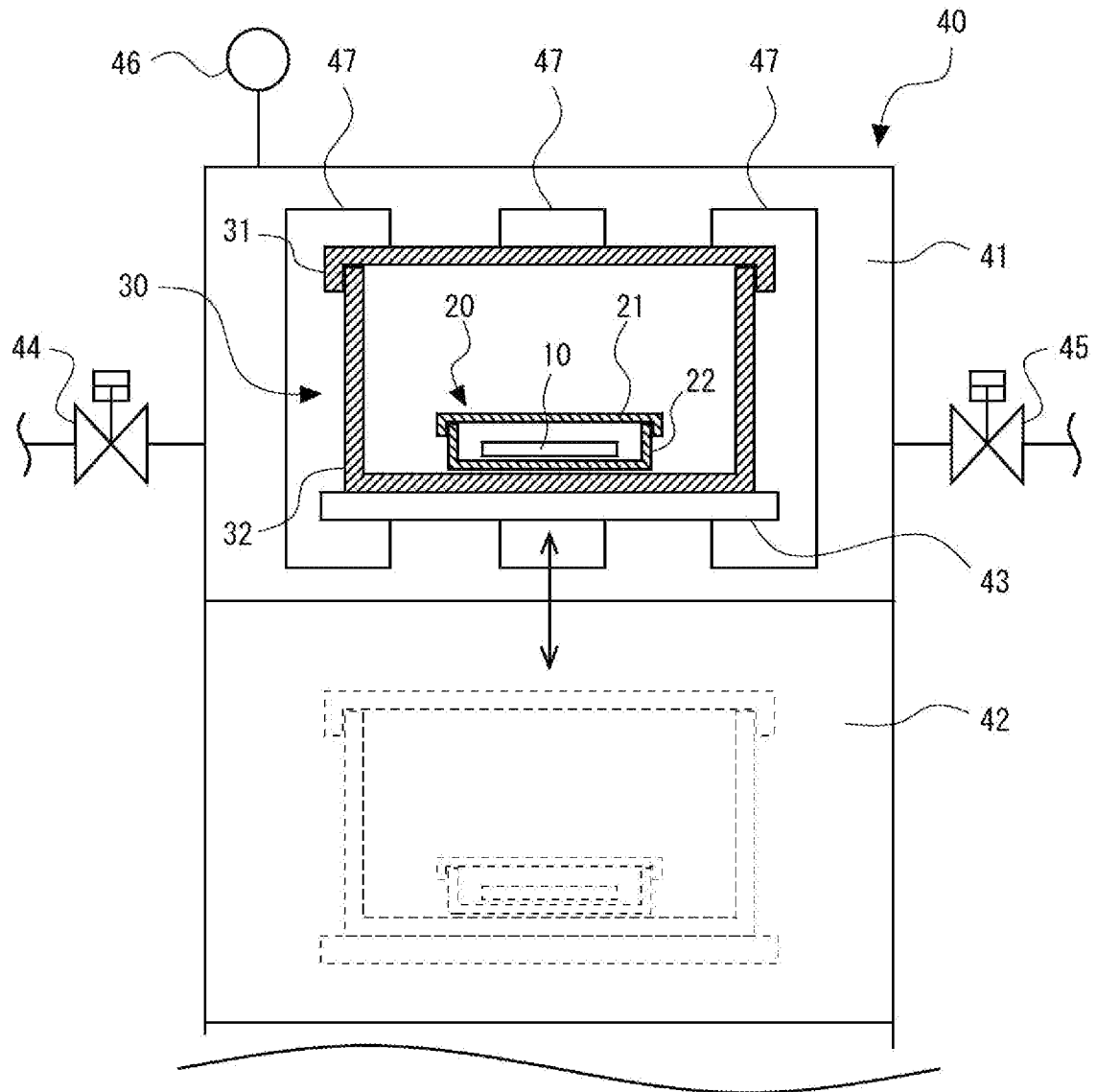


(a)

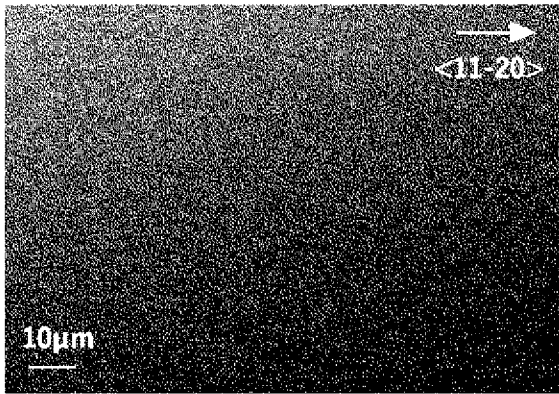


(b)

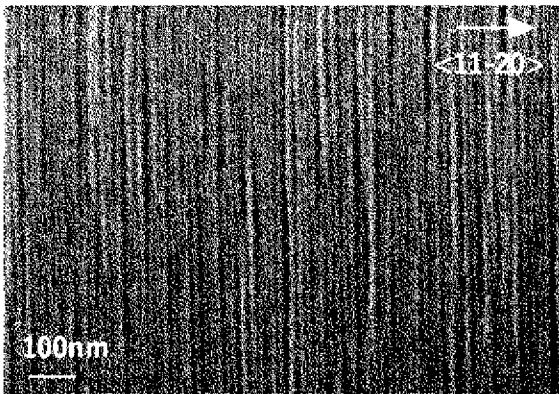
[図4]



[図5]

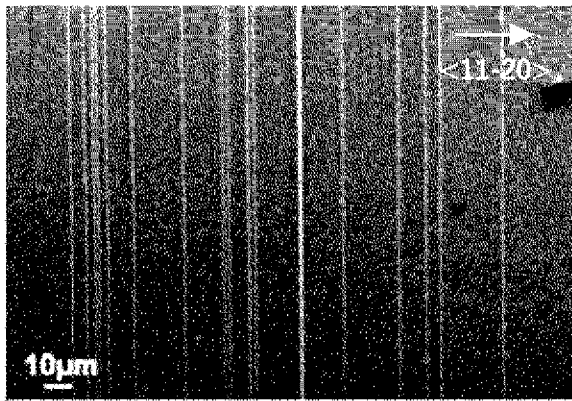


(a)

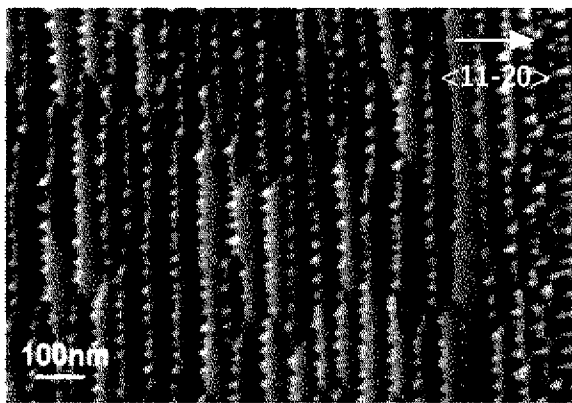


(b)

[図6]

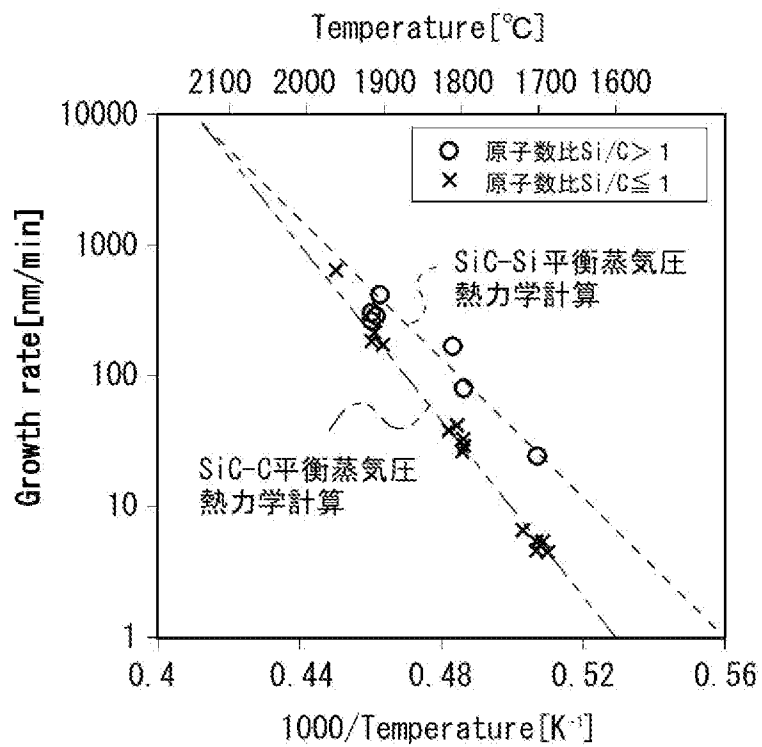


(a)



(b)

[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/043204

A. CLASSIFICATION OF SUBJECT MATTER
 C30B 29/36(2006.01)i; C30B 25/20(2006.01)i; H01L 21/205(2006.01)i
 FI: C30B29/36 A; C30B25/20; H01L21/205
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 C30B29/36; C30B25/20; H01L21/205

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 JSTPlus/JSTChina/JST7580 (JDreamIII)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2009-256138 A (NIPPON STEEL CORP.) 05.11.2009 (2009-11-05) claims, paragraphs [0028]-[0030] claims	1, 4, 14 2-3, 5-13
Y A	WO 2017/188382 A1 (KWANSEI GAKUIN EDUCATIONAL FOUNDATION) 02.11.2017 (2017-11-02) claims, paragraphs [0066], [0094] claims	5-6 1-4, 7-14
X Y A	WO 2017/188381 A1 (KWANSEI GAKUIN EDUCATIONAL FOUNDATION) 02.11.2017 (2017-11-02) claims, paragraphs [0002], [0055]-[0062], fig. 1-3, paragraph [0002] claims	7, 9-11 5-6 1-4, 8, 12-14
A	JP 2013-216554 A (NIPPON STEEL & SUMITOMO METAL CORPORATION) 24.10.2013 (2013-10-24) claims	1-14
A	JP 2011-219298 A (NIPPON STEEL CORP.) 04.11.2011 (2011-11-04) claims	1-14

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 January 2020 (14.01.2020)	Date of mailing of the international search report 28 January 2020 (28.01.2020)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/043204

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2009-256138 A	05 Nov. 2009	(Family: none)	
WO 2017/188382 A1	02 Nov. 2017	US 2019/0136411 A1 claims, paragraphs [0081], [0109] EP 3450394 A1 CN 109071231 A	
WO 2017/188381 A1	02 Nov. 2017	US 2019/0136409 A1 claims, paragraphs [0002], [0065], [0071], fig. 1-3 EP 3450595 A1 CN 109072478 A	
JP 2013-216554 A	24 Oct. 2013	(Family: none)	
JP 2011-219298 A	04 Nov. 2011	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） C30B 29/36(2006.01)i; C30B 25/20(2006.01)i; H01L 21/205(2006.01)i FI: C30B29/36 A; C30B25/20; H01L21/205		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） C30B29/36; C30B25/20; H01L21/205 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） JSTPlus/JSTChina/JST7580 (JDreamII)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2009-256138 A (新日本製鐵株式会社) 05.11.2009 (2009-11-05) 特許請求の範囲、[0028]-[0030] 特許請求の範囲	1,4,14 2-3,5-13
Y A	WO 2017/188382 A1 (学校法人関西学院) 02.11.2017 (2017-11-02) 請求の範囲、[0066]、[0094] 請求の範囲	5-6 1-4,7-14
X Y A	WO 2017/188381 A1 (学校法人関西学院) 02.11.2017 (2017-11-02) 請求の範囲、[0002]、[0055]-[0062]、図1-3 [0002] 請求の範囲	7,9-11 5-6 1-4,8,12-14
A	JP 2013-216554 A (新日鐵住金株式会社) 24.10.2013 (2013-10-24) 特許請求の範囲	1-14
A	JP 2011-219298 A (新日本製鐵株式会社) 04.11.2011 (2011-11-04) 特許請求の範囲	1-14
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
14.01.2020	28.01.2020	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 西垣 歩美 4G 1190 電話番号 03-3581-1101 内線 3416	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/043204

引用文献	公表日	パテントファミリー文献	公表日
JP 2009-256138 A	05.11.2009	(ファミリーなし)	
WO 2017/188382 A1	02.11.2017	US 2019/0136411 A1 Claims, [0081], [0109] EP 3450394 A1 CN 109071231 A	
WO 2017/188381 A1	02.11.2017	US 2019/0136409 A1 Claims, [0002], [0065]- [0071], Figs. 1-3 EP 3450595 A1 CN 109072478 A	
JP 2013-216554 A	24.10.2013	(ファミリーなし)	
JP 2011-219298 A	04.11.2011	(ファミリーなし)	