

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 1 月 9 日(09.01.2014)



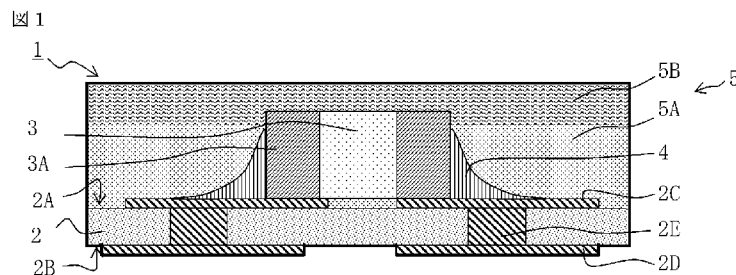
(10) 国際公開番号

WO 2014/007129 A1

- (51) 国際特許分類:
H05K 3/46 (2006.01)
- (21) 国際出願番号: PCT/JP2013/067597
- (22) 国際出願日: 2013 年 6 月 27 日(27.06.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-151173 2012 年 7 月 5 日(05.07.2012) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者: 野田 悟(NODA, Satoru); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所(KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SUBSTRATE WITH BUILT-IN COMPONENT

(54) 発明の名称: 部品内蔵基板



(57) Abstract: A substrate (1) with a built-in component is provided with a substrate part (2), a built-in electronic component (3) and a resin part (5). The substrate part (2) comprises an internal electrode (2C) that is provided on an inner main surface (2A). The built-in electronic component (3) has a terminal electrode (3A), and is mounted on the substrate part (2) with a solder fillet (4) interposed therebetween, said solder fillet (4) adhering to the terminal electrode (3A) and the internal electrode (2C). The resin part (5) is laminated on the substrate part (2) such that the built-in electronic component (3) is embedded in the resin part (5). The resin part (5) is provided with a filler non-added layer (5A) and a filler added layer (5B). The filler non-added layer (5A) is provided from the inner main surface (2A) to a height that is at least sufficient for covering the solder fillet (4). An inorganic filler is added into the filler added layer (5B), and the filler added layer (5B) is provided from the interface with the filler non-added layer (5A) to a height that is at least sufficient for covering the built-in electronic component (3).

(57) 要約: 部品内蔵基板 (1) は、基板部 (2) と、内蔵電子部品 (3) と、樹脂部 (5) と、を備える。基板部 (2) は、内側主面 (2A) に設けられた内部電極 (2C) を有する。内蔵電子部品 (3) は、端子電極 (3A) を有し、端子電極 (3A) と内部電極 (2C) とに付着するはんだフィレット (4) を介して基板部 (2) に実装される。樹脂部 (5) は、内蔵電子部品 (3) が埋め込まれた状態で基板部 (2) に積層される。樹脂部 (5) は、フィラー非添加層 (5A) とフィラー添加層 (5B) とを備える。フィラー非添加層 (5A) は、内側主面 (2A) から少なくともはんだフィレット (4) を覆う高さまで設けられる。フィラー添加層 (5B) は、無機フィラーが添加されており、フィラー非添加層 (5A) との界面から少なくとも内蔵電子部品 (3) を覆う高さまで設けられる。

明 細 書

発明の名称： 部品内蔵基板

技術分野

[0001] 本発明は、電子部品が埋め込まれた部品内蔵基板に関する。特に、埋め込まれた電子部品がはんだ実装されている部品内蔵基板に関する。

背景技術

[0002] 電子部品の高密度実装のために、電子部品が埋め込まれた部品内蔵基板が利用されている。部品内蔵基板は、PWB（Printed Wiring Board）基板や、セラミック基板、支持板などに電子部品をはんだ実装し、熱硬化性樹脂などをラミネート、またはディスペンス、もしくは射出成型することで電子部品を埋め込み、熱硬化性樹脂を硬化させて構成される。

[0003] 部品内蔵基板では、部品内蔵基板の製造時に生じる樹脂層の硬化収縮により、基板の反りが発生することがある。そこで、樹脂層の硬化収縮を抑制するために、無機フィラーが熱硬化性樹脂に添加されることがある（例えば、特許文献 1 参照。）。

[0004] 図 8 は、特許文献 1 を参考にした部品内蔵基板の構成例を示す側面断面図である。

[0005] 部品内蔵基板 101 は、配線基板 110、120 と、受動電子部品 130 と、半導体 IC チップ 131 と、コンポジット材 140 と、樹脂材 150 と、を備えている。配線基板 110、120 は、コンポジット材 140 および樹脂材 150 を間に介して対向するように配置されている。コンポジット材 140 は、無機フィラーが添加された熱硬化性樹脂からなる。樹脂材 150 は、コンポジット材 140 の外側に配置されており、無機フィラーが添加されていない熱硬化性樹脂からなる。受動電子部品 130 はコンポジット材 140 に埋め込まれており、配線基板 110 の電極にはんだ付けして配線基板 110 に実装されている。半導体 IC チップ 131 は、配線基板 120 の外

面の電極にはんだ付けして配線基板 120 に実装されている。

[0006] この部品内蔵基板 101 では、受動電子部品 130 が埋め込まれているコンポジット材 140 に無機フィラーが添加されているので、熱硬化性樹脂の硬化収縮が抑制される。また、複数のモジュールが集成された状態から個別のモジュールを切り出す際に、無機フィラーが添加されているコンポジット材 140 が切断されると、ルータ等の切断刃の損耗が激しくなるため、無機フィラーが添加されていない樹脂材 150 が切断され、これにより切断刃の損耗が抑えられる。

先行技術文献

特許文献

[0007] 特許文献1：特開2002-76571号公報

発明の概要

発明が解決しようとする課題

[0008] コンポジット材 140 に無機フィラーが添加されていることにより、受動電子部品 130 や配線基板 110, 120 とコンポジット材 140 との界面での密着性は、コンポジット材 140 に無機フィラーが添加されていない場合よりも低下する。すると、部品内蔵基板 101 を電子機器の回路基板にリフローなどによって実装する際に、受動電子部品 130 や配線基板 110, 120 とコンポジット材 140 との界面に、受動電子部品 130 の実装用はんだが再溶融して入り込んで接続不良が発生することがある。また、熱履歴（ヒートサイクル）の作用で受動電子部品 130 や配線基板 110, 120 とコンポジット材 140 との界面の破断（デラミネーション）が生じやすくなる。

[0009] そこで本発明は、無機フィラーを利用して基板の反りを抑制しても、樹脂層の界面での密着性の低下を抑制することができる部品内蔵基板を提供することを目的とする。

課題を解決するための手段

[0010] 本発明に係る部品内蔵基板は、基板部と、内蔵電子部品と、樹脂部と、を備えている。基板部は、内側主面と、内側主面に設けられた内部電極とを有している。内蔵電子部品は、端子電極を有し、端子電極と内部電極とに付着するはんだフィレットを介して基板部に実装されている。樹脂部は、内蔵電子部品が埋め込まれた状態で基板部に積層されている。そして、樹脂部は、フィラー非添加層とフィラー添加層とを備えている。フィラー非添加層は、無機フィラーが添加されておらず、内側主面から少なくともはんだフィレットを覆う高さまで設けられている。フィラー添加層は、無機フィラーが添加されており、フィラー非添加層との界面から少なくとも内蔵電子部品を覆う高さまで設けられている。

[0011] この部品内蔵基板は、第2の基板部と第2の内蔵電子部品とをさらに備えると好適である。第2の基板部は、樹脂部を間に介して前記基板部と対向するように配置される。第2の内蔵電子部品は、樹脂部に埋め込まれた状態で、第2の基板部に実装される。

[0012] 本発明に係る部品内蔵基板は、第1の基板部と、第2の基板部と、第1の内蔵電子部品と、第2の内蔵電子部品と、樹脂部と、を備えている。第1の基板部および第2の基板部は、互いの内側主面が対向するように配置されており、それぞれ、内側主面に設けられた内部電極を有している。第1の内蔵電子部品は、端子電極を有し、端子電極と内部電極とに付着する第1のはんだフィレットを介して第1の基板部に実装されている。第2の内蔵電子部品は、端子電極を有し、端子電極と内部電極とに付着する第2のはんだフィレットを介して第2の基板部の内部電極に実装されている。樹脂部は、第1の基板部と第2の基板部との間に積層されており、第1の内蔵電子部品および第2の内蔵電子部品が埋め込まれている。そして、樹脂部は、第1のフィラー非添加層と第2のフィラー非添加層とフィラー添加層とを備えている。第1のフィラー非添加層は、無機フィラーが添加されておらず、第1の基板部の内側主面から少なくとも第1のはんだフィレットを覆う高さまで設けられている。第2のフィラー非添加層は、無機フィラーが添加されておらず、第2の

基板部の内側主面から少なくとも第2のはんだフィレットを覆う高さまで設けられている。フィラー添加層は、無機フィラーが添加されており、第1のフィラー非添加層との界面から第2のフィラー非添加層との界面まで設けられている。

[0013] これらの構成によれば、フィラー添加層が設けられることで、部品内蔵基板の反りが低減される。また、フィラー非添加層が内側主面からはんだフィレットを覆う高さまで設けられることで、基板部や電子部品と樹脂部との密着性が高いものになる。

発明の効果

[0014] 本発明によれば、部品内蔵基板の反りが低減される上、部品内蔵基板をリフローなどによって電子機器の回路基板などに実装する際に、内蔵電子部品や基板部と樹脂部との界面に内蔵電子部品の実装用はんだが再溶融して入り込むことを防ぐことができる。また、熱履歴（ヒートサイクル）の作用で内蔵電子部品や基板部と樹脂部との界面が破断することを防ぐことができる。

図面の簡単な説明

[0015] [図1]第1の実施形態に係る部品内蔵基板の構成を説明する側面断面図である。

[図2]第1の実施形態に係る部品内蔵基板における界面強度と不良発生数とについて説明する図である。

[図3]第1の実施形態に係る部品内蔵基板の製造方法を説明する側面断面図である。

[図4]第2の実施形態に係る部品内蔵基板の構成を説明する側面断面図である。

[図5]第2の実施形態に係る部品内蔵基板の製造方法を説明する側面断面図である。

[図6]第3の実施形態に係る部品内蔵基板の構成を説明する側面断面図である。

[図7]第4の実施形態に係る部品内蔵基板の構成を説明する側面断面図である。

。

[図8]従来の部品内蔵基板の構成を説明する側面断面図である。

発明を実施するための形態

[0016] 以下、本発明の実施形態について図1～7を参照して説明する。各図では、導電性を持つ部材を実直線によるハッチングで示し、絶縁性を持つ部材を非実直線によるハッチングで示す。

[0017] 《第1の実施形態》

以下、本発明の第1の実施形態に係る部品内蔵基板の構成と製造方法とを説明する。

[0018] 図1は、第1の実施形態に係る部品内蔵基板の側面断面図である。

[0019] 図1に示す部品内蔵基板1は、基板部2と、内蔵電子部品3と、はんだフィレット4と、樹脂部5と、を備えている。

[0020] 部品内蔵基板1は、基板部2に内蔵電子部品3を搭載し、未硬化状態の樹脂部5に内蔵電子部品3を埋め込み、樹脂部5を硬化させて構成されている。基板部2としては、PWB (Printed Wiring Board) 基板や、セラミック基板、支持板などを採用することができる。内蔵電子部品としては、コンデンサやコイル、抵抗チップなどの受動部品や、ICチップなどの能動部品を採用することができる。樹脂部5としては、熱硬化性樹脂や光硬化性樹脂などを採用することができる。樹脂部5に内蔵電子部品3を埋め込むためには、ラミネート、ディスペンス、射出成型などの手法を採用することができる。

[0021] より具体的な部品内蔵基板1の構成を説明すると、基板部2は、ここではPWB基板からなり、互いに対向する内側主面2Aと外側主面2Bとを有している。また、基板部2は、内側主面2Aに2つの内部電極2Cが設けられ、外側主面2Bに2つの外部電極2Dが設けられ、内部に2つのビア電極2Eが設けられている。2つの内部電極2Cは、それぞれ平面形状が矩形であり、互いの間に間隔をあけて設けられている。2つの外部電極2Dは、それぞれ平面形状が矩形であり、互いの間に間隔をあけて設けられている。2つ

のビア電極 2 E は、それぞれ 1 つの内部電極 2 C と 1 つの外部電極 2 D とに導通していて、互いの間に間隔をあけて設けられている。

[0022] 内蔵電子部品 3 は、ここでは受動部品であり、直方体状の外면을有している。また、内蔵電子部品は、外面に 2 つの端子電極 3 A が設けられている。2 つの端子電極 3 A は、それぞれ、内蔵電子部品 3 の対向する端面の全面と、その端面に交差する四側面における端面から一定距離の領域と、に設けられている。2 つの端子電極 3 A は、互いの間に間隔をあけて設けられている。

[0023] 内蔵電子部品 3 は、各端子電極 3 A を各内部電極 2 C にはんだ付けすることで、基板部 2 の内側主面 2 A に実装されている。そのため、2 つのはんだフィレット 4 が、各端子電極 3 A と各内部電極 2 C とに付着して設けられている。各はんだフィレット 4 は、内部電極 2 C に濡れ広がりとともに端子電極 3 A に濡れ広がり、内部電極 2 C と端子電極 3 A とが近接する角付近に体積の大半が集まった状態で凝固している。ここでは、内部電極 2 C の表面を基準にして内部電極 2 C の表面から離れる方向に各はんだフィレット 4 が到達する距離（到達高さ）は、内部電極 2 C の表面を基準にした内蔵電子部品 3 の高さ寸法よりも低くなっている。

[0024] 樹脂部 5 は、内蔵電子部品 3 およびはんだフィレット 4 が埋め込まれた状態で基板部 2 の内側主面 2 A に積層されている。そして、樹脂部 5 は、フィラー非添加層 5 A とフィラー添加層 5 B とを備えている。フィラー非添加層 5 A は、無機フィラーが添加されていない熱硬化性樹脂から構成されている。フィラー添加層 5 B は、フィラー非添加層 5 A と同一の熱硬化性樹脂に、無機フィラーが添加されて構成されている。なお、フィラー非添加層 5 A とフィラー添加層 5 B とは、異なる種類の熱硬化性樹脂から構成されていてもよい。フィラー添加層 5 B における無機フィラーの含有量は、部品内蔵基板 1 の反りに応じて調整されると好適である。

[0025] フィラー非添加層 5 A は、基板部 2 の内側主面 2 A から少なくとも、内部電極 2 C およびはんだフィレット 4 を覆う高さまで略一様な厚みで設けられ

ている。フィラー非添加層 5 A は、内蔵電子部品 3 と基板部 2 との間の、2 つの内部電極 2 C によって挟まれる空間にまで入り込んでいる。ここでは、前述のように、内部電極 2 C の表面を基準にしたはんだフィレット 4 の到達高さが内蔵電子部品 3 の高さ寸法よりも低いため、フィラー非添加層 5 A は、内部電極 2 C およびはんだフィレット 4 の全体を覆うが内蔵電子部品 3 の一部は露出するように設けられている。即ち、フィラー非添加層 5 A は、内側主面 2 A からのはんだフィレット 4 の到達高さを超え、内蔵電子部品 3 の高さ寸法を超えることの無い厚みで設けられている。

[0026] フィラー添加層 5 B は、フィラー非添加層 5 A との界面から少なくとも内蔵電子部品 3 の全体を覆う高さまで、略一様な厚みで設けられている。具体的には、フィラー添加層 5 B は、内蔵電子部品 3 がフィラー非添加層 5 A から突出する高さよりも、一定寸法だけ厚く設けられていて、これにより、内蔵電子部品 3 がフィラー添加層 5 B の表面から一定の深さ以上に埋め込まれるようにしている。

[0027] ここで、無機フィラーが添加されていない熱硬化性樹脂と、無機フィラーが添加されている熱硬化性樹脂とで行った密着性試験について説明する。図 2 (A) は、密着性試験により得られた、各熱硬化性樹脂の基板界面での界面強度、および、部品界面での界面強度を示す図である。

[0028] 密着性試験においては、無機フィラーが添加されていない熱硬化性樹脂、即ち、フィラー非添加層 5 A と同等な材料を基板や部品に塗布して硬化させた複数のサンプルと、無機フィラーが添加されている熱硬化性樹脂、即ち、フィラー添加層 5 B と同等な材料を基板や部品に塗布して硬化させた複数のサンプルと、に対して、界面の破断が生じる荷重、即ち界面強度を測定し、界面強度の平均値とばらつきを計測した。

[0029] この密着性試験によれば、フィラー非添加層 5 A と同等な材料における基板界面での界面強度の平均値は、約 105 N (ニュートン) であった。一方、フィラー添加層 5 B と同等な材料における基板界面での界面強度の平均値は、約 61 N (ニュートン) であった。即ち、熱硬化性樹脂に無機フィラー

が添加されない場合には、無機フィラーが添加されている場合よりも、PWB基板との界面強度が約170%高いものであった。

[0030] また、フィラー非添加層5Aと同等な材料における部品界面での界面強度の平均値は、約114N（ニュートン）であった。一方、フィラー添加層5Bと同等な材料における部品界面での界面強度の平均値は、約72N（ニュートン）であった。即ち、熱硬化性樹脂に無機フィラーが添加されない場合には、無機フィラーを含有する場合よりも、電子部品との界面強度が約160%高いものであった。

[0031] このことから、本実施形態の部品内蔵基板1では、フィラー非添加層5Aの基板部2との密着性および内蔵電子部品3との密着性は、フィラー添加層5Bの基板部2との密着性および内蔵電子部品3との密着性よりも高いことが推認できる。このため、部品内蔵基板1のように、樹脂部5において、基板部2との界面近傍にフィラー非添加層5Aを設けることで、基板部2や内蔵電子部品3と樹脂部5との密着性を高めることができ、熱履歴（ヒートサイクル）の作用で基板部2や内蔵電子部品3と樹脂部5との界面に破断が発生することが殆ど無くなる。

[0032] また、次に、樹脂部をフィラー非添加層とフィラー添加層とで構成した部品内蔵基板と、樹脂部をフィラー添加層のみで構成した部品内蔵基板とにより行った不良試験について説明する。図2（B）は、不良試験により得られた不良発生回数を示す図である。

[0033] 不良試験としては、樹脂部をフィラー非添加層とフィラー添加層とで構成した部品内蔵基板の複数のサンプルと、樹脂部をフィラー添加層のみで構成した部品内蔵基板の複数のサンプルと、に対して、MSL（Moisture Sensitivity Level）試験を実施した。MSL試験は、高湿環境下におかれたパッケージ部品の湿度感受性を測定する試験であり、ここでは、電子部品や基板部と樹脂部との界面に、電子部品の実装用はんだが再溶融して入り込んで接続不良が発生する回数を測定した。

[0034] まず、温度30℃、湿度60%RHの環境下に168時間置かれた部品内

蔵基板に対して、最高温度 260℃でのリフロー処理を 5 回行った場合について説明する。この場合には、樹脂部をフィラー非添加層とフィラー添加層とで構成したサンプルでは、接続不良が発生することはなかった。しかしながら、樹脂部をフィラー非添加層のみで構成したサンプルでは、接続不良が発生することがあった。

[0035] 次に、温度 30℃、湿度 60%RH の環境下により長い期間、4 週間置かれた部品内蔵基板に対して、最高温度 260℃でのリフロー処理を 5 回行った場合について説明する。この場合にも、樹脂部をフィラー非添加層とフィラー添加層とで構成したサンプルでは、接続不良が発生することはなかったが、樹脂部をフィラー非添加層のみで構成したサンプルでは、接続不良が発生する回数が増加した。

[0036] このため、本実施形態の部品内蔵基板 1 においては、はんだフィレット 4 の近傍にフィラー非添加層 5A を設けているために、部品内蔵基板 1 を電子機器の回路基板にリフローなどによって実装する際に、内蔵電子部品 3 や基板部 2 と樹脂部 5 との界面に、はんだフィレット 4 が再溶融して入り込んで接続不良が発生することが殆ど無いといえる。

[0037] なお、本実施形態においては、内部電極 2C の表面を基準にしたはんだフィレット 4 の到達高さが内蔵電子部品 3 の高さ寸法よりも低い例を示したが、内部電極 2C の表面を基準にしたはんだフィレット 4 の到達高さが内蔵電子部品 3 の高さ寸法を超えるようにしてもよい。その場合には、フィラー非添加層 5A は、内部電極 2C、はんだフィレット 4、および、内蔵電子部品 3 の全体を覆う高さで設けるようにすると好適である。

[0038] また、ここでは、フィラー非添加層 5A およびフィラー添加層 5B が熱硬化性樹脂により構成されている例を示したが、フィラー非添加層 5A およびフィラー添加層 5B は光硬化性樹脂など、他の樹脂材により構成されていてもよい。

[0039] 次に、部品内蔵基板 1 の製造方法の一例について説明する。

[0040] 図 3 は、部品内蔵基板 1 の製造工程における側面断面図を示す図である。

なお、一般に、部品内蔵基板 1 は、複数の部品内蔵基板 1 が一体に形成された母基板から切り出されて製造されるが、ここでは、母基板における 1 つの部品内蔵基板が形成される領域のみを図示する。

[0041] 部品内蔵基板 1 の製造工程では、最初に、図 3（S 1）に示すはんだペースト塗布工程が実施される。はんだペースト塗布工程では、PWB 基板からなる基板部 2 が用意され、内部電極 2 C にはんだペースト 4 A が印刷塗布される。はんだペースト 4 A は、2 つの内部電極 2 C それぞれの表面に一樣な厚みで塗布される。

[0042] 次に、図 3（S 2）に示す電子部品配置工程が実施される。電子部品配置工程では、内蔵電子部品 3 の端子電極 3 A がはんだペースト 4 A に接触するように、2 つの内部電極 2 C およびはんだペースト 4 A の上方に内蔵電子部品 3 が配置される。

[0043] 次に、図 3（S 3）に示すリフロー工程が実施される。リフロー工程では、基板部 2 がリフロー炉で加熱され、はんだペースト 4 A が溶融して端子電極 3 A と内部電極 2 C とに濡れ広がる。そして、基板部 2 が冷却されて、溶融したはんだペースト 4 A が凝固することによりはんだフィレット 4 が形成される。このようにして、内蔵電子部品 3 が基板部 2 にはんだ実装される。

[0044] 次に、図 3（S 4）に示す第 1 の樹脂層形成工程が実施される。第 1 の樹脂層形成工程では、無機フィラーが添加されていない熱硬化性樹脂ペーストが、ディスペンサを用いて基板部 2 の内側主面 2 A に塗布される。そして、リフロー炉などで加熱されることで熱硬化性樹脂ペーストが硬化され、樹脂部 5 のフィラー非添加層 5 A が形成される。この際、熱硬化性樹脂ペーストは、硬化収縮後にも、はんだフィレット 4 の全体が確実に覆われるような厚みで塗布される。

[0045] 次に、図 3（S 5）に示す第 2 の樹脂層形成工程が実施される。第 2 の樹脂層形成工程では、無機フィラーが添加されている熱硬化性樹脂ペーストが、ディスペンサを用いてフィラー非添加層 5 A の表面に塗布される。そして、リフロー炉などで加熱されることで熱硬化性樹脂ペーストが硬化され、樹

脂部 5 のフィラー添加層 5 B が形成される。この際、熱硬化性樹脂ペーストは、内蔵電子部品 3 の全体が硬化収縮後にも覆われるような厚みで塗布される。

[0046] 以上のような製造方法により、本実施形態に係る部品内蔵基板 1 は製造することができる。なお、ここでは、第 1 の樹脂層形成工程で熱硬化性樹脂ペーストを加熱硬化させてフィラー非添加層 5 A を形成する例を示したが、第 1 の樹脂層形成工程では熱硬化性樹脂ペーストを硬化させずに、第 2 の樹脂層形成工程において加熱硬化させて、フィラー非添加層 5 A とフィラー添加層 5 B とを同時に形成するようにしてもよい。

[0047] また、ここではディスペンサを用いて熱硬化性樹脂ペーストを塗布する例を示したが、ラミネートや射出成型などの手法を用いて、熱硬化性樹脂ペーストを設けるようにしてもよい。ラミネートの手法を用いてフィラー非添加層 5 A を形成する場合には、半硬化状態の成型シートを基板部 2 に貼り付けるようにするとよい。また、フィラー非添加層 5 A については、ディスペンサやラミネートの手法を用いて基板部 2 に塗布形成し、フィラー添加層 5 B についてのみ射出成型の手法を用いて形成するようにしてもよい。

[0048] その他、部品内蔵基板 1 の具体的構成や各製造工程の詳細などは、適宜設計変更可能であり、実施形態に記載された作用及び効果は、本発明から生じる作用及び効果を列挙したに過ぎず、本発明による作用及び効果は、実施形態の記載に限定されるものではない。

[0049] ≪第 2 の実施形態≫

次に、本発明の第 2 の実施形態に係る部品内蔵基板の構成と製造方法とを説明する。

[0050] 図 4 は、第 2 の実施形態に係る部品内蔵基板の側面断面図である。

[0051] 図 4 に示す部品内蔵基板 1 は、基板部 1 2 と、内蔵電子部品 1 3 と、はんだフィレット 1 4 と、樹脂部 1 5 と、外付電子部品 1 6 と、外部接続電極 1 7 と、を備えている。

[0052] 基板部 1 2 は、内側主面 1 2 A と外側主面 1 2 B とを有している。また、

基板部 12 は、内側主面 12 A に内部電極 12 C が設けられ、外側主面 12 B に外部電極 12 D が設けられ、内部にビア電極 12 E が設けられている。

[0053] 外付電子部品 16 は、外部電極 12 D 上にフリップチップ実装されている。この外付電子部品 16 は、ここでは通信系の高周波モジュールに用いられる IC チップ（能動素子）である。内蔵電子部品 13 は、内部電極 12 C 上にはんだ実装されている。内蔵電子部品 13 は、外面に端子電極 13 A が設けられている。はんだフィレット 14 は、内蔵電子部品 13 の端子電極 13 A と、基板部 12 の内部電極 12 C とに付着している。

[0054] 樹脂部 15 は、フィラー非添加層 15 A とフィラー添加層 15 B とを備えている。フィラー非添加層 15 A は、はんだフィレット 14 の全体を覆うが、内蔵電子部品 13 の一部が露出するように、基板部 12 の内側主面 12 A に積層して設けられている。フィラー添加層 15 B は、フィラー非添加層 15 A の表面に積層されており、内蔵電子部品 13 がフィラー非添加層 15 A から突出する高さよりも、一定寸法だけ厚く設けられている。

[0055] 外部接続電極 17 は、樹脂部 15 の内側主面 12 A に対向する外面に形成されている。樹脂部 15 は、フィラー非添加層 15 A およびフィラー添加層 15 B を貫通し、基板部 12 の内部電極 12 C と外部接続電極 17 とに導通するビア電極 15 C を備えている。

[0056] 本実施形態に係る部品内蔵基板 11 においても、基板部 12 と樹脂部 15 との界面近傍にフィラー非添加層 15 A が設けられているので、基板部 12 や内蔵電子部品 13 と樹脂部 15 との密着性を高めることができ、熱履歴（ヒートサイクル）の作用で基板部 12 や内蔵電子部品 13 と樹脂部 15 との界面に破断が発生することが殆ど無くなる。また、部品内蔵基板 11 を電子機器の回路基板にリフローなどによって実装する際に、内蔵電子部品 13 や基板部 12 と樹脂部 15 との界面に、はんだフィレット 14 が再溶融して入り込んで接続不良が発生することも殆ど無くなる。

[0057] 次に、部品内蔵基板 11 の製造方法の一例について説明する。

[0058] 図 5 は、部品内蔵基板 11 の製造工程における側面断面図を示す図である

。

[0059] 部品内蔵基板 11 の製造工程では、最初に、図 5 (S 11) に示す積層体形成工程が実施される。積層体形成工程では、第 1 の実施形態において図 3 で示した手順と同様の手順で、基板部 12 に内蔵電子部品 13 がはんだ実装され、内蔵電子部品 13 を埋め込んだ状態でフィラー非添加層 15 A が形成され、フィラー非添加層 15 A の表面に無機フィラーを添加した熱硬化性樹脂のペースト 15 C が塗布される。

[0060] 次に、図 5 (S 12) に示す電極膜形成工程が実施される。電極膜形成工程では、未硬化状態のペースト 15 C の表面に銅箔 17 A が張り付けられる。そして、リフロー炉などで加熱されることでペースト 15 C が硬化され、樹脂部 15 のフィラー添加層 15 B が形成される。

[0061] 次に、図 5 (S 13) に示す電極パターニング工程が実施される。電極パターニング工程では、サブトラクティブ法により、銅箔 17 A がパターニングされ、外部接続電極 17 が形成される。

[0062] 次に、図 5 (S 14) に示すビア電極形成工程が実施される。ビア電極形成工程では、CO₂レーザーにより、樹脂部 15 に内部電極 12 C に到達するビア穴が形成され、ビア穴にCuやSnを主成分とするペーストが真空印刷で充填されてから硬化される。そして、外部接続電極 17 上にレジストが形成され、ビア穴内の導体露出部分にNiメッキとAuメッキとが施される。これによりビア電極 15 C が形成される。

[0063] 次に、図 5 (S 15) に示す外付電子部品実装工程が実施される。外付電子部品実装工程では、外付電子部品 16 が、基板部 12 の外部電極 12 D にフリップチップ実装される。

[0064] 以上の工程により、本実施形態の部品内蔵基板 11 は製造することができる。

[0065] ≪第 3 の実施形態≫

次に、本発明の第 3 の実施形態に係る部品内蔵基板の構成を説明する。

[0066] 図 6 は、第 3 の実施形態に係る部品内蔵基板の側面断面図である。

- [0067] 図6に示す部品内蔵基板21は、第1の基板部22と、第2の基板部32と、第1の内蔵電子部品23と、第2の内蔵電子部品33と、第1のはんだフィレット24と、第2のはんだフィレット34と、樹脂部25と、外付電子部品26と、を備えている。
- [0068] 基板部22は、内側主面22Aと外側主面22Bとを有している。基板部22は、内側主面22Aに内部電極22Cが設けられ、外側主面22Bに外部電極22Dが設けられ、内部にビア電極22Eが設けられている。
- [0069] また、基板部32とは、内側主面32Aと外側主面32Bとを有している。基板部32は、基板部22の内側主面22Aに対して内側主面32Aが対向するように、向かい合わせに配置されている。また、基板部32は、内側主面32Aに内部電極32Cが設けられ、外側主面32Bに外部電極32Dが設けられ、内部にビア電極32Eが設けられている。
- [0070] 外付電子部品26は、基板部32の外部電極32D上にはんだ実装されている。内蔵電子部品23は、基板部22の内部電極22C上にはんだ実装されている。内蔵電子部品33は、基板部32の内部電極32C上にはんだ実装されている。内蔵電子部品23、33は、外面に端子電極23A、33Aが設けられている。はんだフィレット24は、内蔵電子部品23の端子電極23Aと、基板部22の内部電極22Cとに付着している。はんだフィレット34は、内蔵電子部品33の端子電極33Aと、基板部32の内部電極32Cとに付着している。
- [0071] 樹脂部25は、フィラー非添加層25Aとフィラー添加層25Bとを備えている。フィラー非添加層25Aは、基板部22の内側主面22Aから内部電極22C、はんだフィレット24、および、内蔵電子部品23を覆う厚みで設けられている。フィラー添加層25Bは、基板部32の内側主面32Aから内部電極32C、はんだフィレット34、および、内蔵電子部品33を覆い、フィラー非添加層25Aの表面に到達する厚みで設けられている。
- [0072] 樹脂部25は、フィラー非添加層25Aおよびフィラー添加層25Bを貫通し、基板部22の内部電極22Cと基板部32の内部電極32Cとに導通

するビア電極 2 5 C を備えている。基板部 2 2 の外部電極 2 2 D は、外部接続電極として利用されるものである。

[0073] 本実施形態に係る部品内蔵基板 2 1 においては、第 1 の実施形態や第 2 の実施形態に係る部品内蔵基板 1, 1 1 よりも、さらに多くの内蔵電子部品の高密度実装が可能になる。

[0074] また、部品内蔵基板 2 1 においては、基板部 3 2 と樹脂部 2 5 との界面近傍には、フィラー非添加層 2 5 A ではなく、フィラー添加層 2 5 B が設けられているため、樹脂部 2 5 と基板部 3 2 との界面における破断が発生することや、内蔵電子部品 3 3 や基板部 3 2 と樹脂部 2 5 との界面にはんだフィレット 3 4 が再溶融して入り込んで接続不良が発生する危険性がある。しかしながら、基板部 2 2 と樹脂部 2 5 との界面近傍にはフィラー非添加層 2 5 A が設けられているので、少なくとも、樹脂部 2 5 と基板部 2 2 との界面における破断が発生することは殆ど無い。また、部品内蔵基板 2 1 を電子機器の回路基板にリフローなどによって実装する際に、内蔵電子部品 2 3 や基板部 2 2 と樹脂部 2 5 との界面に、はんだフィレット 2 4 が再溶融して入り込んで接続不良が発生することも殆ど無い。

[0075] なお、部品内蔵基板 2 1 は、基板部 2 2 側の部材と基板部 3 2 側の部材とを貼り合わせて製造することができる。例えば、基板部 2 2 とフィラー非添加層 2 5 A とを一体に形成した部材と、基板部 3 2 とフィラー添加層 2 5 B とを一体に形成した部材とをそれぞれ形成しておき、両部材を導電性接着剤などで貼り合わせるようにして、部品内蔵基板 2 1 を製造するようにしてもよい。また、基板部 2 2 側の部材と基板部 3 2 側の部材とを、フィラー非添加層 2 5 A やフィラー添加層 2 5 B が未硬化の状態で貼り合わせて硬化させた後に、ビア電極 2 5 C を作り込むようにして、部品内蔵基板 2 1 を製造するようにしてもよい。

[0076] また、本実施形態では、フィラー非添加層 2 5 A を基板部 2 2 の近傍に設ける例を示したが、フィラー非添加層 2 5 A を基板部 3 2 の近傍に設け、基板部 2 2 の近傍にはフィラー添加層 2 5 B を設けるようにしてもよい。

[0077] 《第４の実施形態》

次に、本発明の第４の実施形態に係る部品内蔵基板の構成を説明する。

[0078] 図７は、第４の実施形態に係る部品内蔵基板の側面断面図である。

[0079] 図７に示す部品内蔵基板４１は、第１の基板部４２と、第２の基板部５２と、第１の内蔵電子部品４３と、第２の内蔵電子部品５３と、第１のはんだフィレット４４と、第２のはんだフィレット５４と、樹脂部４５と、外付電子部品４６と、を備えている。

[0080] 基板部４２は、内側主面４２Ａと外側主面４２Ｂとを有している。基板部４２は、内側主面４２Ａに内部電極４２Ｃが設けられ、外側主面４２Ｂに外部電極４２Ｄが設けられ、内部にビア電極４２Ｅが設けられている。

[0081] また、基板部５２は、内側主面５２Ａと外側主面５２Ｂとを有している。基板部５２は、基板部４２の内側主面４２Ａに対して内側主面５２Ａが対向するように、向かい合わせに配置されている。また、基板部５２は、内側主面５２Ａに内部電極５２Ｃが設けられ、外側主面５２Ｂに外部電極５２Ｄが設けられ、内部にビア電極５２Ｅが設けられている。

[0082] 外付電子部品４６は、基板部５２の外部電極５２Ｄ上にはんだ実装されている。内蔵電子部品４３は、基板部４２の内部電極４２Ｃ上にはんだ実装されている。内蔵電子部品５３は、基板部５２の内部電極５２Ｃ上にはんだ実装されている。内蔵電子部品４３、５３は、外面に端子電極４３Ａ、５３Ａが設けられている。はんだフィレット４４は、内蔵電子部品４３の端子電極４３Ａと、基板部４２の内部電極４２Ｃとに付着している。はんだフィレット５４は、内蔵電子部品５３の端子電極５３Ａと、基板部５２の内部電極５２Ｃとに付着している。

[0083] 樹脂部４５は、第１のフィラー非添加層４５Ａとフィラー添加層４５Ｂと第２のフィラー非添加層４５Ｃとを備えている。フィラー非添加層４５Ａは、基板部４２の内側主面４２Ａから内部電極４２Ｃ、はんだフィレット４４、および、内蔵電子部品４３を覆う厚みで設けられている。フィラー非添加層４５Ｃは、基板部５２の内側主面５２Ａから内部電極５２Ｃ、はんだフィ

レット 5 4、および、内蔵電子部品 5 3 を覆う厚みで設けられている。フィラー添加層 4 5 B は、フィラー非添加層 4 5 A とフィラー非添加層 4 5 C との間に設けられている。

[0084] 樹脂部 4 5 は、フィラー非添加層 4 5 A、4 5 C およびフィラー添加層 4 5 B を貫通し、基板部 4 2 の内部電極 4 2 C と基板部 5 2 の内部電極 5 2 C とに導通するビア電極 4 5 D を備えている。基板部 4 2 の外部電極 4 2 B は、外部接続電極として用いられるものである。

[0085] 本実施形態に係る部品内蔵基板 4 1 においては、第 1 の実施形態や第 2 の実施形態に係る部品内蔵基板 1、11 よりも、さらに多くの内蔵電子部品の高密度実装が可能になる。

[0086] また、部品内蔵基板 4 1 においては、基板部 4 2 と樹脂部 4 5 との界面近傍にフィラー非添加層 4 5 A が設けられているだけでなく、基板部 5 2 と樹脂部 4 5 との界面近傍にフィラー非添加層 4 5 C が設けられている。したがって、基板部 4 2 や内蔵電子部品 4 3 と樹脂部 4 5 との密着性だけでなく、基板部 5 2 や内蔵電子部品 5 3 と樹脂部 4 5 との密着性も高い。これにより、基板部 4 2、5 2 と樹脂部 4 5 との界面は破断が発生することが殆ど無い。また、部品内蔵基板 4 1 を電子機器の回路基板にリフローなどによって実装する際に、内蔵電子部品 4 3、5 3 や基板部 4 2、5 2 と樹脂部 4 5 との界面に、はんだフィレット 4 4、5 4 が再溶融して入り込んで接続不良が発生することも殆ど無い。

[0087] なお、フィラー非添加層 4 5 A、4 5 C は、それぞれ、内蔵電子部品 4 3、5 3 の一部が突出するような厚みで設けられていてもよい。また、部品内蔵基板 4 1 は、基板部 4 2 側の部材と基板部 5 2 側の部材とを貼り合わせて製造することができる。例えば、基板部 4 2 側の部材と、基板部 5 2 側の部材とをそれぞれ形成しておき、両部材を導電性接着剤などで貼り合わせるようにして、部品内蔵基板 4 1 を製造するようにしてもよい。また、基板部 4 2 側の部材と基板部 5 2 側の部材とを、フィラー添加層 4 5 B が未硬化の状態で貼り合わせて硬化させた後に、ビア電極 4 5 D を作り込むようにして、

部品内蔵基板 4 1 を製造するようにしてもよい。

符号の説明

- [0088] 1, 1 1, 2 1, 4 1…部品内蔵基板
2, 1 2, 2 2, 3 2, 4 2, 5 2…基板部
2 A, 1 2 A, 2 2 A, 3 2 A, 4 2 A, 5 2 A…内側主面
2 B, 1 2 B, 2 2 B, 3 2 B, 4 2 B, 5 2 B…外側主面
2 C, 1 2 C, 2 2 C, 3 2 C, 4 2 C, 5 2 C…内部電極
2 D, 1 2 D, 2 2 D, 3 2 D, 4 2 D, 5 2 D…外部電極
2 E, 1 2 E, 2 2 E, 3 2 E, 4 2 E, 5 2 E, 1 5 C, 2 5 C, 4 5 D
…ビア電極
3, 1 3, 2 3, 3 3, 4 3, 5 3…内蔵電子部品
3 A, 1 3 A, 2 3 A, 3 3 A, 4 3 A, 5 3 A…端子電極
4, 1 4, 2 4, 3 4, 4 4, 5 4…はんだフィレット
4 A…はんだペースト
5, 1 5, 2 5, 4 5…樹脂部
5 A, 1 5 A, 2 5 A, 4 5 A, 4 5 C…フィラー非添加層
5 B, 1 5 B, 2 5 B, 4 5 B…フィラー添加層
1 6, 2 6, 4 6…外付電子部品
1 7…外部接続電極
1 7 A…銅箔

請求の範囲

- [請求項1] 内側主面と、前記内側主面に設けられた内部電極と、を有する基板部と、
- 端子電極を有し、前記端子電極と前記内側電極とに付着するはんだフィレットを介して前記基板部に実装されている内蔵電子部品と、
- 前記内蔵電子部品が埋め込まれた状態で前記基板部に積層されている樹脂部と、
- を備える部品内蔵基板であって、
- 前記樹脂部は、
- 無機フィラーが添加されておらず、前記内側主面から少なくとも前記はんだフィレットを覆う高さまで設けられているフィラー非添加層と、
- 無機フィラーが添加されており、前記フィラー非添加層との界面から少なくとも前記内蔵電子部品を覆う高さまで設けられているフィラー添加層と、を備える、
- 部品内蔵基板。
- [請求項2] 前記樹脂部に間に介して前記基板部と対向するように配置されている第2の基板部と、
- 前記樹脂部に埋め込まれた状態で、前記第2の基板部に実装されている第2の内蔵電子部品と、
- を備える、請求項1に記載の部品内蔵基板。
- [請求項3] それぞれ内側主面と、前記内側主面に設けられた内部電極と、を有し、互いに前記内側主面が対向するように配置されている第1の基板部および第2の基板部と、
- 端子電極を有し、前記端子電極と前記内側電極とに付着する第1のはんだフィレットを介して前記第1の基板部に実装されている第1の内蔵電子部品と、
- 端子電極を有し、前記端子電極と前記内側電極とに付着する第2の

はんだフィレットを介して前記第2の基板部に実装されている第2の内蔵電子部品と、

前記第1の内蔵電子部品および前記第2の内蔵電子部品が埋め込まれた状態で前記基板部に積層されている樹脂部と、

を備える部品内蔵基板であって、

前記樹脂部は、

無機フィラーが添加されておらず、前記第1の基板部の内側主面から少なくとも前記第1のはんだフィレットを覆う高さまで設けられている第1のフィラー非添加層と、

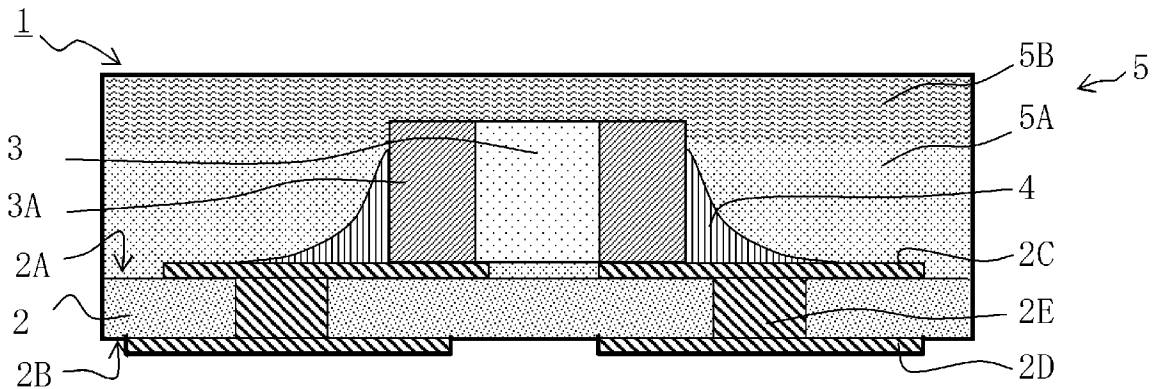
無機フィラーが添加されておらず、前記第2の基板部の内側主面から少なくとも前記第2のはんだフィレットを覆う高さまで設けられている第2のフィラー非添加層と、

無機フィラーが添加されており、前記第1のフィラー非添加層との界面から前記第2のフィラー非添加層との界面まで設けられているフィラー添加層と、を備える、

部品内蔵基板。

[図1]

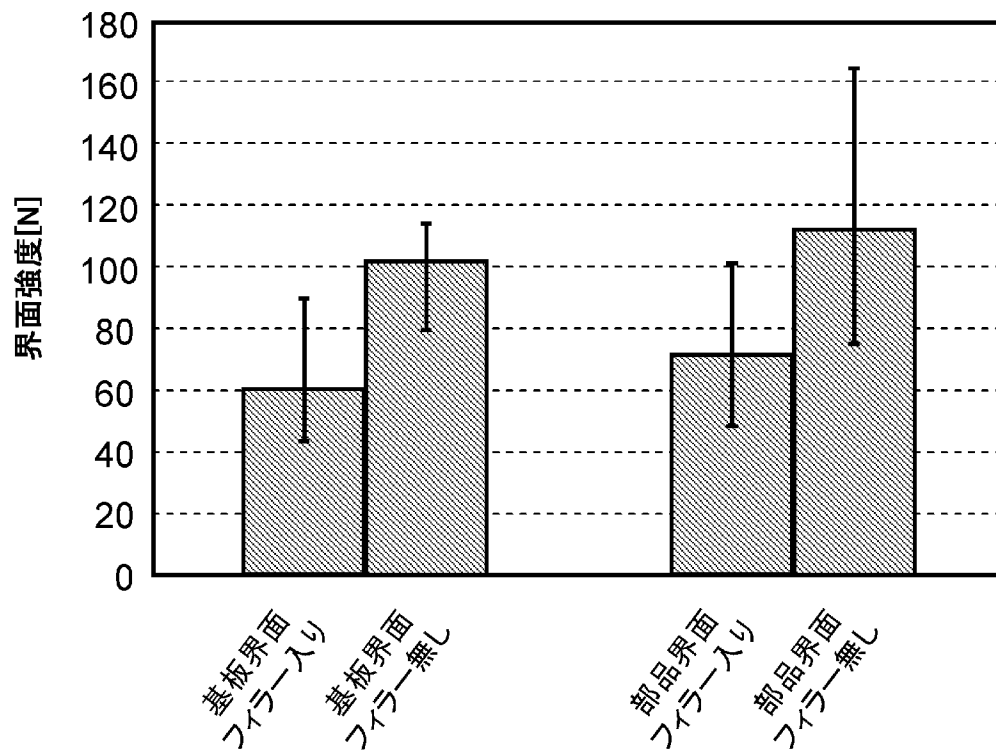
図 1



[図2]

図 2

(A)

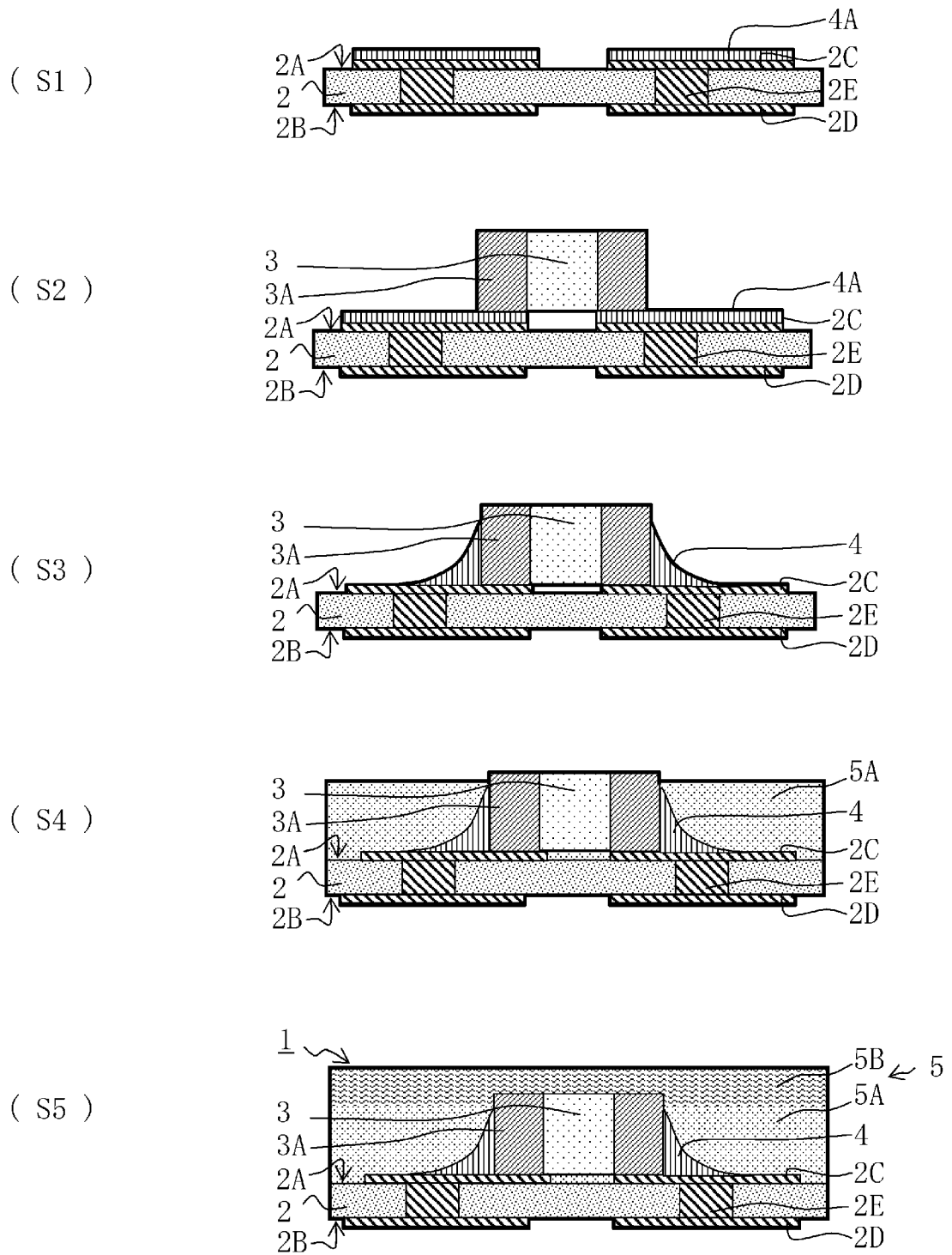


(B)

	ファイラー添加	ファイラー非添加
MSL3 (30°C60%RH 168hr)	1/150	0/150
MSL2a (30°C60%RH 4weeks)	3/150	0/150

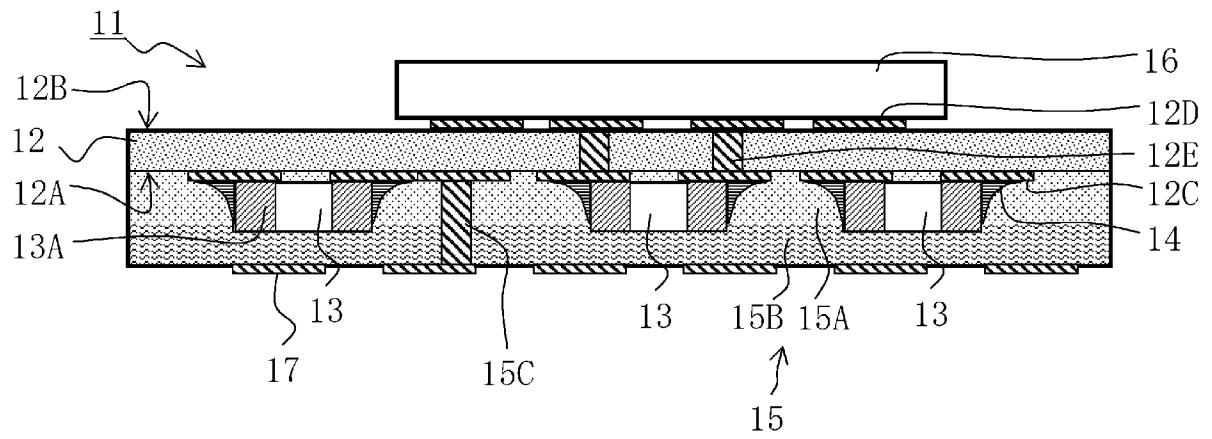
[図3]

図3



[図4]

図4



[図5]

図5

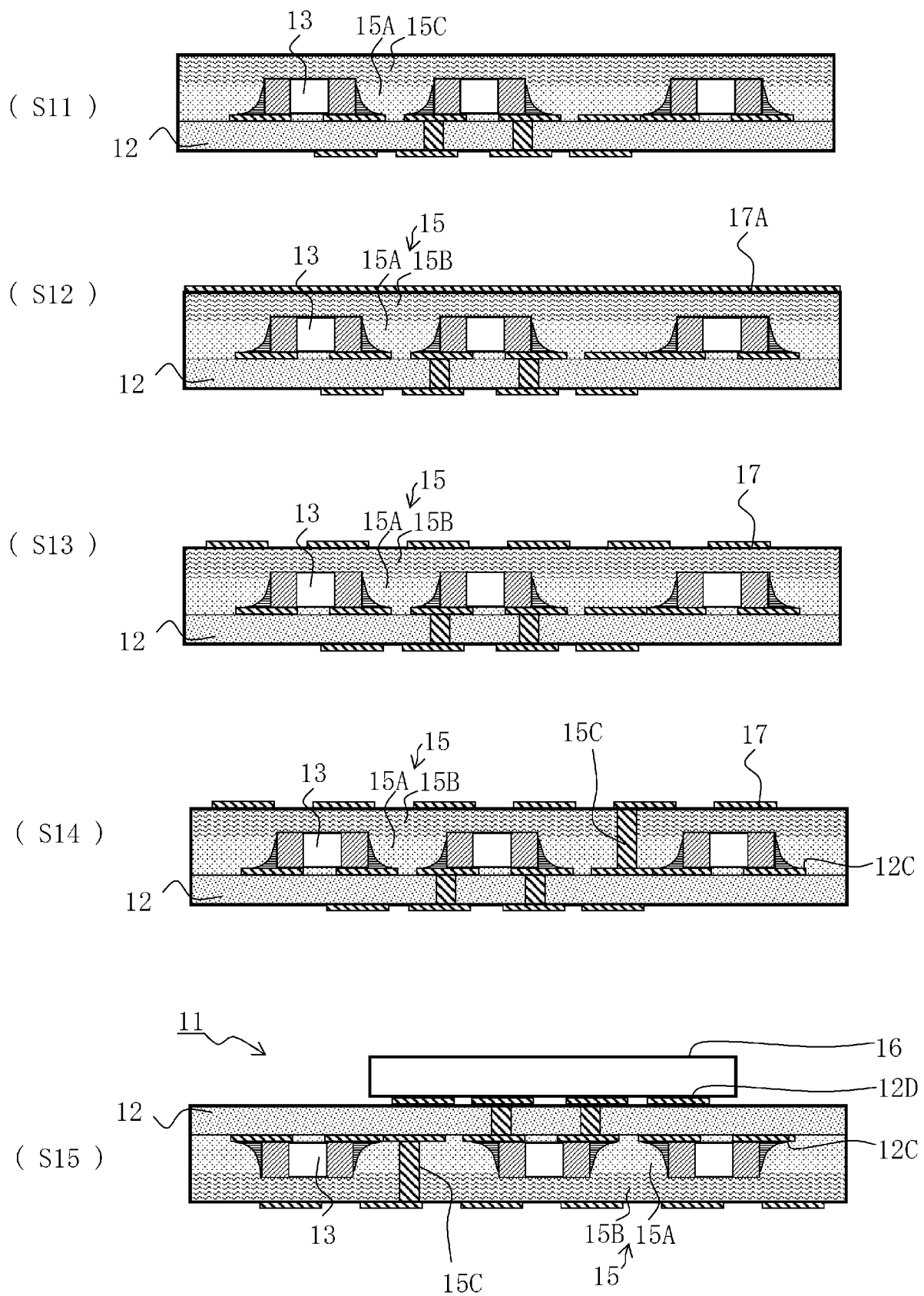
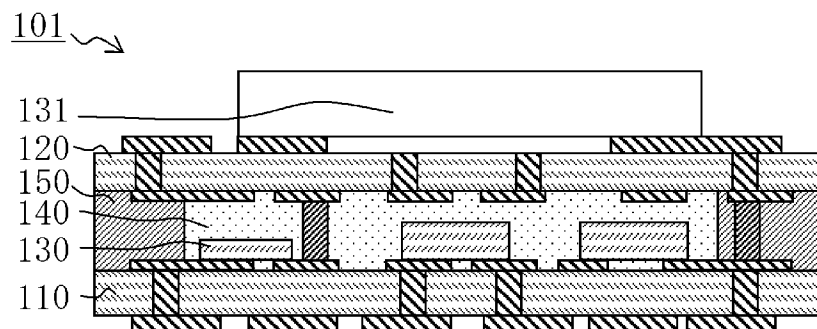


図6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/067597

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/46, H05K1/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-29623 A (Murata Mfg. Co., Ltd.), 10 February 2011 (10.02.2011), entire text; all drawings (Family: none)	1-3
A	WO 2011/132274 A1 (Meiko Electronics Co., Ltd.), 27 October 2011 (27.10.2011), entire text; all drawings (Family: none)	1-3
A	JP 2006-186058 A (Matsushita Electric Industrial Co., Ltd.), 13 July 2006 (13.07.2006), entire text; all drawings (Family: none)	1-3

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
25 July, 2013 (25.07.13)

Date of mailing of the international search report
13 August, 2013 (13.08.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H05K3/46, H05K1/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-29623 A（株式会社村田製作所）2011.02.10, 全文, 全図 （ファミリーなし）	1 - 3
A	WO 2011/132274 A1（株式会社メイコー）2011.10.27, 全文, 全図 （ファミリーなし）	1 - 3
A	JP 2006-186058 A（松下電器産業株式会社）2006.07.13, 全文, 全図（ファミリーなし）	1 - 3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 5 . 0 7 . 2 0 1 3

国際調査報告の発送日

1 3 . 0 8 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

沼生 泰伸

3 S

3 8 2 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 9 1