

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication :
(A n'utiliser que pour les
commandes de reproduction).

2 508 254

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 81 12251

(54) Circuits intégrés monolithiques « Codec + filtres ».

(51) Classification internationale (Int. Cl. 3). H 03 K 13/02; H 04 J 3/00.

(22) Date de dépôt..... 22 juin 1981.

(33) (32) (31) Priorité revendiquée :

(41) Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 51 du 24-12-1982.

(71) Déposant : ROCHE Bernard, résidant en France.

(72) Invention de : Bernard Roche.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Martinet,
62, rue des Mathurins, 75008 Paris.

CIRCUITS INTEGRES MONOLITHIQUES "CODEC + FILTRES"

La présente invention concerne des circuits intégrés monolithiques comprenant un codeur et un décodeur (codec), un filtre d'émission et un filtre de réception destinés à la conversion analogique-numérique et numérique-analogique de signaux téléphoniques à audio-fréquence, et plus particulièrement des circuits intégrés monolithiques de l'espèce considérée dans lesquels les filtres d'émission et de réception sont des filtres à capacités commutées.

Il est connu qu'un réseau à résistance et capacité (RC) est équivalent à un réseau dans lequel chaque résistance est remplacée par une combinaison d'une capacité et de deux commutateurs. Si C_R est la capacité de la combinaison et T la période de commutation des commutateurs, la résistance R équivalente à la combinaison est

$$R = T / C_R$$

Cf."Sampled Analog Filtering Using Switched Capacitors as Resistor Equivalents" par J. Jerry Caves et al., I.E.E.E. Journal of Solid State Circuits, Vol. SC 12, N° 6, Décembre 1977. Le fonctionnement des filtres à capacités commutées pour le traitement d'un signal audio-fréquence nécessite une horloge d'environ 128 à 512 kHz.

Les accès numériques d'émission et les accès numériques de réception d'un circuit monolithiques "codec + filtres" sont constitués chacun par un ensemble de trois bornes émettant ou recevant les signaux suivants :

- a) les bits d'information sous forme d'un train numérique de 64 à 2048 kbit/s ;
- 25 b) des bits d'horloge synchrones des bits d'information et servant à lire ces derniers ;
- c) un signal de synchronisation permettant de repérer les intervalles de temps dans la trame ou dans la multitrame.

En plus de ces deux ensembles de trois accès, le circuit nécessite pour son fonctionnement une horloge maîtresse à 2048 kbit/s (cas de la loi de codage A).

L'horloge des filtres à capacités commutées est obtenue généralement par division de l'horloge maîtresse. Or cette horloge maîtresse, à moins d'être dédoublée, ne peut être synchrone dans les codecs asynchrones qu'avec l'un des signaux de synchronisation d'émission et de réception ; elle est plésiosynchrone avec l'autre. On supposera que l'horloge maîtresse est synchrone avec le signal de synchronisation d'émission.

L'horloge maîtresse et par suite aussi le signal de commande du filtre à capacités commutées de réception qui s'en déduit par division est plésiosynchrone avec le signal de synchronisation de réception.

Le non-synchronisme entre le signal de synchronisation de réception et le signal de commande du filtre à capacités commutées de réception crée des raies spectrales parasites dans le signal de sortie de ce filtre dont le niveau est excessif, ce qui rend le circuit intégré inutilisable.

Ces raies spectrales parasites peuvent être évitées

- en utilisant deux horloges maîtresses, chacune d'elles étant synchrone d'un sens, ce qui nécessite deux broches et la création du circuit des deux horloges à l'extérieur du circuit intégré ;
- en créant une horloge maîtresse de réception synchrone de l'horloge de réception avec une boucle à asservissement de phase, ce qui nécessite une surface de silicium non négligeable ($\approx 15\%$ du circuit) ;
- en introduisant une cellule de lissage du signal impulsif modulé en amplitude entre le décodeur et le filtre de réception, ce qui nécessite là encore une surface supplémentaire de silicium.

L'objet de l'invention est de réaliser un circuit intégré monolithique "codec + filtres" dans lequel les raies spectrales parasites sont supprimées en utilisant un circuit diviseur de fréquence perfectionné qui ne nécessite qu'une surface du circuit intégré très réduite par rapport à celle occupée par une boucle à asservissement de phase ou cellule de préfiltrage.

On va maintenant montrer en relation avec la Fig. 1 comment le non synchronisme entre le signal de synchronisation de réception et le signal de commande du filtre à capacités commutées de réception engendre des raies parasites.

En se référant à la Fig. 1, 1 désigne un registre à décalage d'entrée, 2 un décodeur, 3 un filtre passe-bas à capacités commutées ayant une bande passante de 0 à 3 400 Hz, 4 une cellule de lissage, 5 un amplificateur de sortie et 6 la borne de sortie du signal à audio-fréquence. Le registre d'entrée 1 a trois entrées 11, 12, 13 qui reçoivent respectivement les bits d'information (BI), les bits d'horloge (BH) et le signal de synchronisation de réception (SR). Le signal de l'horloge maîtresse (HM) est appliqué à un diviseur par n, 6, dont le signal de sortie (HF) commande le filtre à capacités commutées 3.

10 Les fréquences des signaux (BI), (BH), (SR), (HM) et (HF) sont désignées respectivement par F_{BI} , F_{BH} , $F_{SR} = F$, F_{HM} , $F_{FH} = F'$.

A titre d'exemple, on peut supposer $F_{BI} = F_{BR}$ entre 64 kHz et 2 048 kHz ; et

$$F = 8 \text{ kHz}$$

15 F_{BI} , F_{BH} et F sont produits par des horloges synchrones ayant une précision relative de $\pm 50 \times 10^{-6}$.

$$F_{HM} = 2 048 (1 \pm 50 \times 10^{-6}) \text{ kHz}$$

$$F_{HM}/n = F' = 256 (1 \pm 50 \times 10^{-6}) \text{ kHz}$$

$$n = 8$$

20 PAM désigne le signal analogique échantillonné bloqué.

Désignons par

$$y = \cos 2\pi\nu t \quad \text{le signal audio}$$

$$y_e = \sum_n \cos [2\pi\nu n/F] \delta(n/F) \quad \text{le signal échantillonné à fréquence } F$$

$$y_b = y_e * \Pi(t) \quad \text{le signal échantillonné bloqué}$$

- 4 -

$\Pi(t)$ étant une fonction définie par :

$$\Pi(t) = \begin{cases} 0 & \text{si } t \notin [0, (1/F)] \\ 1 & \text{si } t \in [0, (1/F)] \end{cases}$$

où F est la fréquence d'échantillonnage.

Le spectre du signal échantillonné est :

$$\begin{aligned} \mathcal{F}(y_b) &= \mathcal{F}(y_e) * \mathcal{F}(\Pi) \\ &= e^{j\pi F/F} \times \frac{1}{\pi F} \sin(\pi F/F) \times \frac{1}{2} \sum_n [\delta(nF-\nu) + \delta(nF+\nu)] \\ &= \frac{1}{2} \sum_n e^{j\pi(n\pm\nu)/F} \frac{\sin \pi(n\pm\nu)/F}{F \times \pi(n\pm\nu)/F} \delta F(n\pm\nu/F) \end{aligned}$$

Le signal rééchantillonné à la fréquence F' est :

$$z = y_b \times \sum_k \delta(k/F')$$

dont la transformée de Fourier est :

$$\mathcal{F}(z) = \mathcal{F}(y_b) * \sum_k \delta(kF')$$

soit

$$\mathcal{F}(z) = \frac{1}{2\pi} \sum_k \sum_n e^{j\pi(n\pm\nu)/F} \times \frac{\sin \pi(n\pm\nu)/F}{F(n\pm\nu)/F} \times \delta[nF\pm\nu-kF']$$

Premier exemple :

La fréquence $(nF - kF')$ tombe dans la bande 0 - 4 kHz pour $F = 8$ kHz ; $F' = 256$ kHz ; $k = 1$; $n = 32$.

Si l'on suppose :

$$F = (1 - 5 \times 10^{-5}) \times 8 \text{ kHz}$$

$$F' = (1 + 5 \times 10^{-5}) \times 256 \text{ kHz}$$

on a :

$$\varepsilon = nF - kF' = 32 (1 + 5 \times 10^{-5}) 8 - (1 - 5 \times 10^{-5}) 256 \text{ kHz}$$

$$\varepsilon = 25,6 \text{ Hz et ses multiples jusqu'au 156i\`eme}$$

Deuxième exemple :

La fréquence $(nF - kF')$ tombe dans la bande 0 - 4 kHz pour $F = 8$ kHz ; $F' = 2048$ kHz ; $n = 256$; $k = 1$

- 5 -

Si l'on suppose :

$$F = (1 + 5 \times 10^{-5}) \times 8 \text{ kHz}$$

$$F' = (1 - 5 \times 10^{-5}) \times 2048 \text{ kHz}$$

on a :

$$\epsilon = nF - kF' = 256 (1 + 5 \times 10^{-5}) 8 - (1 - 5 \times 10^{-5}) 2048 \text{ kHz}$$

$\epsilon = 204,8 \text{ Hz}$ et ses multiples jusqu'au 19ième

Etant donné l'affaiblissement apporté par le terme en $\frac{\sin x}{x}$

$$\frac{\sin \pi(n \pm \nu/F)}{\pi(n \pm \nu/F)}$$

et l'ordre de grandeur de ϵ , le calcul peut être limité dans la plupart des cas pour déterminer l'amplitude des raies dans la bande (0 - 4 kHz) à :

$$\sum_k \frac{\sin(\pi\nu/F)}{2\pi F/(nk \pm \nu/F)} \times \delta(\nu - k\epsilon) \quad (1)$$

Il faut noter que le niveau des raies doit être corrigé par la réponse du filtre passe-bas à capacités commutées qui corrige dans la bande le $\frac{\sin x}{x}$ du bloqueur.

Les tableaux 1 et 2 donnent :

- le niveau relatif des principales raies pour un signal sinusoïdal de fréquence 700, 1 000 et 1 100 Hz ;
- le rapport S/B pour différentes fréquences du signal audio dans le cas d'une fréquence d'horloge F' égale à $(1 + 5 \cdot 10^{-5}) \times F'$ où $F' = 128, 256$ ou 2048 kHz .

Selon l'invention, on réalise un diviseur de fréquence de l'horloge maîtresse (HM) pour obtenir un signal à la fréquence de commande F' du filtre à capacités commutées de réception, ce diviseur produisant un nombre constant d'échantillons par période de synchronisation de réception, c'est-à-dire par échantillon du signal analogique.

L'avantage de cette solution est d'obtenir des caractéristiques de bonne qualité en utilisant un circuit diviseur qui ne nécessite qu'une surface très réduite de la plaquette de semi-conducteur du circuit intégré par rapport à une boucle à asservissement de phase ou

à une cellule de préfiltrage.

L'invention va être maintenant décrite en détail en se référant aux dessins annexés dans lesquels :

- la Fig. 1 représente la partie réception d'un "codec + filtres" 5 de l'art antérieur et elle a été décrite en relation avec l'entrée en matière ;
- la Fig. 2 est un diagramme de signaux pour l'explication de 10 l'échantillonnage du signal analogique et du rééchantillonnage dû au filtre à capacités commutées ;
- la Fig. 3 représente le circuit de commande du filtre à capacités commutées ; et
- la Fig. 4 est un diagramme de signaux pour l'explication du fonctionnement du circuit de la Fig. 3.

La ligne a de la Fig. 2 représente le signal de synchronisation de réception à la fréquence F . La ligne b représente les échantillons PAM sous la forme NRZ (échantillons à blocage complet). La ligne c représente le signal de commande du filtre à la fréquence $F_{HM}/n = F'$. On voit que les signaux aux fréquences F et F' ne sont pas synchronisés, ce qui donne naissance aux raies parasites.

Les amplitudes de ces raies parasites sont données dans le tableau N° 1 dans le cas de signaux sinusoïdaux de 700, 1000 et 1100 Hz et du premier exemple précédent où les raies ont un écart de $\epsilon = 25,6$ Hz.

Le tableau N° 2 donne le rapport du signal au bruit pour différentes fréquences du signal audio ainsi qu'on l'a dit précédemment. On voit que la condition généralement imposée aux circuits intégrés monolithiques "codec + filtres", à savoir que les raies parasites et le signal entre 700 et 1100 Hz présentent 46 dB d'écart n'est pas remplie pour certaines valeurs de v et de F' .

Dans la Fig. 3 qui représente le "codec + filtres" de l'invention, 30 le diviseur de fréquence 6 qui élabore le signal de commande du filtre à la fréquence F' à partir de l'horloge maîtresse à la fréquence F_{HM} est remplacé par une unité de division 20 commandée de façon qu'elle produise un nombre constant d'impulsions de commande du filtre par échantillon

modulé en amplitude sortant du décodeur, c'est-à-dire par période $1/F$. Autrement dit, il y a un nombre constant d'impulsions F' par période $1/F$, le signal à la fréquence F' subissant des sauts de phase.

- Le diviseur de fréquence par 2^n , 6, situé dans l'unité du
- 5 division 20 est relié à un compteur 21 à $(8-n)$ étages dont le débordement à $2^{(8-n)}-1$ est détecté par la porte ET 22. Le signal de débordement est appliqué d'une part avec inversion à la porte ET 23 qui contrôle l'alimentation du diviseur 6 en impulsions de l'horloge maîtresse et d'autre part à une bascule de type D 24.
- 10 Le circuit comprenant le diviseur de fréquence 6, le compteur 21, la porte ET 22 et la porte ET 23 se comporte comme un générateur de trains d'impulsions consécutives à la fréquence F' . Si $n = 3$ et si l'horloge maîtresse fournit des impulsions d'horloge à la fréquence 2048 kHz, on a $F' = 256$ kHz. Le compteur 21 compte alors jusqu'à 15 31 et le générateur produit des trains d'impulsions de 32 impulsions à la fréquence de récurrence de 256 kHz. Le générateur s'arrête alors et repart sous la commande de la bascule du type D 24 qui applique une impulsion au compteur, ce qui débloque la partie ET 23.

- La bascule du type D 25 recèle les fronts montants du signal à la fréquence F sur les fronts montants de signal de l'horloge maîtresse à la fréquence F_{HM} comme le montrent les lignes a, b et c de la Fig. 4. Le signal de sortie SI de la bascule du type D 25 est appliqué au registre d'entrée 1 et à la bascule du type D 24 sur son entrée d'horloge et l'entrée D de cette bascule reçoit le signal de débordement du compteur 21 (ligne e de la Fig. 4). La bascule D 24 fournit un signal de départ au compteur qui coïncide avec le front avant du signal SI. La bascule 24 est mise au repos par le signal de l'horloge maîtresse. Il est clair que, les signaux aux fréquences F_{HM} et F n'étant pas synchronisés, il n'y a pas toujours 256 impulsions de l'horloge maîtresse dans une période de synchronisation $1/F = 125 \mu s$. Il peut y en avoir 257 auquel cas la période du signal SI peut être augmentée de $1/2,048 \times 10^6 = 488 \text{ ns}$. Or 32 impulsions à la fréquence de récurrence de 256 kHz occupent un temps de 125 μs . Chaque train de 32 impulsions peut donc commencer soit à la fin de la 32ème impulsion, soit 488 ns après cette fin.

2508254

- 8 -

Le tableau N° 3 donne l'amplitude des raies parasites les plus fortes et le rapport du signal au bruit pour diverses valeurs de fréquence du signal à audiofréquence. On voit que l'écart entre les raies parasites et le signal est supérieur entre 700 et 1100 Hz à 46 dB.

TABLEAU N° 1

SYNCHRO RECEPTION $8(1 + 5 \times 10^{-5})$ kHz
 HORLOGE FILTRE $256(1 - 5 \times 10^{-5})$ kHz

raies parasites Hz	signal audio 700 Hz		signal audio 1000 Hz		signal audio 1100 Hz	
	niveau raies parasites Hz					
444.0	-71.3	744.0	-68.3	844.0	-67.4	-66.5
469.6	-70.4	769.6	-67.3	869.6	-65.5	-65.5
495.2	-69.4	795.2	-66.3	895.2	-64.3	-64.3
520.8	-68.2	820.8	-65.1	920.8	-63.0	-63.0
546.4	-66.9	846.4	-63.8	946.4	-61.4	-61.4
572.0	-65.3	872.0	-62.2	972.0	-59.4	-59.4
597.6	-63.3	897.6	-60.3	997.6	-56.9	-56.9
623.2	-60.8	923.2	-57.7	1023.2	-53.4	-53.4
648.8	-57.3	948.8	-54.2	1048.8	-47.4	-47.4
674.4	-51.3	974.4	-48.2	1074.4	-40.0	-40.0
700.0	0.0	1000.0	0.0	1100.0	0.0	0.0
725.6	-51.2	1025.6	-48.1	1125.6	-47.3	-47.3
751.2	-57.2	1051.2	-54.1	1151.2	-53.3	-53.3
776.8	-60.8	1076.8	-57.7	1176.8	-56.8	-56.8
802.4	-63.3	1102.4	-60.1	1202.4	-59.3	-59.3
828.0	-65.2	1128.0	-62.1	1228.0	-61.2	-61.2
853.6	-66.8	1153.6	-63.6	1253.6	-62.8	-62.8
879.2	-68.1	1179.2	-65.0	1279.2	-64.1	-64.1
904.8	-69.2	1204.8	-66.1	1304.8	-65.3	-65.3
930.4	-70.3	1230.4	-67.1	1330.4	-66.3	-66.3
956.0	-71.2	1256.0	-68.0	1356.0	-67.2	-67.2

Tableau 1 : niveaux relatifs (dB) des raies parasites.

TABLEAU N° 2

HORLOGE RECEPTION 8 ($1 + 5 \times 10^{-5}$) kHz
 HORLOGE MAITRESSE 2048 ($1 - 5 \times 10^{-5}$) kHz

SIGNAL AUDIO $\nu =$	500	700	1000	1100 ¹	1500	2000	2500	3000	3400	Hz
$F' = 128$ kHz	43.2	40.3	37.2	36.4	33.7	31.2	29.3	27.7	26.6	
$F' = 256$ kHz	49.3	46.3	43.2	42.4	39.7	37.2	35.3	33.7	32.7	
$F' = 2048$ kHz	67.3	64.3	61.2	60.4	57.7	55.3	53.4	52.2	53.9	

tableau 2 : rapport S/B en fonction de la fréquence du signal audio

2508254

- 11 -

TABLEAU N° 3

v en Hz	Raies parasites les plus fortes	S/B (dB)
700	- 66	61
1000	- 63	58
1100	- 62	57
3000	- 53	49

Re vendic ations

- 1 - Circuit intégré monolithique comprenant un codeur et un dé-codeur, un filtre d'émission et un filtre de réception, destiné à la conversion analogique-numérique et numérique-analogique de signaux téléphoniques à audio-fréquence, dans lequel les filtres d'émission et de réception sont des filtres à capacités commutées et où le décodeur reçoit des échantillons et un signal de synchronisation desdits échantillons et le signal d'une horloge maîtresse tandis que le filtre de réception à capacités commutées reçoit un signal de commande déduit dudit signal de l'horloge maîtresse,
5 caractérisé en ce qu'il comprend
10 un diviseur (6) de la fréquence de l'horloge maîtresse et des moyens (21, 22, 23) de produire un nombre prédéterminé d'impulsions de commande du filtre de réception par période du signal d'échantillonnage.
- 15 2 - Circuit intégré monolithique conforme à la revendication 1, caractérisé en ce que les moyens de produire un nombre prédéterminé d'impulsions de commande du filtre de réception par période du signal d'échantillonnage comprennent un compteur binaire (21), des moyens de détecter le débordement de ce compteur (22) et des moyens d'inhibition
20 (23) dudit compteur par lesdits moyens de détection de débordement.

1/2

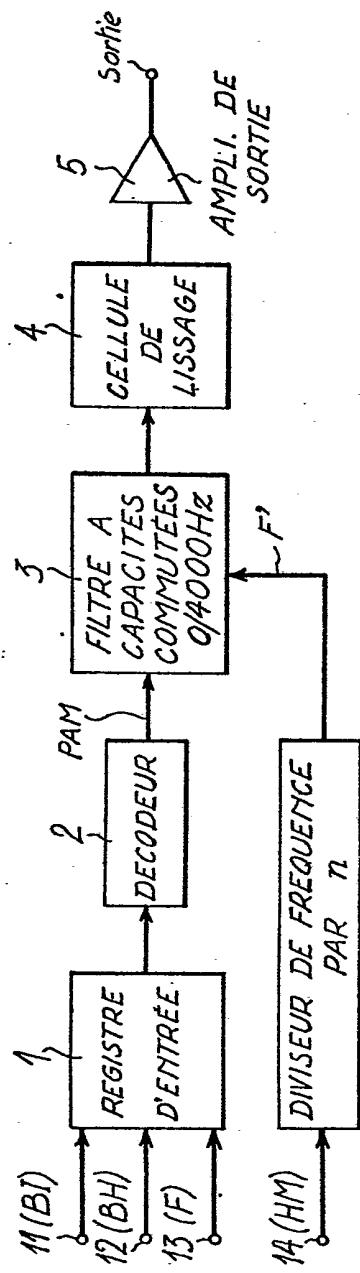
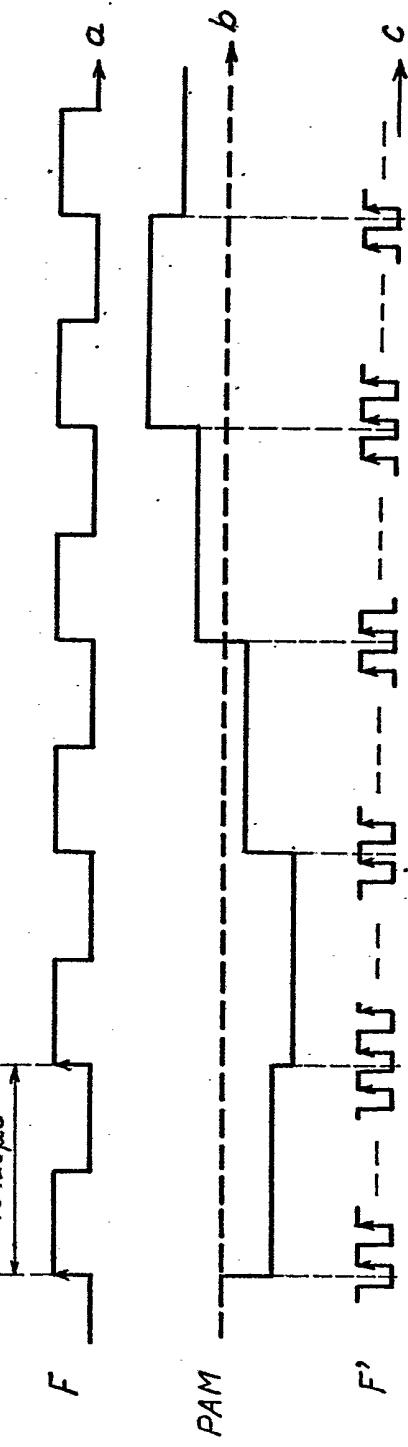


FIG.2



2/2

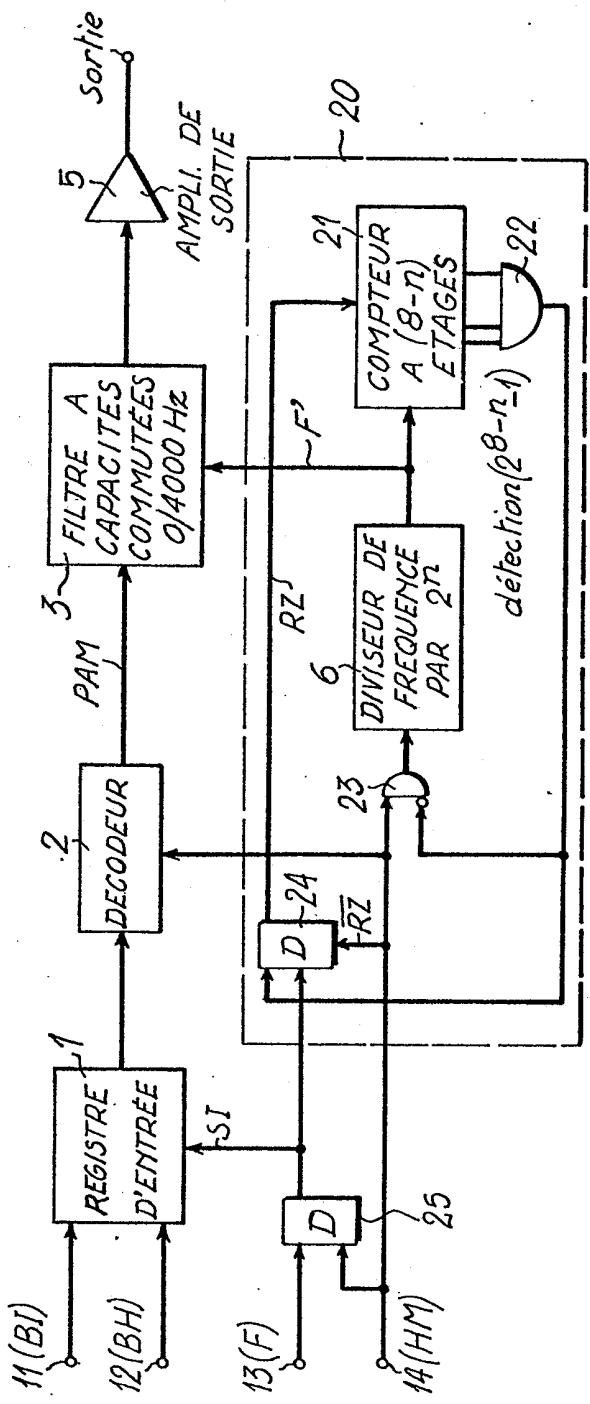


FIG.3

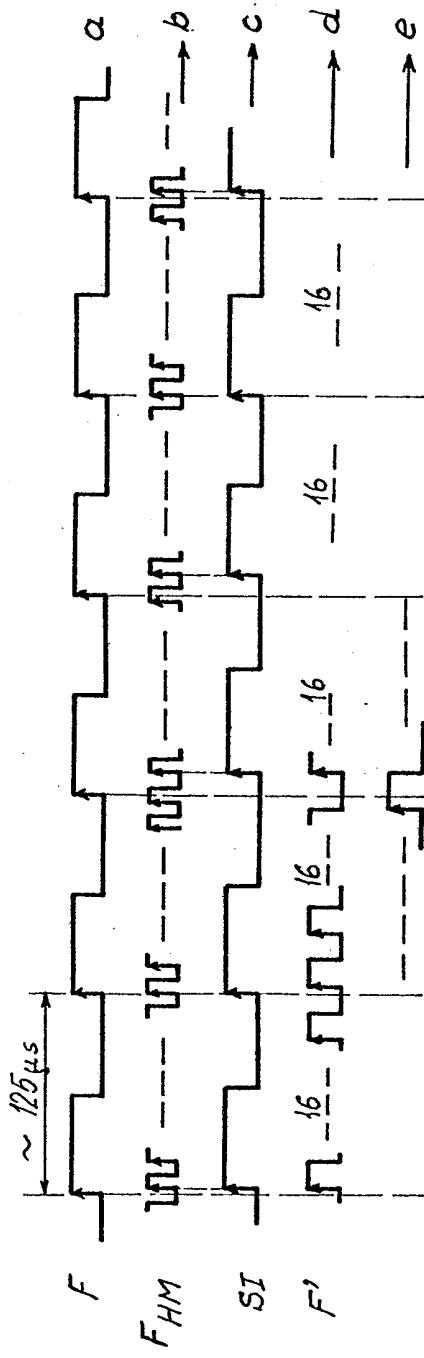


FIG.4